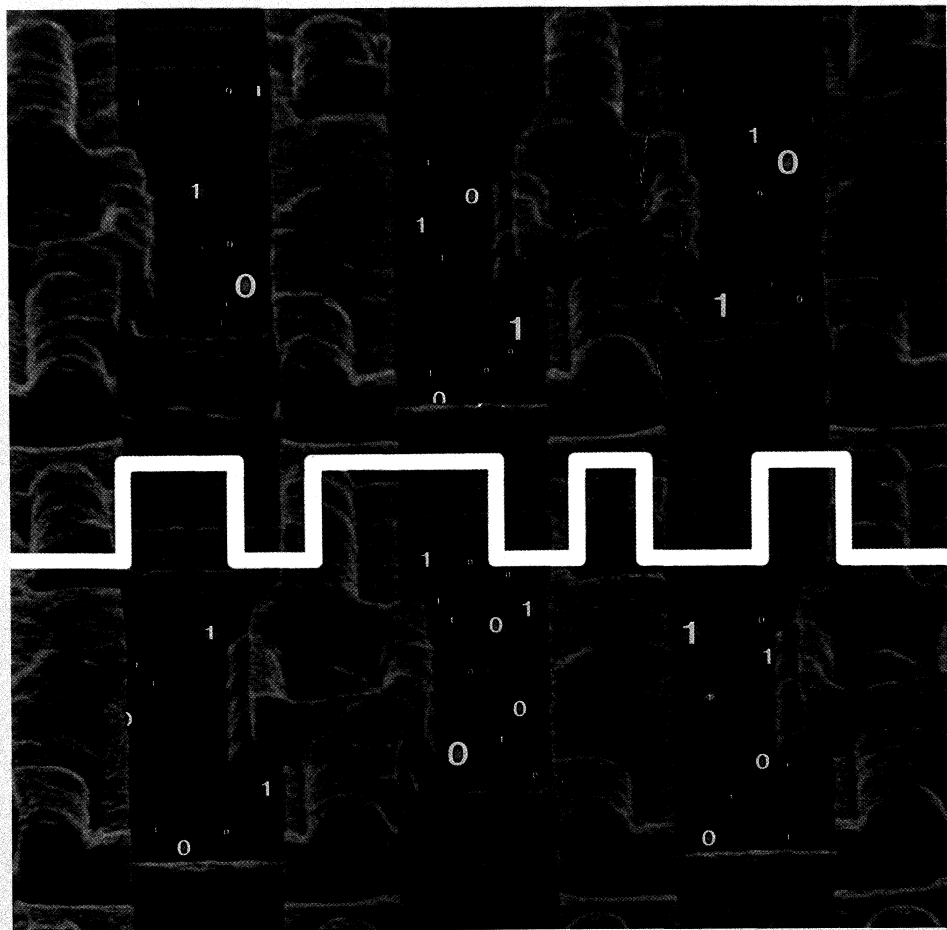


SIEMENS

ICs für die Unterhaltungselektronik

Datenbuch 1986/87



**Inhaltsverzeichnis
Typenübersicht**

Allgemeine Angaben

Technische Daten

Systeme

Gehäusebauformen

**Siemens in Ihrer Nähe
(Anschriftenverzeichnis)**

**Integrierte Schaltungen
für die Unterhaltungselektronik
Datenbuch 1986/87**

Problemlos bestellen mit der SBS Preis- und Lagerliste



Für Kunden in der Bundesrepublik Deutschland und Berlin (West)

Die SBS Preis- und Lagerliste mit etwa 800 Seiten erscheint jährlich neu. Sie umfaßt die Schwerpunkttypen aus dem Siemens Bauteile-Gesamtprogramm mit Preisen und den wichtigsten Daten.

Ihre Bestellungen richten Sie bitte an den Vertrieb Bauteile (VB) der Ihnen nächstgelegenen Siemens-Anschrift (siehe Anschriftenverzeichnis).

Die SBS Preis- und Lagerliste erhalten Sie kostenlos bei

Siemens AG
Infoservice
Postfach 146
8510 Fürth
Tel. (09 11) 30 01-2 60
Tx. 623 313
FAX (09 11) 30 01-2 71
Stichwort „SBS Preis- und Lagerliste“.

Für Kunden im Ausland

dient als Bezugsquelle der Vertrieb Bauteile der jeweiligen Landesgesellschaften oder Vertretungen.

Herausgegeben von Siemens AG, Bereich Bauelemente Produkt-Information, Balanstraße 73, D-8000 München 80.

Für die angegebenen Schaltungen, Beschreibungen und Tabellen wird keine Gewähr bezüglich der Freiheit von Rechten Dritter übernommen.

Mit den Angaben werden die Bauelemente spezifiziert, nicht Eigenschaften zugesichert. Liefermöglichkeiten und technische Änderungen vorbehalten.

Fragen über Technik, Preise und Liefermöglichkeiten richten Sie bitte an den Vertrieb Bauteile (VB) der Ihnen nächstgelegenen Siemens-Anschrift in der Bundesrepublik Deutschland und Berlin (West) oder an unsere Landesgesellschaften im Ausland (siehe Anschriftenverzeichnis).

Inhaltsverzeichnis
Typenübersicht

Inhaltsverzeichnis

	Seite
1. Typenübersicht	
1.1 Typen alphanumerisch geordnet	9
1.2 Spezielle Fernschaltungen (Übersicht)	12
1.2.1 Spezielle Fernschaltungen (Typen nach Anwendungen geordnet)	13
1.3 Spezielle Rundfunkschaltungen (Übersicht)	16
1.3.1 Spezielle Rundfunkschaltungen (Typen nach Anwendungen geordnet)	17
1.4 Universell einsetzbare Schaltungen	18
1.5 Systeme	18
2. Allgemeine Angaben	
2.1 Typenbezeichnung für integrierte Schaltungen	21
2.2 Einbauhinweise	21
2.3 Verarbeitungsrichtlinien für integrierte Schaltungen	25
2.4 Beschreibung der Datenangaben	28
2.5 Angaben zur Qualität	28
2.6 Alphabetische Zusammenstellung der verwendeten Kurzzeichen	33
3. Technische Daten	37
4. Systeme	797
5. Gehäusebauformen	811
6. Siemens in Ihrer Nähe (Anschriftenverzeichnis)	821

Typenübersicht

1.1 Typen alphanumerisch geordnet

Typ	Bestellnummer		Seite
S 041 E	Q 67000-A 694	FM-ZF-Verstärker mit Demodulator	37
S 041 P	Q 67000-A 529	FM-ZF-Verstärker mit Demodulator	37
S 042 E	Q 67000-A 627	Mischer	43
S 042 P	Q 67000-A 335	Mischer	43
S 0280	Q 67000-A 1264	Schaltung zur Decodierung der Senderkennung SK . . .	49
SAS 580	Q 67000-S 28	Schaltverstärker für 4 Berührungstasten	53
SAS 590	Q 67000-S 29	Schaltverstärker für 4 Berührungstasten	53
SDA 2008	Q 67100-Y 503	Infrarot-Fernsteuer-Sender	61
SDA 2010	Q 67120-C 74	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	78
▼ SDA 2011	Q 67120-C 194	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	85
SDA 2014	Q 67000-Y 538	Kaskadierbarer LED-Anzeigentreiber	92
SDA 2030	Q 67120-C 132	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	100
▼ SDA 2040	Q 67120-C 217	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	107
▼ SDA 2060	Q 67120-C 218	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	107
▼ SDA 2080	Q 67120-C 219	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	107
▼ SDA 2082	Q 67120-C 259	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	117
▼ SDA 2085	Q 67120-C 220	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	130
▼ SDA 2087	Q 67120-C 262	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	130
SDA 2101	Q 67000-A 1753	Frequenzteiler 1 : 64	131
SDA 2110	Q 67120-C 73	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	135
SDA 2112-2	Q 67000-A 1778-E 12	Fernseh-PLL für 125-kHz-Raster	142
SDA 2116	Q 67100-A 2128	Nichtflüchtiger Speicher 1-Kbit-E ² PROM	154
SDA 2120	Q 67000-A 1953	120-MHz-Rundfunk-PLL	160
SDA 2131	Q 67000-A 2044	Statischer LED-Anzeigentreiber mit Dunkeltastung . .	173
SDA 2201	Q 67000-H 2428	Frequenzteiler 1 : 64	179
SDA 2208-2	Q 67000-A 2545	IR-Fernsteuer-Sender mit IR-Diodentreiber	183
▼ SDA 2211	Q 67000-A 2325	Teiler 1 : 64 mit kleiner Stromaufnahme	192
▼ SDA 2216	Q 67100-Q 478	Nichtflüchtiger Speicher 1-Kbit-E ² PROM mit I ² C-Bus *)	196
▼ SDA 2311	Q 67000-A 2314	Frequenzteiler 1 : 64	203
▼ SDA 2506	Q 67100-H 8115	Nichtflüchtiger Speicher 1-Kbit-E ² PROM	210
▼ SDA 2516	Q 67100-H 8133	Nichtflüchtiger Speicher 1-Kbit-E ² PROM mit I ² C-Bus	215
SDA 3002	Q 67000-A 2267	Fernseh-PLL für 62,5-kHz-Raster	221
SDA 3010	Q 67120-C 86	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	231
▼ SDA 3080	Q 67120-C 260	Anwendungsspezifischer Ein-Chip-Mikrocomputer- Bond-Out-Chip	238
▼ SDA 3085	Q 67120-C 261	Anwendungsspezifischer Ein-Chip-Mikrocomputer Bond-Out-Chip	239
SDA 3110	Q 67120-C 87	Anwendungsspezifischer Ein-Chip-Mikrocomputer . .	240
▼ SDA 3112	Q 67000-Y 892	PLL für Fernseh CATV-Anwendungen	247

▼ Neuer Typ

*) I²C-Bus ist ein patentrechtlich geschütztes Bus-System der Firma PHILIPS

Typenübersicht

Typ	Bestellnummer		Seite
▼ SDA 3202	Q 67000-Y 904	1,3-GHz-PLL mit I ² C-Bus	257
▼ SDA 3203	Q 67000-A 2526	1,3-GHz-PLL mit 3-Draht-Bus	269
▼ SDA 4211	Q 67000-A 8016	Teiler 1 : 64/1 : 256 bis 1,3 GHz	280
▼ SDA 5231	Q 67000-A 8035	Dataslicer für CCT/VPS	288
▼ SDA 5640	Q 67100-H 8087	VPS-Datenzeilendecoder	297
TBA 120 S	Q 67000-A 657	FM-ZF-Verstärker mit Demodulator	313
TBA 120 T	Q 67000-A 919	FM-ZF-Verstärker mit Demodulator	324
TBA 120 U	Q 67000-A 920	FM-ZF-Verstärker mit Demodulator	324
▼ TBA 129	Q 67000-A 2330	FM-ZF-Verstärker mit Demodulator	331
▼ TBA 130-2	Q 67000-A 8054	FM-Ton-ZF für Fernsehwendungen mit I ² C-Bus und SCART	335
▼ TBA 229-2	Q 67000-A 8037	Doppel-Ton-FM-ZF	347
TBA 1440 G	Q 67000-A 1022	Video-ZF-Schaltung für Schwarz/Weiß- und Farbfernsehgeräte	353
TCA 440	Q 67000-A 669	AM-Empfängerschaltung	359
TCA 4500 A	Q 67000-A 1471	Stereodecoder	376
TCA 4511	Q 67000-A 1648	PLL-Stereodecoder	380
TDA 1037	Q 67000-A 1229	NF-Leistungsverstärker-IC mit thermischer Sicherung	388
TDA 1047	Q 67000-A 1091	FM-ZF-Verstärkerschaltung mit Demodulator für Rundfunkempfänger	397
TDA 1048 G	Q 67000-A 1090	Geregelter AM-Verstärker mit Demodulator und NF-Lautstärksteller für franz. Ton-ZF-Norm	404
TDA 2048	Q 67000-A 1773	Geregelter AM-Verstärker für französische Ton-ZF-Norm	408
▼ TDA 2148	Q 67000-A 2476	Ton-ZF für französische Norm	413
▼ TDA 2450-2	Q 67000-A 8022	Multistandard-Video-ZF	422
▼ TDA 2460	Q 67000-A 2422	Multistandard AM-FM-Ton-ZF	427
TDA 4001	Q 67000-A 1779	AM-Rundfunk-Empfängerschaltung mit Demodulator	437
TDA 4050 B	Q 67000-A 1373	Infrarot-Vorverstärker	445
▼ TDA 4110 X	Q 67000-A 2428	AM-FM-Stereodecoder-IC	450
TDA 4200-3	Q 67000-A 2456	FM-ZF-IC mit Suchlaufstopimpuls, Feldstärkeanzeige und MUTE-Einstellung	455
▼ TDA 4210-3	Q 67000-A 8008	FM-ZF-IC mit Suchlaufstopimpuls, Feldstärkeanzeige, MUTE-Einstellung und Multipath-Detektor	461
TDA 4282 T	Q 67000-A 1774	Quasi-Parallelton-IC mit FM-ZF mit sym. Eingang	467
TDA 4290-2	Q 67000-A 1359	Klangregler	472
TDA 4290-2S	Q 67000-A 1359-E 20	Klangregler	472
TDA 4292	Q 67000-A 2197	Stereo-Klangregler mit Basisverbreiterung	480

▼ Neuer Typ

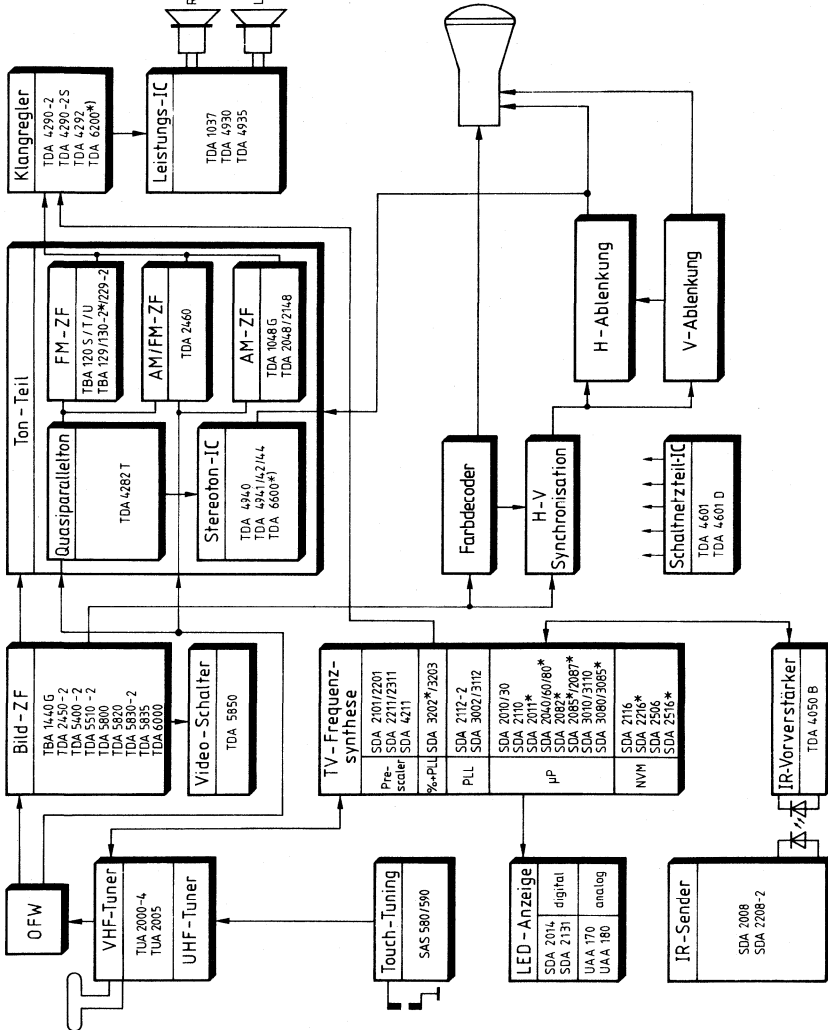
Typenübersicht

Typ	Bestellnummer		Seite
▼ TDA 4601	Q 67000-A 2379	Ansteuer-IC für Schaltnetzteile	499
▼ TDA 4601 D	Q 67000-A 2390	Ansteuer-IC für Schaltnetzteile	499
TDA 4930	Q 67000-A 2156	Stereo-/Brücken-NF-Verstärker 2 × 10 W / 20 W	526
▼ TDA 4935	Q 67000-A 2538	Stereo-/Brücken-NF-Verstärker 2 × 15 W / 30 W	540
TDA 4940	Q 67000-A 1872	FM-ZF-Verstärker mit Pilotton-Auswertung für TV-Stereoanwendung	553
TDA 4941	Q 67000-A 1952	TV-Stereo-Matrix mit Kopfhörer und VCR-Anschluß	565
■ TDA 4942	Q 67000-A 1926	TV-Stereo-Matrix mit Tonband-Anschluß	577
TDA 4944	Q 67000-A 2186	TV-Stereo-Matrix mit VCR-Anschluß	584
TDA 5400-2	Q 67000-A 8024	Video-ZF-Schaltung mit AFC	588
TDA 5510-2	Q 67000-A 8027	Video-ZF-Schaltung mit VCR-Anschluß	593
▼ TDA 5650	Q 67000-A 2357	VCR-Tonbaustein	598
▼ TDA 5651	Q 67000-A 2463	VCR-Tonbaustein	609
▼ TDA 5652	Q 67000-A 8034	VCR-Tonbaustein	617
▼ TDA 5660 P	Q 67000-A 2457	Modulator für Fernseh-Bild- und Tonsignale	623
▼ TDA 5660 X	Q 67000-A 2462	Modulator für Fernseh-Bild- und Tonsignale	667
TDA 5800	Q 67000-A 1777	Video-ZF-Schaltung mit AFC und VCR-Anschluß	677
TDA 5820	Q 67000-A 1776	Video-ZF-Schaltung mit AFC für CCIR und französische Norm	682
▼ TDA 5830-2	Q 67000-A 2504	Video-ZF mit VCR-Anschluß und Quasi-Parallelton	688
▼ TDA 5835	Q 67000-A 2507	Video-ZF mit Quasi-Parallelton und AFC	703
TDA 5850	Q 67000-A 1775	Video-Quellenumschalter	719
TDA 6000	Q 67000-A 2203	Video-ZF mit Synchrondemodulation	722
▼ TDA 6200	Q 67000-A 2461	Fernseh-Stereo-Klangregler mit Quasi-Stereo-Teil K 1/2-Schalter, SCART-Eingang und I ² C-Bus- Steuerung	726
▼ TDA 6600	Q 67000-A 2464	Fernseh-Stereo-Decoder mit Matrix	741
TUA 2000-4	Q 67000-A 1764	Fernseh-Tuner-Baustein	753
▼ TUA 2005	Q 67000-A 8033	Fernseh-Tuner-Baustein für den Frequenzbereich bis 700 MHz	771
UAA 170	Q 67000-A 940	LED-Treiber für Leuchtpunktanzeigen	782
UAA 180	Q 67000-A 1104	LED-Treiber für Leuchtbandsanzeigen	789

- ▼ Neuer Typ
- Nicht für Neuentwicklung

Typenübersicht

1.2 Spezielle Fernsehschaltungen



* ICS mit i²C-Bus

Typenübersicht

1.2.1 Spezielle Fernschaltungen (Typen nach Anwendungen geordnet)

		Seite
Tuner		
TUA 2000-4	VHF-Tuner-IC	753
▼ TUA 2005	VHF-Tuner-IC	771
Fernsteuerungen		
SDA 2008	Infrarot-Fernsteuer-Sender	61
SDA 2208-2	Infrarot-Fernsteuer-Sender mit IR-Diodentreiber	183
Teiler		
SDA 2101	Frequenzteiler 1 : 64	131
SDA 2201	Frequenzteiler 1 : 64	179
▼ SDA 2211	Teiler 1 : 64 mit kleiner Stromaufnahme	192
▼ SDA 2311	Frequenz-Teiler 1 : 64	203
▼ SDA 4211	Teiler 1 : 64 / 1 : 256 bis 1,3 GHz	280
PLLs		
SDA 2112-2	Fernseh-PLL für 125-kHz-Raster	142
SDA 3002	Fernseh-PLL für 62,5-kHz-Raster	221
▼ SDA 3112	PLL für Fernseh-CATV-Anwendungen	247
▼ SDA 3202	1,3-GHz-PLL mit I ² C-Bus	257
▼ SDA 3203	1,3-GHz-PLL mit 3-Draht-Bus	269
Ein-Chip-Mikrocomputer-Familie		
SDA 2010	Anwendungsspezifischer Ein-Chip-Mikrocomputer	78
▼ SDA 2011	Anwendungsspezifischer Ein-Chip-Mikrocomputer	85
SDA 2030	Anwendungsspezifischer Ein-Chip-Mikrocomputer	100
▼ SDA 2040	Anwendungsspezifischer Ein-Chip-Mikrocomputer	107
▼ SDA 2060	Anwendungsspezifischer Ein-Chip-Mikrocomputer	107
▼ SDA 2080	Anwendungsspezifischer Ein-Chip-Mikrocomputer	107
▼ SDA 2082	Anwendungsspezifischer Ein-Chip-Mikrocomputer	117
▼ SDA 2085	Anwendungsspezifischer Ein-Chip-Mikrocomputer	130
▼ SDA 2087	Anwendungsspezifischer Ein-Chip-Mikrocomputer	130
SDA 2110	Anwendungsspezifischer Ein-Chip-Mikrocomputer	135
SDA 3010	Anwendungsspezifischer Ein-Chip-Mikrocomputer	231
▼ SDA 3080	Anwendungsspezifischer Ein-Chip-Mikrocomputer Bond-Out-Chip	238
▼ SDA 3085	Anwendungsspezifischer Ein-Chip-Mikrocomputer Bond-Out-Chip	239
SDA 3110	Anwendungsspezifischer Ein-Chip-Mikrocomputer	240
Nichtflüchtige Speicher		
SDA 2116	Nichtflüchtiger Speicher 1-Kbit-E ² PROM	154
▼ SDA 2216	Nichtflüchtiger Speicher 1-Kbit-E ² PROM mit I ² C-Bus	196
▼ SDA 2506	Nichtflüchtiger Speicher 1-Kbit-E ² PROM	210
▼ SDA 2516	Nichtflüchtiger Speicher 1-Kbit-E ² PROM mit I ² C-Bus	215

▼ Neuer Typ

Typenübersicht

LED-Treiber		Seite
SDA 2014	Kaskadierbarer LED-Anzeigentreiber	92
SDA 2131	Statischer LED-Anzeigentreiber mit Dunkelastung	173
Video-ZF-Bausteine		
TBA 1440 G	Video-ZF-Schaltung für Schwarz/Weiß- und Farbfernsehgeräte	353
▼ TDA 2450-2	Multistandard-Video-ZF	422
TDA 5400-2	Video-ZF-Schaltung mit AFC	588
TDA 5510-2	Video-ZF-Schaltung mit VCR-Anschluß	593
TDA 5800	Video-ZF-Schaltung mit AFC und VCR-Anschluß	677
TDA 5820	Video-ZF-Schaltung mit AFC für CCIR und französische Norm	682
▼ TDA 5830-2	Video-ZF mit VCR-Anschluß und Quasi-Parallelton	688
▼ TDA 5835	Video-ZF mit Quasi-Parallelton und AFC	703
TDA 5850	Video-Quellenumschalter	719
TDA 6000	Video-ZF mit Synchrondemodulation	722
Quasi-Parallelton		
TDA 4282 T	Quasi-Parallelton-IC mit FM-ZF und symmetrischem Eingang	467
TV-Stereo-Bausteine		
TDA 4940	FM-ZF-Verstärker mit Pilotton-Auswertung für TV-Stereoanwendung	553
TDA 4941	TV-Stereo-Matrix mit Kopfhörer und VCR-Anschluß	565
■ TDA 4942	TV-Stereo-Matrix mit Tonband-Anschluß	577
TDA 4944	TV-Stereo-Matrix mit VCR-Anschluß	584
TDA 4292	Stereo-Klangregler mit Basisverbreiterung	480
▼ TDA 6200	Stereo-Klangregler mit Quasi-Stereo-Teil, K1/2-Schalter, SCART-Eingang und I ² C-Bus-Steuerung	726
▼ TDA 6600	Stereo-Decoder mit Matrix	741
▼ TBA 229-2	Doppel-Ton-FM-ZF	347
Tonteil-ZF-Verstärker		
TBA 120 S	FM-ZF-Verstärker mit Demodulator	313
TBA 120 T	FM-ZF-Verstärker mit Demodulator	321
TBA 120 U	FM-ZF-Verstärker mit Demodulator	321
▼ TBA 129	FM-ZF-Verstärker mit Demodulator	331
▼ TBA 130-2	FM-Ton-ZF für Fernsichtanwendungen mit I ² C-Bus und SCART	335
▼ TBA 229-2	Doppel-Ton-FM-ZF	347
TDA 2048	Geregelter AM-Verstärker für französische Ton-ZF-Norm	408
▼ TDA 2148	Ton-ZF für französische Norm	413
▼ TDA 2460	Multistand AM-FM-Ton-ZF	427

▼ Neuer Typ

■ Nicht für Neuentwicklung

Typenübersicht

Schaltnetzteil-ICs

Seite

▼ TDA 4601	Ansteuer-IC für Schaltnetzteile	499
▼ TDA 4601 D	Ansteuer-IC für Schaltnetzteile	499

Spezielle VCR-Schaltungen

▼ TDA 5650	VCR-Tonbaustein	598
▼ TDA 5651	VCR-Tonbaustein	609
▼ TDA 5652	VCR-Tonbaustein	617
▼ SDA 5231	Dataslicer für CCT/VPS	288
▼ SDA 5640	VRS-Datenzellendecoder	297
▼ TDA 5660 P	Modulator für Bild- und Tonsignale	623
▼ TDA 5660 X	Modulator für Bild- und Tonsignale	667

Typenübersicht

1.3.1 Spezielle Rundfunkschaltungen (Typen nach Anwendungen geordnet)

	Seite
Tuner	
S 042 E Mischer	43
S 042 P Mischer	43
ZF-Teil	
S 041 E FM-ZF-Verstärker mit Demodulator	37
S 041 P FM-ZF-Verstärker mit Demodulator	37
TCA 440 AM-Empfängerschaltung	359
TDA 1047 FM-ZF-Verstärkerschaltung mit Demodulator für Rundfunkempfänger	397
TDA 4001 AM-Rundfunk-Empfängerschaltung mit Demodulator	437
TDA 4200-3 FM-ZF-IC mit Suchlaufstopimpuls, Feldstärkeanzeige und MUTE-Einstellung	455
▼ TDA 4210-3 FM-ZF-IC mit Suchlaufstopimpuls, Feldstärkeanzeige, MUTE-Einstellung und Multipath-Detektor	461
▼ TDA 4110 X AM-FM-Stereodecoder-IC	450
Stereodecoder	
TCA 4500 A Stereodecoder	376
TCA 4511 PLL-Stereodecoder	380
ARI-Bausteine	
S 0280 Schaltung zur Decodierung der Senderkennung SK	49

Typenübersicht

1.4 Universell einsetzbare Schaltungen

Seite

Fernsteuerungen

SDA 2008	Infrarot-Fernsteuer-Sender	61
SDA 2208-2	Infrarot-Fernsteuer-Sender mit IR-Diodentreiber	183

NF-Leistungsverstärker

TDA 1037	NF-Leistungsverstärker-IC mit thermischer Sicherung	388
TDA 4930	Stereo-/Brücken-NF-Verstärker 2 × 10 W/20 W	526
▼ TDA 4935	Stereo-/Brücken-NF-Verstärker 2 × 15 W/30 W	540

Mono- und Stereo-Klangregler

TDA 4290-2	Klangregler	472
TDA 4290-2S	Klangregler	472
TDA 4292	Stereo-Klangregler mit Basisverbreiterung	480

Schalter

SAS 580	Schaltverstärker für 4 Berührungstasten	53
SAS 590	Schaltverstärker für 4 Berührungstasten	53

LED-Zeilen-Ansteuerung

UAA 170	LED-Treiber für Leuchtpunktanzeigen	782
UAA 180	LED-Treiber für Leuchtbandanzeigen	789

1.5 Systeme

SDA 210 USA-K	Frequenzsynthese-System FCC-Standard TV (USA/Kanada)	797
SDA 211 V	TV-Frequenzsynthese-System (low class)	799
SDA 230 RF 1	Frequenzsynthese für Heimradio und Kassettensteuerung	801
SDA 230 V	TV-Frequenzsynthese-System Europa mit Teletext	803
SDA 300	TV-Frequenzsynthese-System Europa mit I ² C-Bus	805
SIECON 21/78	CATV-Frequenzsynthese FCC-Standard (USA)	807

▼ Neuer Typ

Allgemeine Angaben

Allgemeine Angaben

2.1 Typenbezeichnungssystem für integrierte Schaltungen

Für die Typenbezeichnungen der ICs wird das europäische System nach Pro Electron verwendet. Der Bezeichnungsschlüssel ist in der Pro Electron-Broschüre D 15*) Ausgabe 1982 erläutert.

*) Bezugsadresse: Pro Electron
Boulevard de Waterloo 103, 1000 Bruxelles

2.2 Einbauhinweise

2.2.1 Kunststoff-Steckgehäuse mit 4, 6, 8, 14, 16, 18, 20, 22, 24, 28, 36, 40 und 48 Anschlüssen

Die Anschlüsse der Gehäuse sind um 90° nach unten abgebogen und passen in ein Lochraster von 2,54 mm, Lochkreisdurchmesser 0,7 bis 0,9 mm. Das Maß X ist der entsprechenden Gehäusezeichnung zu entnehmen.

Der Gehäuseboden berührt nach dem Einsetzen die Leiterplatte nicht, weil die Anschlußfahnen kurz vor dem Gehäuse breiter werden (**siehe Bild 1**).

Nach dem Einsetzen des Gehäuses in die Leiterplatte ist es vorteilhaft, zwei Anschlußenden in einem Winkel von ca. 30° zur Leiterplatte abzubiegen, während des Lötvorgangs braucht dann das Gehäuse nicht auf die Leiterplatte gepreßt zu werden.

Kunststoff-Steckgehäuse werden auf der dem Gehäuse abgewandten Plattenseite gelötet.

Die maximal zulässige Löttemperatur beträgt bei Handlötten 265 °C (max. 10 s) und bei Tauchlötten 240 °C (max. 4 s).

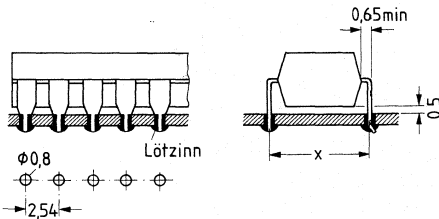


Bild 1

2.2.2 Leistungs-Steckgehäuse mit 5, 7 und 9 Anschlüssen

Leistungsgehäuse weisen i.A. breitere Anschlüsse auf als unter Punkt 2.2.1 genannt, so daß der erforderliche Lochkreisdurchmesser bei Leiterkarten 1,1 – 1,8 mm beträgt. Bei einem eventuellen Biegen der Anschlüsse darf keine mechanische Beanspruchung zwischen Anschlüssen und Gehäuse auftreten. Der Abstand vom Gehäuse zu Biegestelle ist min. 2 mm.

Löttemperaturen siehe unter 2.2.1

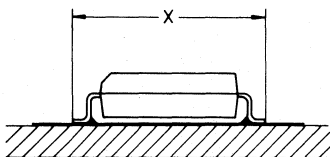
2.2.3 Kunststoff-Miniaturgehäuse mit 6, 8, 14 und 20 Anschlüssen

Die Anschlüsse der Miniaturgehäuse sind für Oberflächenmontage vorbereitet. Bei einem eventuellen Biegen der Anschlüsse darf keine mechanische Beanspruchung zwischen Anschlüssen und Gehäuse auftreten. Der Abstand vom Gehäuse zur Biegestelle ist min. 0,4 mm, der Biegeradius 0,5 mm.

Kolbenlötung: Löttemperatur 245 °C max. 10 s.
Abstand Gehäuse zur Lötstelle 1,5 mm min.
Gehäusetemperatur max. 150 °C, keine mechanische Belastung der Anschlüsse zum Gehäuse.

Tauchlötung: Löttemperatur 245 °C max. 4 s.

Schwallötung: keine mechanische Belastung der Anschlüsse zum Gehäuse, zur Lötstelle 1,5 mm min., Gehäusetemperatur max. 150 °C.



2.2.4 Gehäuse 5 H 8 DIN 41873 und ähnliche Gehäuse

Die Einbaulage des Gehäuses ist beliebig. Die Anschlußenden dürfen bis zu einem Abstand von 1,5 mm vom Gehäuseboden gekröpft werden entsprechend dem Lochraster (**Bild 2**).

Zu lange Anschlußenden sollen vor dem Löten gekürzt werden.

Die Lötung kann durch Kolben- oder Tauchlötung erfolgen.

Die max. Lötzeit beträgt bei Tauchlötung mit 250 °C Badtemperatur $t_{\max} = 5 \text{ s}$
mit 300 °C Badtemperatur $t_{\max} = 4 \text{ s}$
und bei Kolbenlötung mit 250 °C Kolbentemperatur $t_{\max} = 15 \text{ s}$
mit 300 °C Kolbentemperatur $t_{\max} = 12 \text{ s}$
mit 350 °C Kolbentemperatur $t_{\max} = 8 \text{ s}$
(gilt nicht für MOS-Bauteile)

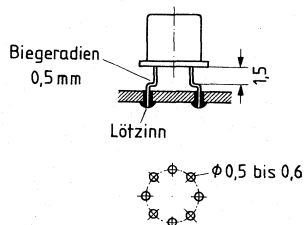


Bild 2

Allgemeine Angaben

2.2.5 Sonstige Hinweise

Es ist darauf zu achten, daß zwischen Lötbad bzw. LötKolben und Platine keine Ströme fließen können. Es wird daher empfohlen, die zu lötenden Anschlüsse und das Lötbad bzw. den LötKolben an Masse zu legen.

Beim Vorbereiten und Einsetzen in die Platine sollen die Schaltungen vor statischer Aufladung geschützt werden. Auf keinen Fall dürfen die Bauteile bei eingeschalteter Betriebsspannung aus der Schaltung entnommen werden bzw. in die Schaltung eingefügt werden.

Die Erhöhung der Chiptemperatur beim Löten hat eine vorübergehend erhöhte elektrostatische Empfindlichkeit der integrierten Schaltungen zur Folge. Besondere Vorsicht ist daher vor Netztransienten, z.B. durch Schalten von Induktivitäten an Magnet- rutschen usw. geboten.

2.2.6 MIKROPACK-Bauform

Die Anlieferung der MIKROPACK-Bauformen erfolgt auf Filmrollen.

Einbauvorschläge

a) Für Mustereinbau und kleinere Stückzahlen (bis z.B. 50.0 Stck/J.) schlagen wir Heitzschlötung (**Bild 3**) vor.

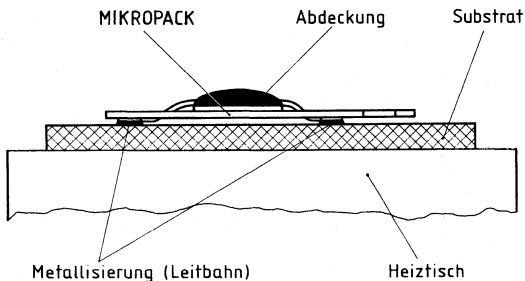


Bild 3

Benötigte Vorrichtungen und Hilfsmittel:

- Schneidevorrichtung
- Heiztisch, Temp.-geregelt (z.B. Fa. Weld-Equip, Unitek)
- Stereomikroskop (z.B. Fa. Wild, Fa. Zeiss, Vergrößerung 6... 40fach)
- Substratmaterial: Epoxydharz, Hartpapier, Keramik (Dick-Dünnschicht)

Lötdaten:

- Löttemperatur: 210 °C max.
- Lotbeschichtung auf Substrat: Pb/Sn (z.B. 60/40), schwallverzinnt oder galvanisch abgeschieden
- Lötzeit: ca. 10 s
- Flußmittel: z.B. Kolophonium in Alkohol gelöst
- Reinigungsmittel (bedarfsweise): z.B. Freon TP-35, TE, TF

Allgemeine Angaben

b) Für größere Stückzahlen (z.B. größer 50.0 Stck/J.) empfehlen wir die Bügellötung (Bild 4).

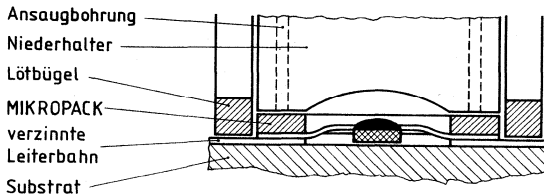


Bild 4

Benötigte Vorrichtung:

- Lötvorrichtung (z.B. Fa. Weld-Equip, Fa. Farco, Fa. Jade)
- Substratmaterial: Epoxydharz, Hartpapier, flexible Materialien z.B. Polyamid

Lötdaten:

- Löttemperatur: 210°C max.
- Lotbeschichtung auf Substrat: Pb/Sn (z.B. 60/40), schwallverzinnt oder galvanisch abgeschieden
- Lötzeit: ca. 2 s
- Flußmittel: z.B. Kolophonium in Alkohol gelöst
- Reinigungsmittel (bedarfsweise): z.B. Freon TP-35, TE, TF

2.2.7 Zulässige Verlustleistung bei $T_U = 0^\circ\text{C}$ bis 70°C

Substratmaterial	P_{tot} mW	$R_{\text{th SU}}$ K/W
Epoxydharz/Hartpapier (Chip freischwebend)	300	270
Keramik (Chip freischwebend)	600	140
Keramik (Chip auf Substr. geklebt)	900	90

2.3 Verarbeitungsrichtlinien für integrierte Schaltungen

Integrierte Schaltungen sind elektrostatisch gefährdete Bauelemente (EGB). Die Forderung nach immer größeren Integrationsdichten hat zu immer kleineren Strukturen auf den Halbleiterchips geführt, so daß heute grundsätzlich jede integrierte Schaltung bipolar, MOS und CMOS elektrostatisch geschützt werden muß.

MOS- und CMOS-Schaltungen enthalten meist in den Bausteinen integrierte Schutzschaltungen und sind durch rein statische Elektrizität kaum mehr zerstörbar. Andererseits besteht eine akute Gefährdung durch elektrostatische Entladungen (ESD = **E**lectrostatic **D**ischarge).


Von der Vielzahl möglicher Entladungsquellen sind neben aufgeladenen Personen vor allem aufgeladene Bausteine zu nennen. Bei niederohmigen Entladungen können Spitzenleistungen im kW-Bereich auftreten.

Zum Schutz der Bausteine sind folgende Grundsätze zu beachten:

- a) Verringerung der Aufladungsspannung – möglichst unter 220 V.
Wirksame Mittel sind die Erhöhung der relativen Luftfeuchte auf $\geq 60\%$ und das Ersetzen hochaufladbarer Kunststoffe durch antistatische Werkstoffe.
- b) Bei jeglicher Berührung der Bausteinanschlüsse ist mit einem Ladungsausgleich zu rechnen. Dieser soll stets hochohmig (ideal $R = 10^6$ bis $10^8 \Omega$) erfolgen.

Zusammengefaßt heißt dies, daß integrierte Schaltungen eine besondere Handhabung erfordern, da unkontrolliert aufgebrachte Ladungen, Spannungen von nicht geerdeten Geräten oder Personen, Überspannungsspitzen oder andere ähnliche Einflüsse das Bauelement zerstören können. Selbst wenn die Bauelemente Schutzschaltungen (z.B. Schutzdioden) an den Eingängen enthalten, müssen nachfolgende Handhabungsrichtlinien beachtet werden.

2.3.1 Kennzeichnung

Die Verpackung elektrostatisch gefährdeter Bauelemente wird mit folgendem Kennzeichen herstellerseitig versehen: 

2.3.2 Geltungsbereich

Diese Richtlinie gilt für Lagerung, Transport, Prüfung und Verarbeitung aller Arten von integrierten Schaltungen, bestückten und gelöteten Leiterplatten, die mit solchen Bauelementen versehen sind.

2.3.3 Handhabung der Bauelemente

1. Integrierte Schaltungen müssen bis zu ihrer Verarbeitung in der Verpackung bleiben.
2. Die Handhabung von integrierten Schaltungen darf nur an speziell eingerichteten Arbeitsplätzen erfolgen. Diese Plätze müssen hochohmig leitende Beläge in der Größenordnung von 10^6 bis $10^9 \Omega/\text{cm}$ haben.
3. Bei Luftfeuchten $> 50\%$ genügt ein Arbeitsmantel aus reiner Baumwolle. Bei Verwendung von aufladbaren Kunstfasern soll die Kleidung enganliegend getragen werden. Das Handgelenkband muß fest an der Haut anliegen und über einen Ableitwiderstand von $50 \text{ k}\Omega$ bis $100 \text{ k}\Omega$ geerdet sein.

4. Sind elektrisch leitende Fußböden $R_E = 5 \times 10^4$ bis $10^7 \Omega$ vorhanden, dann kann durch Verwendung von sog. MOS-Stühlen und Schuhen mit elektr. leitender Sohle ($R_E \approx 10^5$ bis $10^7 \Omega$) ein weiterer Schutz erzielt werden.
5. Alle Transporteinheiten für elektrostatisch gefährdete Bauelemente und bestückte Leiterplatten müssen zuerst durch Abstellen auf den Arbeitsplatz bzw. Anfassen durch das beschäftigte Belegschaftsmitglied auf das gleiche Potential gebracht werden, bevor nach den einzelnen MOS-Bauelementen gegriffen wird. Der Potentialausgleich soll über einen Widerstand von 10^6 bis $10^8 \Omega$ erfolgen.
6. Beim Beschicken von Maschinen und Fertigungseinrichtungen ist zu beachten, daß die Bausteine aufgeladen aus der Versandstange kommen und bei metallischer Berührung beispielsweise mit Maschinenteilen Schaden nehmen können.

Beispiel 1) volumenleitende (schwarze) Schienen.

Bausteine können durch aufgeladene Personen u.U. in der Schiene zerstört werden, oder die Schiene aufgeladen verlassen, wenn diese von einer aufgeladenen Person entleert wird.

Volumenleitende Schienen dürfen nur an EGB-Arbeitsplätzen (hochohmige Arbeitsplatz- und Personenerdung) gehandhabt werden.

Beispiel 2) antistatisierte (transparente) Schienen.

Bausteine können durch aufgeladene Personen in der Schiene nicht zerstört werden (seltene Ausnahme kann es bei kundenspezifischen ICs mit ungeschützten Gate-Anschlüssen geben). Eine Bausteingefährdung ist wie bei 1) beim Entleeren der Schiene gegeben, wenn diese insbesondere bei geringeren Luftfeuchten nach längerer Lagerzeit ($t > 1$ Jahr) nicht mehr genügend antistatisiert ist.

In beiden Fällen können Schädigungen dadurch vermieden werden, daß die Bausteine über einen geerdeten Adapter aus hochohmigem Material ($\approx 10^6$ bis $10^8 \Omega/\text{cm}$) zwischen Schiene und Maschine entladen werden.

Von der Verwendung metallischer Schienen – insbesondere aus eloxiertem Alu – wird wegen der Gefahr niederohmiger Bausteinentladungen abgeraten.

2.3.4 Lagerung

Die Einlagerung von EGB nur an bestimmten, gekennzeichneten Lagerplätzen vornehmen.

Im Lager sollen die Bauelemente in der Anlieferverpackung verbleiben. Die Lagertemperatur sollte 60°C nicht übersteigen.

2.3.5 Transport

EGB in zugelassenen Verpackungsschienen dürfen nur in geeigneten Behältern aus hochohmig leitenden bzw. langzeitantistatisch imprägnierten Kunststoffen evtl. unlakiertem Holz transportiert werden. Behälter aus hochaufladbaren Kunststoffen oder aus sehr niederohmigen Materialien sind gleichermaßen ungeeignet.

Transportwagen und dessen Rollen sollen eine hinreichende elektrische Leitfähigkeit besitzen ($R < 10^6 \Omega$). Schleifkontakte und Erdungsketten bieten keine zuverlässige Ladungsableitung.

Allgemeine Angaben

2.3.6 Eingangsprüfung

Bei Eingangsprüfungen sind o.g. Richtlinien zu beachten. Andernfalls erlischt ein evtl. Rückgaberecht bei Nichtbestehen der Eingangsprüfung.

2.3.7 Betriebsmittel und Montage

1. Antriebsriemen von verarbeitenden Maschinen, soweit sie mit diesen Bauelementen in Berührung kommen (z.B. Biege- und Beschneidemaschinen, Transportbänder), sind mit Antistatikspray (z.B. Antistatikspray 100 der Fa. Kontaktchemie) zu behandeln. Besser ist es, solche Fälle ganz zu vermeiden.
2. Müssen EGB von Hand ein- oder ausgelötet werden, sind nur LötKolben ohne Thyristorregelung zu verwenden. Gegen Netztransienten haben sich Siemens Funkentstörkondensatoren vom Typ B 81711-A-B31...36 sehr gut bewährt.
3. Mit EGB bestückte und gelötete Leiterplatten sind grundsätzlich als gefährdet zu betrachten.

2.3.8 Elektrische Prüfungen

1. Die Bauelemente sind unter Beachtung dieser Richtlinien zu verarbeiten. Vor dem Prüfen der bestückten und gelöteten Leiterplatten sind noch eventuell vorhandene Kurzschlußbringe abzunehmen.
2. Prüffassungen müssen beim Stecken oder Ziehen von Einzelbauelementen oder bestückten Leiterplatten spannungsfrei sein, wenn in den entsprechenden Werksunterlagen nichts anderes angegeben ist. Es ist sicherzustellen, daß die Prüfgeräte keine Spannungsspitzen erzeugen, weder bei betriebsmäßigem Ein- und Ausschalten noch beim Ausfall der Netzsicherung oder beim Ansprechen anderer Sicherungen.
3. Signalspannungen dürfen an Eingängen der integrierten Schaltungen mit oder erst nach Einschalten der Versorgungsspannung angelegt werden. Sie müssen vor oder mit Abschalten der Versorgungsspannung abgeschaltet werden.
4. Die Hinweise in den jeweiligen Datenbüchern sind zu beachten.

2.3.9 Verpackung von bestückten Leiterplatten bzw. Flachbaugruppen

Das Verpackungsmaterial soll eine geringe Volumenleitfähigkeit besitzen:

$$10^5 \Omega/\text{cm} < \rho < 10^{10} \Omega/\text{cm}.$$

In den meisten Fällen – insbesondere bei Luftfeuchten $> 40\%$ – wird diese Forderung von einfacher Wellpappe erfüllt.

Einen besseren Schutz erzielt man mit Beuteln aus hochohmig leitfähigem Polyäthylenschaum; (z.B. RCAS 1200 von Richmond, Redlands, Californien; Vertreter Deutschland Arno Marx, Emmendingen, Postfach 1129).

Grundsätzlich ist darauf zu achten, daß eine Berührung verschiedener Platinen ausgeschlossen wird.

In extremen Sonderfällen kann ein Schutz vor starken elektrischen Feldern notwendig sein, wie sie beispielsweise von Transportbändern erzeugt werden können.

Hierfür wird eine Umhüllung mit Alu-Folie empfohlen, wobei eine direkte Berührung der Folie mit der Platine ausgeschlossen werden muß.

Pappschachteln mit innenliegender Alu-Folie, wie sie zum Versand unserer Bausteine verwendet werden, liefert z.B. Fa. Laber, München.

2.3.10 Ultraschallreinigung integrierter Schaltungen

Nachfolgende Empfehlung gilt für Kunststoffgehäuse. Für Hohlraumgehäuse (Metall und auch Keramik) sind gesonderte Vorschriften zu beachten.

Als Lösungsmittel kommen Freon und Isopropylalkohol (Handelsname Propanol) in Frage. Diese Lösungsmittel sind auch für Kunststoffgehäuse zulässig, da sie das Plastikmaterial nicht angreifen.

Ein Ultraschallbad in Doppel-Halbwellen-Betrieb ist aufgrund der geringen Bauteilbeanspruchung zu empfehlen.

Folgende Ultraschalleinwirkungen sind zulässig:

Schallfrequenz	$f > 40 \text{ kHz}$
Einwirkungszeit	$t < 2 \text{ min}$
Schallwechseldruck	$p < 0,3 \text{ atü}$
Schalleistung	$N < 0,5 \text{ W/cm}^2/\text{Liter}$

2.4 Beschreibung der Datenangaben

Grenzdaten

Die Grenzdaten sind absolute Grenzwerte, bei deren Überschreitung auch nur eines Wertes die integrierte Schaltung zerstört werden kann.

Kenndaten

Die Kenndaten umfassen den garantierten Streubereich der Werte, die im angegebenen Betriebsbereich von der integrierten Schaltung eingehalten werden.

Unter den typischen Kenndaten werden Mittelwerte angegeben, die fertigungsmäßig erwartet werden. Wenn nicht anders vermerkt, gelten die typischen Kenndaten bei $T_U = 25 \text{ °C}$ und angegebener Speisespannung.

Funktionsdaten

Im Funktionsbereich werden die in der Schaltungsbeschreibung angegebenen Funktionen erfüllt.

2.5 Angaben zur Qualität

2.5.1 Qualitätssicherungssystem

Der hohe Qualitätsstand der integrierten Schaltungen von Siemens ist das Ergebnis eines sorgfältigen Herstellungsprozesses, der in jeder Phase systematisch überwacht wird. Dazu dient ein Qualitätssicherungssystem, das in der Druckschrift „SIEMENS Qualitätssicherungs-System für Integrierte Schaltungen“, kurz „SQS-IC“, ausführlich beschrieben ist.

Allgemeine Angaben

Die wichtigsten Aspekte des „SQS-IC“ sind in **Bild 1** dargestellt. Für die ausgewählten Kontrollmaßnahmen, Freigaben und Informationsrückkopplungsschleifen ist eine, von der Entwicklung und Fertigung unabhängige Qualitätssicherungsabteilung (QA) verantwortlich. Diese Abteilung verfügt über modernste Prüf- und Meßeinrichtungen, sie arbeitet mit den bewährten Methoden der statistischen Qualitätskontrolle, und sie ist mit Einrichtungen für beschleunigte Lebensdauer- und Umweltkontrolltests ausgestattet, die zu Eignungs- und Routineüberwachungsprüfungen eingesetzt werden.

Zur ständigen Weiterentwicklung von Qualität und Zuverlässigkeit werden modernste Präparationsmethoden und Analysegeräte eingesetzt.

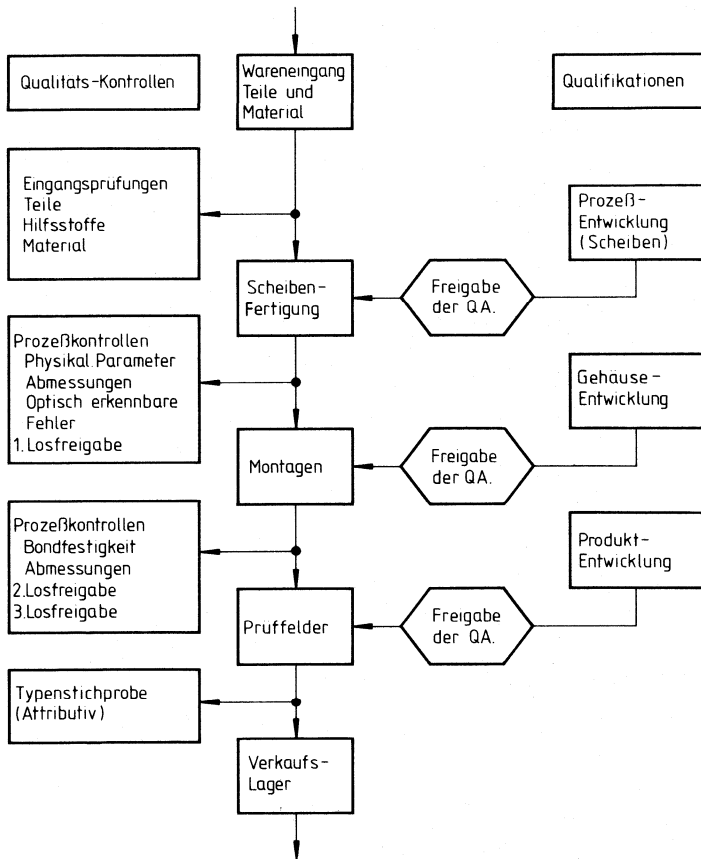


Bild 1

2.5.2 Auslieferungsqualität

Jede integrierte Schaltung wird als Abschluß des Fertigungsprozesses einer Endprüfung unterzogen. Da diese Prüfung häufig Hunderttausende von Betriebszuständen, viele statische und dynamische Parameter zu berücksichtigen hat, wird sie von rechnergesteuerten Prüfautomaten durchgeführt. Diese Automaten sind äußerst zuverlässig. Die Qualitätssicherungsabteilung führt schließlich eine losweise Stichprobenprüfung der ICs durch, um so diese minimale Fehlerquote sowie die Herstellungsgrenzqualität (AQL) zu gewährleisten. Die Stichprobenprüfung bedient sich der Stichprobenpläne der DIN 40080 oder der identischen MIL-STD-105 oder IEC 410.

Die Ergebnisse solcher Stichprobenprüfungen, die an vielen Hunderttausenden von ICs, die im Jahre 1984 durchgeführt wurden, sind in der nachfolgenden Tabelle wiedergegeben. Diese Ergebnisse entsprechen der „mittleren Auslieferungsqualität“ (Average Outgoing Quality, kurz: AOQ) und werden in „defectives per million“ (DPM) angegeben.

	Total- fehler AOQ (DPM)	Summe elektr. Fehler AOQ (DPM)	Summe mech. Fehler AOQ (DPM)
SSI/MSI ≤ 1000 Gatterfunktionen	60	300	500
LSI/VLSI ≥ 1000 Gatterfunktionen	400	800	600

2.5.3 Zuverlässigkeit

2.5.3.1 Maßnahmen bei der Entwicklung

Die Zuverlässigkeit der ICs wird bereits während der Entwicklung wesentlich beeinflusst. Deshalb hat Siemens für die Entwicklung der Schaltungen und Layouts Entwurfsregeln festgelegt, die u. a. die minimalen Breiten und Abstände von Leitbahnen auf dem Chip festlegen, die Abmessungen und elektrischen Parameter von Schutzschaltungen gegen elektrostatische Aufladungen angeben, und ähnliches mehr. Ausgefeilte Überprüfungsprogramme, die auf Großrechnern laufen, garantieren eine umgehende Lokalisierung und Behebung unbeabsichtigt eingetretener Verstöße gegen diese Entwurfsregeln.

2.5.3.2 Prozeßkontrolle in der Fertigung

Die Herstellung integrierter Schaltungen umfaßt mehrere hundert Fertigungsschritte. Da jeder Schritt fehlerfrei ausgeführt sein soll, kommt der Prozeßkontrolle eine überragende Bedeutung zu. Manche Prozesse enthalten mehr als hundert Kontrollmaßnahmen. Die Kontrollen sind so angelegt, daß die Stabilität der Prozeßparameter der Fertigungsschritte gesichert ist.

Allgemeine Angaben

In den ständig sinkenden Ausfallraten zeigen sich die Erfolge dieser Bemühungen; im Laufe der Jahre wurde die Ausfallrate wesentlich reduziert, und dies trotz der erheblich gestiegenen Komplexität der ICs.

Bild 2 zeigt für digitale MOS-Schaltungen die Entwicklung der Ausfallrate in Fit vom Jahre 1970 bis zum Jahre 1985. Die Entwicklung der Komplexität in Gatterfunktionen pro Chip ist ebenfalls angeben.

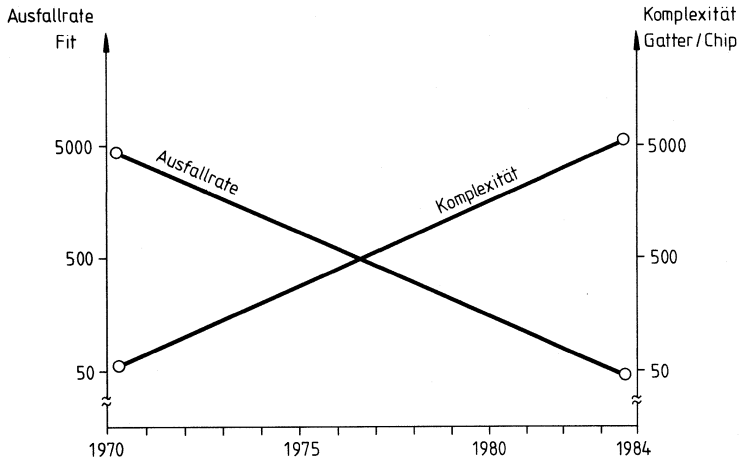


Bild 2

2.5.3.3 Zuverlässigkeitsüberwachung

Der allgemeine Verlauf der Ausfallrate bei ICs über die Zeit wird durch die sogenannte Badewannenkurve beschrieben (s. **Bild 3**). Die Ausfallrate ist in den ersten Betriebsstunden am höchsten (Frühausfallphase). Nach Abklingen der Frühausfallphase beginnt die „konstante“ Ausfallphase während der Ausfälle in einer nahezu gleichbleibenden Anzahl auftreten können. Diese Phase endet mit einem Wiederanstieg der Kurve während der Verschleißphase. Für integrierte Schaltungen liegt diese Phase in aller Regel weit über der praktischen Betriebszeit der Geräte.

Zuverlässigkeitsuntersuchungen an ICs sind in der Regel zerstörende Untersuchungen. Sie werden daher in Stichproben durchgeführt. Die meisten Ausfallmechanismen laufen bei höheren Temperaturen schneller ab. Auf Grund dieser Temperaturabhängigkeit, kann die zur Simulation späterer Betriebsverhalten geforderte Zeit durch Anwenden höherer Temperaturen verkürzt werden; hierunter versteht man den Lebensdauertest.

Allgemeine Angaben

Der Beschleunigungsfaktor F im Lebensdauertest errechnet sich aus der Arrheniusschen Gleichung

$$T = \exp\left(\frac{E_A}{k} \left(\frac{1}{T_1} - \frac{1}{T_2}\right)\right)$$

wobei T_2 die Temperatur ist, bei welcher der Lebensdauertest durchgeführt wird, T_1 die angenommene Betriebstemperatur und k die Boltzmann-Konstante ist.

Maßgebend für den Faktor F ist die Aktivierungsenergie E_A , die für Ausfallmechanismen sehr unterschiedlich ist und zwischen 0,3 und 1,3 eV liegt.

Für alle Siemens ICs werden Zuverlässigkeitsangaben aus Lebensdauertestuntersuchungen mit einer mittleren Aktivierungsenergie von 0,4 eV auf eine Betriebstemperatur von $T_U = 40^\circ\text{C}$ umgerechnet. Damit ergibt sich ein Beschleunigungsfaktor für den Lebensdauertest von 24 gegenüber dem Betriebsverhalten. So werden auch Ausfallmechanismen berücksichtigt, die eine geringe Aktivierungsenergie haben, d.h. in geringer Weise durch die Temperatureinfluss beschleunigt werden.

An Typen von integrierten Schaltungen, die repräsentativ sind für die Fertigungslinien, werden – wie in der „SQS-IC“ beschrieben – routinemäßig verschiedene Zuverlässigkeitsprüfungen durchgeführt. Solche Prüfungen sind u.a. Feuchtklima-Tests bei 85°C und 85 % Feuchte, Dampfdruck-Test, sowie Lebensdauerprüfungen bis 1000 Stunden und mehr. Die Untersuchungsergebnisse liegen in Form zusammenfassender Berichte vor.

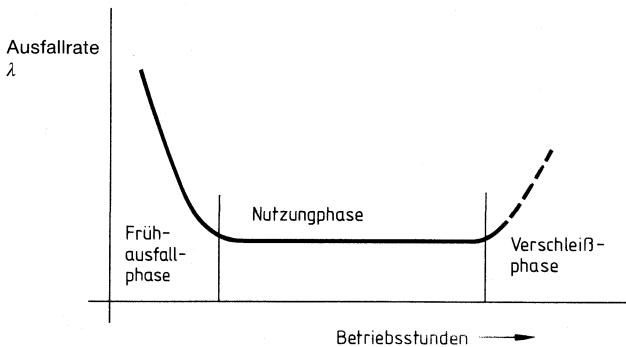


Bild 3

Allgemeine Angaben

2.6 Alphabetische Zusammenstellung der verwendeten Kurzzeichen

A, B	Indizes für Grenzwert
AC	Wechselspannung
AM	Amplitudenmodulation
B	Bandbreite
C	Kapazität
C_i, C_l	Eingangskapazität
$C_T, C_{CLK}, C_{\emptyset}$	Taktcondensator
CLK	Takt
DC	Gleichspannung
D	Differentiell
f	Frequenz
Δf	Hub
FM	Frequenzmodulation
f_i, f_l	Eingangsfrequenz
f_q, f_Q	Ausgangsfrequenz
G	Gleichwellenunterdrückung
G	giga (10^9)
GND	Masse
H _y	Hysterese
HF	Hochfrequenz
Hz	Hertz (1/s)
i, I	Eingang
I, i	Strom
I_s	Stromaufnahme
k	Klirrfaktor
k	kilo (10^3)
K	Kelvin
L	Induktivität
m	milli (10^{-3})
M	Mega (10^6)
m	Modulationsfaktor
MW	Mittelwelle
N, R	Geräusch, Rauschen
NF	Niederfrequenz
o	offset
OSZ	Oszillator
P, P_V	Verlustleistung
P_{tot}	max. zulässige Verlustleistung
φ_D	Differentielle Phase
q, Q	Ausgang
Q, Q _B	Güte
R	Widerstand
R_{thJG}	Wärmewiderstand (Sperrschicht-Gehäuse)
R_{thSG}	Wärmewiderstand (System-Gehäuse)
R_{thSU}	Wärmewiderstand (System-Umgebung)
$\frac{S+N}{N}$	Signal-Rauschabstand
SS	Spitze-Spitze

Allgemeine Angaben

T	Periodendauer
T	Temperatur
TK	Temperaturkoeffizient
t	Zeit
T_U	Umgebungstemperatur im Betrieb
T_s	Lagertemperatur
T_j	Sperrschichttemperatur
t_a	Impulsverzögerung
t_H	Haltezeit
t_i	Eingangsimpulsdauer
t_n	Zeitpunkt vor dem Taktimpuls
t_{n+1}	Zeitpunkt nach dem Taktimpuls
t_p	mittlere Signal-Laufzeit
t_{pHL}	Signal-Laufzeit von H nach L
t_{pLH}	Signal-Laufzeit von L nach H
t_{pl}	Eingangsimpulsdauer
t_{pQ}	Ausgangsimpulsdauer
t_{pR}	Rückstellimpulsdauer
t_{pS}	Stellimpulsdauer
t_{pT}	Taktimpulsdauer
t_{pZ}	Zählimpulsdauer
t_s	Setzzeit
t_T	Signal-Übergangszeit
t_t	Totzeit
t_Q	Ausgangsimpulsdauer
t_{THL}	Signal-Übergangszeit (von H nach L)
t_{TLH}	Signal-Übergangszeit (von L nach H)
t_v	Vorbereitungszeit
U, u	Spannung allgemein
U_{Hy}	Hysteresespannung
U_i, U_l	Eingangsspannung
U_q, U_Q	Ausgangsspannung
U_R	Sperrspannung
U_S	Speisespannung
V	Volt
V	Verstärkung
V_D	Differentielle Verstärkung
W	Watt
Z	Impedanz
Z	Zener
ZF	Zwischenfrequenz

Technische Daten

Typ	Bestellnummer	Gehäuse
S 041 E	Q 67000-A 694	5 J10 DIN 41873/TO-100
S 041 P	Q 67000-A 529	DIP 14

S 041 E und S 041 P sind symmetrische sechsstufige Verstärker mit symmetrischem Koinzidenzdemodulator zur Verstärkung, Begrenzung und Demodulation von frequenzmodulierten Signalen. Sie sind besonders für Geräte geeignet, wo kleiner Stromverbrauch erwünscht ist oder größere Schwankungen der Speisespannung vorkommen.

Die Anschlußbelegung entspricht dem bekannten TBA 120. Lediglich der Anschluß 5 ist bei S 041 P nicht beschaltet. Diese Typen sind besonders für Anwendungen in Schmalband FM-Systemen (455 kHz) und der UKW-ZF (10,7 MHz) geeignet.

- Gute Begrenzungseigenschaften
- Großer Spannungsbereich
- Geringe Stromaufnahme
- Kleiner Schaltungsaufwand

Grenzdaten

Speisespannung	U_S	15	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand			
System-Umgebung S 041 E	R_{thSU}	190	K/W
S 041 P	R_{thSU}	90	K/W

Funktionsbereich

Speisespannung	U_S	4 bis 15	V
Frequenz	f_i	0 bis 35	MHz
Umgebungstemperatur	T_U	-25 bis 85	°C

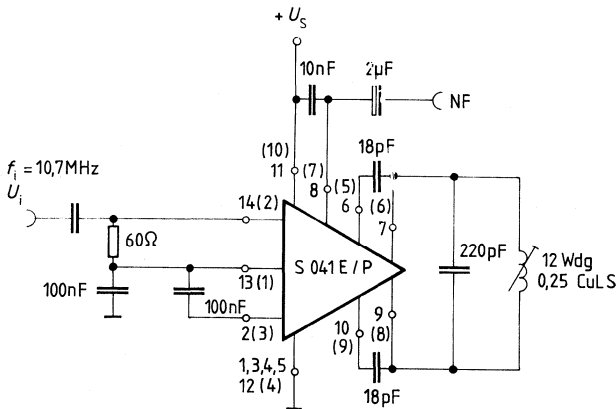
Kenndaten

$U_S = 12\text{ V}$, $Q \approx 35$, $f_{\text{mod}} = 1\text{ kHz}$, $T_U = 25\text{ }^\circ\text{C}$

		min.	typ.	max.	
Stromaufnahme	I_S	4,0	5,4	6,8	mA
NF-Ausgangsspannung $f_i = 10,7\text{ MHz}$, $\Delta f = \pm 50\text{ kHz}$, $U_i = 10\text{ mV}$	$U_{q\text{eff}}$	100	170		mV
Klirrfaktor $f_i = 10,7\text{ MHz}$, $\Delta f = \pm 50\text{ kHz}$, $U_i = 10\text{ mV}$	k		0,55	1,0	%
Änderung der NF-Ausgangsspannung $U_S = 15\text{ V} \rightarrow 4\text{ V}$, $f_i = 10,7\text{ MHz}$, $\Delta f = \pm 50\text{ kHz}$	ΔU_q		1,5		dB
Eingangsspannung für Begrenzung $f_i = 10,7\text{ MHz}$, $\Delta f = \pm 50\text{ kHz}$	$U_{i\text{Begr}}$		30	60	μV
ZF-Spannungsverstärkung ($f_i = 10,7\text{ MHz}$)	V_U		68		dB
ZF-Ausgangsspannung für Begrenzung je Ausgang	V_{qSS}		130		mV
Eingangsimpedanz ($f_i = 10,7\text{ MHz}$)	Z_i		20/2		k Ω /pF
($f_i = 455\text{ kHz}$)	Z_i		50/4		k Ω /pF
Ausgangswiderstand (Anschluß 8)	R_q	3,5	5	8,5	k Ω
Spannungsabfall an NF-Arbeitswiderstand	U_{11-8}		1,5		V
AM-Unterdrückung $U_i = 10\text{ mV}$, $\Delta f = \pm 50\text{ kHz}$, $m = 30\%$	a_{AM}		60		dB

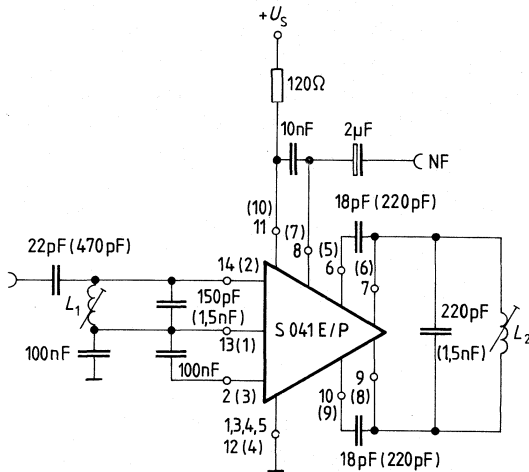
Alle im Index erwähnten Anschlüsse beziehen sich auf S 041 P (z.B. U_{11})

Meßschaltung



Anschlüsse in Klammern gelten für S 041 E

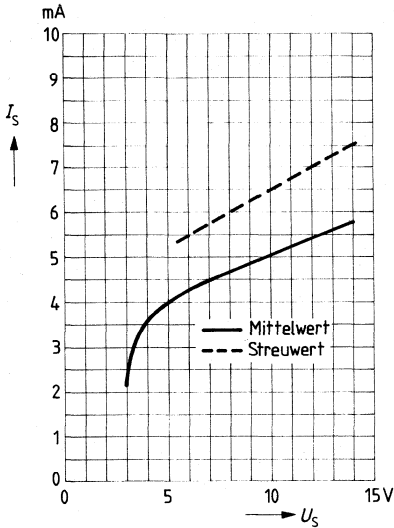
Anwendungsbeispiel für 10,7 MHz (UKW-FM-ZF)
und 455 kHz (Schmalband-FM)



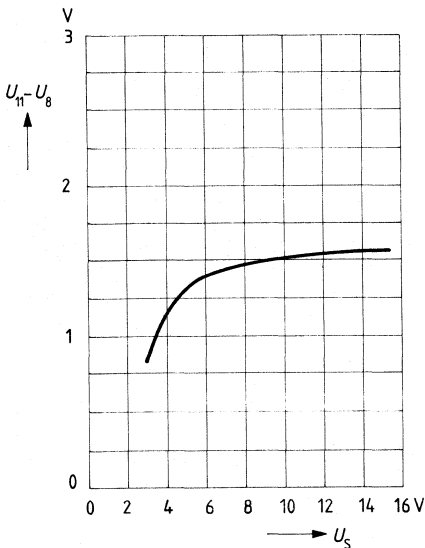
Werte in Klammern 455 kHz (Schmalband-FM)
Anschlüsse in Klammern gelten für S 041E

Spulen	10,7 MHz	455 kHz
L_1	15 Wdg/0,15 CuLS	71,5 Wdg/12 × 0,04 CuLS
L_2	12 Wdg/0,25 CuLS	71,5 Wdg/12 × 0,04 CuLS
Bausatz	D 41-2165	D 41-2393 der Fa. Vogt

Stromaufnahme $I_S = f(U_S)$

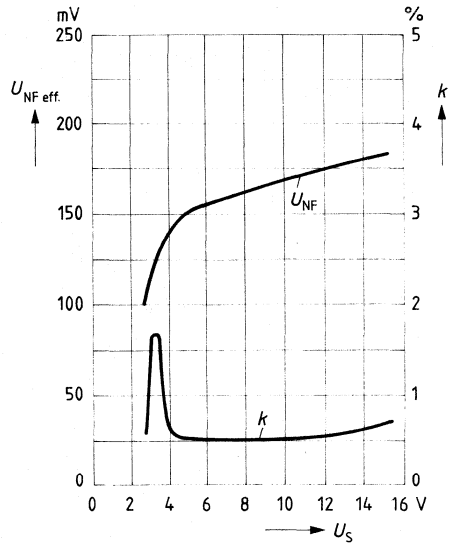


Ausgangsgleichspannung $U_{11}-U_B = f(U_S)$ (ohne Signal)



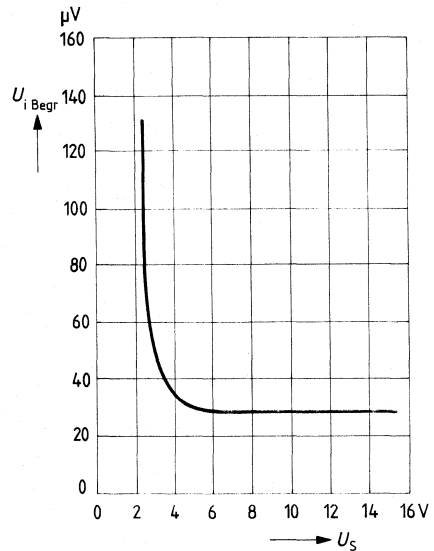
**NF-Ausgangsspannung $U_{NF\text{ eff}} = f(U_S)$
Klirrfaktor $k = f(U_S)$**

$f_i = 10,7 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$;
 $Q \approx 35$



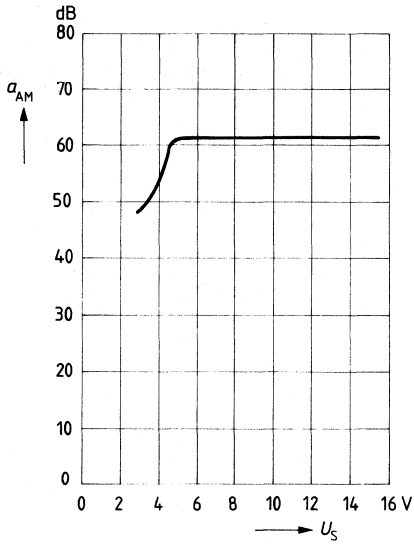
Begrenzungseinsatz $U_{i\text{ Begr}} = f(U_S)$

$f_i = 10,7 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$;
 $Q \approx 35$



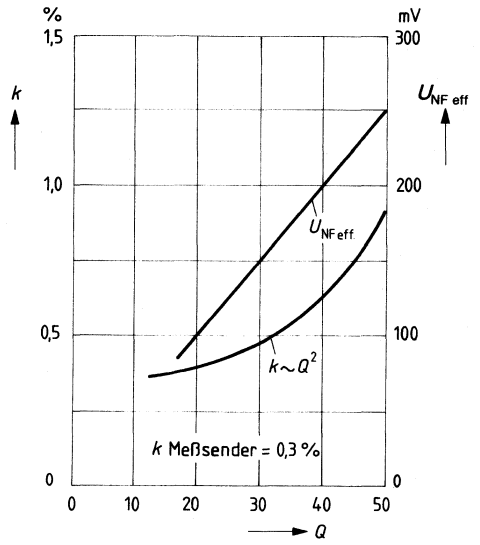
AM-Unterdrückung $a_{AM} = f(U_S)$

$f_i = 10,7 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$;
 $m = 30 \%$; $U_i = 10 \text{ mV}$



NF-Ausgangsspannung $U_{NF\text{eff}} = f(Q)$

Klirrfaktor $k = f(Q)$; $U_S = 12 \text{ V}$;
 $f_i = 10,7 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $\Delta f = \pm 50 \text{ kHz}$



Typ	Bestellnummer	Gehäuse
S 042 E	Q 67000-A 627	5 J10 DIN 41873/ähnl. TO-100
S 042 P	Q 67000-A 335	DIP 14

Symmetrische Mischer für Frequenzen bis 200 MHz. Sie können fremdgesteuert oder mit internem Oszillator betrieben werden. Die Eingangssignale werden an den Ausgängen unterdrückt. Neben den üblichen Mischeranwendungen in Empfängern, Umsetzern und Demodulatoren für AM und FM lassen sich der S 042 E und S 042 P auch als elektronische Polaritätsumschalter, Multiplikatoren u.ä. verwenden.

- Vielseitig einsetzbar
- Großer Speisespannungsbereich
- Geringe Außenbeschaltung
- Große Mischsteilheit
- Geringes Rauschen

Grenzdaten

Speisespannung	U_s	15	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand			
System-Umgebung S 042 E	$R_{th\ SU}$	190	K/W
S 042 P	$R_{th\ su}$	90	K/W

Funktionsbereich

Speisespannung	U_s	4 bis 15	V
Umgebungstemperatur	T_U	-15 bis 70	°C

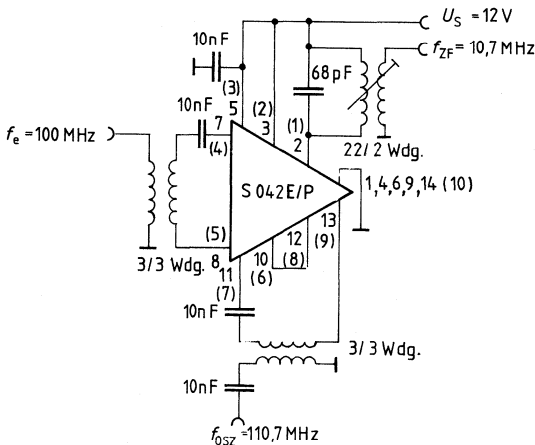
Kenndaten

$U_S = 12\text{ V}$, $T_U = 25\text{ °C}$

		min.	typ.	max.	
Stromaufnahme	$I_S = I_2 + I_3 + I_5$	1,4	2,15	2,9	mA
Ausgangsstrom	$I_2 = I_3$	0,36	0,52	0,68	mA
Ausgangsstromdifferenz	$I_3 - I_2$	-60		60	mA
Versorgungsstrom	I_5	0,7	1,1	1,6	mA
Leistungsverstärkung	V_P	14	16,5		dB
$f_i = 100\text{ MHz}$, $f_{0sz} = 110,7\text{ MHz}$					
Durchbruchspannung	$U_{2,3}$	25			V
$I_{2,3} = 10\text{ mA}$; $U_{7,8} = 0\text{ V}$					
Ausgangskapazität	C_{2-M}, C_{3-M}		6		pF
Misch-Steilheit ($f = 455\text{ kHz}$)	$S = \frac{I_2}{U_7 - U_8} = \frac{I_3}{U_7 - U_8}$		5		mS
Rauschzahl	F		7		dB

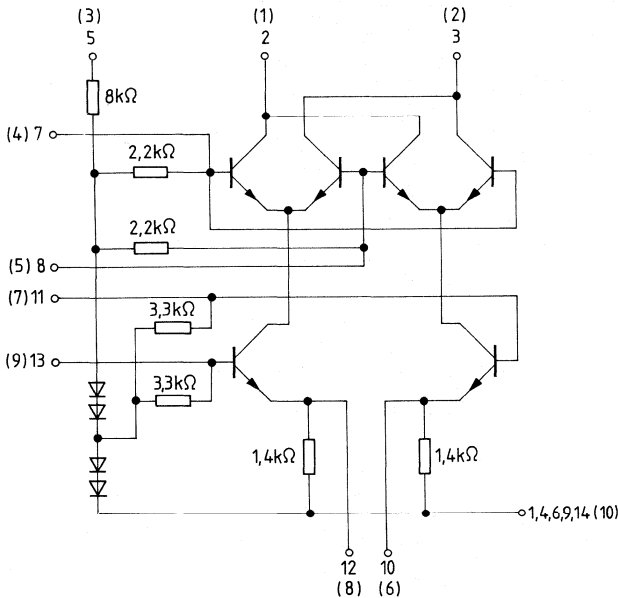
Alle im Index erwähnten Anschlüsse beziehen sich auf S 042 P (z.B. I_2)

Meßschaltung



Anschlüsse in Klammern gelten für S 042 E

Schaltbild



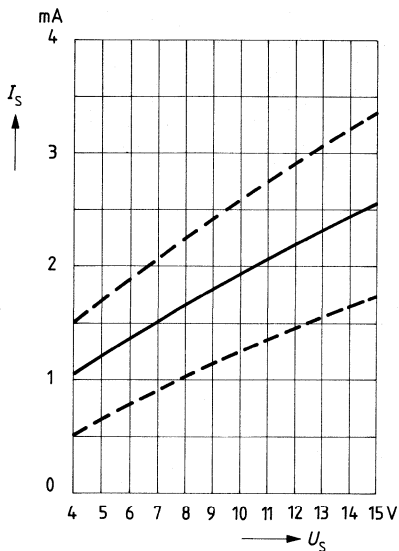
Anschlüsse in Klammern gelten für S 042 E

Eine galvanische Verbindung zwischen Anschluß 7 und 8 bzw. 11 und 13 über Koppelwicklungen wird empfohlen.

Zwischen Anschluß 10 gegen 14 (Masse) und 12 gegen 14 darf je ein Widerstand von wenigstens 220 Ω geschaltet werden, der die Ströme und damit die Steilheit erhöht. Die Anschlüsse 10 und 12 dürfen über eine beliebige Impedanz verbunden werden. Sind 10 und 12 direkt verbunden, darf der Widerstand von dieser Verbindung nach 14 minimal 100 Ω betragen. Je nach Aufbau kann ein Kondensator (10 bis 50 pF) zwischen Anschluß 7 und 8 erforderlich sein, um Schwingungen im VHF-Bereich zu unterbinden.

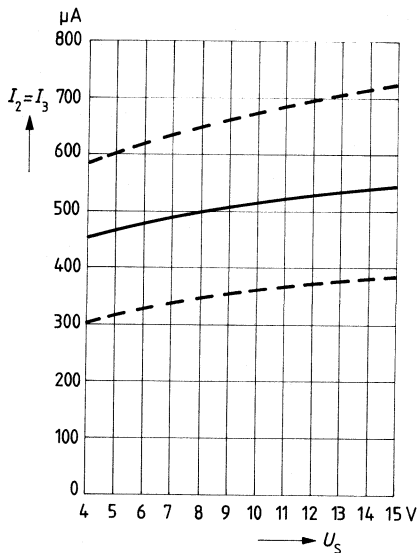
Gesamtstromaufnahme

$I_S = f(U_S)$



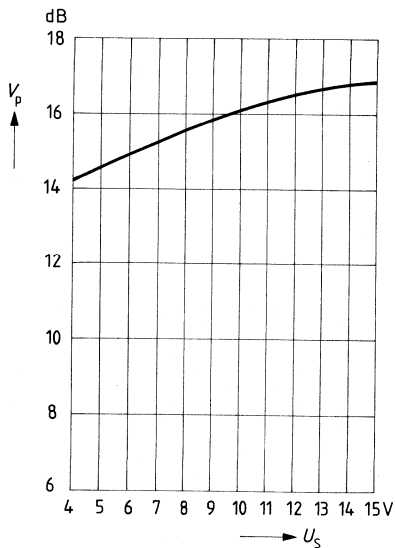
Ausgangsstrom

$I_2 = I_3 = f(U_S)$



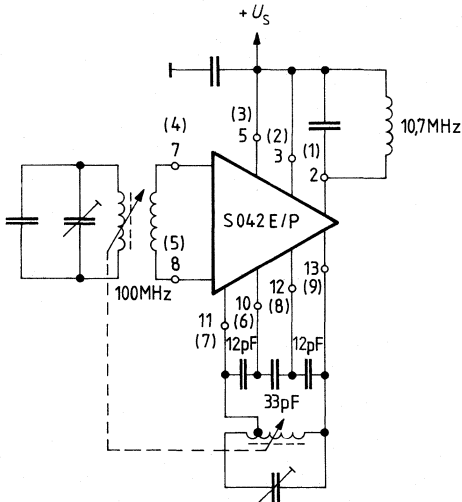
Leistungsverstärkung

$V_P = f(U_S)$



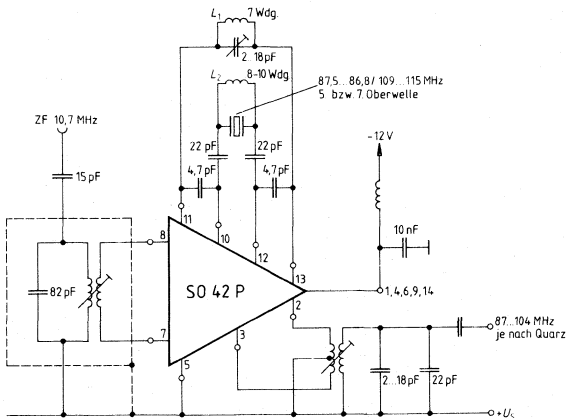
Anwendungsschaltungen

UKW-Mischer mit induktiver Abstimmung



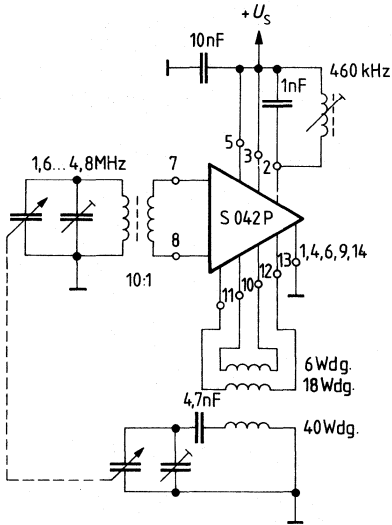
Anschlüsse in Klammern gelten für S 042 E

UKW-Mischer mit Quarz-Oszillator

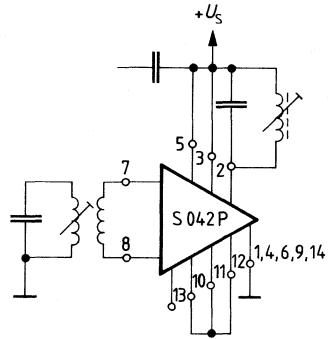


Bei Oberton-Quarzen empfiehlt sich eine entsprechende Induktivität zwischen Anschluß 10 und 12, die Schwingungen auf dem Grundton verhindert.

LMK-Mischer, hier für den Kurzwellenbereich, im selbstschwingenden Betrieb.



Differenzverstärker mit interner Neutralisation, auch als Begrenzer geeignet, für Frequenzen bis 50 MHz, bei erhöhtem Strom bis über 100 MHz.



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
S 0280	Q 67000-A 1264	DIP 16

Die integrierte Schaltung S 0280 beinhaltet eine PLL-Schaltung, einen AM-Demodulator und einen elektronischen NF-Schalter zum Durchschalten des MPX-Signals.

Der IC liefert die Senderkennungsfrequenz (57 kHz) als Rechteckspannung (Anschluß 6).

- Geringer Abgleichaufwand
- Minimaler Gleichspannungssprung am NF-Lautsprecher

Grenzdaten

Speisespannung	U_{S16}	18	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	90	K/W

Funktionsbereich

Speisespannung	U_{S16}	10 bis 16	V
Umgebungstemperatur	T_U	-20 bis 85	°C

Kenndaten

$U_{16} = 14 \text{ V}$, $T_U = 25 \text{ }^\circ\text{C}$, bezogen auf Meßschaltung

	min.	typ.	max.	
Stromaufnahme		25	35	mA
Eingangsspannung ($k = 10 \%$)			2,5	V_{SS}
Eingangswiderstand	300			k Ω

Preemphasis-Verstärker

Ausgangswiderstand	R_{q14}	1,6	2	2,4	k Ω
Leerlaufverstärkung	V_o	30			dB
Interner GK-Widerstand	R_{13}		5		k Ω

57-kHz-Verstärker

Leerlaufverstärkung	V_o		35		dB
Interner GK-Widerstand	R_{12}		5		k Ω
Eingangswiderstand	R_{i11}	20			k Ω

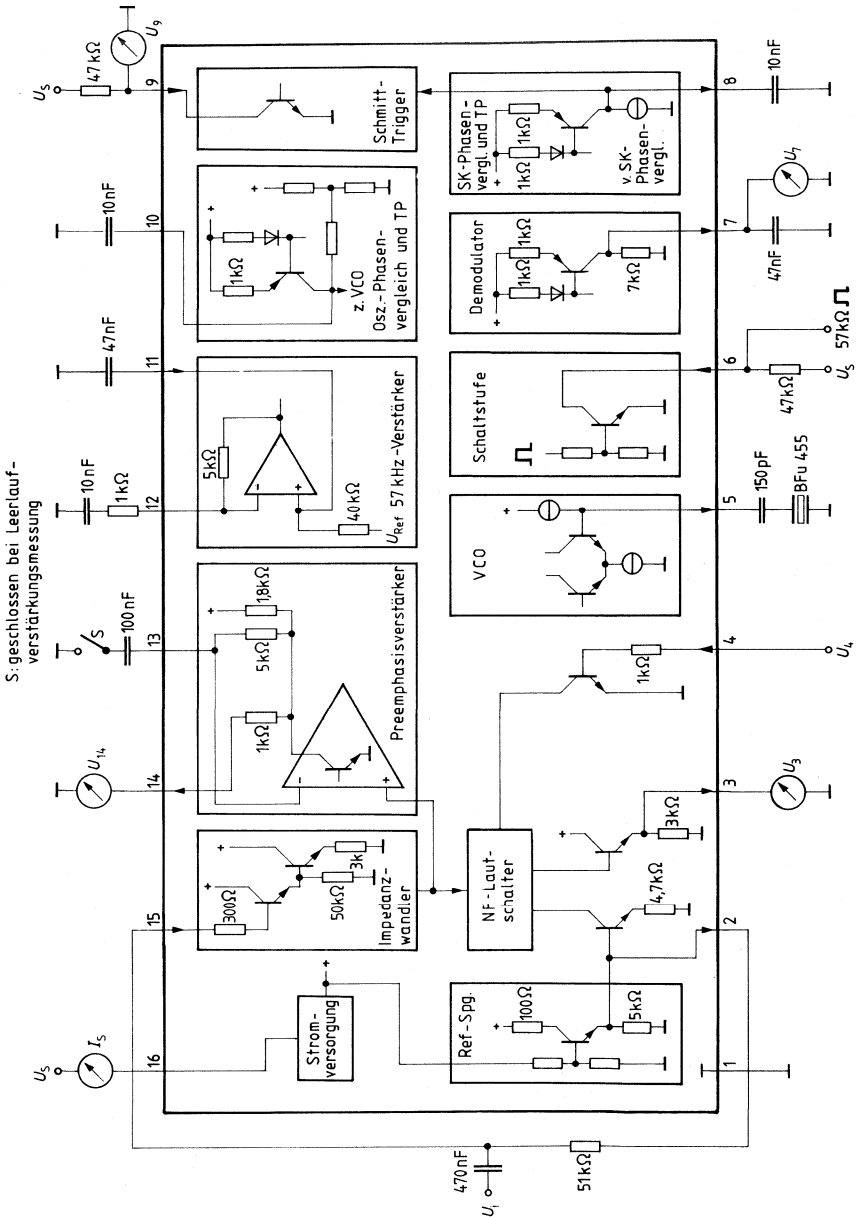
SK-Information

SK-Schaltswelle (Schalten am Anschluß 9) für U_{11} , $f = 57 \text{ kHz}$	$U_{qSK \text{ eff}}$	6		18	mV
BK-DK Ausgangsspannung $U_{11 \text{ eff}} = 50 \text{ mV}$, $57 \text{ kHz} + 125 \text{ Hz}$, $m = 30 \%$	$U_{7 \text{ eff}}$	24			mV
Ladespannung SK = H	U_8	3			V
$R_{q/10} = 10 \text{ k}\Omega$ SK = L	U_8			2	V
Hysteresespannung	ΔU_8		1		V
Eingangsstrom	I_{i9}			5	mA
Eingangsstrom/Frequenzteiler	I_{i6}			5	mA

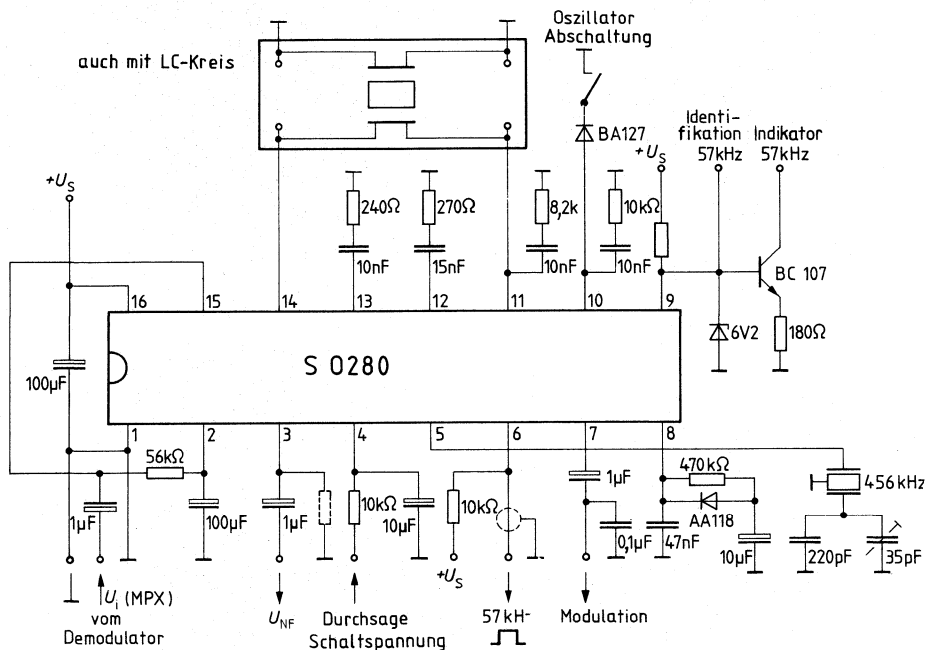
Lautschalter

Bandbreite	B	60			kHz
Durchgangsdämpfung	a_D	-1	0	+1	dB
Sperrdämpfung	a_{sperr}	50	80		dB
Ausgangswiderstand	R_{q3}		380	500	Ω
Schaltswelle	U_4		0,65		V
Rauschspannung an Anschluß 3 bei 3 dB Absenkung $f = 100 \text{ Hz} - 10 \text{ kHz}$, Eingang kurzgeschlossen	U_3		15		μV

Blockschaltbild und Meßschaltung



Anwendungsschaltung



Anschlußbelegung

Anschluß	Funktion
1	Masse
2	Referenzspannung
3	MPX-Ausgangssignal
4	Regelspannungseingang für MPX-Signal
5	Oszillatorbeschaltung (LC, RC)
6	57-kHz-Ausgang
7	57-kHz-Demodulatorausgang
8	SK-Phasenvergleich, Integrations-C
9	SK-Ausgang
10	PLL-Phasenvergleich
11	57-kHz-Verstärker-Eingang +
12	57-kHz-Verstärker-Eingang -
13	Preemphasis-Verstärker Eingang -
14	Preemphasis-Verstärker Ausgang
15	Impedanzwandler Eingang
16	Speisespannung + U_S

Typ	Bestellnummer	Gehäuse
SAS 580	Q 67000-S 28	} DIP 18
SAS 590	Q 67000-S 29	

Kanalspeicher für den Einsatz in Rundfunk- und Fernsehgeräten. Die 4 Stufen können durch Berühren der Sensorflächen mit dem Finger angewählt werden. Jede Stufe hat einen Anzeigerausgang. Die Abstimmspannung wird auf einen gemeinsamen Ausgang durchgeschaltet. SAS 580 ist der Grundbaustein für die ersten 4 Kanäle. Durch Hinzuschalten einer nahezu beliebigen Zahl SAS 590 ist die Anzahl der Kanäle um jeweils 4 erweiterbar.

- Hohe Eingangsempfindlichkeit
- Geringe Restspannung der Treiberausgänge
- Geringe Temperaturdrift der Abstimmshalter
- Treiberausgänge zur Steuerung von Lämpchen, Lumineszenzdioden, Glimmlampen oder Ziffernanzeigeröhren
- Standby-Betrieb möglich
- Ringzähler bis 10 kHz
- Keine externe Diodenmatrix
- Nur **eine** Betriebsspannung

Grenzdaten

Speisespannung (ohne Vorwiderstand)	U_{16}	36	V
Stromaufnahme (bei Betrieb an höherer Spannung über Vorwiderstand)	I_{16}	15	mA
Treiberstrom	I_3, I_5, I_7, I_9	55	mA
Max. Treiberstrom, $t_{\max} \leq 2$ s	$I_3, I_5, I_7, I_{9, \max}$	100	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	90	K/W

Funktionsbereich

Speisespannung 1	U_{16}	10 bis 36	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

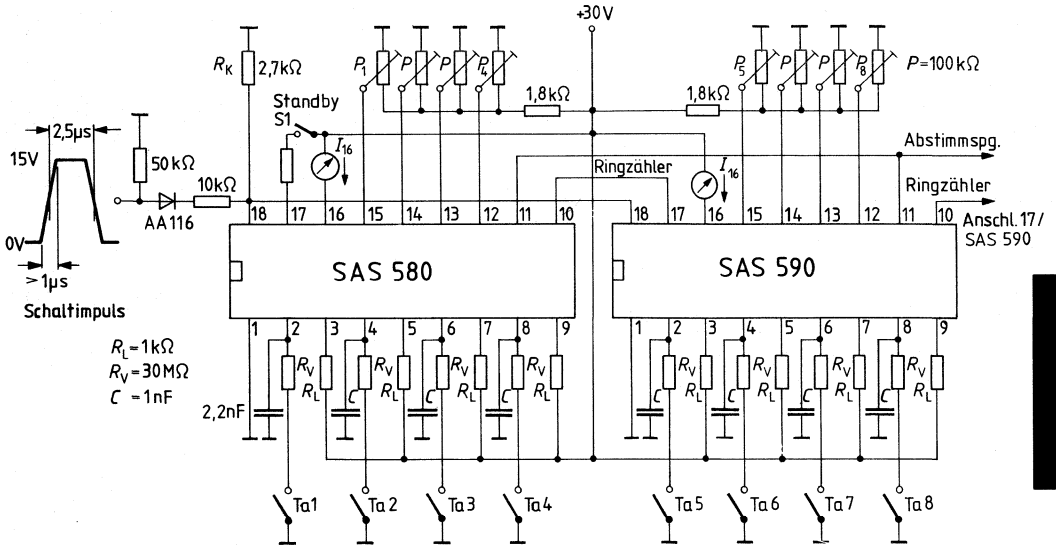
gemäß Meßschaltung

$U_{16} = 30 \text{ V}$, $T_U = 25 \text{ °C}$

		min.	typ.	max.	
Eigenstromaufnahme					
Kanal durchgeschaltet	I_{16}	4,5	7,0	9,5	mA
Kanal nicht durchgeschaltet	I_{16}	2,9	5,0	8,5	mA
Umschaltspannung bei Betätigung der Tasten Ta1...Ta8	$U_{18 \text{ S}}$	3,25	3,7	4,2	V
Haltespannung nach Betätigung der Tasten Ta1...Ta8	$U_{18 \text{ H}}$	2,6	2,9	3,2	V
Sättigungsspannung der Lampentreiber					
$R_L = 1 \text{ k}\Omega$	U_3, U_5, U_7, U_9		0,8	1,5	V
$R_L = 30 \text{ k}\Omega$	U_3, U_5, U_7, U_9		30	60	mV
Sperrspannung der Lampentreiber					
$I_{\text{sperr}} = 100 \mu\text{A}$	U_3, U_5, U_7, U_9	60			V
$I_{\text{sperr}} = 5 \mu\text{A}$	U_3, U_5, U_7, U_9	50			V
Durchzuschaltende Abstimmspannung	$U_{12}, U_{13}, U_{14}, U_{15}$	0,3		$U_{16} - 2$	V
Eingangstrom der Abstimmgänge	$I_{12}, I_{13}, I_{14}, I_{15}$		150	300	nA
Offsetspannung der Abstimmshalter ¹⁾	U_{12-11}, U_{13-11}			± 100	mV
	U_{14-11}, U_{15-11}			± 100	mV
Temperaturdrift der Abstimmshalter	U_T			5	mV
$T_U = 20 \dots 50 \text{ °C}^{1)}$					
Innenwiderstand des Abstimmansgangs	R_{q11}		3		k Ω
$I_{11} < \pm 30 \mu\text{A}$					
Eingangstrom der Schaltverstärker für Umschalten	I_2, I_4, I_6, I_8	20	80	200	nA
Eingangsschwellenspannung der Schaltverstärker	U_2, U_4, U_6, U_8		5,5		V
$I_2, I_4, I_6, I_8 = 80 \text{ nA}$					
Fortschaltfrequenz des Ringzählers	f_{RZ}		10		kHz
Rücksetzen auf Kanal 1					
Schaltimpulshöhe	$U_{\text{SI}18}$		15		V
Schaltimpulsdauer	$T_{\text{SI}18}$	70			μs
Schaltimpulsanstiegszeit	$t_{\text{SI}LH18}$			1	μs
Fortschalten zur nächsten Stufe					
Schaltimpulshöhe	$U_{\text{SI}18}$		15		V
Schaltimpulsdauer	$T_{\text{SI}18}$		2,5		μs
Schaltimpulsanstiegszeit	$t_{\text{SI}LH18}$			1	μs
Kenndaten der Z-Diode					
Z-Spannung	U_Z	34		39	V
$I_{16(30 \text{ V})} + 3 \text{ mA}$					

¹⁾ gemessen zwischen dem durchgeschalteten Eingang und Anschluß 11

Meßschaltung



Zur Messung von SAS 590 ist SAS 580 als erster Baustein zwingend nötig, da sonst keine Funktion. SAS 580 kann allein gemessen werden.

Bei einem Kanalwechsel erfolgt die Umladung eines dem Ausgang 11 als Last nachgeschalteten Kondensators mit einem Strom von ungefähr $\pm 50\ \mu\text{A}$.

Nur SAS 580: Nach Anlegen der Betriebsspannung U_{16} wird Stufe 1 eingeschaltet, d.h., die Abstimmspannung von Anschluß 15 wird auf Anschluß 11 durchgeschaltet und die Lampe an Anschluß 3 wird angesteuert.

$U_{17} < 0,5\ \text{V}$ bedeutet Standby-Betrieb, d.h., auch bei Anwahl eines beliebigen Kanals bleibt der ursprünglich eingetastete Kanal erhalten. Ein Anwählen einer neuen Stufe ist nicht möglich, eine eingespeicherte Stufe muß nach Schließen von S 1 wiederkommen.

Schaltbild einer Stufe

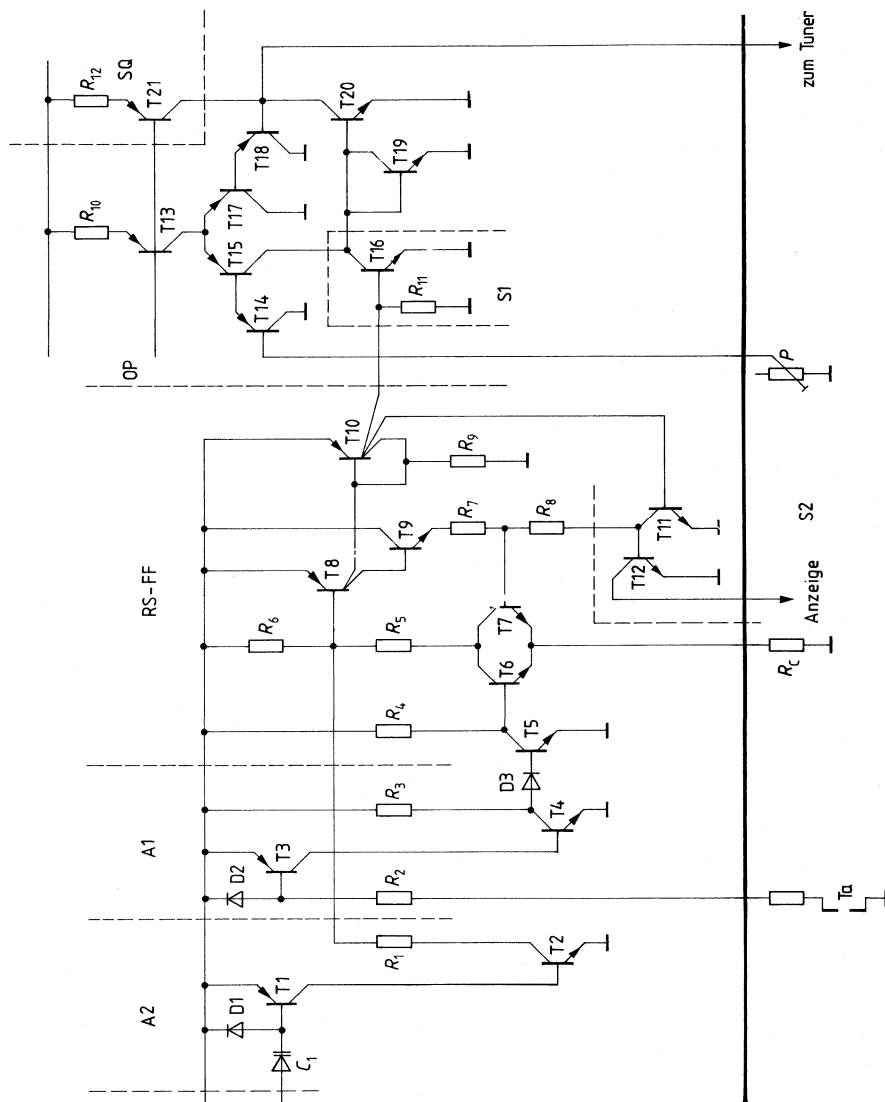


Bild 2

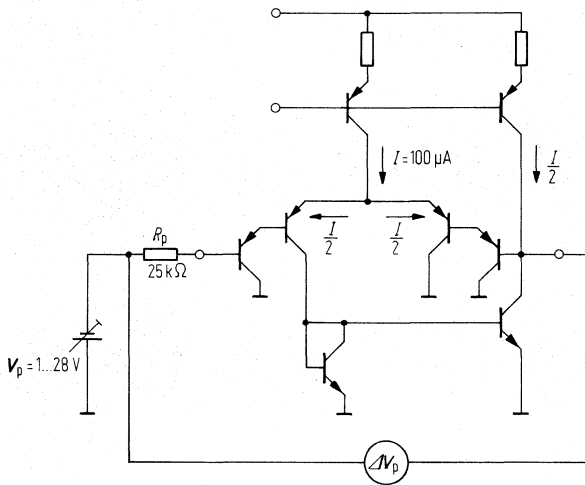


Bild 3

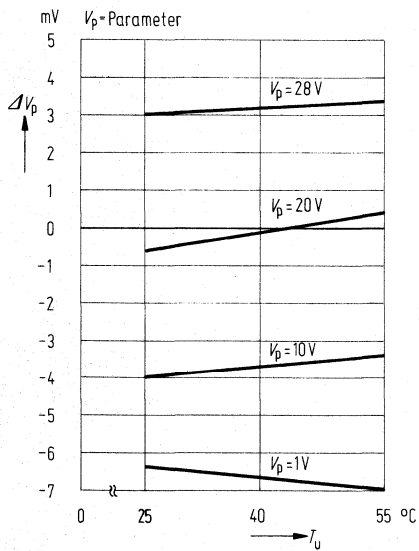


Bild 4

Anwendungsschaltung I

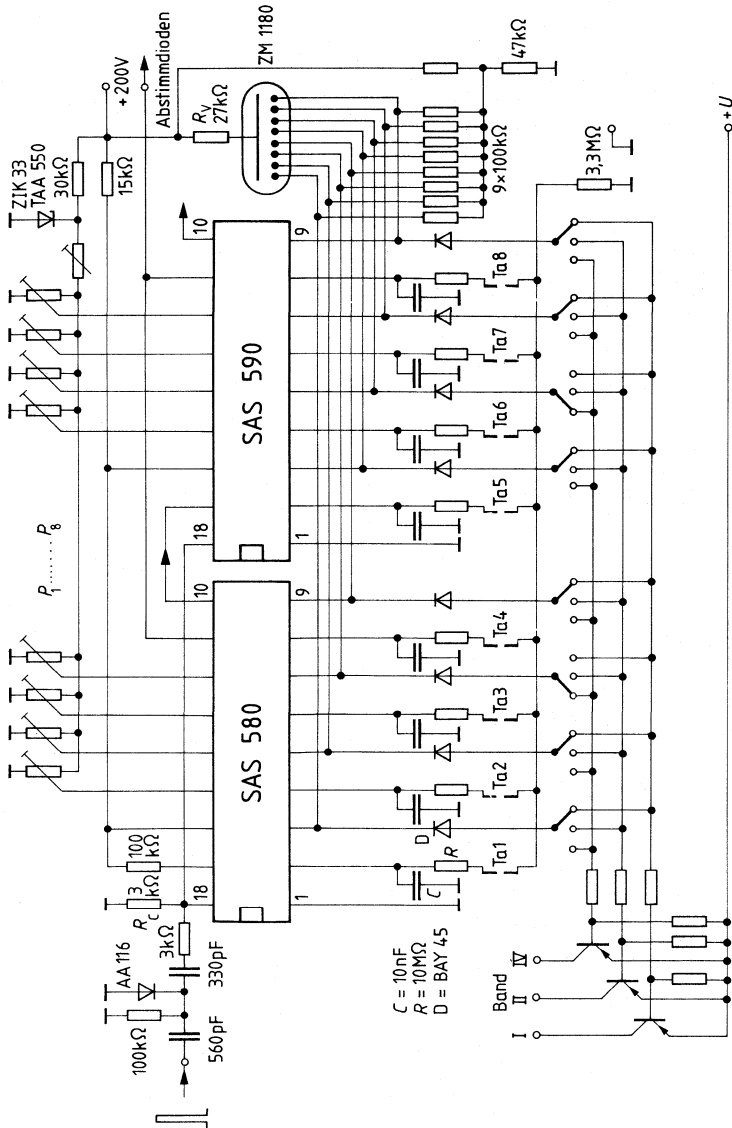


Bild 5

MOS-Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2008	Q 67100-Y 503	DIP 18

Die integrierte Schaltung SDA 2008 ist eine Weiterentwicklung des Infrarotsenderbausteins SAB 3210. Sie besitzt eine abschaltbare Teilerstufe :8, so daß der Oszillator bis zu 500 kHz anwendbar ist und mit Keramikschwinger anstelle des LC-Kreises beschaltet werden kann.

- Vollständige Verriegelung der Tastatur gegen Fehlbedienung
- Befehlsweiterung auf bis zu 60 Befehle ist durch Diodenbeschaltung möglich, zusätzlich durch eine Shift-Taste (Tastatur-Umschaltung)
- Extern umschaltbares Startbit
- Weiter Speisespannungsbereich 5 V bis 16 V
- Geringe Stromaufnahme von typisch 3 mA. Die Batterie wird im Ruhezustand durch ext. Transistor abgeschaltet
- Keine externen Spaltenwiderstände erforderlich

Grenzdaten

Alle Spannungen bezogen auf $U_{DD} = 0 V$

Speisespannung	U_{SS}	18	V
Eingangsspannung	U_i	18	V
Verlustleistung je Ausgang	P_q	100	mW
Gesamtverlustleistung	P_{tot}	500	mW
Lagertemperatur	T_s	-40 bis 125	°C

Funktionsbereich

bezogen auf $U_{DD} = 0 V$

Speisespannung	U_{SS1}	5 bis 16	V
Speisespannung ¹⁾	U_{SS1}	5,5 bis 16	V
Umgebungstemperatur	T_U	0 bis 70	°C

¹⁾ Bei Erweiterung des Befehlsvorrates mit Dioden

Kenndatenalle Spannungen bezogen auf U_{DD}

	min.	typ.	max.	
Stromaufnahme Ausgänge unbeschaltet		3	7	mA
Reststrom, Summenstrom d. Ausg. S a, S b, S c, S d, ETA, IRA (siehe Prüfschaltung)			1	μ A

Eingänge**Oszillator Eingang CLK I**

Betriebsfrequenz mit Vorteiler	f_{17}	160	560	kHz
Betriebsfrequenz für Fremdtaktung mit abgeschaltetem Vorteiler	f_{17}	20	70	kHz

IRA-Fernsteuersignal-Ausgang

H-Ausgangsspannung (siehe Prüfschaltung) $I = 4 \text{ mA}$, $U_{SS} = 6 \text{ V}$	U_{qH8}	$U_{SS} - 5$		V
H-Widerstand nach U_{SS}	R_{qH8}	100		Ω

ETA-Einschalttransistor-Ausgang

H-Ausgangsstrom $U_{q7} = U_{SS} - 4 \text{ V}$	I_{qH7}	100	10000	μ A
--	-----------	-----	-------	---------

Zeileneingänge 1 bis 8 (interne pull-high-Widerstände)

Um einen gewünschten Befehl auszusenden, muß die entsprechende Zeile mit der dazugehörigen Spalte verbunden werden (siehe Befehlsliste).

Eine Mehrfachbedienung mit mehr als einer Zeile und einer Spalte wird als Fehlbedienung erkannt. Einzige Ausnahme: Befehlserweiterung mit Zeile 8 (siehe Eingabe, Tastatur).

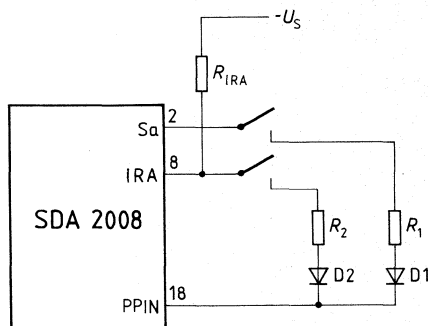
In der Verbindung darf als maximaler Widerstand eine Si-Diodenstrecke in Durchlaßrichtung und dazu in Serie ein Widerstand von $100\ \Omega$ liegen. Der minimale Widerstand ist Null.

ETA-Eingang

Für den normalen Sendebetrieb ist der ETA-Eingang über die Basis-Emitterdiode des NPN-Einschalttransistors an die Speisespannung anzuschließen.

PPIN-Programmierungseingang

Durch Beschalten des PPIN-Eingangs mit einer Spalte oder dem IRA-Ausgang (für diesen Fall $33\ \text{k}\Omega \leq R_{\text{IRA}} \leq 47\ \text{k}\Omega$) läßt sich der Ausgabemodus entsprechend der Tabelle „PPIN-Beschaltung“ ändern.

Beispiel

$$33\ \text{k}\Omega \leq R_{\text{IRA}} \leq 47\ \text{k}\Omega$$

$$R_1, R_2 \leq 100\ \Omega$$

$$D1, D2 = U_f \leq 0-8\ \text{V bei } I_f = 0,1\ \text{mA} \\ \text{und } T_{U\text{min}}$$

Schaltungsbeschreibung

Der integrierte Schaltkreis SDA 2008 ist ein Senderbaustein für das Siemens Infrarot-Fernsteuersystem IR 60.

Die PMOS-Schaltung besitzt einen Steuerausgang für einen NPN-Transistor, der die Schaltung von der Speisespannung abtrennt, wenn keine Taste gedrückt (d.h. keine Zeile auf Low) ist.

Eingabe, Tastatur

Der Sender besitzt eine Eingabematrix aus 8 Zeilen und 4 Spalten. Um einen Befehl einzugeben, muß eine Spalte mit einer Zeile verbunden werden. Damit wird der Sender eingeschaltet und der zugehörige Befehl ausgegeben. Ohne weitere Maßnahmen ist es so möglich 32 Befehle zu senden. Der Befehlsvorrat läßt sich mit zusätzlichen Dioden auf 60 (dazu werden je 2 Dioden für 4 weitere Befehle benötigt) bzw. mit einer Shift-Taste auf 62 Befehle erweitern. In beiden Fällen ist die zusätzliche Verbindung (Dioden nach Zeile 8 bzw. Shift-Taste) vor der Ausgabe des ersten nach dem Startbefehl ausgegebenen Befehls notwendig – danach wird, unabhängig von der Zusatzverbindung, der ursprünglich erkannte Befehl ausgesendet.

Als fünfte Matrixspalte kann – U_S verwendet werden, um die Befehle Nr. 40...47 (ohne externe Diodenbeschaltung mit nur je einer Taste) einzugeben.

Fehlbedienung

Gegen Mehrfachverbindungen (Druck auf mehrere Tasten gleichzeitig) besitzt der Schaltkreis eine Verriegelung. Eine Ausnahme bildet die Doppelbedienung innerhalb einer Spalte mit einer der Zeilen 1 bis 7 und Zeile 8, da diese Kombination zur Befehlsvorraterweiterung mittels Dioden verwendet wird. Nach dem Aussenden des ersten auf den Startbefehl folgenden Infrarotbefehls wird jedoch auch diese Doppelbedienung verriegelt.

Startbefehl, Schlußbefehl

Nach dem Einschalten wird der Befehl Nr. 62 als Startbefehl ausgegeben, um dem Empfänger den Beginn einer Befehlsübertragung anzuzeigen.

Bei Fehlbedienungen wird dieser Befehl als Folge der Verriegelung ausgegeben. Wird (werden) die Taste(n) losgelassen, so wird maximal noch einmal (abhängig vom Zeitpunkt des Loslassens) der gewählte Befehl und dann einmal der Befehl Nr. 62 als Schlußbefehl ausgesendet, bevor die Speisespannung abgeschaltet wird. Der Wechsel von einem Befehl zu einem anderen als dem Befehl Nr. 62 ist verriegelt.

Ausgabe

Der Sender setzt den eingegebenen Befehl in einen Biphase-Code um (siehe Biphase-Codierung). Vor den 6 Informationsbits wird ein Vorsignal und ein über PPIN umschaltbares Startbit gesendet. Das Vorsignal erlaubt auf der Empfangsseite eine einfachere Verstärkungsregelung, das Startbit eine Empfängerunterscheidung. Dadurch ist es z.B. möglich, mit dem gleichen Fernsteuersystem unabhängig voneinander ein Fernsehgerät und ein Rundfunkgerät in einem Raum fernzusteuern.

Das Ausgangssignal wird mit einem Sechzehntel der Taktfrequenz ($f_{CLKI}/16$) und einem Tastverhältnis von 1:4 geträgert. Durch entsprechende Beschaltung des Programmieringangs PPIN kann jedoch die Trägerung abgeschaltet werden.

So ist eine beliebige andere externe Trägerung möglich.

Befehlsabstand

Der Abstand zwischen zwei ausgegebenen Befehlen beträgt (außer beim Startbefehl) etwa das 12fache der Befehlsdauer (inkl. Vorsignal) bzw. 65536 CLKI-Takte. Durch Beschaltung des PPIN-Eingangs kann dieser Abstand auf das ca. 5fache der Befehlsdauer oder 30976 CLKI-Takte verringert werden, um etwa bei kleinen Taktfrequenzen keine großen Befehlsabstände zu erhalten.

Betrieb mit niedriger Taktfrequenz

Der Vorteiler (durch 8) für den Takt läßt sich abschalten. Dadurch kann wahlweise mit einer Taktfrequenz von ca. 500 kHz oder 62,5 kHz gearbeitet werden. Die Abschaltung des Vorteilers ist nur möglich, wenn der IRA-Ausgang nicht niederohmig (z.B. durch eine Basis-Emitter-Strecke) nach Low gezwungen wird, also etwa bei Beschaltung für Nahbedienung.

Betrieb ohne Einschalttransistor

Bei Betrieb mit fest angelegter Speisespannung (ETA = Low) werden zur Ermöglichung einer externen Synchronisierung die Spalten a bis d im normalen Rhythmus (wie bei der Ausgabe eines Befehls) periodisch abgefragt (H-Impuls).

Nach dem Anstieg der Speisespannung von 0 V an, wird die Ablaufsteuerung in einen definierten Zustand gesetzt und beginnt dann mit dem Spaltenabfragen. Nach dem Erkennen eines „Zeile auf Low“-Zustands wird die Ablaufsteuerung zurückgesetzt – dann entspricht der Ablauf bis zum Abschalten dem bei Betrieb mit Spannungsanschaltung. Nach dem Abschluß der Übertragung setzt die Ablaufsteuerung die zyklischen Spaltenabfragen fort, ohne daß jedoch an IRA eine weitere Ausgabe erfolgt.

Mehrsenderbetrieb

Ohne großen externen Schaltungsaufwand ist eine Kaskadierung von zwei SDA 2008 möglich, so daß diese im Multiplexbetrieb den an der jeweiligen Matrix eingegebenen Befehl ausgeben. Dazu wird ausgenutzt, daß die Ablaufsteuerung und das Befehlsregister rückgesetzt wird, falls die Spalten a und b gleichzeitig auf High-Potential gezwungen werden.

PPIN-Beschaltung

Verbindung mit:	Funktion
Spalte a	Shiften in zweite Befehlsgruppe (Bit F = „1“)
Spalte b	Verkürzter Befehlsabstand
Spalte c	Startbit = „0“
Spalte d	Keine Trägerung des IRA-Signals
IRA	Überbrücken des Vorteilers

(Bei Kombinationen dieser Funktionen ist mit Dioden nach Bild PPIN-Beschaltung eine Entkopplung vorzunehmen.)

ETA-Beschaltung

ETA = U_{DD}	Betrieb mit fest angelegter Speisespannung. Falls keine Zeile auf Low keine Ausgabe an IRA, jedoch ständige Spaltenabfrage.
ETA an Basis des Spannungseinschaltungs-transistors	Normaler Batteriebetrieb mit Abtrennen der Speisespannung nach dem Schlußbefehl bei geöffneter Zeilenverknüpfung.

Befehlslistekeine Dioden an Z 8
ungeshiftet

Befehl Nr.	Code		Taste
	FED	CBA	
0	000	000	1a
1	000	001	1b
2	000	010	1c
3	000	011	1d
4	000	100	2a
5	000	101	2b
6	000	110	2c
7	000	111	2d
8	001	000	3a
9	001	001	3b
10	001	010	3c
11	001	011	3d
12	001	100	4a
13	001	101	4b
14	001	110	4c
15	001	111	4d
16	010	000	5a
17	010	001	5b
18	010	010	5c
19	010	011	5d
20	010	100	6a
21	010	101	6b
22	010	110	6c
23	010	111	6d
24	011	000	7a
25	011	001	7b
26	011	010	7c
27	011	011	7d
28	011	100	8a
29	011	101	8b
30	011	110	8c
31	011	111	8d

keine Dioden an Z 8
geschiftet

Befehl Nr.	Code		Taste
	FED	CBA	
32	100	000	32
33	100	001	33
34	100	010	34
35	100	011	35
36	100	100	36
37	100	101	37
38	100	110	38
39	100	111	39
40	101	000	40
41	101	001	41
42	101	010	42
43	101	011	43
44	101	100	44
45	101	101	45
46	101	110	46
47	101	111	47
48	110	000	48
49	110	001	49
50	110	010	50
51	110	011	51
52	110	100	52
53	110	101	53
54	110	110	54
55	110	111	55
56	111	000	56
57	111	001	57
58	111	010	58
59	111	011	59
60	111	100	60
61	111	101	61
62	111	110	62
62	111	110	62

mit Dioden an Z 8
ungeshiftet/geschiftet

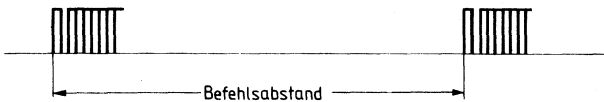
Befehl Nr.	Code		Taste
	FED	CBA	
32	100	000	81a
33	100	001	81b
34	100	010	81c
35	100	011	81d
36	100	100	82a
37	100	101	82b
38	100	110	82c
39	100	111	82d
40	101	000	83a
41	101	001	83b
42	101	010	83c
43	101	011	83d
44	101	100	84a
45	101	101	84b
46	101	110	84c
47	101	111	84d
48	110	000	85a
49	110	001	85b
50	110	010	85c
51	110	011	85d
52	110	100	86a
53	110	101	86b
54	110	110	86c
55	110	111	86d
56	111	000	87a
57	111	001	87b
58	111	010	87c
59	111	011	87d

Sondergruppe
ungeshiftet/geschiftet

Befehl Nr.	Code		Taste
	FED	CBA	
40	101	000	1L
41	101	001	2L
42	101	010	3L
43	101	011	4L
44	101	100	5L
45	101	101	6L
46	101	110	7L
47	101	111	8L

Befehlsabstand (Vorteiler eingeschaltet)

Abstand	Abstand in CKLI-Takten	Abstand in ms $f_{CLKI} = 500 \text{ kHz}$	PPIN mit Spalte b verbunden
Normal	65536	ca. 131	–
Verkürzt	30976	ca. 62	X

Definition des Befehlsabstandes**Anwendungstabelle für die Sonderfunktionen**

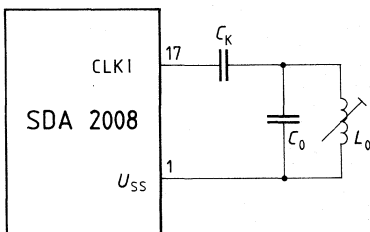
	IR-Fernbedienung FS/Rdf	Nahbedienung FS/Rdf	Übertragung über NF-Leitung	Modelleisenbahn- fernsteuerung	Schreibmaschinen- tastur	Zeitprogrammier- bare Fernsteuerung	TV-Spiele	Lichtschalter- Fernbedienung
Startbit-Umschaltung	x	x	x	x	x	x	x	
Shiften in zweite Gruppe	x	x	x	x		x	x	
Diodenmatrix	x	x	x	x	x	x	x	
Befehlissondergruppe	x	x	x	x	x	x	x	
Keine Trägerung		x	x		x			
Überbrückter Vorteiler		x						
Verkürzter Befehlsabstand			x	x				
Keine Entprellzeit								x
Sonderkontaktierung			x		x	x		

Anschlußbelegung

Anschluß	Funktion
1	U_{SS} , + Speisespannung
2	Spalte a
3	Spalte b
4	Spalte c
5	Spalte d
6	U_{DD} , Speisespannung
7	ETA (Einschalttransistor)
8	IRA (Infrarotausgang)
9	Zeile 1
10	Zeile 2
11	Zeile 3
12	Zeile 4
13	Zeile 5
14	Zeile 6
15	Zeile 7
16	Zeile 8
17	CLKI (Oszillator-Eingang)
18	PPIN (Programmier-Eingang)

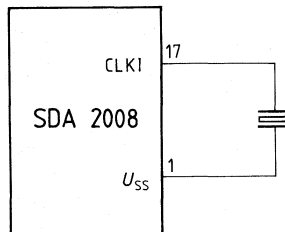
Oszillatorbeschaltung

1)

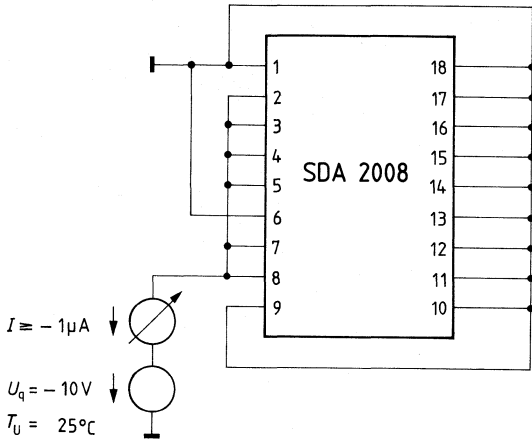


$$C_K \geq 10\text{nF} \quad f_{\text{CLKI}} \approx \frac{1}{2\pi\sqrt{L_0 C_0}}$$

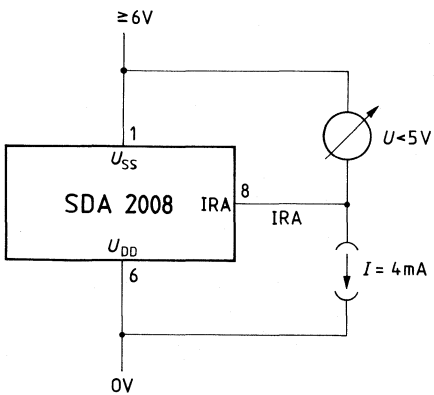
2)



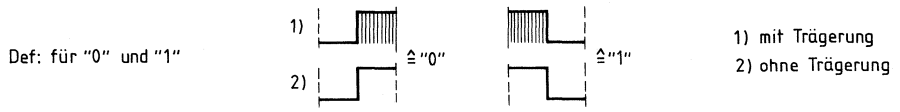
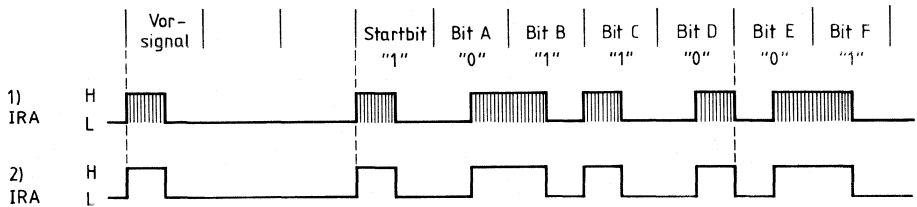
Reststrom, Summenstrom (Prüfschaltung)



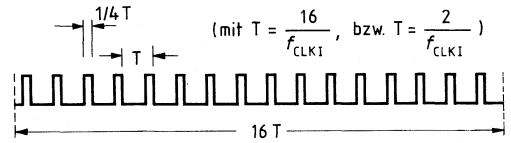
IRA-Fernsteuersignal-Ausgang (Prüfschaltung)



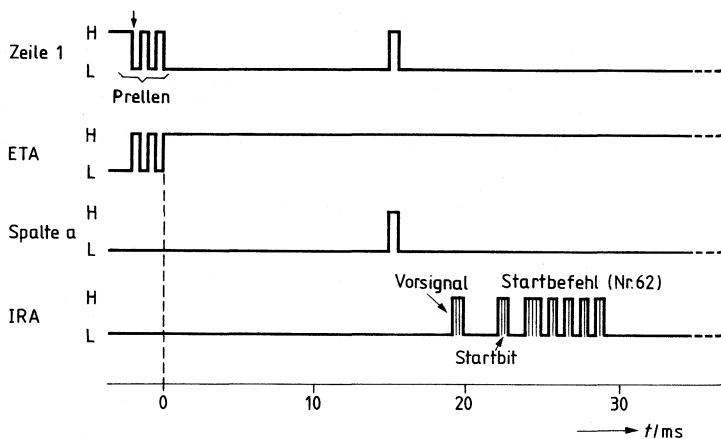
Biphase-Codierung des Befehls 011001



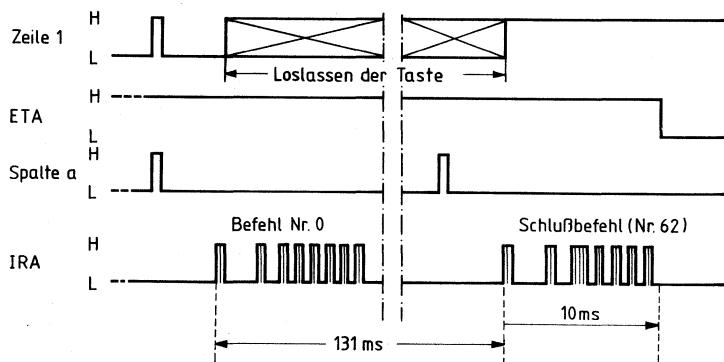
genaue Form eines Burst für 1):



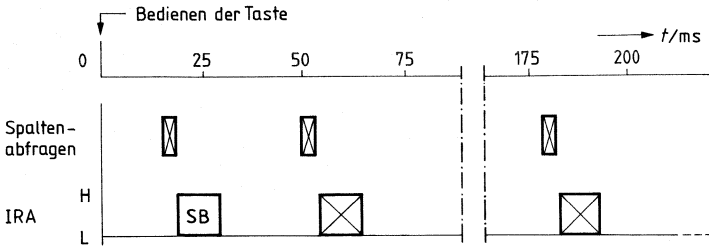
Betätigen einer Taste (z. B. 1a), $f_{CLKI} = 500 \text{ kHz}$



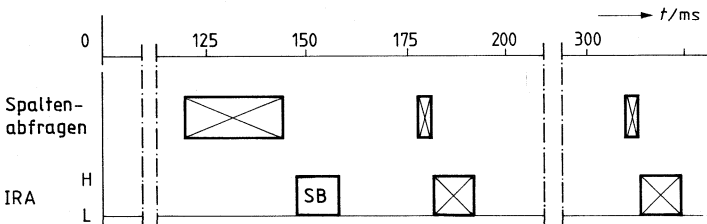
Loslassen einer Taste (1a), $f_{CLKI} = 500 \text{ kHz}$



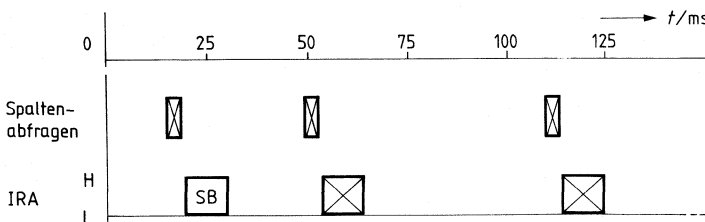
Befehlsabstand, $f_{CLKI} = 500 \text{ kHz}$



PPIN an IRA (überbrückter Vorteiler) $f_{CLKI} = 62,5 \text{ kHz}$

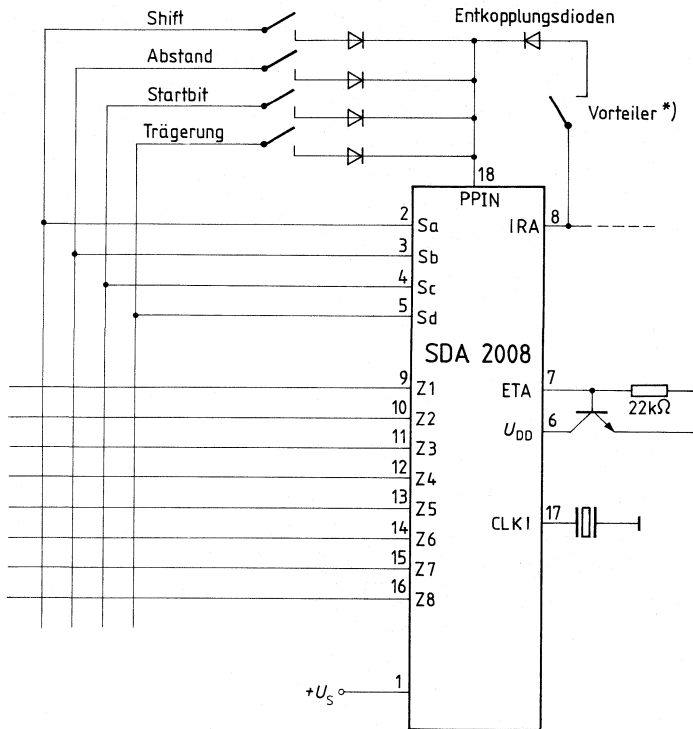


PPIN an Spalte b (verkürzter Befehlsabstand) $f_{CLKI} = 500 \text{ kHz}$

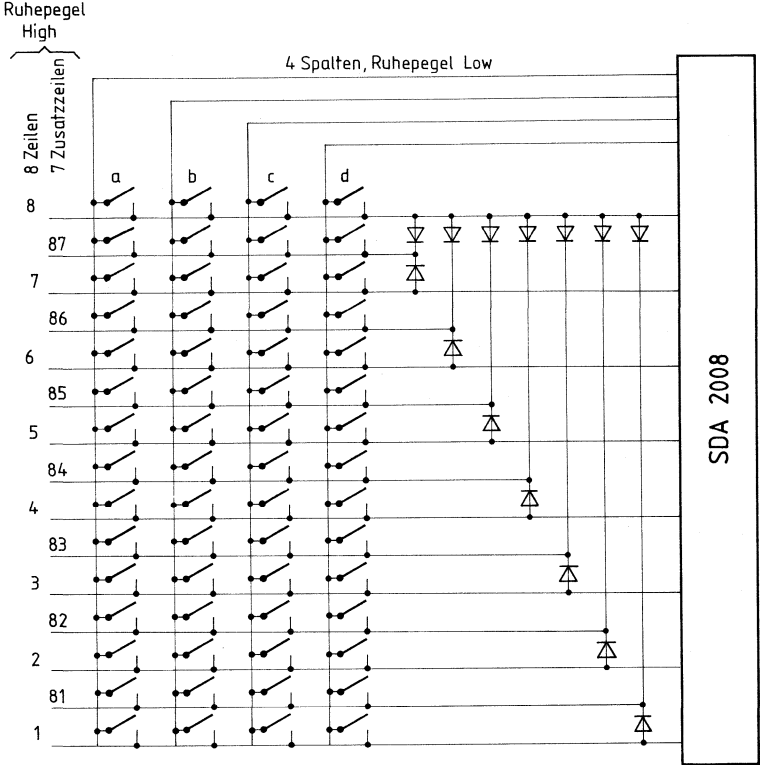


SB: = Befehl Nr. 62

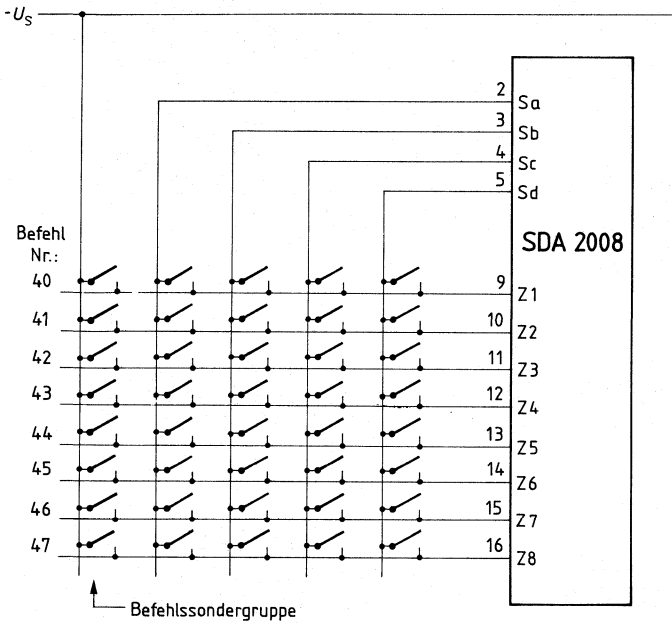
PPIN-Beschaltung



Erweiterung für 60 Befehle mit zusätzlichen Dioden



- U_s als 5. Matrixspalte



Typ	Bestellnummer	Gehäuse
SDA 2010	Q 67120-C 74	DIP 40

Wichtige Eigenschaften

- 8-bit-CPU, ROM, RAM, E/A
im DIP 40 Gehäuse
- 4 Analogausgänge mit 6-bit-Auflösung
- 30 digitale E/A-Leitungen
zwei serielle Schnittstellen
zwei 8-bit-Schnittstellen
zwei 4-bit-Schnittstellen
zwei Testeingänge
- 2-Kbytes-ROM
- 64-bytes-RAM
- 7,5 μ s Zykluszeit bei 4 MHz Quarz – 1 oder 2 Zyklen pro Befehl
- Nulldurchgangs-Detektor
- Schnittstelle für getragertes Digitalsignal
- Intervall-Timer/Counter
- 5-V-Versorgungsspannung
- Befehle – Untermenge des SAB 8048

Kurzbeschreibung¹⁾

Der SDA 2010 leitet eine neue Generation von Ein-Chip-Rechnern ein, bei denen nicht länger die rein numerische Rechenleistung, sondern die anwendungsspezifische Controller-Funktion im Vordergrund steht. Dies führt bei den spezifischen Anwendungen zu einer Reduzierung der zusätzlich benötigten Hardware und zur Vereinfachung der Softwarearbeiten, was sich sowohl in den Entwicklungs- als auch in den Bauelementekosten sehr stark bemerkbar macht. Der SDA 2010 wurde speziell für den Einsatz in Geräten der Unterhaltungselektronik entwickelt. Sein Einsatz empfiehlt sich jedoch auch in allen Anwendungen, bei denen bei hohen Stückzahlen niedrigste Bauelementekosten gefordert werden.

Der SDA 2010 verfügt über 2-Kbytes-Programmspeicher (ROM), 64-bytes-Datenspeicher (RAM) und vier 6-bit-D/A-Wandler. Die 30 digitalen E/A-Leitungen umfassen je zwei 4- und 8-bit-Ports, zwei Testeingänge und zwei Serienschnittstellen. Jede Serienschnittstelle besteht aus einer Daten- und einer Taktleitung. Der Testeingang T0 kann mit ca. 30 kHz getragerte Signale verarbeiten. Er enthält einen digitalen Demodulator, der aus dem getragerten Digitalsignal die Hüllkurve ableitet. Da der digitale Demodulator ein ungetragertes Digitalsignal unverändert weiterleitet, kann der Testeingang T0 bei Betrieb mit den üblichen H/L-Pegeln auch als normaler Digitaleingang verwendet werden. Der Testeingang T1 enthält einen Nulldurchgangs-Detektor. Er ist ebenfalls als normaler Digitaleingang verwendbar. Der Baustein enthält einen eigenen Oszillator sowie einen Timer/Counter.

¹⁾ Weiterführende Unterlagen auf Anfrage erhältlich.

Der Befehlssatz umfaßt 65 Befehle (1–2 byte), die in maximal 2 Zyklen abgearbeitet werden. Numerische Probleme können sowohl mit binärer als auch mit BCD-Arithmetik behandelt werden. Die Vielzahl der Bit-Handling-Befehle trägt mit zur Leistungsfähigkeit als Controller bei.

Die Programmentwicklung und Systemerprobung für den SDA 2010 erfolgt auf dem SME-Entwicklungsplatz mit Hilfe der SDA 2010-Emulatorplatine EMB-U2. Der EMB-U2-Emulator enthält u. a. ein 2-K-EPROM (SAB 2716) sowie einen 40-Pin-Sockel, in welchen entweder ein Mikroprozessor vom Typ SAB 8035 oder der Stecker des ICE-48 eingesteckt wird. Auf der EMB-U2-Platine befindet sich weiterhin alle notwendige Hardware zur Simulation der 4 Analogausgänge sowie der seriellen und parallelen Schnittstellen des SDA 2010. Ein 40adriges Kabel verbindet den EMB-U2-Emulator mit dem Anwender-System.

Zur Eigenentwicklung der Software auf einem SME-Platz steht eine ROM-lose Version zur Verfügung (SDA 3010).

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen auch nicht kurzzeitig und einzeln überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftritt.

Speisespannung	U_{CC}	– 0,5 bis 7	V
Spannung zwischen beliebigem Anschlußstift und Masse	U	– 0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	1	W
Lagertemperatur	T_s	– 40 bis 125	°C

Funktionsbereich

Speisespannung	U_{CC}	$5 \pm 10 \%$	V
Umgebungstemperatur	T_U	0 bis 70	°C

Gleichstrom Kenndaten
 $T_U = 0\text{ °C bis }70\text{ °C}, U_{CC} = 5\text{ V} \pm 10\text{ \%, } U_{SS} = 0\text{ V}$

		min.	max.		
L-Eingangsspannung	(Ports, SS 0, SS 1, RESET, T 0, T 1, X 1)	U_{iL}	-0,5	0,8	V
H-Eingangsspannung	(Ports, SS 0, SS 1) $U_{CC} = 5,0\text{ V} \pm 10\text{ \%$	U_{iH}	2,0	U_{CC}	V
H-Eingangsspannung	(Ports, SS 0, SS 1) $U_{CC} = 6,0\text{ V} \pm 0,5\text{ V}$	U_{iH1}	2,4	U_{CC}	V
H-Eingangsspannung	(RESET, X 1, T 0, T 1)	U_{iH2}	3,5	U_{CC}	V
L-Ausgangsspannung	(Ports, ALE) $I_{qL} = 1,6\text{ mA}$	U_{qL}		0,45	V
L-Ausgangsspannung	(SS 0, SS 1, SCP 0, SCP 1) $I_{qL} = 4\text{ mA}$	U_{qL1}		0,45	V
L-Ausgangsspannung	(A 00 – A 03) $I_{qL} = 4\text{ mA}$	U_{qL2}		0,45	V
H-Ausgangsspannung	(Ports, ALE) $I_{qH} = 50\text{ }\mu\text{A}$	U_{qH}	2,4		V
H-Ausgangsspannung	(SS 0, SS 1, SCP 0, SCP 1) $I_{qH} = 150\text{ }\mu\text{A}$	U_{qH1}	2,4		V
H-Ausgangsspannung	(A 00 – A 03) $I_{qH} = 4\text{ mA}$	U_{qH2}	$U_{CC} - 0,45$		V
H-Eingangsstrom	(T0, T1) $U_{iH} = U_{CC}$	I_{iH}		10	μA
L-Eingangsstrom	(Ports, SS 0, SS 1) $U_{iL} = 0,45\text{ V}$	$-I_{iL}$	30	340	μA
Eingangsspannung am T 1	$C_{Ein} = 1\text{ }\mu\text{F}$	U_{T1}	1	3	V_{SS}
Nulldurchgangs-Detektor Stromaufnahme		I_{CC}		80	mA

Wechselstrom Kenndaten
 $T_U = 0\text{ °C bis }70\text{ °C}, U_{CC} = 5\text{ V} \pm 10\text{ \%, } U_{SS} = 0\text{ V}$

		min.	max.		
Zykluszeit	3 MHz Quarz; $\equiv 10\text{ }\mu\text{s}$	t_{ZY}	10	50	μs
ALE Pulsbreite	$t_{ZY} = 10\text{ }\mu\text{s}$	t_{ALE}	1,3		μs
Streuung der Oszillatorfrequenz	$f = 2,5\text{ MHz}, R = 15\text{ k}\Omega$	Δf_{OSZ}	-20	+20	%
Dauer eines ungeträgerten Signals am Testeingang T 0	3 MHz Quarz	t_{MTO}	60	-	μs
Frequenz eines geträgerten Signals am Testeingang T 0	3 MHz Quarz	f_{TR}	30	35	kHz
Frequenzbereich des Nulldurchgangs-Detektors (Eingang T1)		f_{T1}	0,03	1	kHz

Anschlußbelegung

Anschluß	Symbol	Funktion
40	U_{CC}	+ 5 V
20	U_{SS}	Masse 0 V
21, 22	X 1, X 2	Anschlüsse für Quarz o. ä.
10–17	P0 0–7	quasibidirektionaler 8-bit-Port
24–31	P1 0–7	quasibidirektionaler 8-bit-Port
32–35	P2 0–3	quasibidirektionaler 4-bit-Port
7–4	P3 0–3	quasibidirektionaler 4-bit-Port
38, 39, 1, 2	A00–A0–A3	4 analog-Ausgänge. Die Analogwerte werden als Rechtecksignale mit einer Frequenz von etwa 2 kHz ausgegeben, wobei das Tastverhältnis dem Analogwert entspricht.
37, 8	SS0, SS1	E/A-Anschluß für die serielle Schnittstelle
36, 9	SCP0, SCP1	Taktimpuls für die serielle Schnittstelle
23	RESET	Rücksetzeingang zur Initialisierung des Rechners. Setzt den Programmzähler zurück, löscht die Status-FFs. Setzt alle digitalen Ausgänge in den H-Zustand (aktiv H).
3	T0	Eingang, der mittels der bedingten Sprungbefehle JT0 und JNT0 getestet werden kann. Der Eingang enthält einen digitalen Demodulator und kann damit zur Abtrennung der Hüllkurve von einem getragerten Signal verwendet werden.
19	T1	Eingang, der mittels der bedingten Sprungbefehle JT1 und JNT1 getestet werden kann. Dient gleichzeitig als externer Zählereingang. (Funktionsumschaltung mittels des Befehls STRT CNT.) Der Eingang kann auch zur Erkennung der Nulldurchgänge niederfrequenter Wechselspannungen verwendet werden.
18	ALE	An diesem Ausgang wird einmal pro Zyklus ein Taktsignal erzeugt.

Befehlssatz des SDA 2010

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Akkumulator	ADD A, Rr	Add register to A	1	1	68–6F
	ADD A, @R	Add data memory to A	1	1	60–61
	ADD A, # data	Add immediate to A	2	2	03
	ADDC A, Rr	Add register with carry	1	1	78–7F
	ADDC A, @R	Add data memory with carry	1	1	70–71
	ADDC A, # data	Add immediate with carry	2	2	13
	ANL A, Rr	And register to A	1	1	58–5F
	ANL A, @R	And data memory to A	1	1	50–51
	ANL A, # data	And immediate to A	2	2	53
	ORL A, Rr	Or register to A	1	1	48–4F
	ORL A, @R	Or data memory to A	1	1	40–41
	ORL A, # data	Or immediate to A	2	2	43
	XRL A, Rr	Exclusive Or register to A	1	1	D8–DF
	XRL A, @R	Exclusive Or data memory to A	1	1	D0–D1
	XRL A, # data	Exclusive Or immediate to A	2	2	D3
	INCA	Increment A	1	1	17
	DECA	Decrement A	1	1	07
	CLRA	Clear A	1	1	27
	CPLA	Complement A	1	1	37
	DA A	Decimal adjust A	1	1	57
	SWAP A	Swap nibbles of A	1	1	47
	RL A	Rotate A left	1	1	E7
	RLC A	Rotate A left through carry	1	1	F7
	RR A	Rotate A right	1	1	77
	RRC A	Rotate A right through carry	1	1	67

Befehlsatz des SDA 2010

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
E/A	IN A, Pp	Input port to A	1	2	08, 09, 0C, 0D
	OUT Pp, A	Output A to port	1	2	90, 39, 3C, 3D
	IN A, Sn	Input serial port to A0	1	2	0E–0F
	OUT Sn, A	Output A0 to serial port	1	2	3E–3F
Register	INC Rr,	Increment register	1	1	18–1F
	INC @R	Increment data memory	1	1	10–11
Sub-routinen	CALL	Jump to subroutine	1	2	14, 34, 54, 74, 94, B4, D4, F4, 83
	RET	Return	1	2	83
Verzweigung	JMP adr	Jump unconditional	2	2	04, 24, 44, 64, 84, A4, C4, E4
	JMPP @A	Jump indirect	1	2	B3
	DJNZ Rr, adr	Decrement register and jump on R not zero	2	2	E8–EF
	JC adr	Jump on carry = 1	2	2	F6
	JNC adr	Jump on carry = 0	2	2	E6
	JZ adr	Jump on A zero	2	2	C6
	JNZ adr	Jump on A not zero	2	2	96
	JT0 adr	Jump on T0 = 1	2	2	36
	JNT0 adr	Jump on T0 = 0	2	2	26
	JT1 adr	Jump on T1 = 1	2	2	56
	JNT1 adr	Jump on T1 = 0	2	2	46
JTF adr	Jump on timer flag	2	2	16	
Flags	CLR C	Clear carry	1	1	97
	CPL C	Complement carry	1	1	A7

Befehlssatz des SDA 2010

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Transfer Befehle	MOV A, Rr	Move register to A	1	1	F8–FF
	MOV A, @R	Move data memory to A	1	1	F0–F1
	MOV A, # data	Move immediate to A	2	2	23
	MOV Rr, A	Move A to register	1	1	A8–AF
	MOV @R, A	Move A to data memory	1	1	A0–A1
	MOV Rr, # data	Move immediate to register	2	2	B8–BF
	MOV @R, # data	Move immediate to data memory	2	2	B0–B1
	XCH, A, Rr	Exchange A and register	1	1	28–2F
	XCH A, @R	Exchange A and data memory	1	1	20–21
	XCHD A, @R	Exchange nibble of A and register	1	1	30–31
MOVP A, @A	Move to A from current page	1	2	A3	
Timer/Counter	MOV A, T	Read timer/counter	1	1	42
	MOV T, A	Load timer/counter	1	1	62
	STRT T	Start timer	1	1	55
	STRT CNT	Start counter	1	1	45
	STOP TCNT	Stop timer/counter	1	1	65
	MOV DA, A	Move A to DA – converter	1	2	91
	NOP	No operation	1	1	00

Symbole und Abkürzungen

A	Akkumulator	Rr	Register-Kennzeichnung (r = 0–7)
adr	11-bit-Programmspeicher-Adresse	Sn	S-Schnittstellenkennzeichnung (n = 0; 1)
CNT	Ereignis-Zähler	T	Timer
DA	DA-Wandler-Kennzeichnung	T0, T1	Test 0, Test 1
data	8-bit-Binärzahl	#	Kennzeichnet immediate Daten
P	Mnemonic für „in-page“-Operation	@	Kennzeichnet indirekte Adressierung
Pp	Port-Kennzeichnung (p = 0–3)		

Typ	Bestellnummer	Gehäuse
SDA 2011	Q 67120-C 194	DIP 40

Wichtige Eigenschaften

- 8-bit-CPU, ROM, RAM, E/A
im DIP-40-Gehäuse
- 34 digitale E/A-Leitungen
eine serielle Multi-Norm-Schnittstelle
zwei 8-bit quasibidirektionale Ports für direkte LED-Ansteuerung
ein 4-bit-Ausgang
zwei 4-bit quasibidirektionale Ports
ein 2-bit bidirektionaler Port
zwei Testeingänge
- 2-Kbytes-ROM
- 64-bytes-RAM
- 7,5 μ s Zykluszeit – 1 und 2 Zyklen pro Befehl
- Nulldurchgangs-Detektor
- Eingang für getragertes Digitalsignal
- Intervall-Timer/Counter
- 5-V-Versorgungsspannung
- Befehle – Untermenge des SAB 8048

Kurzbeschreibung¹⁾

Einso wie bei dem SDA 2010, von dem er abgeleitet wurde, steht bei dem SDA 2011 nicht länger die rein numerische Rechenleistung, sondern die anwendungsspezifische Controller-Funktion im Vordergrund. Dies führt bei den spezifischen Anwendungen zu einer Reduzierung der zusätzlich benötigten Hardware und zur Vereinfachung der Softwarearbeiten, was sich sowohl in den Entwicklungs- als auch in den Bauelementekosten sehr stark bemerkbar macht. Der SDA 2011 wurde speziell für den Einsatz in Geräten der Unterhaltungselektronik entwickelt. Sein Einsatz empfiehlt sich jedoch auch in allen Anwendungen, bei denen bei hohen Stückzahlen niedrigste Bauelementekosten gefordert werden.

Als Besonderheit hat die serielle Schnittstelle S1 eine programmierbare Taktleitung SCP1 und dient damit als Multinorm-Schnittstelle. Nach dem Befehl SCP 1N0 (Hexcode 9C) werden Taktimpulse automatisch nach jedem E/A Befehl erzeugt. Nach dem Befehl SCP 1L0 (Hexcode 9D) schaltet SCP 1 auf LOW. Nach Reset oder dem Befehl SCP 1HI (Hexcode 8D) schaltet SCP1 auf HIGH. Die drei Taktleitungsbefehle SCP 1L0, SCP 1HI und SCP 1N0 ermöglichen das Programmieren von komplizierten Busprotokollen wie z. B. das des I²C-Bus.

Der SDA 2011 verfügt über 2-Kbytes-Programmspeicher (ROM) und 64-bytes-Datenspeicher (RAM). Die 34 digitalen E/A-Leitungen umfassen zwei 8-bit-Ports, drei 4-bit-Ports, ein 2-bit-Port, zwei Testeingänge und eine Serienschnittstelle. Die Serienschnittstelle besteht aus einer Daten- und einer Taktleitung. Der Testeingang T0 kann mit ca. 30 kHz getragerte Signale verarbeiten. Er enthält einen digitalen Demodulator, der aus dem getragerten Digitalsignal die Hüll-

¹⁾ Weiterführende Unterlagen auf Anfrage erhältlich.

kurve ableitet. Da der digitale Demodulator ein ungeträgertes Digitalsignal unverändert weiterleitet, kann der Testeingang T0 bei Betrieb mit den üblichen H/L-Pegeln auch als normaler Digitaleingang verwendet werden. Der Testeingang T1 enthält einen Nulldurchgangsdetektor. Er ist ebenfalls als normaler Digitaleingang verwendbar. Der Baustein enthält einen eigenen Oszillator sowie einen Timer/Counter.

Der Befehlssatz umfaßt 67 Befehle (1–2 byte), die in maximal 2 Zyklen abgearbeitet werden. Numerische Probleme können sowohl mit binärer als auch mit BCD-Arithmetik behandelt werden. Die Vielzahl der Bit-Handling-Befehle trägt mit zur Leistungsfähigkeit als Controller bei.

Die Programmentwicklung und Systemerprobung für den SDA 2011 erfolgt auf dem SME-Entwicklungsplatz mit Hilfe der U2-Emulator EMB-U2. Der EMB-U2-Emulator enthält u. a. ein 2-K-EPROM (SAB 2716) sowie einen 40-Pin-Sockel, in welchen entweder ein Mikroprozessor vom Typ SAB 8035 oder der Stecker des ICE-49 eingesteckt wird.

Auf den EMB-U2-Platinen befindet sich weiterhin alle notwendige Hardware zur Simulation der seriellen und parallelen Schnittstellen des SDA 2011. Ein 40-adriges Kabel verbindet den U2-Emulator mit dem Anwender-System.

Grenzdaten

Speisespannung	U_{CC}	- 0,5 bis 7	V
Spannung zwischen beliebigem Anschlußstift und Masse	U	- 0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	1	W
Lagertemperatur	T_s	- 40 bis 125	°C

Funktionsbereich

Speisespannung	U_{CC}	$5 \pm 10 \%$	V
Umgebungstemperatur	T_U	0 bis 70	°C

Gleichstrom Kenndaten
 $T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

		min.	max.		
L-Eingangsspannung	(Port 0–3, Port 5, SS 1, RESET, T 0, T 1, X 1)	U_{iL}	-0,5	0,8	V
H-Eingangsspannung	(Port 0–3, Port 5, SS 1) $U_{CC} = 5,0\text{ V} \pm 10\%$	U_{iH}	2,0	U_{CC}	V
H-Eingangsspannung	(Port 0–3, Port 5, SS 1) $U_{CC} = 6,0\text{ V} \pm 0,5\text{ V}$	U_{iH1}	2,4	U_{CC}	V
H-Eingangsspannung	(RESET, X 1, T 0, T 1)	U_{iH2}	3,5	U_{CC}	V
L-Ausgangsspannung	(Port 0–5, ALE) $I_{qL} = 1,6\text{ mA}$	U_{qL}		0,45	V
L-Ausgangsspannung	(SS 1, SCP 1) $I_{qL} = 4\text{ mA}$	U_{qL1}		0,45	V
L-Ausgangsspannung	(Port 0, Port 1) $I_{qL} = 10\text{ mA}$	U_{qL3}		1	V
H-Ausgangsstrom	(Port 0, Port 1 mit „open-drain“ Option) $U_q = 12\text{ V}$	I_{qH}		-10	μA
H-Ausgangsspannung	(Port 0–5, ALE) $I_{qH} = 50\text{ }\mu\text{A}$	U_{qH}	2,4		V
H-Ausgangsspannung	(SS 1, SCP 1) $I_{qH} = 150\text{ }\mu\text{A}$	U_{qH1}	2,4		V
H-Kurzschlußstrom	(Port 1–3, SS 1) $U_q = 0\text{ V}$	I_{qK}		40	mA
H-Eingangsstrom	(T 0, T 1) $U_{iH} = U_{CC}$	I_{iH}		10	μA
L-Eingangsstrom	(Port 0–3, Port 5, SS 1) $U_{iL} = 0,45\text{ V}$	$-I_{iL}$	30	340	μA
Eingangsspannung am T 1 (nur mit Nulldurchgangs-Detektor Option)	$C_{Ein} = 1\text{ }\mu\text{F}$	U_{T1SS}	1	3	V
Stromaufnahme		I_{CC}		80	mA

Wechselstrom Kenndaten
 $T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

Zykluszeit		t_{ZY}	7,5	40	μs
ALE Pulsbreite	$t_{ZY} = 7,5\text{ }\mu\text{s}$; 4 MHz Quarz	t_{ALE}	1,0	1,0	μs
Streuung der Oszillatorfrequenz	$f = 2,5\text{ MHz}$; $R = 15\text{ k}\Omega$	f_{OSZ}	-20	+20	%
Dauer eines ungeträgerten Signals am Testeingang T 0	4 MHz Quarz	t_{MTO}	60	-	μs
Frequenz eines geträgerten Signals am Testeingang T 0	4 MHz Quarz	f_{TR}	30	40	kHz
Frequenzbereich des Nulldurchgangs-Detektors (Eingang T 1)		f_{T1}	0,03	1	kHz
Breite eines extern angelegten Taktsignales	$f = 4\text{ MHz}$ an X 1	t_{HOSZ}	100	200	ns

Anschlußbelegung

Anschluß	Symbol	Funktion
40	U_{CC}	+ 5 V
20	U_{SS}	Masse 0 V
21, 22	X 1, X 2	Anschlüsse für Quarz o. ä.
10–17	P0 0–7	quasibidirektionaler 8-bit-Port
24–31	P1 0–7	quasibidirektionaler 8-bit-Port
32–35	P2 0–3	quasibidirektionaler 4-bit-Port
7–4	P3 0–3	quasibidirektionaler 4-bit-Port
38, 39, 1, 2	P4 0–3	4 Ausgänge
36, 37	P5 0–1	bidirektionaler 2-bit-Port
8	SS1	E/A-Anschluß für die serielle Schnittstelle S1
9	SCP1	Taktausgang für die serielle Multi-Norm-Schnittstelle S1, programmierbar auf H, L oder Takt.
23	RESET	Rücksetzeingang zur Initialisierung des Rechners. Setzt den Programmzähler zurück, löscht die Status-FFs. Setzt Port 0, 1, 3, 4, 5 und SS1, SCP1 in den H-Zustand (aktiv H). Setzt Port 2 in den L-Zustand.
3	T0	Eingang, der mittels der bedingten Sprungbefehle JT0 und JNT0 getestet werden kann. Der Eingang enthält einen digitalen Demodulator und kann damit zur Abtrennung der Hüllkurve von einem geträgerten Signal verwendet werden.
19	T1	Eingang, der mittels der bedingten Sprungbefehle JT1 und JNT1 getestet werden kann. Dient gleichzeitig als externer Zählereingang (Funktionsumschaltung mittels des Befehls STRT CNT). Der Eingang kann auch zur Erkennung der Nulldurchgänge niederfrequenter Wechselspannungen verwendet werden.
18	ALE	An diesem Ausgang wird einmal pro Zyklus ein Taktsignal erzeugt.

Befehlssatz des SDA 2011

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Akkumulator	ADD A, Rr	Add register to A	1	1	68–6F
	ADD A, @R	Add data memory to A	1	1	60–61
	ADD A, # data	Add immediate to A	2	2	03
	ADDC A, Rr	Add register with carry	1	1	78–7F
	ADDC A, @R	Add data memory with carry	1	1	70–71
	ADDC, A, # data	Add immediate with carry	2	2	13
	ANL A, Rr	And register to A	1	1	58–5F
	ANL A, @R	And data memory to A	1	1	50–51
	ANL A, # data	And immediate to A	2	2	53
	ORL A, Rr	Or register to A	1	1	48–4F
	ORL A, @R	Or data memory to A	1	1	40–41
	ORL A, # data	Or immediate to A	2	2	43
	XRL A, Rr	Exclusive Or register to A	1	1	D8–DF
	XRL A, @R	Exclusive Or data memory to A	1	1	D0–D1
	XRL A, # data	Exclusive Or immediate to A	2	2	D3
	INC A	Increment A	1	1	17
	DEC A	Decrement A	1	1	07
	CLR A	Clear A	1	1	27
	CPL A	Complement A	1	1	37
	DA A	Decimal adjust A	1	1	57
	SWAP A	Swap nibbles of A	1	1	47
	RL A	Rotate A left	1	1	E7
	RLC A	Rotate A left through carry	1	1	F7
	RR A	Rotate A right	1	1	77
	RRC A	Rotate A right through carry	1	1	67

Befehlssatz des SDA 2011

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
E/A	DB INAP0	Input Port 0 to A	1	2	08
	DB INAP1	Input Port 1 to A	1	2	09
	DB INAP2	Input Port 2 to A	1	2	0C
	DB INAP3	Input Port 3 to A	1	2	0D
	DB INAP5	Input Port 5 to A	1	2	0E
	DB OUTP0A	Output A to Port 0	1	2	90
	DB OUTP1A	Output A to Port 1	1	2	39
	DB OUTP2A	Output A to Port 2	1	2	3C
	DB OUTP3A	Output A to Port 3	1	2	3D
	DB OUTP4A	Output A to Port 4	1	2	91
	DB OUTP5A	Output A to Port 5	1	2	3E
	DB INAS1	Input Serial Port 1 to A	1	2	0F
	DB OUTS1A	Output A to Serial Port 1	1	2	3F
	DB SCP 1NO	Serial Clock 1 NORMAL	1	2	9C
	DB SCP 1LO	Serial Clock 1 LOW	1	2	9D
	DB SCP 1HI	Serial Clock 1 HIGH	1	2	8D
Verzweigung	JMP adr	Jump unconditional	2	2	04, 24, 44, 64, 84, A4, C4, E4
	JMPP@A	Jump indirect	1	2	B3
	DJNZ Rr adr	Decrement register and jump on R not zero	2	2	E8–EF
	JC adr	Jump on carry = 1	2	2	F6
	JNC adr	Jump on carry = 0	2	2	E6
	JZ adr	Jump on A sero	2	2	C6
	JNZ adr	Jump on A not sero	2	2	96
	JT0 adr	Jump on T0 = 1	2	2	36
	JNT0 adr	Jump on T0 = 0	2	2	26
	JT1 adr	Jump on T1 = 1	2	2	56
JNT1 adr	Jump on T1 = 0	2	2	46	
JTF adr	Jump on timer flag	2	2	16	
Flags	CLR C	Clear carry	1	1	97
	CPL C	Complement carry	1	1	A7

Befehlssatz des SDA 2011

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Transfer Befehle	MOV A, Rr	Move register to A	1	1	F8–FF
	MOV A, @R	Move data memory to A	1	1	F0–F1
	MOV A, # data	Move immediate to A	2	2	23
	MOV Rr, A	Move A to register	1	1	A8–AF
	MOV @R, A	Move A to data memory	1	1	A0–A1
	MOV Rr, # data	Move immediate to register	2	2	B8–BF
	MOV @R, # data	Move immediate to data memory	2	2	B0–B1
	XCH, A, Rr	Exchange A and register	1	1	28–2F
	XCH A, @R	Exchange A and data memory	1	1	20–21
	XCHD A, @R	Exchange nibble of A and register	1	1	30–31
MOVP A, @A	Move to A from current page	1	2	A3	
Timer/Counter	MOV A, T	Read timer/counter	1	1	42
	MOV T, A	Load timer/counter	1	1	62
	STRT T	Start timer	1	1	55
	STRT CNT	Start counter	1	1	45
	STOP TCNT	Stop timer/counter	1	1	65
Sub-routinen	CALL	Jump to subroutine	1	2	14, 34, 54, 74, 94, B4, D4, F4
	RET	Return	1	2	83
Register	INC R,	Increment data memory	1	1	18–1F
	INC @R	Increment data memory	1	1	10–11
	NOP	No operation	1	1	00

Symbole und Abkürzungen

A Akkumulator
 adr 11-bit-Programmspeicher-Adresse
 CNT Ereignis-Zähler
 data 8-bit-Binärzahl
 P Mnemonic für „in-page“-Operation
 Rr Register-Kennzeichnung (r = 0–7)

Db Define byte für Assembler
 T Timer
 T0, T1 Test 0, Test 1
 # Kennzeichnet immediate Daten
 @ Kennzeichnet indirekte Adressierung

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2014	Q 67000-Y 538	DIP 18

Der kaskadierbare LED-Anzeigentreiber SDA 2014 decodiert einen seriell angebotenen BCD-Code und treibt im Multiplex-Betrieb wahlweise 2 oder 4 Digits. Ein Ausgang mit serieller Datenausgabe ermöglicht eine Kaskadierung der Anzeigentreiber für mehr als 4 Digits (6, 8, 10... usw.)

- Seriell eingelesener BCD-Code
- Enable-Eingang
- Beliebige Anzahl von ICs kaskadierbar
- Wahlweise 2- oder 4-Digit-Betrieb

Grenzdaten

Speisespannung	U_S	8,5	V
Speisestrom	I_S	400	mA
Eingangsspannung (Anschlüsse 7, 8, 9)	U_i	5,5	V
Ausgangsspannung (Anschluß 10)	U_{qH}	8,5	V
H-Ausgangsstrom (Anschlüsse 11, 12, 13, 15, 16, 17, 18)	I_{qH}	- 60	mA
L-Ausgangsstrom (Anschlüsse 2, 3, 4, 5)	I_{qL}	380	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	80	K/W

Funktionsbereich

Speisespannung	U_S	4,5 bis 8	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 5,0 \text{ V}$, $T_U = 25 \text{ }^\circ\text{C}$, wenn nicht anders angegeben

		min.	typ.	max.	
Eigenstrombedarf ohne Last $U_S = 8 \text{ V}$	I_S		20	31	mA
Stromaufnahme $U_S = 8 \text{ V}$	I_S			380	mA
Obere Schwellenspannung (Anschlüsse 7, 8, 9)	U_{So}		1,3		V
Untere Schwellenspannung (Anschlüsse 7, 8, 9)	U_{Su}		0,7		V
Hysterese (Anschlüsse 7, 8, 9)	H_y		0,6		V
H-Ausgangsspannung (Anschlüsse 11, 12, 13, 15, 16, 17, 18) $U_S = 8 \text{ V}$, $I_{qH} = -40 \text{ mA}$	U_{qH}			7,35	V
H-Ausgangsspannung (Anschlüsse 11, 12, 13, 15, 16, 17, 18) $U_S = 4,5 \text{ V}$, $I_{qH} = -40 \text{ mA}$	U_{qH}	3,2			V
L-Ausgangsspannung (Anschlüsse 2, 3, 4, 5) $U_S = 4,5 \text{ V}$, $I_{qL} = 280 \text{ mA}$	U_{qL}		0,6	0,8	V
H-Eingangsstrom (Anschlüsse 7, 8, 9) $U_i = 5,0 \text{ V}$	I_{iH}			8	μA
L-Eingangsstrom (Anschlüsse 6, 7, 8, 9) $U_S = 8 \text{ V}$, $U_{iL} = 0,4 \text{ V}$	I_{iL}			-50	μA
H-Ausgangsstrom (Anschlüsse 11, 12, 13, 15, 16, 17, 18) $U_S = 8 \text{ V}$	I_{qH}			-48 ¹⁾	mA
H-Ausgangsstrom (Anschlüsse 2, 3, 4, 5) $U_S = 8 \text{ V}$	I_{qH}			50	μA
L-Ausgangsstrom (Anschlüsse 2, 3, 4, 5) $U_S = 8 \text{ V}$	I_{qL}			336	mA
H-Ausgangsspannung (Anschluß 10) $-I_{qH} = 200 \mu\text{A}$	U_{qH}	$U_S - 2$	$U_S - 1,5$	$U_S - 1$	V
L-Ausgangsspannung (Anschluß 10) $I_{qL} = 3 \text{ mA}$, $U_S = 4,5 \text{ V}$	U_{qL}			0,4	V
Kurzschlußausgangsstrom (Anschluß 10) $U_S = 8 \text{ V}$, max. 1 s Dauer	I_q	-20		-50	mA

¹⁾ 48 mA = 12 mA Integralwert bei 4-Digit-Betrieb
bzw. 24 mA bei 2-Digit-Betrieb

Schaltzeiten

		min.	typ.	max.	
H-Impulsbreite (Pegel = 2 V)	t_{WH8}	0,5	0,1		μs
L-Impulsbreite (Pegel = 0,6 V)	t_{WL8}	3	1,5		μs
Haltezeit	t_{H8}	0,3	0		μs
Vorbereitungszeit	t_{V9}	0	-0,4		μs
Haltezeit	t_{H9}	3	1,5		μs
Vorbereitungszeit	t_{V7}	0	-0,3		μs
Haltezeit	t_{H7}	3			μs
L-Impulsbreite (Pegel = 0,6 V)	t_{WL7}	3	1,6		μs
H-Impulsbreite (Pegel = 2 V)	t_{WH7}	70	50		μs
H-Impulsbreite (Anschlüsse 2, 3, 4, 5)	t_{WH}		4,5		ms
4-Digit-Betrieb					
L-Impulsbreite (Anschlüsse 2, 3, 4, 5)	t_{WL}		1,5		ms
4-Digit-Betrieb					
Vorbereitungszeit (Anschlüsse 2, 3, 4, 5)	t_V	0		2	μs
H-Impulsbreite	$t_{WH2,3}$		3		ms
2-Digit-Betrieb					
L-Impulsbreite	$t_{WL2,3}$		3		ms
2-Digit-Betrieb					
Vorbereitungszeit	$t_{V2,3}$	0		2	μs

Wahrheitstabelle

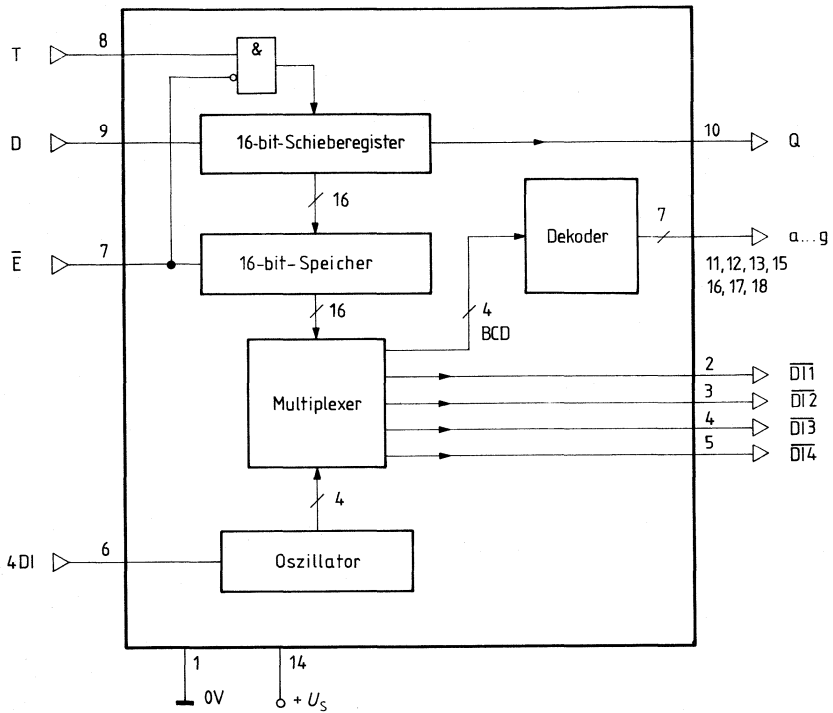
Daten D LSB...MSB ¹⁾	Anzeige	Segmenttreiber (aktiv H)						
		a	b	c	d	e	f	g
L L L L	0	H	H	H	H	H	H	L
H L L L	1	L	H	H	L	L	L	L
L H L L	2	H	H	L	H	H	L	H
H H L L	3	H	H	H	H	L	L	H
L L H L	4	L	H	H	L	L	H	H
H L H L	5	H	L	H	H	L	H	H
L H H L	6	H	L	H	H	H	H	H
H H H L	7	H	H	H	L	L	L	L
L L L H	8	H	H	H	H	H	H	H
H L L H	9	H	H	H	H	L	H	H
L H L H	dunkel	L	L	L	L	L	L	L
H H L H	dunkel	L	L	L	L	L	L	L
L L H H	dunkel	L	L	L	L	L	L	L
H L H H	dunkel	L	L	L	L	L	L	L
L H H H	dunkel	L	L	L	L	L	L	L
H H H H	dunkel	L	L	L	L	L	L	L

Segmentbezeichnung

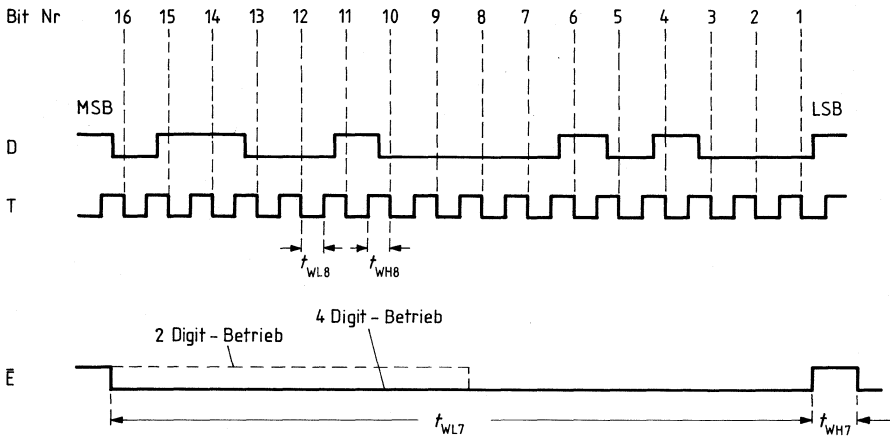


¹⁾ LBS = niederwertigstes Bit
MSB = höchstwertiges Bit

Blockschaltbild



Impulsdiagramm



Speicherinhalt nach der steigenden Flanke von E : (4 Digit - Betrieb)

	L	H	H	L	L	H	L	L	L	L	H	L	H	L	L	L
Anzeige	6				4				2				8			
	Digit 4				Digit 3				Digit 2				Digit 1			

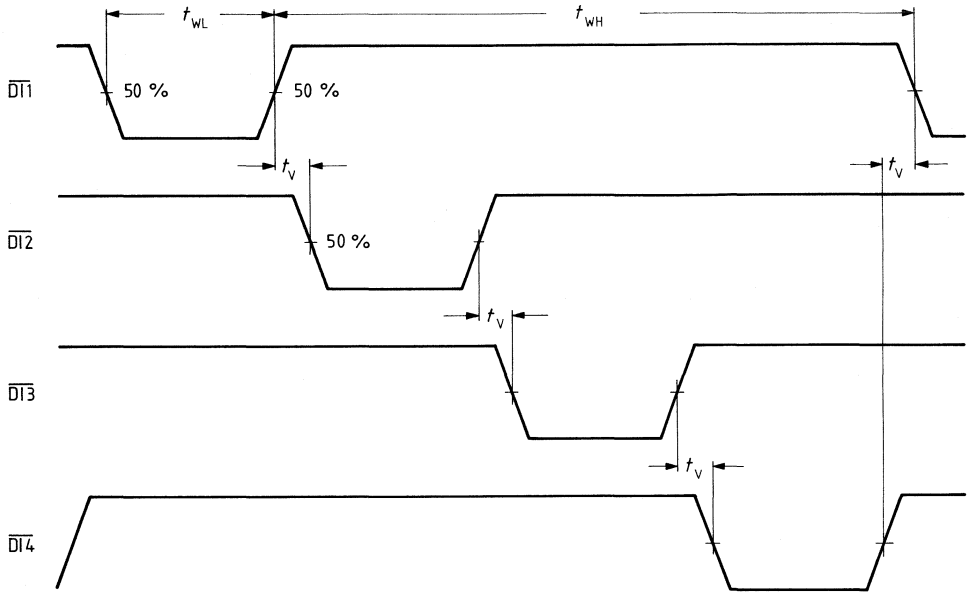
Speicherinhalt und Anzeige bei 2 Digit - Betrieb

Anmerkung:

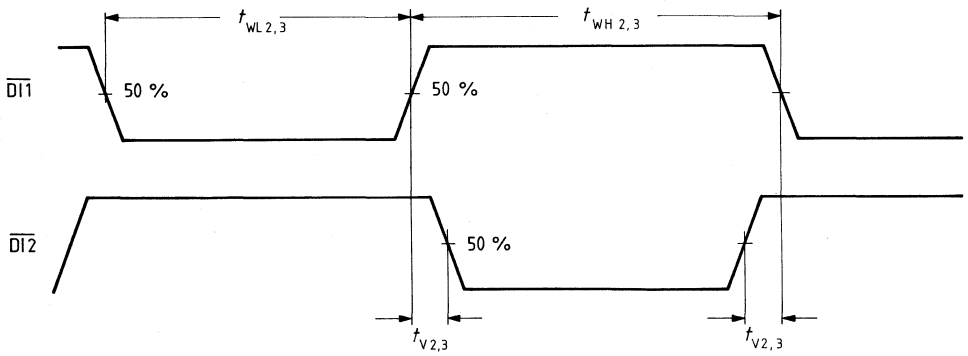
Die an D zuerst eingeschriebene Information wird an Digit 4 angelegt, es folgen Digit 3, Digit 2 und Digit 1. Bei jeder Ziffer muß MSB zuerst eingeschoben werden.

Impulsdiagramm

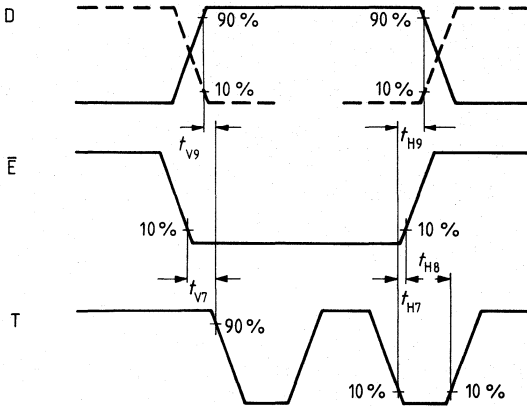
4 Digit - Betrieb



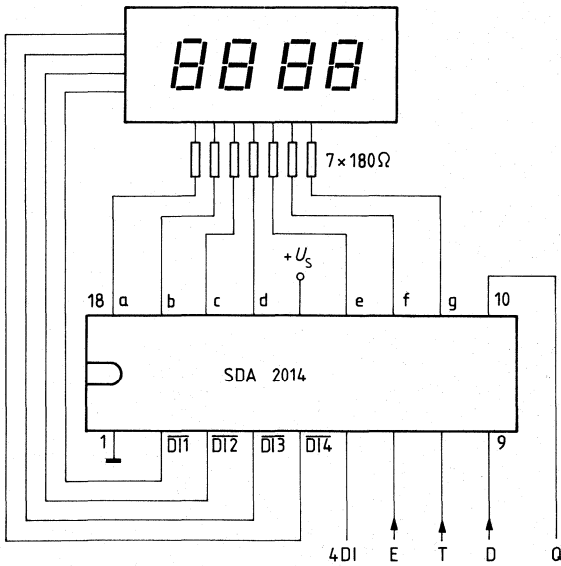
2 Digit - Betrieb



Vorbereitungs- und Haltezeiten



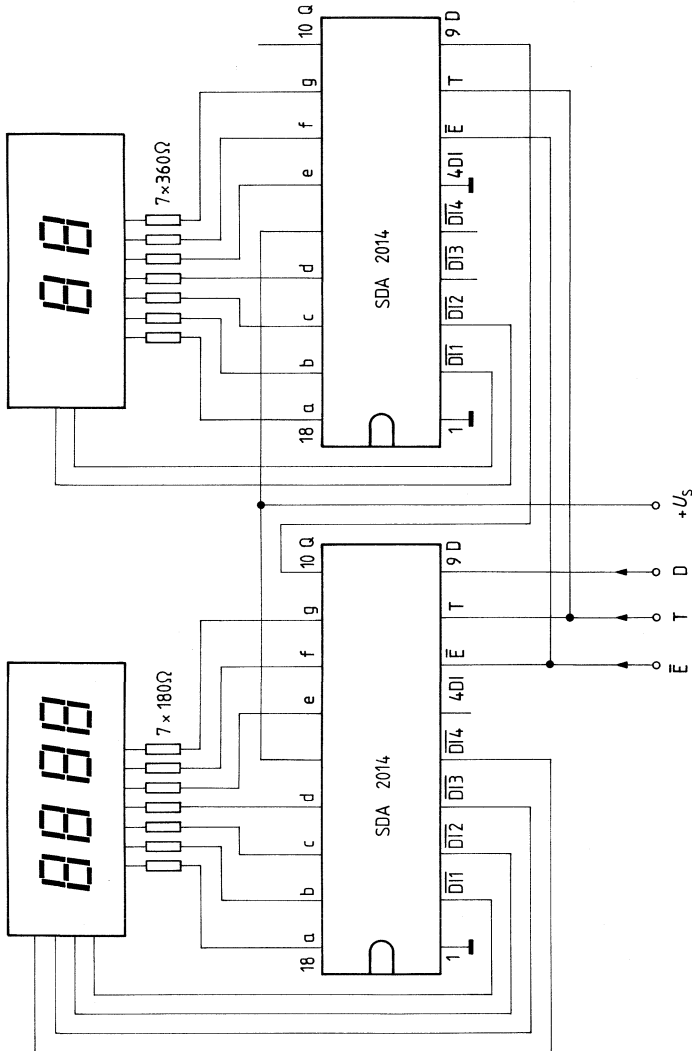
Anwendungsschaltung 4-Digit-Betrieb



Beim 2-Digit-Betrieb ($\overline{DI1}$ und $\overline{DI2}$) wird 4DI an Masse gelegt

Anwendungsschaltung

Beispiel: Kaskadierung auf 6 Digits



Typ	Bestellnummer	Gehäuse
SDA 2030	Q 67120-C 132	DIP 28

Wichtige Eigenschaften

- 8-bit-CPU, ROM, RAM, E/A im DIP 28-Gehäuse
- 4 Analogausgänge mit 6-bit-Auflösung
- 18 digitale E/A-Leitungen
 - Serielle Schnittstelle
 - 8-bit-Schnittstelle
 - 4-bit-Schnittstelle
 - 2-bit-Schnittstelle
 - zwei Testeingänge
- 2-Kbytes-ROM
- 64-bytes-RAM
- 7,5 μ s Zykluszeit bei 4-MHz-Quarz – 1 oder 2 Zyklen pro Befehl
- Nulldurchgangs-Detektor
- Schnittstelle für getragertes Digitalsignal
- Intervall Timer/Counter
- 5-V-Versorgungsspannung
- Befehle – Untermenge des SAB 8048

Kurzbeschreibung¹⁾

Ebenso wie bei dem SDA 2010, von dem er abgeleitet wurde, steht bei dem SDA 2030 nicht länger die rein numerische Rechenleistung, sondern die anwendungsspezifische Controller-Funktion im Vordergrund. Dies führt bei den spezifischen Anwendungen zu einer Reduzierung der zusätzlich benötigten Hardware und zur Vereinfachung der Softwarearbeiten, was sich sowohl in den Entwicklungs- als auch in den Bauelementekosten sehr stark bemerkbar macht.

Der SDA 2030 wurde speziell für den Einsatz in Geräten der Unterhaltungselektronik entwickelt. Sein Einsatz empfiehlt sich jedoch auch in allen Anwendungen, bei denen bei hohen Stückzahlen niedrigste Bauelementekosten gefordert werden.

Der SDA 2030 verfügt über 2-Kbyte-Programmspeicher (ROM), 64 bytes-Datenspeicher (RAM) und vier 6-bit-D/A-Wandler. Die 18 digitalen E/A-Leitungen umfassen je einen 2-, 4- und 8-bit-Port, zwei Testeingänge und eine Serienschnittstelle. Die Serienschnittstelle besteht aus einer Daten- und einer Taktleitung. Der Testeingang T0 kann mit ca. 30 kHz getragerte Signale verarbeiten. Er enthält einen digitalen Demodulator, der aus dem getragerten Digitalsignal die Hüllkurve ableitet. Da der digitale Demodulator ein ungetragertes Digitalsignal unverändert weiterleitet, kann der Testeingang T0 bei Betrieb mit den üblichen H/L-Pegeln auch als normaler Digitaleingang verwendet werden. Der Testeingang T1 enthält einen Nulldurchgangs-Detektor. Er ist ebenfalls als normaler Digitaleingang verwendbar. Der Baustein enthält einen eigenen Oszillator sowie einen Timer/Counter.

¹⁾ Weiterführende Unterlagen auf Anfrage erhältlich.

Der Befehlssatz umfaßt 63 Befehle (1–2 byte), die in maximal 2 Zyklen abgearbeitet werden. Numerische Probleme können sowohl mit binärer als auch mit BCD-Arithmetik behandelt werden. Die Vielzahl der Bit-Handling-Befehle trägt mit zur Leistungsfähigkeit als Controller bei.

Die Programmentwicklung und Systemerprobung für den SDA 2030 erfolgt auf dem SME-Entwicklungsplatz mit Hilfe der SDA 2030-Emulatorplatine EMB-U23. Der EMB-U23-Emulator enthält u. a. ein 2-K-EPROM (SAB 2716) sowie einen 40-Pin-Sockel, in welchen entweder ein Mikroprozessor vom Typ SAB 8035 oder der Stecker des ICE-48 eingesteckt wird. Auf der EMB-U23-Platine befindet sich weiterhin alle notwendige Hardware zur Simulation der 4 Analogausgänge sowie der seriellen und parallelen Schnittstellen des SDA 2030. Ein 28-adriges Kabel verbindet den U23-Emulator mit dem Anwender-System.

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen, auch nicht kurzzeitig und einzeln, überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftritt.

Speisespannung	U_{CC}	– 0,5 bis 7	V
Spannung zwischen beliebigem Anschlußstift und Masse	U	– 0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	1	W
Lagertemperatur	T_s	– 40 bis 125	°C

Funktionsbereich

Speisespannung	U_{CC}	$5 \pm 10 \%$	V
Umgebungstemperatur	T_U	0 bis 70	°C

Gleichstrom Kenndaten $T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

		Prüfbedingung	min.	max.	
L-Eingangsspannung	(Ports, SS 1, RESET, T 0, T 1, X 1)	U_{iL}	- 0,5	0,8	V
H-Eingangsspannung	(Ports, SS1)	U_{iH}	$U_{CC} = 5,0\text{ V} \pm 10\%$	U_{CC}	V
H-Eingangsspannung	(Ports, SS1)	U_{iH1}	$U_{CC} = 6,0\text{ V} \pm 0,5\text{ V}$	U_{CC}	V
H-Eingangsspannung	(RESET, X 1, T 0, T 1)	U_{iH2}	3,5	U_{CC}	V
L-Ausgangsspannung	(Ports, ALE)	U_{qL}	$I_{qL} = 1,6\text{ mA}$	0,45	V
L-Ausgangsspannung	(Ports, SCP 1)	U_{qL1}	$I_{qL} = 4\text{ mA}$	0,45	V
L-Ausgangsspannung	(A0–A3)	U_{qL2}	$I_{qL} = 4\text{ mA}$	0,45	V
H-Ausgangsspannung	(Ports, ALE)	U_{qH}	$I_{qH} = 50\text{ }\mu\text{A}$	2,4	V
H-Ausgangsspannung	(SS 1, SCP 1)	U_{qH1}	$I_{qH} = 150\text{ }\mu\text{A}$	2,4	V
H-Ausgangsspannung	(A0–A3)	U_{qH2}	$I_{qH} = 4\text{ mA}$	$U_{CC} - 0,45$	V
H-Eingangsstrom	(T 0, T 1)	I_{iH}	$U_{iH} = U_{CC}$	10	μA
L-Eingangsstrom	(Ports, SS 1)	$-I_{iL}$	$U_{iL} = 0,45\text{ V}$	30	μA
Eingangsspannung am (T1)		U_{T1}	$C_{\text{Ein}} = 1\text{ }\mu\text{F}$	1	V_{SS}
Nulldurchgangs-Detektor					
Stromaufnahme		I_{CC}		80	mA

Wechselstrom Kenndaten $T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

Zykluszeit	t_{ZY}	3 MHz Quarz ($\equiv 10\text{ }\mu\text{s}$)	10	50	μs
ALE Pulsbreite	t_{ALE}	$t_{ZY} = 10\text{ }\mu\text{s}$	1,3		μs
Streuung der Oszillatorfrequenz	Δf_{OSZ}	$f = 2,5\text{ MHz}$, $R = 15\text{ k}\Omega$	- 20	+ 20	%
Dauer eines ungeträgerten Signales am Testeingang T 0	t_{MTO}	3 MHz Quarz	60		μs
Frequenz eines geträgerten Signales am Testeingang T 0	f_{TR}	3 MHz Quarz	25	40	kHz
Frequenzbereich des Nulldurchgangs- detektors (Eingang T 1)	f_{T1}		0,03	1	kHz
Breite eines extern angelegten Taktsignals	t_{HOSZ}	$f = 3\text{ MHz an X 1}$	100	200	ns

Anschlußbelegung

Anschluß	Symbol	Funktion
28	U_{CC}	+ 5 V
14	U_{SS}	Masse 0 V
15, 16	X1, X2	Anschlüsse für Quarz o. ä.
4–11	P0 0–7	quasibidirektonaler 8-bit-Port
18, 19	P1 0–1	quasibidirektonaler 2-bit-Port
20–23	P2 0–3	quasibidirektonaler 4-bit-Port
24, 25, 26, 27	A0–A3	4 analog-Ausgänge. Die Analogwerte werden als Rechtecksignale mit einer Frequenz von etwa 2 kHz ausgegeben, wobei das Tastverhältnis dem Analogwert entspricht.
1	SS1	E/A-Anschluß für die serielle Schnittstelle
2	SCP1	Taktimpuls für die serielle Schnittstelle
17	RESET	Rücksetzeingang zur Initialisierung des Rechners. Setzt den Programmzähler zurück, löscht die Status-FFs. Setzt alle digitalen Ausgänge in den H-Zustand (aktiv H). Ausnahme P2 0–3 = L! Setzt die Analogausgänge zurück.
3	T0	Eingang, der mittels der bedingten Sprungbefehle JT0 und JNT0 getestet werden kann. Der Eingang enthält einen digitalen Demodulator und kann damit zur Abtrennung der Hüllkurve von einem getragerten Signal verwendet werden.
13	T1	Eingang, der mittels der bedingten Sprungbefehle JT1 und JNT1 getestet werden kann. Dient gleichzeitig als externer Zählereingang. (Funktionsumschaltung mittels des Befehls STRT CNT.) Der Eingang kann auch zur Erkennung der Nulldurchgänge niederfrequenter Wechselspannungen verwendet werden.
12	ALE	An diesem Ausgang wird einmal pro Zyklus ein Taktsignal erzeugt.

Befehlssatz des SDA 2030

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Akkumulator	ADD A, Rr	Add register to A	1	1	68–6F
	ADD A, @R	Add data memory to A	1	1	60–61
	ADD A, # data	Add immediate to A	2	2	03
	ADDC A, Rr	Add register with carry	1	1	78–7F
	ADDC A, @R	Add data memory with carry	1	1	70–71
	ADDC A, # data	Add immediate with carry	2	2	13
	ANL A, Rr	And register to A	1	1	58–5F
	ANL A, @R	And data memory to A	1	1	50–51
	ANL A, # data	And immediate to A	2	2	53
	ORL A, Rr	Or register to A	1	1	48–4F
	ORL A, @R	Or data memory to A	1	1	40–41
	ORL A, # data	Or immediate to A	2	2	43
	XRL A, Rr	Exclusive Or register to A	1	1	D8–DF
	XRL A, @R	Exclusive Or data memory to A	1	1	D0–D1
	XRL A, # data	Exclusive Or immediate to A	2	2	D3
	INC A	Increment A	1	1	17
	DEC A	Decrement A	1	1	07
	CLR A	Clear A	1	1	27
	CPL A	Complement A	1	1	37
	DA A	Decimal adjust A	1	1	57
	SWAP A	Swap nibbles of A	1	1	47
	RL A	Rotate A left	1	1	E7
	RLC A	Rotate A left through carry	1	1	F7
	RR A	Rotate A right	1	1	77
	RRC A	Rotate A right through carry	1	1	67

Befehlssatz des SDA 2030

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
E/A	INA, Pp	Input port to A	1	2	08, 09, 0C
	OUT Pp, A	Output A to port	1	2	90, 39, 3C
	IN A, S1	Input serial port to A0	1	2	0F
	OUT S1, A	Output A0 to serial port	1	2	3F
Register	INC Rr	Increment register	1	1	18–1F
	INC @R	Increment data memory	1	1	10–11
Sub-routinen	CALL	Jump to subroutine	1	2	14, 34, 54, 74, 94, B4, D4, F4
	RET	Return	1	2	83
Verzweigung	JMP adr	Jump unconditional	2	2	04, 24, 44, 64, 84, A4, C4, E4
	JMPP@A	Jump indirect	1	2	B3
	DJNZ Rr adr	Decrement register and jump on R not zero	2	2	E8–EF
	JC adr	Jump on carry = 1	2	2	F6
	JNC adr	Jump on carry = 0	2	2	E6
	JZ adr	Jump on A zero	2	2	C6
	JNZ adr	Jump on A not zero	2	2	96
	JT0 adr	Jump on T0 = 1	2	2	36
	JNT0 adr	Jump on T0 = 0	2	2	26
	JT1 adr	Jump on T1 = 1	2	2	56
JNT1 adr	Jump on T1 = 0	2	2	46	
JTF adr	Jump on timer flag	2	2	16	
Flags	CRL C	Clear carry	1	1	97
	CPL C	Complement carry	1	1	A7

Befehlssatz des SDA 2030

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Transfer/Befehle	MOV A, Rr	Move register to A	1	1	F8–FF
	MOV A, @R	Move data memory to A	1	1	F0–F1
	MOV A, # data	Move immediate to A	2	2	23
	MOV Rr, A	Move A to register	1	1	A8–AF
	MOV @R, A	Move A to data memory	1	1	A0–A1
	MOV Rr, # data	Move immediate to register	2	2	B8–BF
	MOV @R, # data	Move immediate to data memory	2	2	B0–B1
	XCH, A, Rr	Exchange A and register	1	1	28–2F
	XCH A, @R	Exchange A and data memory	1	1	20–21
	XCHD A, @R	Exchange nibble of A and register	1	1	30–31
MOV P, @A	Move to A from current page	1	2	A3	
Timer/Counter	MOV A, T	Read timer/counter	1	1	42
	MOV T, A	Load timer/counter	1	1	62
	STRT T	Start timer	1	1	55
	STRT CNT	Start counter	1	1	45
	STOP TCNT	Stop timer/counter	1	1	65
	MOV DA, A	Move A to DA – converter	1	2	91
	NOP	No operation	1	1	00

Symbole und Abkürzungen

A Akkumulator
 adr 11-bit-Programmspeicher-Adresse
 CNT Ereignis-Zähler
 DA DA-Wandler-Kennzeichnung
 data 8-bit-Binärzahl
 P Mnemonic für „in-page“-Operation
 Pp Port-Kennzeichnung (p = 0–2)

Rr Register-Kennzeichnung (r = 0–7)
 S1 S-Schnittstellenkennzeichnung
 T Timer
 T0, T1 Test 0, Test 1
 # Kennzeichnet immediate Daten
 @ Kennzeichnet indirekte Adressierung

Typ	Bestellnummer	Gehäuse
SDA 2040	Q 67120-C 217	DIP 40 (4 Kbyte)
SDA 2060	Q 67120-C 218	DIP 40 (6 Kbyte)
SDA 2080	Q 67120-C 219	DIP 40 (8 Kbyte)

Wichtige Eigenschaften

- Leistungsfähige gegenüber SAB 8051 erweiterte 8-bit-CPU
- Speisespannung + 5 V
- 4K/6K/8-Kbyte-ROM Programmspeicher auf dem Chip beim SDA 2040/60/80
- Datenspeicher 128-byte-RAM intern
64-Kbyte-RAM extern zuschaltbar
(internes und externes RAM gleichzeitig verwendbar)
- Interne Zykluszeit 1 μ s bei 12-MHz-Clockfrequenz
- 34 bidirektionale E/A-Leitungen:
 - zwei 8-bit-Ports
 - ein 8-bit-Multifunktionsport
 - ein 8-bit-Port belastbar mit 15 mA pro Ausgang
(geeignet für direkte LED-MUX-Steuerung)
- Eine serielle I²C-Bus-Schnittstelle (2-bit-Port open-drain), geeignet für Multimasterbetrieb
- Eingang für direkte Verarbeitung eines getragerten digitalen Infrarotsignals
(optimale Trägerfrequenz ca. 30 kHz)
- Leistungsfähige Interruptstruktur mit 5 Quellen und 2 Hierarchieebenen
- Befehlssatz abwärtskompatibel zu existierenden Programmen des SDA 2010/2030/2110
- „Power down mode“ mit Datenerhalt des internen RAM und reduziertem Strombedarf
- Zwei 16-bit-Timer/Counter
- Befehle für direkte Multiplikation oder Division, Ausführungszeit nur 4 μ s
- Boolescher Prozessor für reine Steueraufgaben realisierbar

Kurzbeschreibung

Die 3 Bausteine SDA 2040/2060/2080 sind bezüglich Anschlußbelegung und Funktion identisch, unterscheiden sich jedoch in der Größe des Programmspeichers.

Damit ist eine individuelle Anpassung an die Anforderungen des Systems möglich.

Für die Unterstützung der Softwareentwicklung gibt es 2 Möglichkeiten:

- 1) Funktionersatz mit SDA 2082 und externem Programmspeicher.
Einschränkungen der Verwendbarkeit der Ports P0 und P2 sind zu beachten.
- 2) Funktionersatz und Emulation mit Bond-Out-Chip SDA 3080 und Piggyback.

Zur Programmentwicklung und Systemprüfung für den SDA 2040/60/80 kann ein Siemens Mikrocomputer Entwicklungssystem (z. B. SME 232) eingesetzt werden. Wirkungsvolle Programme zum Editieren, Assemblieren und zur Fehlerbeseitigung sind vorhanden.

Der SDA 2040/60/80, ein Nachfolgetyp des SAB 8051, gehört zur Familie der Ein-Chip-Mikrocomputer, bei denen der Einsatzschwerpunkt nicht mehr auf rein numerischen Steuerungsfunktionen liegt.

Der SDA 2040/60/80, der speziell für Anwendungen in der Unterhaltungselektronik entwickelt worden ist, ist besonders dort zu empfehlen, wo niedrigste Bauelementekosten und hohe Stückzahl eine vorrangige Forderung sind.

Architektur und Befehlssatz basieren auf dem Mikrocomputer SAB 8051. Der SDA 2040/60/80 hat, wie der SAB 8051, eine Reihe von Merkmalen, die das Programmieren erleichtern:

- variable Belegung der RAMs,
- freizügige Stapelanordnung im RAM,
- 4 Registerbanken,
- Register mit Sonderfunktionen,
- E/A mit Speicherabbildung.

Einzeladressierbare Bits und ein Boolescher Prozessor geben dem Programmierer die Möglichkeit, die Leistungsfähigkeit der Software zu verbessern. Numerische Probleme können sowohl binär als auch dezimalbinär (BCD) gelöst werden. Die vielen Anweisungen zur Verarbeitung von Binärfunktionen tragen ebenfalls zu einer Erhöhung der Leistungsfähigkeit des Computers als Steuerung bei. All dies führt bei entsprechendem Einsatz zu einer Reduzierung der peripheren Hardware und zu einer Vereinfachung der Software und somit zu einer Senkung der Entwicklungs- und Bauelementekosten.

Der SDA 2040/60/80 enthält einen 4K/6K/8-Kbyte Programmspeicher (ROM), ein internes RAM von 128 Byte (zusätzlich 64 Kbyte extern zuschaltbar, siehe Anwendungsbeispiel des SDA 2082), zwei 16-bit-Zeitgeber/Zähler, eine verschachtelte Interruptstruktur mit zwei Prioritätsstufen und einen integrierten Oszillator. Darüber hinaus kann ein externer Datenspeicher von 64 Kbyte adressiert werden. Die 34 digitalen E/A-Leitungen umfassen vier 8-bit-Ports und eine serielle Schnittstelle mit Daten- und Taktleitung. Die serielle E/A-Schnittstelle entspricht voll dem I²C-Multimaster-Protokoll. Der IR-Eingang P3.0 kann modulierte Signale mit einer Trägerfrequenz von ca. 30 kHz verarbeiten. Er enthält einen digitalen Demodulator, der die Hüllkurve vom modulierten und invertierten digitalen Signal ableitet. Da der digitale Demodulator programmgesteuert ein- und ausgeschaltet werden kann, ist es auch möglich, den IR-Eingang als normale digitale, quasi-bidirektionale E/A-Leitung zu benutzen. Der Multifunktionsport P3 umfaßt zwei Interrupt-Eingänge und zwei Zählereingänge.

Eine effiziente Nutzung des Programmspeichers ergibt sich aus dem Befehlssatz, der aus neunundvierzig 1-byte-, sechsundvierzig 2-byte- und sechzehn 3-byte-Befehlen besteht. Bei Verwendung eines Quarzes von 12 MHz betragen die Ausführungszeiten der Befehle entweder 1 μ s oder 2 μ s. Die sehr komplexen Befehle für „multiply“ und „divide“ betragen nur 4 μ s. Die Angaben über Anzahl der Bytes und Ausführungszeiten sind der Übersicht des Befehlsatzes des SDA 2040/60/80 zu entnehmen.

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen, auch nicht kurzzeitig und einzeln überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftreten kann.

Spannung zwischen beliebigem Anschlußstift und Masse	U	-0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	2	W
Lagertemperatur	T_s	-40 bis 125	°C

Funktionsbereich

Speisespannung	U_{CC}	$5 \pm 10 \%$	V
Umgebungstemperatur	T_U	0 bis 70	°C

Gleichstrom Kenndaten

$T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

		Prüf- bedingungen	min.	max.	
L-Eingangsspannung (alle Eingänge außer XTAL 2, P 4)	U_{iL}		-0,5	0,8	V
L-Eingangsspannung (XTAL 2)	U_{iL1}		-0,5	0,6	V
L-Eingangsspannung (P 4)	U_{iL2}		-0,5	1,5	V
H-Eingangsspannung (außer XTAL 2, RST/ U_{PD} , P 4)	U_{iH}		2,0	$U_{CC} + 0,5$	V
H-Eingangsspannung (XTAL 2)	U_{iH1}		2,5	$U_{CC} + 0,5$	V
H-Eingangsspannung (RST)	U_{iH2}		2,5	$U_{CC} + 0,5$	V
H-Eingangsspannung (U_{PD})	U_{iH3}	$U_{CC} = 0$	4,5	5,5	V
H-Eingangsspannung (P 4)	U_{iH4}		3,0	$U_{CC} + 0,5$	V
L-Ausgangsspannung (Port 0)	U_{qL}	$I_{qL} = 3,2\text{ mA}$		0,45	V
L-Ausgangsspannung (Port 0)	U_{qL1}	$I_{qL1} = 15\text{ mA}$		1,0	V
L-Ausgangsspannung (Ports 1, 2 und 3)	U_{qL2}	$I_{qL2} = 1,6\text{ mA}$		0,45	V
L-Ausgangsspannung (ALE)	U_{qL2}	$I_{qL2} = 3,2\text{ mA}$		0,45	V
L-Ausgangsspannung (Port 1)	U_{qL3}	$I_{qL3} = 7,5\text{ mA}$		1,0	V
L-Ausgangsspannung (Port 4)	U_{qL4}	$I_{qL4} = 3,0\text{ mA}$		0,4	V
H-Ausgangsspannung (Ports 1, 2 und 3)	U_{qH}	$I_{qH} = -80\text{ }\mu\text{A}$	2,4		V
H-Ausgangsspannung (Port 0 und ALE)	U_{qH1}	$I_{qH1} = -400\text{ }\mu\text{A}$	2,4		V
Strom des internen Pullup-Widerstands (P 1, P 2, P 3)	I_{LQ}	$0,45\text{ V} = U_{IN} = U_{CC}$	-800		μA
Leckstrom der Ausgänge	I_{LO1}	$0,45\text{ V} = U_{IN} = U_{CC}$		± 10	μA
Stromaufnahme (alle Ausgänge abgetrennt)	I_{CC}			150	mA
Stromaufnahme (Power Down Mode)	I_{PD}	$U_{CC} = 0\text{ V}$, $U_{PD} = 5\text{ V}$		20	mA
Kapazität der Ein- und Ausgänge	C_{IQ}	$f_c = 1\text{ MHz}$		10	pF

Wechselstrom Kenndaten

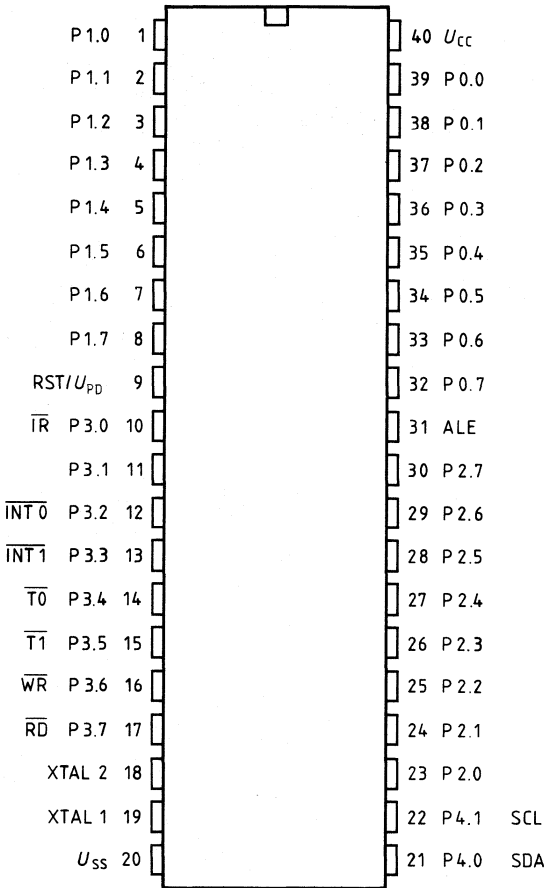
$T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

$C_L = 100\text{ pF}$ (für Port 0 und ALE Ausgang)

$C_L = 80\text{ pF}$ (für alle anderen Ausgänge)

		Grenzwerte				
		Variabler Takt $1/t_{CLCL} = 1,2\text{ MHz} - 12\text{ MHz}$		12-MHz-Takt		
		min.	max.	min.	max.	
Periodenzeit des Oszillators	t_{CLCL}	83	833,3	83		ns
Minimale Zykluszeit	t_{CY}	$12t_{CLCL}$	$12t_{CLCL}$	1000		ns
ALE Pulsbreite	t_{LHLL}	$2t_{CLCL} - 40$		127		ns
RD Pulsbreite	t_{RLRH}	$6t_{CLCL} - 100$		400		ns
WR Pulsbreite	t_{WLWH}	$6t_{CLCL} - 100$		400		ns

Anschlußanordnung



Anschlußbelegung

Symbol	Funktion
U_{SS}	Masse 0 V
U_{CC}	Speisespannung +5 V
Port 0	Bidirektionaler 8-bit-Port mit open drain Ausgängen, belastbar mit 3,2 mA bei 0,45 V und 15 mA bei 1,0 V für direkte Ansteuerung von LED-Anzeigen (statisch oder MUX-Betrieb).
Port 1	Bidirektionaler 8-bit-Port, belastbar mit 1,6 mA bei 0,45 V und 7,5 mA bei 1,0 V für direkte Anzeige von LED-Anzeigen.
Port 2	Bidirektionaler 8-bit-Port, belastbar mit 1,6 mA bei 0,45 V.
Port 3	Bidirektionaler 8-bit-Port, belastbar mit 1,6 mA bei 0,45 V. Port 3 beinhaltet ferner die Eingänge der Interrupt- und Timersteuerung. Zur programmgesteuerten Einschaltung der Funktion ist das entsprechende Latch jeweils mit 1 (High) zu aktivieren. Die Zuordnung der Spezialfunktionsregister sieht wie folgt aus: <ul style="list-style-type: none"> – \overline{IR} (P 3.0) Eingang des digitalen Demodulators für die Erzeugung der Hüllkurve eines standardmäßig modulierten IR-Signals (invertiert) – $\overline{INT\ 0}$ (P 3.2) Eingang für Interrupt 0 oder für Ein-/Ausschaltung des Zählereingangs T 0 – $\overline{INT\ 1}$ (P 3.3) Eingang für Interrupt 1 oder für Ein-/Ausschaltung des Zählereingangs T 1 – $\overline{T\ 0}$ (P 3.4) Zählereingang T 0 – $\overline{T\ 1}$ (P 3.5) Zählereingang T 1 – \overline{WR} (P 3.6) Write strobe für externen Datenspeicher (RAM) – \overline{RD} (P 3.7) Read strobe für externen Datenspeicher
Port 4	Bidirektionaler 2-bit-Port, mit open-drain Ausgängen, belastbar mit 3 mA bei 0,4 V. Port 2 beinhaltet eine bidirektionale serielle Schnittstelle mit DATA- (SDA, Anschluß 21) und CLOCK-Leitung (SCL, Anschluß 22). Die serielle Schnittstelle erfüllt voll das I ² C-Bus-Protokoll.
RST/ U_{PD}	Bei angelegter Speisespannung $U_{CC} = 5\text{ V}$ setzt ein Flankenübergang von Low nach High (Schaltübergang liegt etwa bei 3 V) den SDA 2040/60/80 zurück, d. h. das Benutzerprogramm startet mit Adresse 0. Bleibt $U_{PD} = \text{High}$ (etwa + 5 V), so löst ein Abfall von U_{CC} den Übergang in den „Power down mode“ des Rechners aus. Die Stromversorgung des RAM erfolgt in diesem Fall über den Anschluß RST/ U_{PD} mit maximal 20 mA. Im Fall $U_{PD} = 0\text{ V}$ und $U_{CC} = 5\text{ V}$ wird das RAM über U_{CC} versorgt.
ALE	Ausgang „Address Latch Enable“ für Steuerung des externen Speicherzugriffs bei Normalbetrieb.
XTAL 1	Oszillatoreingang bei Quarzbetrieb. Bei externer Takteinprägung an U_{SS} anschließen.
XTAL 2	Oszillatorausgang, wird im Quarzbetrieb benötigt. Input bei externem Takt.

Befehlssatz des SDA 2040/SDA 2060/SDA 2080

Arithmetische Operationen

Mnemonic	Beschreibung	Bytes	Zyklen
ADD A, Rn	Add register to Accumulator	1	1
ADD A, direkt	Add direct byte to Accumulator	2	1
ADD A, @Ri	Add indirect RAM to Accumulator	1	1
ADD A, # data	Add immediate data to Accumulator	2	1
ADDC A, Rn	Add register to Accumulator with Carry flag	1	1
ADDC A, direct	Add direct byte to A with Carry flag	2	1
ADDC A, @Ri	Add indirect RAM to A with Carry flag	1	1
ADDC C, # data	Add immediate data to A with Carry flag	2	1
SUBB A, rn	Subtract register from A with Borrow	1	1
SUBB A, direct	Subtract direct byte from A with Borrow	2	1
SUBB A, @Ri	Subtract indirect RAM from A with Borrow	1	1
SUBB A, # data	Subtract immediate data from A with Borrow	2	1
INC A	Increment Accumulator	1	1
INC Rn	Increment register	1	1
INC direct	Increment direct byte	2	1
INC @Ri	Increment indirect RAM	1	1
DEC A	Decrement Accumulator	1	1
DEC Rn	Decrement register	1	1
DEC direct	Decrement direct byte	2	1
DEC @Ri	Decrement indirect RAM	1	1
INC DPTR	Increment Data Pointer	1	2
MUL AB	Multiply A&B	1	4
DIV AB	Divide A&B	1	4
DA A	Decimal Adjust Accumulator	1	1

Befehlssatz des SDA 2040/SDA 2060/SDA 2080

Operationen mit logischen Verknüpfungen

Mnemonic	Beschreibung	Bytes	Zyklen
ANL A, Rn	AND register to Accumulator	1	1
ANL A, direkt	AND direct byte to Accumulator	2	1
ANL A, @Ri	AND indirect RAM to Accumulator	1	1
ANL A, # data	AND immediate data to Accumulator	2	1
ANL direct, A	AND Accumulator to direct byte	2	1
ANL direct, # data	AND immediate data to direct byte	3	2
ORL A, Rn	OR register to Accumulator	1	1
ORL A, direkt	OR direct byte to Accumulator	2	1
ORL A, @Ri	OR indirect RAM to Accumulator	1	1
ORL A, # data	OR immediate data to Accumulator	2	1
ORL direct, A	OR Accumulator to direct byte	2	1
ORL direct, # data	OR immediate data to direct byte	3	2
XRL A, Rn	Exclusive-OR register to Accumulator	1	1
XRL A, direkt	Exclusive-OR direct byte to Accumulator	2	1
XRL A, @Ri	Exclusive-OR indirect RAM to Accumulator	1	1
XRL A, # data	Exclusive-OR immediate data to Accumulator	2	1
XRL direct, A	Exclusive-OR Accumulator to direct byte	2	1
XRL direct, # data	Exclusive-OR immediate data to direct	3	2
CLR A	Clear Accumulator	1	1
CPL A	Complement Accumulator	1	1
RL A	Rotate Accumulator left	1	1
RLC A	Rotate A left through the Carry flag	1	1
RR A	Rotate Accumulator right	1	1
RRC A	Rotate A right through Carry flag	1	1
SWAP A	Swap nibbles within the Accumulator	1	1

Befehlssatz des SDA 2040/SDA 2060/SDA 2080

Operationen Datentransfer

Mnemonic	Beschreibung	Bytes	Zyklen
MOV A, Rn	Move register to Accumulator	1	1
MOV A, direct	Move direct byte to Accumulator	2	1
MOV A, @Ri	Move indirect RAM to Accumulator	1	1
MOV A, # data	Move immediate data to Accumulator	2	1
MOV Rn, A	Move Accumulator to register	1	1
MOV Rn, direct	Move direct byte to register	2	2
MOV Rn, # data	Move immediate data to register	2	1
MOV direct, A	Move Accumulator to direct byte	2	1
MOV direct, Rn	Move register to direct byte	2	2
MOV direct, direct	Move direct byte to direct	3	2
MOV direct, @Ri	Move indirect RAM to direct byte	2	2
MOV direct, # data	Move immediate data to direct byte	3	2
MOV @Ri, A	Move Accumulator to indirect RAM	1	1
MOV @Ri, direct	Move direct byte to indirect RAM	2	2
MOV @Ri, # data	Move immediate data to indirect RAM	2	1
MOV DPTR, # data 16	Load Data Pointer with a 16-bit constant	3	2
MOVC A@A + DPTR	Move Code byte relative to DPTR to Accumulator	1	2
MOVC A@A + PC	Move Code byte relative to PC to Accumulator	1	2
MOVX A, @Ri	Move External RAM (8-bit addr) to Accumulator	1	2
MOVX A, @DPTR	Move External RAM (16-bit addr) to Accumulator	1	2
MOVX @Ri, A	Move A to External RAM (8-bit addr)	1	2
MOVX @DPTR, A	Move A to External RAM (16-bit addr)	1	2
PUSH direct	Push direct byte onto stack	2	2
POP direct	Pop direct byte from stack	2	2
XCH A, Rn	Exchange register with Accumulator	1	1
XCH A, direct	Exchange direct byte with Accumulator	2	1
XCH A, @Ri	Exchange indirect RAM with Accumulator	1	1
XCHD A, @Ri	Exchange low-order digital indirect RAM with A	1	1

Befehlssatz des SDA 2040/SDA 2060/SDA 2080

Operationen Boolesche Verknüpfungen

Mnemonic	Beschreibung	Bytes	Zyklen
CLR C	Clear Carry flag	1	1
CLR bit	Clear direct bit	2	1
SETB C	Set Carry flag	1	1
SETB bit	Set direct bit	2	1
CPL C	Complement Carry flag	1	1
CPL bit	Complement direct bit	2	1
ANL C, bit	AND direct bit to Carry flag	2	2
ANL C,/bit	AND complement of direct bit to Carry	2	2
ORL C, bit	OR direct bit to Carry flag	2	2
ORL C,/bit	OR complement of direct bit to Carry	2	2
MOV C, bit	Move direct bit to Carry flag	2	1
MOV bit, C	Move Carry flag to direct bit	2	2

Befehlssatz des SDA 2040/SDA 2060/SDA 2080

Operationen zur Programmsteuerung

Mnemonic	Beschreibung	Bytes	Zyklen
ACALL addr 11	Absolute subroutine call	2	2
LCALL addr 16	Long subroutine call	3	2
RET	Return from subroutine	1	2
RETI	Return from interrupt	1	2
AJMP addr 11	Absolute jump	2	2
LJMP addr 16	Long jump	3	2
SJMP rel	Short jump (relative addr)	2	2
JMP @A + DPTR	Jump indirect relative to the DPTR	1	2
JZ rel	Jump if Accumulator is zero	2	2
JNZ rel	Jump if Accumulator is not zero	2	2
JC rel	Jump if Carry flag is set	2	2
JNC rel	Jump if Carry flag is not set	2	2
JB bit, rel	Jump if direct bit set	3	2
JNB bit, rel	Jump if direct bit not set	3	2
JBC bit, rel	Jump if direct bit is set and clear bit	3	2
CJNE A, direct, rel	Compare direct to A and jump if not equal	3	2
CJNE A, # data, rel	Compare immediate to A and jump if not equal	3	2
CJNE Rn, # data, rel	Compare immediate to register and jump if not equal	3	2
CJNE @Ri, # data, rel	Compare immediate to indirect and jump if not equal	3	2
DJNZ Rn, rel	Decrement direct and jump if not zero	2	2
DJNZ direct, rel	Decrement direct and jump if not zero	3	2
NOP	No operation	1	1

Symbole und Abkürzungen

A	Akkumulator	Rr	Register-Kennzeichnung (r = 0–7)
adr	11-bit-Programmspeicher-Adresse	Sn	S-Schnittstellenkennzeichnung (n = 0:1)
CNT	Ereignis-Zähler	T	Timer
DA	DA-Wandler-Kennzeichnung	T0, T1	Test 0, Test 1
data	8-bit-Binärzahl	#	Kennzeichnet immediate Daten
P	Mnemonic für „in-page“-Operation	@	Kennzeichnet indirekte Adressierung
Pp	Port-Kennzeichnung (p = 0–3)		

Typ	Bestellnummer	Gehäuse
SDA 2082	Q 67120-C 259	PLCC 44

Wichtige Eigenschaften

- Leistungsfähige, gegenüber SAB 8051 erweiterte 8-bit-CPU
- Speisespannung + 5 V
- Programmspeicher entweder 8-Kbyte-ROM intern
oder 64-Kbyte-ROM extern
- Datenspeicher 128-byte-RAM intern
64-Kbyte-RAM extern zuschaltbar
(internes und externes RAM gleichzeitig verwendbar)
- Interne Zykluszeit bei 1 μ s bei 12-MHz-Quarz
- 34 bidirektionale E/A-Leitungen:
 - zwei 8-bit-Ports
 - ein 8-bit-Multifunktionsport
 - ein 8-bit-Port, belastbar mit 15 mA pro Ausgang
(geeignet für direkte LED-MUX-Steuerung)
 - eine serielle I²C-Bus-Schnittstelle, geeignet für Multimasterbetrieb
- Eingang für direkte Verarbeitung eines geträgerten digitalen Infrarotsignals
(optimale Trägerfrequenz ca. 30 kHz)
- Leistungsfähige Interruptstruktur mit 5 Eingängen und 2 Hierarchieebenen
- Befehlssatz abwärtskompatibel zu existierenden Programmen des SDA 2010/2030/2110
- „Power Down Mode“ mit Datenerhalt des internen RAM und reduziertem Strombedarf
- 16-bit-Timer/Counter-Betrieb
- Befehl für direkte Multiplikation oder Division, Ausführungszeit nur 4 μ s
- Boolescher Prozessor für reine Steueraufgaben realisierbar

Kurzbeschreibung

Eine besondere Anwendung des SDA 2082 liegt in der Unterstützung der Programmentwicklung für den SDA 2040/60/80, die Beschaltung ist nachfolgend beschriebenen Anwendungsbeispielen zu entnehmen.

Zur Programmentwicklung und Systemprüfung für den SDA 2082 kann ein Siemens Mikrocomputer Entwicklungssystem (z.B. SME 232) eingesetzt werden. Wirkungsvolle Programme zum Editieren, Assemblieren und zur Fehlerbeseitigung sind vorhanden.

Eine weitere Anwendung des SDA 2082 ergibt sich bei individuellen Steueraufgaben und kleinen Serien, wo die Entwicklung eines anwendungsspezifischen Programms für den Einsatz des SDA 2040/60/80 zu teuer ist. Vorteilhaft läßt sich hier ein externer Programmspeicher einsetzen, der auch kurze Entwicklungszeiten und flexiblere Anwendungsmöglichkeiten bietet.

Architektur, Anschlußanordnung und Befehlssatz basieren auf dem Mikrocomputer SAB 8051. Der SDA 2040/60/80 hat, wie der SAB 8051, eine Reihe von Merkmalen, die das Programmieren erleichtern:

- variable Belegung im RAM
- freizügige Stapelanordnung im RAM
- 4 Registerbanken
- Register mit Sonderfunktionen
- E/A mit Speicherabbildung.

Einzeladressierbare Bits und ein Boolescher Prozessor geben dem Programmierer die Möglichkeit, die Leistungsfähigkeit der Software zu verbessern. Numerische Probleme können sowohl binär als auch dezimalbinär (BCD) gelöst werden. Die vielen Anweisungen zur Verarbeitung von Binärfunktionen tragen ebenfalls zu einer Erhöhung der Leistungsfähigkeit des Computers als Steuerung bei. All dies führt bei entsprechendem Einsatz zu einer Reduzierung der peripheren Hardware und zu einer Vereinfachung der Software und somit zu einer Senkung der Entwicklungs- und Komponentenkosten.

Der SDA 2082 enthält einen Programmspeicher von 8 Kbyte auf dem Chip. Die Betriebsart ist wahlweise mit internem Programmspeicher ($\overline{EA} = \text{High}$, Anschluß 35) oder extern ($\overline{EA} = \text{Low}$, Anschluß 35) möglich. Ferner enthält der SDA 2082 ein internes RAM von 128 Byte (zusätzlich 64-Kbyte-RAM extern bedienbar, siehe Anwendungsbeispiel), zwei 16-bit-Zeitgeber/Zähler, eine verschachtelte Interruptstruktur mit zwei Prioritätsstufen und einen integrierten Oszillator. Darüber hinaus kann ein externer Datenspeicher von 64 Kbyte adressiert werden. Die 34 digitalen E/A-Leitungen umfassen vier 8-bit-Ports und eine serielle Schnittstelle mit Daten- und Taktleitung. Die serielle E/A-Schnittstelle entspricht voll dem I²C-Multimaster-Protokoll. Der IR-Eingang P3.0 kann modulierte Signale mit einer Trägerfrequenz von ca. 30 kHz verarbeiten. Er enthält einen digitalen Demodulator, der die Hüllkurve vom modulierten digitalen Signal ableitet. Da der digitale Demodulator programmgesteuert ein- und ausgeschaltet werden kann, ist es auch möglich, den IR-Eingang als normale digitale, quasi-bidirektionale E/A-Leitung zu benutzen. Der Multifunktionsport P3 umfaßt zwei Interrupteingänge und zwei Zählereingänge.

Eine effiziente Nutzung des Programmspeichers ergibt sich aus dem Befehlssatz, der aus neunundvierzig 1-byte-, sechsundvierzig 2-byte- und sechzehn 3-byte-Befehlen besteht. Bei Verwendung eines Quarzes von 12 MHz betragen die Ausführungszeiten der Befehle entweder 1 μs oder 2 μs . Die sehr komplexen Befehle für „multiply“ und „divide“ betragen nur 4 μs . Die Angaben über Anzahl Bytes und Ausführungszeiten sind der Übersicht des Befehlssatzes des SDA 2082 zu entnehmen.

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen, auch nicht kurzzeitig und einzeln überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftreten kann.

Spannung zwischen beliebigem Anschlußstift und Masse	U	-0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	2	W
Lagertemperatur	T_s	-40 bis 125	°C

Funktionsbereich

Speisespannung	U_{CC}	$5 \pm 10\%$	V
Umgebungstemperatur	T_u	0 bis 70	°C

Gleichstrom Kenndaten
 $T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

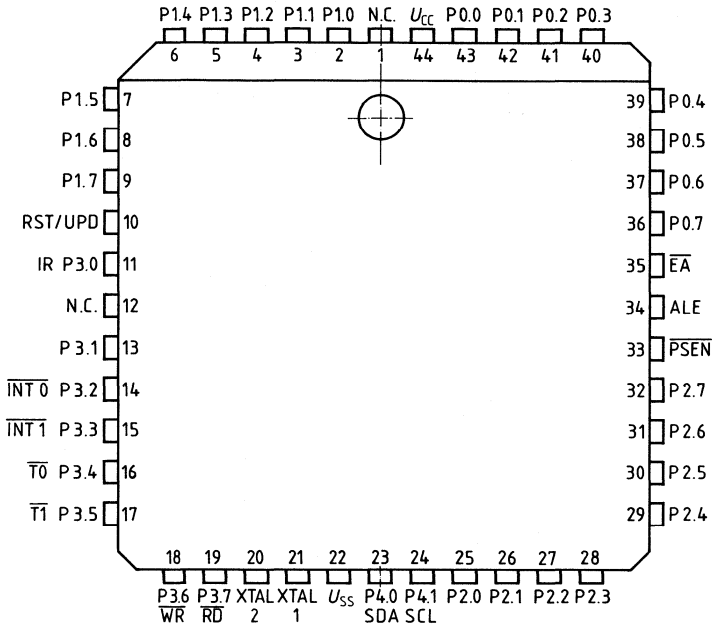
	Prüf- bedingungen	min.	max.	
L-Eingangsspannung (alle Eingänge außer XTAL 2, P 4)	U_{iL}	-0,5	0,8	V
L-Eingangsspannung (XTAL 2)	U_{iL1}	-0,5	0,6	V
L-Eingangsspannung (P 4)	U_{iL2}	-0,5	1,5	V
H-Eingangsspannung (außer XTAL 2, RST/ U_{PD} , P 4)	U_{iH}	2,0	$U_{CC} + 0,5$	V
H-Eingangsspannung (XTAL 2)	U_{iH1}	2,5	$U_{CC} + 0,5$	V
H-Eingangsspannung (RST)	U_{iH2}	2,5	$U_{CC} + 0,5$	V
H-Eingangsspannung (U_{PD})	U_{iH3}	4,5	5,5	V
H-Eingangsspannung (P 4)	U_{iH4}	3,0	$U_{CC} + 0,5$	V
L-Ausgangsspannung (Port 0)	U_{qL}	$I_{qL} = 3,2\text{ mA}$	0,45	V
L-Ausgangsspannung (Port 0)	U_{qL1}	$I_{qL1} = 15\text{ mA}$	1,0	V
L-Ausgangsspannung (Ports 1, 2, 3, PSEN und ALE)	U_{qL2}	$I_{qL2} = 1,6\text{ mA}$	0,45	V
L-Ausgangsspannung (Port 1)	U_{qL3}	$I_{qL3} = 7,5\text{ mA}$	1,0	V
L-Ausgangsspannung (Port 4)	U_{qL4}	$I_{qL4} = 3,0\text{ mA}$	0,4	V
H-Ausgangsspannung (Ports 1, 2 und 3)	U_{qH}	$I_{qH} = -80\text{ }\mu\text{A}$	2,4	V
H-Ausgangsspannung (Port 0, PSEN und ALE)	U_{qH1}	$I_{qH1} = -400\text{ }\mu\text{A}$	2,4	V
Strom des internen Pullup-Widerstands (P 1, P 2, P 3)	I_{LQ}	$0,45\text{ V} \leq U_{IN} = U_{CC}$	-800	μA
Leckstrom der Ausgänge	I_{LQ1}	$0,45\text{ V} \leq U_{IN} = U_{CC}$	± 10	μA
Stromaufnahme (alle Ausgänge abgetrennt)	I_{CC}		150	mA
Stromaufnahme (Power Down Mode)	I_{PD}	$U_{CC} = 0\text{ V}$, $U_{PD} = 5\text{ V}$	20	mA
Kapazität der Ein- und Ausgänge	C_{iO}	$f_c = 1\text{ MHz}$	10	pF

Wechselstrom Kenndaten
 $T_U = 0$ bis 70 °C ; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$
 $C_L = 100\text{ pF}$ (für Port 0, ALE und PSEN Ausgang)

 $C_L = 80\text{ pF}$ (für alle anderen Ausgänge)

	Grenzwerte				
	Variabler Takt $1/t_{CLCL} = 1,2\text{ MHz} - 12\text{ MHz}$		12-MHz-Takt		
	min.	max.	min.	max.	
Periodenzeit des Oszillators	t_{CLCL}	83	833,3	83	ns
Minimale Zykluszeit	t_{CY}	$12t_{CLCL}$	$12t_{CLCL}$	1000	ns
ALE Pulsbreite	t_{LHLL}	$2t_{CLCL} - 40$		127	ns
RD Pulsbreite	t_{RLRH}	$6t_{CLCL} - 100$		400	ns
WR Pulsbreite	t_{WLWH}	$6t_{CLCL} - 100$		400	ns

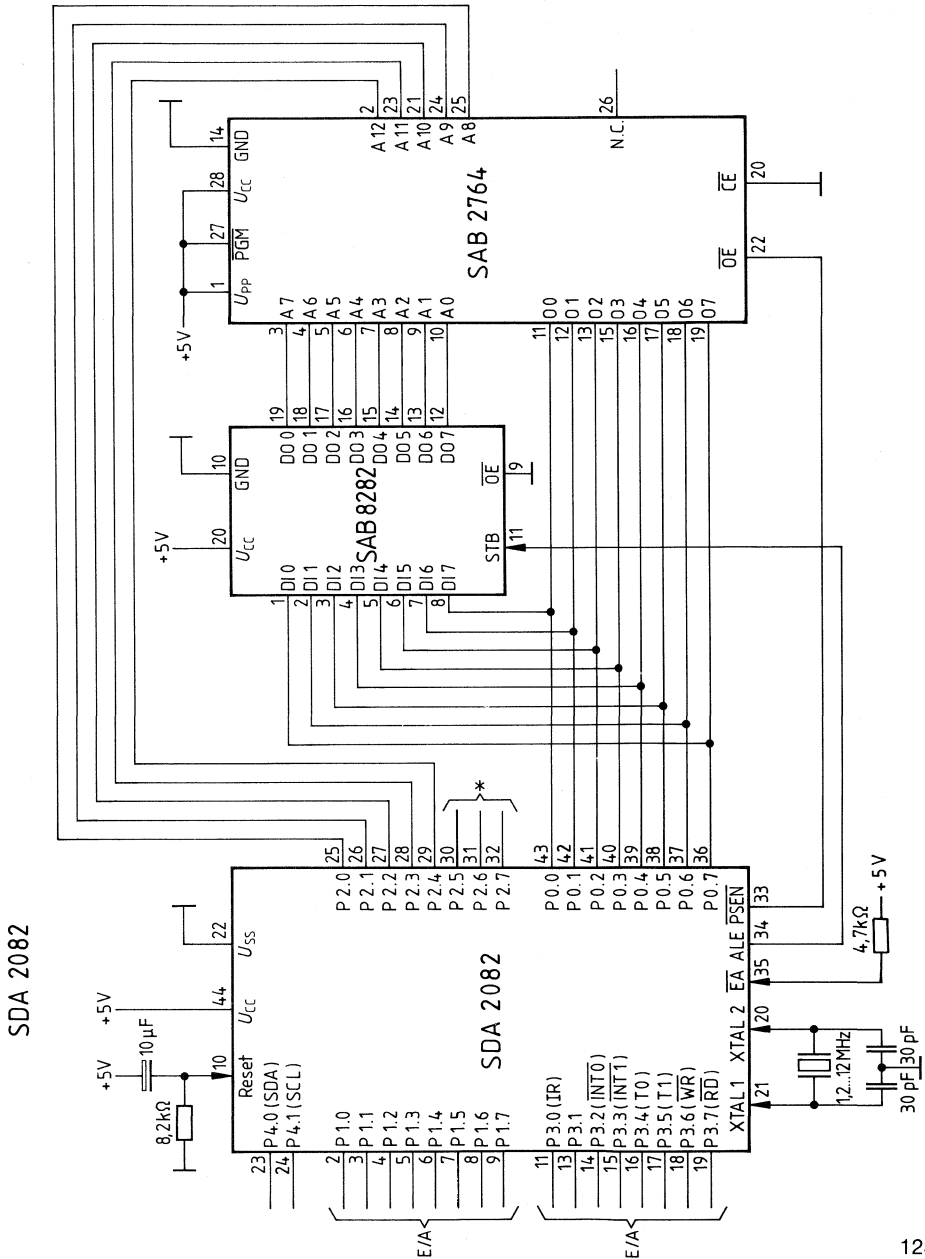
Anschlußanordnung



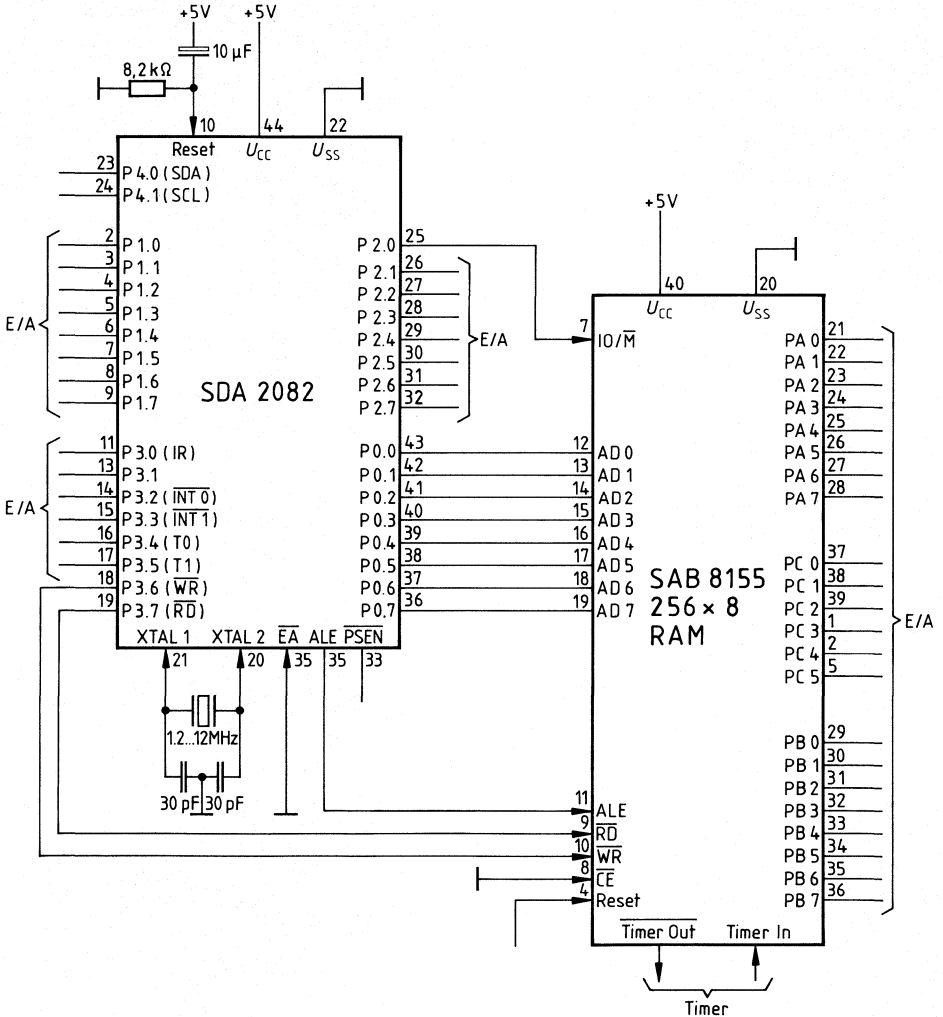
Anschlußbelegung

Symbol	Funktion
U_{SS}	Masse 0 V
U_{CC}	Speisespannung +5 V
Port 0	Bidirektionaler 8-bit-Port mit open-drain Ausgängen, belastbar mit 3,2 mA bei 0,45 V und 15 mA bei 1,0 V für direkte Ansteuerung von LED-Anzeigen (statisch oder MUX-Betrieb).
Port 1	Bidirektionaler 8-bit-Port, belastbar mit 1,6 mA bei 0,45 V und 7,5 mA bei 1,0 V für direkte Anzeige von LED-Anzeigen.
Port 2	Bidirektionaler 8-bit-Port, belastbar mit 1,6 mA bei 0,45 V.
Port 3	Bidirektionaler 8-bit-Port, belastbar mit 1,6 mA bei 0,45 V. Port 3 beinhaltet ferner die Eingänge der verschiedenen Interrupt- und Timersteuerungen. Zur programmgesteuerten Einschaltung der Funktion ist das entsprechende Latch jeweils mit 1 (High) zu aktivieren. Die Zuordnung der Spezialfunktionsregister sieht wie folgt aus: <ul style="list-style-type: none"> – IR (P 3.0) Eingang des digitalen Demodulators für die Erzeugung der Hüllkurve eines standardmäßig modulierten IR-Signals – $\overline{INT\ 0}$ (P 3.2) Eingang für Interrupt 0 oder für Ein-/Ausschaltung des Zählereingangs T 0 – $\overline{INT\ 1}$ (P 3.3) Eingang für Interrupt 1 oder für Ein-/Ausschaltung des Zählereingangs T 1 – $\overline{T\ 0}$ (P 3.4) Zählereingang T 0 – $\overline{T\ 1}$ (P 3.5) Zählereingang T 1 – \overline{WR} (P 3.6) Write strobe für externen Datenspeicher (RAM) – \overline{RD} (P 3.7) Read strobe für externen Datenspeicher
Port 4	Bidirektionaler 2-bit-Port, belastbar mit 3 mA bei 0,4 V. Port 2 beinhaltet eine bidirektionale serielle Schnittstelle mit DATA- (SDA, Anschluß 21) und CLOCK-Leitung (SCL, Anschluß 22). Die serielle Schnittstelle erfüllt voll das I ² C-Bus-Protokoll.
RST/ U_{PD}	Bei angelegter Speisespannung $U_{CC} = 5\text{ V}$ setzt ein Flankenübergang von Low nach High (Schaltübergang liegt etwa bei 3 V) den SDA 2082 zurück, d. h., das Benutzerprogramm startet mit Adresse 0. Bleibt $U_{PD} = \text{High}$ (etwa +5 V), so löst ein Abfall von U_{CC} den Übergang in den „Power Down Mode“ des Rechners aus. Die Stromversorgung des RAM erfolgt in diesem Fall über den Anschluß RST/ U_{PD} mit maximal 20 mA. Im Fall $U_{PD} = 0\text{ V}$ und $U_{CC} = 5\text{ V}$ wird das RAM über U_{CC} versorgt.
ALE	Ausgang „Address Latch Enable“ für Steuerung des externen Speicherzugriffs bei Normalbetrieb.
XTAL 1	Oszillatoreingang, Quarzbetrieb oder externe Takteinprägung ist möglich.
XTAL 2	Oszillatorausgang, wird im Quarzbetrieb benötigt.
PSEN	Ausgang „Program Store Enable“ für Zugriff zum externen Programmspeicher
EÄ	Eingang „External Access“, wählt Betriebsart des Programmspeichers. $\overline{EA} = \text{High}$ bedeutet Programmspeicher intern (8 Kbyte), $\overline{EA} = \text{Low}$ bedeutet Programmspeicher extern (max. 64 Kbyte).

Anwendungsbeispiel des SDA 2082 mit externem 8-Kbyte-Programmspeicher



Anwendungsbeispiel des SDA 2082 mit zusätzlichem externem 256-byte-RAM und Portexpander



Befehlssatz des SDA 2082**Arithmetische Operationen**

Mnemonic	Beschreibung	Bytes	Zyklen
ADD A, Rn	Add register to Accumulator	1	1
ADD A, direkt	Add direct byte to Accumulator	2	1
ADD A, @Ri	Add indirect RAM to Accumulator	1	1
ADD A, # data	Add immediate data to Accumulator	2	1
ADDC A, Rn	Add register to Accumulator with Carry flag	1	1
ADDC A, direkt	Add direct byte to A with Carry flag	2	1
ADDC A, @Ri	Add indirect RAM to A with Carry flag	1	1
ADDC C, # data	Add immediate data to A with Carry flag	2	1
SUBB A, Rn	Subtract register from A with Borrow	1	1
SUBB A, direkt	Subtract direct byte from A with Borrow	2	1
SUBB A, @Ri	Subtract indirect RAM from A with Borrow	1	1
SUBB A, # data	Subtract immediate data from A with Borrow	2	1
INC A	Increment Accumulator	1	1
INC Rn	Increment register	1	1
INC direkt	Increment direct byte	2	1
INC @Ri	Increment indirect RAM	1	1
DEC A	Decrement Accumulator	1	1
DEC Rn	Decrement register	1	1
DEC direkt	Decrement direct byte	2	1
DEC @Ri	Decrement indirect RAM	1	1
INC DPTR	Increment Data Pointer	1	2
MUL AB	Multiply A&B	1	4
DIV AB	Divide A&B	1	4
DA A	Decimal Adjust Accumulator	1	1

Befehlssatz des SDA 2082**Operationen mit logischen Verknüpfungen**

Mnemonic	Beschreibung	Bytes	Zyklen
ANL A, Rn	AND register to Accumulator	1	1
ANL A, direkt	AND direct byte to Accumulator	2	1
ANL A, @Ri	AND indirect RAM to Accumulator	1	1
ANL A, # data	AND immediate data to Accumulator	2	1
ANL direct, A	AND Accumulator to direct byte	2	1
ANL direct, # data	AND immediate data to direct byte	3	2
ORL A, Rn	OR register to Accumulator	1	1
ORL A, direkt	OR direct byte to Accumulator	2	1
ORL A, @Ri	OR indirect RAM to Accumulator	1	1
ORL A, # data	OR immediate data to Accumulator	2	1
ORL direct, A	OR Accumulator to direct byte	2	1
ORL direct, # data	OR immediate data to direct byte	3	2
XRL A, Rn	Exclusive-OR register to Accumulator	1	1
XRL A, direkt	Exclusive-OR direct byte to Accumulator	2	1
XRL A, @Ri	Exclusive-OR indirect RAM to Accumulator	1	1
XRL A, # data	Exclusive-OR immediate data to Accumulator	2	1
XRL direct, A	Exclusive-OR Accumulator to direct byte	2	1
XRL direct, # data	Exclusive-OR immediate data to direct	3	2
CLR A	Clear Accumulator	1	1
CPL A	Complement Accumulator	1	1
RL A	Rotate Accumulator left	1	1
RLC A	Rotate A left through the Carry flag	1	1
RR A	Rotate Accumulator right	1	1
RRC A	Rotate A right through Carry flag	1	1
SWAP A	Swap nibbles within the Accumulator	1	1

Befehlssatz des SDA 2082**Operationen Datentransfer**

Mnemonic	Beschreibung	Bytes	Zyklen
MOV A, Rn	Move register to Accumulator	1	1
MOV A, direct	Move direct byte to Accumulator	2	1
MOV A, @Ri	Move indirect RAM to Accumulator	1	1
MOV A, # data	Move immediate data to Accumulator	2	1
MOV Rn, A	Move Accumulator to register	1	1
MOV Rn, direct	Move direct byte to register	2	2
MOV Rn, # data	Move immediate data to register	2	1
MOV direct, A	Move Accumulator to direct byte	2	1
MOV direct, Rn	Move register to direct byte	2	2
MOV direct, direct	Move direct byte to direct	3	2
MOV direct, @Ri	Move indirect RAM to direct byte	2	2
MOV direct, # data	Move immediate data to direct byte	3	2
MOV @Ri, A	Move Accumulator to indirect RAM	1	1
MOV @Ri, direct	Move direct byte to indirect RAM	2	2
MOV @Ri, # data	Move immediate data to indirect RAM	2	1
MOV DPTR, # data 16	Load Data Pointer with a 16-bit constant	3	2

Operationen Datentransfer

Mnemonic	Beschreibung	Bytes	Zyklen
MOVC A@A + DPTR	Move Code byte relative to DPTR to Accumulator	1	2
MOVC A@A + PC	Move Code byte relative to PC to Accumulator	1	2
MOVX A, @Ri	Move External RAM (8-bit addr) to Accumulator	1	2
MOVX A, @DPTR	Move External RAM (16-bit addr) to Accumulator	1	2
MOVX @Ri, A	Move A to External RAM (8-bit addr)	1	2
MOVX @DPTR, A	Move A to External RAM (16-bit addr)	1	2
PUSH direct	Push direct byte onto stack	2	2
POP direct	Pop direct byte from stack	2	2
XCH A, Rn	Exchange register with Accumulator	1	1
XCH A, direct	Exchange direct byte with Accumulator	2	1
XCH A, @Ri	Exchange indirect RAM with Accumulator	1	1
XCHD A, @Ri	Exchange low-order digital indirect RAM with A	1	1

Befehlssatz des SDA 2082**Operationen Boolesche Verknüpfungen**

Mnemonic	Beschreibung	Bytes	Zyklen
CLR C	Clear Carry flag	1	1
CLR bit	Clear direct bit	2	1
SETB C	Set Carry flag	1	1
SETB bit	Set direct bit	2	1
CPL C	Complement Carry flag	1	1
CPL bit	Complement direct bit	2	1
ANL C, bit	AND direct bit to Carry flag	2	2
ANL C,/bit	AND complement of direct bit to Carry	2	2
ORL C, bit	OR direct bit to Carry flag	2	2
ORL C,/bit	OR complement of direct bit to Carry	2	2
MOV C, bit	Move direct bit to Carry flag	2	1
MOV bit, C	Move Carry flag to direct bit	2	2

Befehlssatz des SDA 2082**Operationen zur Programmsteuerung**

Mnemonic	Beschreibung	Bytes	Zyklen
ACALL addr 11	Absolute subroutine call	2	2
LCALL addr 16	Long subroutine call	3	2
RET	Return from subroutine	1	2
RETI	Return from interrupt	1	2
AJMP addr 11	Absolute jump	2	2
LJMP addr 16	Long jump	3	2
SJMP rel	Short jump (relative addr)	2	2
JMP @A + DPTR	Jump indirect relative to the DPTR	1	2
JZ rel	Jump if Accumulator is zero	2	2
JNZ rel	Jump if Accumulator is not zero	2	2
JC rel	Jump if Carry flag is set	2	2
JNC rel	Jump if Carry flag is not set	2	2
JB bit, rel	Jump if direct bit set	3	2
JNB bit, rel	Jump if direct bit not set	3	2
JBC bit, rel	Jump if direct bit is set and clear bit	3	2
CJNE A, direct, rel	Compare direct to A and jump if not equal	3	2
CJNE A, # data, rel	Compare immediate to A and jump if not equal	3	2
CJNE Rn, # data, rel	Compare immediate to register and jump if not equal	3	2
CJNE @Ri, # data, rel	Compare immediate to indirect and jump if not equal	3	2
DJNZ Rn, rel	Decrement register and jump if not zero	2	2
DJNZ direct, rel	Decrement direct and jump if not zero	3	2
NOP	No operation	1	1

Symbole und Abkürzungen

A	Akkumulator	Rr	Register-Kennzeichnung (r = 0–7)
adr	11-bit-Programmspeicher-Adresse	Sn	S-Schnittstellenkennzeichnung (n = 0:1)
CNT	Ereignis-Zähler	T	Timer
DA	DA-Wandler-Kennzeichnung	T0, T1	Test 0, Test 1
data	8-bit-Binärzahl	#	Kennzeichnet immediate Daten
P	Mnemonic für „in-page“-Operation	@	Kennzeichnet indirekte Adressierung
Pp	Port-Kennzeichnung (p = 0–3)		

Typ	Bestellnummer	Gehäuse
SDA 2085	Q 67120-C 220	PLCC 68
SDA 2087	Q 67120-C 262	PLCC 68

Dieser anwendungsspezifische Ein-Chip-Mikrocomputer ist eine Weiterentwicklung des SDA 2040/60/80/82, d.h., alle Eigenschaften des SDA 2040/60/80/82 sind als Untermenge enthalten.

Der Baustein SDA 2085 hat einen internen Programmspeicher, der SDA 2087 dagegen nicht.

Wichtige Eigenschaften

- voll softwarekompatibel zum SAB 8051
- Programmspeicher entweder 8-Kbyte-ROM intern (nur SDA 2085)
oder 64-Kbyte-ROM extern zuschaltbar
- Datenspeicher 256-byte-RAM intern
64-Kbyte-RAM extern zuschaltbar
(internes und externes RAM gleichzeitig verwendbar)
- sechs 8-bit-Ports
- 56 Ein-/Ausgangsleitungen
- 12 Interruptquellen (5 intern, 7 extern)
- hohe Betriebssicherheit gegen Störungen durch eingebauten programmierbaren „Watchdog Timer“
- 8 Analogeingänge
- hochpräziser 8-bit-A/D-Wandler, gesamte Wandlungszeit 20 μ s bei 12-MHz-Systemtakt
- programmierbare Referenzspannung in 16 Stufen für Festlegung der Arbeitsspannung des A/D-Wandlers, dadurch Quantisierung einer Eingangsspannung in 4096 Stufen möglich
- „Power Down Mode“ mit Datenerhalt von 40 Byte des internen RAM bei typisch 1-mA-Versorgungsstrom
- Temperaturbereich 0 bis 70 °C

Bei weitergehendem Interesse an dem Baustein SDA 2085/2087 erhalten Sie auf Anfrage ein komplettes Datenblatt.

Bipolare Schaltung
MOS-Handling

Typ	Bestellnummer	Gehäuse
SDA 2101	Q 67000-A 1753	DIP 8

Der Baustein ist für den Einsatz in Fernsehempfängern mit Frequenzeinstellung nach dem Frequenz-Synthesekonzept vorgesehen. Er enthält einen Vorverstärker und einen ECL-Teiler mit dem Teilungsverhältnis 1:64.

Der Frequenzbereich geht bis 1 GHz.

- Geringer Schaltaufwand

Grenzdaten

Speisespannung
Eingangsspannung
(UHF/VHF & Referenz)

Teilerausgänge
Sperrschichttemperatur
Lagertemperatur

Wärmewiderstand
System-Umgebung
System-Gehäuse

U_8	6	V
U_i	2,5	V_{SS}
U_{q6}, U_{q7}	0 bis U_S	V
T_j	150	°C
T_s	-40 bis 125	°C
R_{thSU}	115	K/W
R_{thSG}	60	K/W

Funktionsbereich

Speisespannung
Eingangsfrequenz
($T_U = 0$ bis 70 °C)
Temperaturbereich
(80 MHz bis 950 MHz)

U_8	4,7 bis 5,5	V
f_{i1}	80 bis 1000	MHz
T_U	0 bis 85	°C

Kenndaten

$U_S = 5\text{ V}; T_U = 25\text{ }^\circ\text{C}$

Eingangsspegel („Eingangsempfindlichkeit“)

$U_S = 4,7\text{ bis }5,5\text{ V}; T_U = 0\text{ bis }75\text{ }^\circ\text{C}$

- 80 MHz
- 120 MHz
- 250 MHz
- 300 MHz
- 800 MHz
- 950 MHz

$U_S = 4,7\text{ bis }5,5\text{ V}; T_U = 0\text{ bis }55\text{ }^\circ\text{C}$

- 800 MHz
- 950 MHz

$U_S = 4,7\text{ bis }5,5\text{ V}; T_U = 0\text{ bis }25\text{ }^\circ\text{C}$

- 800 MHz
- 950 MHz

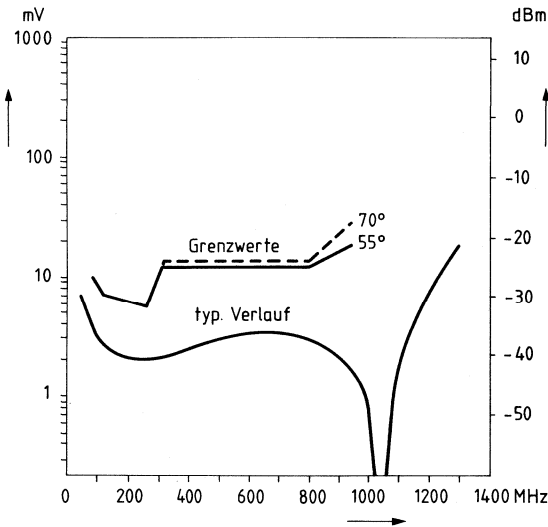
Stromaufnahme

Ausgangsspannungshub

Ausgangsspannung „High“

	min.	typ.	max.	
U_2	-27		3	dBm
	-30		3	dBm
	-32		3	dBm
	-24		3	dBm
	-24		3	dBm
	-15		3	dBm
	-25			dBm
	-21			dBm
	-27			dBm
	-27			dBm
I_8		50	70	mA
U_6, U_{7SS}	0,5	1,0	1,2	V
U_6, U_7		U_S		V

Typische Eingangsempfindlichkeit des Teilers



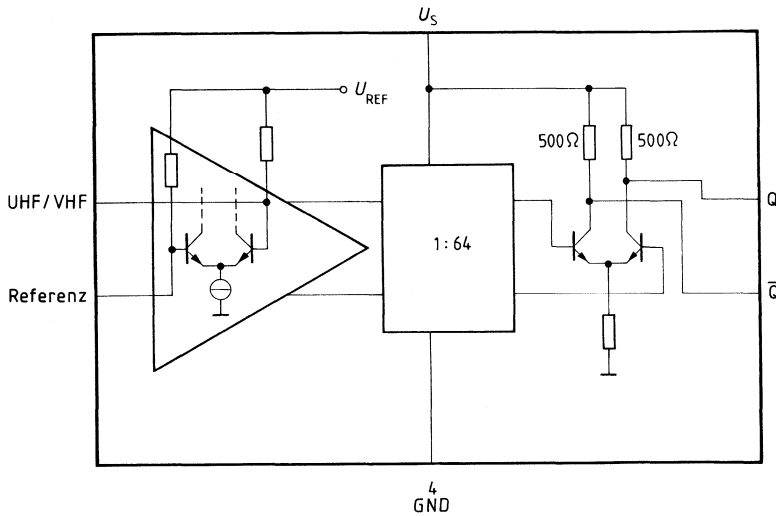
Schaltungsbeschreibung

Der Verstärker des Bausteins verfügt über einen UHF/VHF-Eingang und einen Referenzeingang. Der Referenzeingang ist durch einen Kondensator mit geringer Serieninduktivität abzublocken.

Der Teiler des Bausteins besteht aus mehreren zustandsgesteuerten Master-Slave-Flipflops, die zusammen das Teilverhältnis 1:64 ergeben.

Der Teiler Ausgang stellt ein symmetrisches Gegentakt-ECL-Signal zur Verfügung.

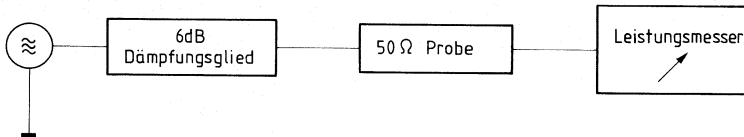
Blockschaltbild



Prüf- und Meßschaltung

Signalgenerator

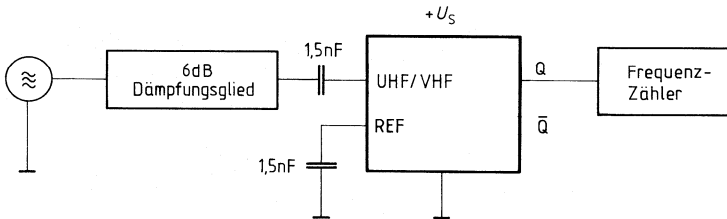
$Z_0 = 50 \text{ Ohm}$



Testschaltung 1: Eichung des Signalgenerators

Signalgenerator

$Z_0 = 50 \text{ Ohm}$



Testschaltung 2: Messung der Eingangsempfindlichkeit

Anschlußbelegung

Anschluß Nr.	Funktion
1	N. C.
2	UHF/VHF Signaleingang
3	Referenzeingang
4	Masse
5	N. C.
6	Teiler Ausgang \bar{Q}
7	Teiler Ausgang Q
8	Speisespannung $+ U_S$

Typ	Bestellnummer	Gehäuse
SDA 2110	Q 67120-C 73	DIP 28

Wichtige Eigenschaften

- 8-bit-CPU, ROM, RAM, E/A im DIP 28-Gehäuse
- 21 digitale E/A-Leitungen
 - eine serielle Schnittstelle
 - eine 8-bit-Schnittstelle
 - zwei 4-bit-Schnittstellen
 - eine 1-bit-Schnittstelle
 - zwei Testeingänge
- 1-Kbyte-ROM
- 40-bytes-RAM
- 7,5 μ s Zykluszeit bei 4-MHz-Quarz – 1 oder 2 Zyklen pro Befehl
- Nulldurchgangs-Detektor
- Schnittstelle für getragertes Digitalsignal
- Intervall Timer/Counter
- Speisespannung +5 V
- Standby-Betrieb des RAM
- Befehle – Untermenge des SAB 8048

Kurzbeschreibung¹⁾

Der SDA 2110 leitet eine neue Generation von Ein-Chip-Rechnern ein, bei denen nicht länger die rein numerische Rechenleistung, sondern die anwendungsspezifische Controller-Funktion im Vordergrund steht. Dies führt bei den spezifischen Anwendungen zu einer Reduzierung der zusätzlich benötigten Hardware und zur Vereinfachung der Softwarearbeiten, was sich sowohl in den Entwicklungs- als auch in den Bauelementekosten sehr stark bemerkbar macht. Der SDA 2110 wurde speziell für den Einsatz in Geräten der Unterhaltungselektronik entwickelt. Sein Einsatz empfiehlt sich jedoch auch in allen Anwendungen, bei denen bei hohen Stückzahlen niedrigste Bauelementekosten gefordert werden.

Der SDA 2110 verfügt über 1-Kbyte-Programmspeicher (ROM), 40-bytes-Datenspeicher (RAM), der bei stark reduzierter Verlustleistung im „Standby“ betrieben werden kann.

Die 21 digitalen E/A-Leitungen umfassen einen 8-bit-Port, zwei 4-bit-Ports, zwei Testeingänge, eine Serienschnittstelle und eine 1-bit-Schnittstelle. Der Testeingang T0 kann mit ca. 30 kHz getragerte Signale verarbeiten. Er enthält einen digitalen Demodulator, der aus dem getragerten Digitalsignal die Hüllkurve ableitet. Da der digitale Demodulator ein ungetragertes Digitalsignal unverändert weiterleitet, kann der Testeingang T0 bei Betrieb mit den üblichen H/L-Pegeln

¹⁾ Weiterführende Unterlagen auf Anfrage erhältlich

auch als normaler Digitaleingang verwendet werden. Der Testeingang T1 enthält einen Null-durchgangs-Detektor. Er ist ebenfalls als normaler Digitaleingang verwendbar. Die Serienschchnittstelle besteht aus einer Daten- und einer Taktleitung. Der Baustein enthält einen eigenen Oszillator sowie einen Timer/Counter.

Der Befehlssatz umfaßt 66 Befehle (1–2 byte), die in maximal 2 Zyklen abgearbeitet werden. Numerische Probleme können sowohl mit binärer als auch mit BCD-Arithmetik behandelt werden. Die Vielzahl der Bit-Handling-Befehle trägt mit zur Leistungsfähigkeit als Controller bei.

Die Programmentwicklung und Systemerprobung für den SDA 2110 erfolgt auf dem SME-Entwicklungsplatz mit Hilfe der SDA 2110-Emulatorplatine EMB-U21. Der EMB-U21-Emulator enthält u. a. ein 2-K-EPROM (SAB 2716) sowie einen 40-Pin-Sockel, in welchen entweder ein Mikroprozessor vom Typ SAB 8035L oder der Stecker des ICE-48 eingesteckt wird. Auf der EMB-U21-Platine befindet sich weiterhin alle notwendige Hardware zur Simulation der seriellen und parallelen Schnittstellen des SDA 2110. Ein 28adriges Kabel verbindet den EMB-U21-Emulator mit dem Anwender-System.

Zur Eigenentwicklung der Software auf einem SME-Platz steht eine ROM-lose Version zur Verfügung (SDA 3110).

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen, auch nicht kurzzeitig und einzeln überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftritt.

Speisespannung	U_{CC}	– 0,5 bis 7	V
Spannung zwischen beliebigem Anschlußstift und Masse	U	– 0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	1	W
Lagertemperatur	T_s	– 40 bis 125	°C

Funktionsbereich

Speisespannung	U_{CC}	$5 \pm 10 \%$	V
Umgebungstemperatur	T_U	0 bis 70	°C

Gleichstrom Kenndaten
 $T_U = 0$ bis 70 °C ; $U_{CC} = U_{SB} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

		min.	max.		
L-Eingangsspannung	(Ports, SS 0, SS 1, RESET, T 0, T 1, X 1)	U_{iL}	-0,5	0,8	V
H-Eingangsspannung	(Ports, SS 0, SS 1) ($U_{CC} = 5,0\text{ V} \pm 10\%$)	U_{iH}	2,0	U_{CC}	V
H-Eingangsspannung	(Ports, SS 0, SS 1) ($U_{CC} = 6,0\text{ V} \pm 0,5\text{ V}$)	U_{iH1}	2,4	U_{CC}	V
H-Eingangsspannung	(RESET, X 1, T 0, T 1)	U_{iH2}	3,5	U_{CC}	V
L-Ausgangsspannung	(Ports, ALE) ($I_{qL} = 1,6\text{ mA}$)	U_{qL}		0,45	V
L-Ausgangsspannung	(SS 0, SS 1, SCP 0, SCP 1) ($I_{qL} = 4\text{ mA}$)	U_{qL1}		0,45	V
H-Ausgangsspannung	(Ports, ALE) ($I_{qH} = 50\text{ }\mu\text{A}$)	U_{qH}	2,4		V
H-Ausgangsspannung	(SS 0, SS 1, SCP 1) ($I_{qH} = 150\text{ }\mu\text{A}$)	U_{qH1}	2,4		V
H-Eingangsstrom	(T0, T1) ($U_{iH} = U_{CC}$)	I_{iH}		10	μA
L-Eingangsstrom	(Ports, SS 0, SS 1) ($U_{iL} = 0,45\text{ V}$)	$-I_{iL}$	30	340	μA
Eingangsspannung am T 1	($C_{Ein} = 1\text{ }\mu\text{F}$)	U_{T1}	1	3	V_{SS}
Nulldurchgangs-Detektor Stromaufnahme		I_{CC}		60	mA

Wechselstrom Kenndaten
 $T_U = 0$ bis 70 °C ; $U_{CC} = U_{SB} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

Zykluszeit (3 MHz Quarz; $\equiv 10\text{ }\mu\text{s}$)	t_{ZY}	10	50	μs
ALE Pulsbreite ($t_{ZY} = 10\text{ }\mu\text{s}$)	t_{ALE}	1,3		μs
Streuung der Oszillatorfrequenz ($f = 2,5\text{ MHz}$, $R = 15\text{ k}\Omega$)	Δf_{OSZ}	-20	+20	%
Dauer eines ungeträgerten Signals am Testeingang T 0 (3 MHz Quarz)	t_{MTO}	60	-	μs
Frequenz eines geträgerten Signals am Testeingang T 0 (3 MHz Quarz)	f_{TR}	30	35	kHz
Frequenzbereich des Nulldurchgangs-Detektors (Eingang T 1)	f_{T1}	0,03	1	kHz

Anschlußbelegung

Anschluß	Symbol	Funktion
28	U_{CC}	+ 5 V
1	U_{SB}	+ 5 V Standby-Versorgung
14	U_{SS}	Masse 0 V
15, 16	X 1, X 2	Anschlüsse für Quarz o. ä.
4–11	P0 0–7	quasibidirektionaler 8-bit-Port
18–21	P2 0–3	quasibidirektionaler 4-bit-Port
22–25	P3 0–3	quasibidirektionaler 4-bit-Port
26	SS 0	E/A-Anschluß der 1-bit-Schnittstelle
27	SS 1	E/A-Anschluß für die serielle Schnittstelle S 1
2	SCP 1	Taktimpuls für die serielle Schnittstelle S 1
17	RESET	Rücksetzeingang zur Initialisierung des Rechners (aktiv H). Setzt den Programmzähler zurück, löscht die Status-FFs. Setzt alle digitalen Ausgänge in den H-Zustand
3	T0	Eingang, der mittels der bedingten Sprungbefehle JT0 und JNT0 getestet werden kann. Der Eingang enthält einen digitalen Demodulator und kann damit zur Abtrennung der Hüllkurve von einem geträgerten Signal verwendet werden.
13	T1	Eingang, der mittels der bedingten Sprungbefehle JT1 und JNT1 getestet werden kann. Dient gleichzeitig als externer Zählereingang. (Funktionsumschaltung mittels des Befehls STRT CNT.) Der Eingang kann auch zur Erkennung der Nulldurchgänge niederfrequenter Wechselspannungen verwendet werden.
12	ALE	An diesem Ausgang wird einmal pro Zyklus ein Taktsignal erzeugt.

Befehlssatz des SDA 2110

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Akkumulator	ADD A, Rr	Add register to A	1	1	68-6F
	ADD A, @R	Add data memory to A	1	1	60-61
	ADD A, # data	Add immediate to A	2	2	03
	ADDC A, Rr	Add register with carry	1	1	78-7F
	ADDC A, @R	Add data memory with carry	1	1	70-71
	ADDC A, # data	Add immediate with carry	2	2	13
	ANL A, Rr	And register to A	1	1	58-5F
	ANL A, @R	And data memory to A	1	1	50-51
	ANL A, # data	And immediate to A	2	2	53
	ORL A, Rr	Or register to A	1	1	48-4F
	ORL A, @R	Or data memory to A	1	1	40-41
	ORL A, # data	Or immediate to A	2	2	43
	XRL A, Rr	Exclusive Or register to A	1	1	D8-DF
	XRL A, @R	Exclusive Or data memory to A	1	1	D0-D1
	XRL A, # data	Exclusive Or immediate to A	2	2	D3
	INC A	Increment A	1	1	17
	DEC A	Decrement A	1	1	07
	CLR A	Clear A	1	1	27
	CPL A	Complement A	1	1	37
	DA A	Decimal adjust A	1	1	57
	SWAP A	Swap nibbles of A	1	1	47
	RL A	Rotate A left	1	1	E7
	RLC A	Rotate A left through carry	1	1	F7
	RR A	Rotate A right	1	1	77
	RRC A	Rotate A right through carry	1	1	67

Befehlssatz des SDA 2110

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
E/A	IN A, Pp	Input port to A	1	2	08, 0C, 0D
	OUT Pp, A	Output A to port	1	2	90, 3C, 3D
	IN A, S 1	Input serial port to A 0	1	2	0F
	IN A, S 0	Input 1-bit port to A 0	1	2	0E
	OUT S 1, A	Output A 0 to serial port	1	2	3F
	OUT S 0, A	Output A 0 to 1-bit port	1	2	3E
Sub-routinen	CALL	Jump to subroutine	1	2	14, 34, 54, 74, 94, B4, D4, F4
	RET	Return	1	2	83
Verzweigung	JMP adr	Jump unconditional	2	2	04, 24, 44, 64, 84, A4, C4, E4
	JMPP @A	Jump indirect	1	2	B3
	DJNZ Rr, adr	Decrement register and jump on R not zero	2	2	E8–EF
	JC adr	Jump on carry = 1	2	2	F6
	JNC adr	Jump on carry = 0	2	2	E6
	JZ adr	Jump on A zero	2	2	C6
	JNZ adr	Jump on A not zero	2	2	96
	JT0 adr	Jump on T0 = 1	2	2	36
	JNT0 adr	Jump on T0 = 0	2	2	26
	JT1 adr	Jump on T1 = 1	2	2	56
JNT1 adr	Jump on T1 = 0	2	2	46	
JTF adr	Jump on timer flag	2	2	16	
Flags	CLR C	Clear carry	1	1	97
	CPL C	Complement carry	1	1	A7

Befehlssatz des SDA 2110

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Transfer Befehle	MOV A, Rr	Move register to A	1	1	F8–FF
	MOV A, @R	Move data memory to A	1	1	F0–F1
	MOV A, # data	Move immediate to A	2	2	23
	MOV Rr, A	Move A to register	1	1	A8–AF
	MOV @R, A	Move A to data memory	1	1	A0–A1
	MOV Rr, # data	Move immediate to register	2	2	B8–BF
	MOV @R, # data	Move immediate to data memory	2	2	B0–B1
	XCH, A, Rr	Exchange A and register	1	1	28–2F
	XCH A, @R	Exchange A and data memory	1	1	20–21
	XCHD A, @R	Exchange nibble of A and register	1	1	30–31
MOVP A, @A	Move to A from current page	1	2	A3	
Timer/Counter	MOV A, T	Read timer/counter	1	1	42
	MOV T, A	Load timer/counter	1	1	62
	STRT T	Start timer	1	1	55
	STRT CNT	Start counter	1	1	45
	STOP TCNT	Stop timer/counter	1	1	65
Register	INC Rr	Increment register	1	1	18–1F
	INC @Rr	Increment data memory	1	1	10–11
	NOP	No operation	1	1	00

Symbole und Abkürzungen

A	Akkumulator	Rr	Register-Kennzeichnung (r = 0–7)
adr	10-bit-Programmspeicher-Adresse	Sn	S-Schnittstellenkennzeichnung (n = 0; 1)
CNT	Ereignis-Zähler	T	Timer
DA	DA-Wandler-Kennzeichnung	T0, T1	Test 0, Test 1
data	8-bit-Binärzahl	#	Kennzeichnet immediate Daten
P	Mnemonic für „in-page“-Operation	@	Kennzeichnet indirekte Adressierung
Pp	Port-Kennzeichnung (p = 0,2,3)		

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2112-2	Q 67000-A 1778-E 12	DIP 18

Der in ASBC-Technologie hergestellte Baustein bildet zusammen mit einem VCO (Tuner) und einem schnellen Teiler (Teilerfaktor 64) einen digital programmierbaren Phase-Locked-Loop zum Aufbau eines Fernsehgerätes mit PLL-Frequenzsyntheseabstimmung. Die PLL erlaubt eine quarzgenaue Einstellung der Frequenz der Tuneroszillatoren für die Fernsehbereiche Bd I/III/IV/V im 125-kHz-Raster.

Eine serielle Schnittstelle ermöglicht einfachen Anschluß an einen Mikroprozessor. Dieser übernimmt dabei das Laden des programmierbaren Teilers und der Bandwahlausgänge mit der geeigneten Information.

- Kein externer Integrator notwendig
- Interner Pufferspeicher
- Mikroprozessorkompatibel

Grenzdaten

Speisespannung Anschluß 18	U_{S1}	- 0,3 bis 7,5	V
Eingänge Q1, Q2, F, \bar{F} Anschluß 1, 2, 15, 16	U_I	- 0,3 bis $U_{S1} + 0,2$	V
CPL, IFO, PLE Anschluß 7, 8, 10	U_I	- 0,3 bis 5,5	V
Ausgänge UHF, VHF, Bd I/III Anschluß 3, 4, 5	U_Q	- 0,3 bis 16	V
CLK (Anschluß 6)	I_6	- 0,3 bis 16	V
\overline{LDM} (Anschluß 17)	I_6	3	mA
Lock Ind (Anschluß 12)	I_{17}	- 0,3 bis 7,5	V
PD (Anschluß 14)	I_{17}	3	mA
U_D (Anschluß 11)	U_{12}	- 0,3 bis $U_{S1} + 0,2$	V
OSZ (Anschluß 13)	I_{14}	1	mA
Sperrschichttemperatur	U_{11}	- 0,3 bis 33	V
Lagertemperatur	U_{13}	- 0,3 bis $U_{S1} + 0,2$	V
	I_{13}	8	mA
	T_j	140	°C
	T_s	- 40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th, SU}$	80	K/W

Funktionsbereich

Speisespannung	U_{S1}	4,5 bis 7,15	V
Eingangsfrequenz	$f_{F, \bar{F}}$	16	MHz
Teilerfaktor	N	256 bis 8191	
Quarzfrequenz	f_Q	3	MHz
Abstimmspannung	U_D	0,3 bis 33	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_{S1} = 5 \text{ V}; T_U = 25^\circ \text{C}$

	Prüf- schltg.	min.	typ.	max.	
Speisestrom Anschluß 18	I_{S1}		20	35	mA
Oszillatorausgang Anschluß 13	U_{13H}	4	4,5		V
$R_{L2} = 3,5 \text{ k}\Omega$					
OSZ	U_{13L}	4		0,7	V
$R_{L2} = 3,5 \text{ k}\Omega$					

Signaleingänge F/ \bar{F} Anschluß 15, 16

Eingangsspannung	U_{15H}	1	4,1		$U_{S1} + 0,2$	V
	U_{15L}	1	3,8		$U_{S1} - 0,1$	V
Eingangsstrom	I_{15}	1			50	μA
$U_{15} = 5 \text{ V}$						
Eingangsempfindlichkeit	$U_{15,16SS}$	1	300		1200	mV
Sinus-Gegentakt $f = 16 \text{ MHz}$						

Buseingänge CPL, IFO, PLE Anschluß 7, 8, 10

Obere Schwellenspannung	U_{7o}	2	1,0	1,3	1,6	V
Untere Schwellenspannung	U_{7u}	2	0,5	0,7	1,0	V
Hysteresis	ΔU_7	2		0,6		V
H-Eingangsstrom	I_{7H}	2			8	μA
$U_{7H} = 5 \text{ V}$						
L-Eingangsstrom	I_{7L}	2	-50			μA
$U_{7H} = 0,4 \text{ V}$						

Bandwahlausgänge UHF, VHF, Bd I/III**Anschluß 3, 4, 5**

Sperrstrom	I_{3H}	3			10	μA
$U_{3H} = 15 \text{ V}$						
Durchlaßstrom (Stromsenke)	I_{3L}	3	0,8		1,7	mA
$2 \text{ V} \leq U_3 \leq 15 \text{ V}$						

Taktausgang CLK Anschluß 6

H-Ausgangsspannung	U_{6H}	4	14			V
$U_{S3} = 15 \text{ V}$						
L-Ausgangsspannung	U_{6L}	4			1,5	V
$R_{L1} = 6,8 \text{ k}\Omega$						

Abstimmteil U_D , PD Anschluß 11, 14

Abstimmspannung	U_{11}	5	0,3		32,5	V
$U_{S2} = 33 \text{ V}$						
Charge-Pumpstrom	I_{14}	5	-150	± 100	150	μA
PLL gelocked						
PLL ausgerastet	I_{14}	5	-450	± 300	450	μA

Kenndaten

$$U_{S1} = 15 \text{ V}; T_U = 25 \text{ °C}$$

Lock Indikation Anschluß 12

H-Ausgangsspannung

L-Ausgangsspannung

	Prüf- schltg.	min.	typ.	max.	
U_{12H}	5	2,8			V
U_{12L}	5			0,4	V

Übertrag synchroner Teiler LDM**Anschluß 17 (Offener Kollektor)**

Sperrstrom

$$U_{17H} = 5 \text{ V}$$

L-Ausgangsspannung

$$R_L = 5 \text{ k}\Omega$$

I_{17}	1			10	μA
U_{17L}				0,4	V

Schaltzeiten

IFO, PLE

Vorbereitungszeit

Haltezeit

CLK

H-Impulsbreite

L-Impulsbreite

H-, L-Übergangszeit

$$R_{L1} = 6,8 \text{ k}\Omega$$

L-, H-Übergangszeit

$$C_{L1} = 50 \text{ pF}$$

CPL

H-Impulsbreite

L-Impulsbreite

OSZ

H-Impulsbreite

L-Impulsbreite

H-, L-Übergangszeit

$$R_{L2} = 3,5 \text{ k}\Omega$$

L-, H-Übergangszeit

$$C_{L2} = 8 \text{ pF}$$

t_S	2	2	1,5		μs
t_H	2	2	1,5		μs
t_{TH}	4		8,0		μs
t_{TL}	4		8,0		μs
t_{THL}	4	0		0,5	μs
t_{TLH}		0		1,5	μs
t_{CH}	2	2	1,5		μs
t_{CL}	2	2	1,5		μs
t_{OH}	4	133			ns
t_{OL}	4			200	ns
t_{OHL}	4			20	ns
t_{OLH}	4			50	ns

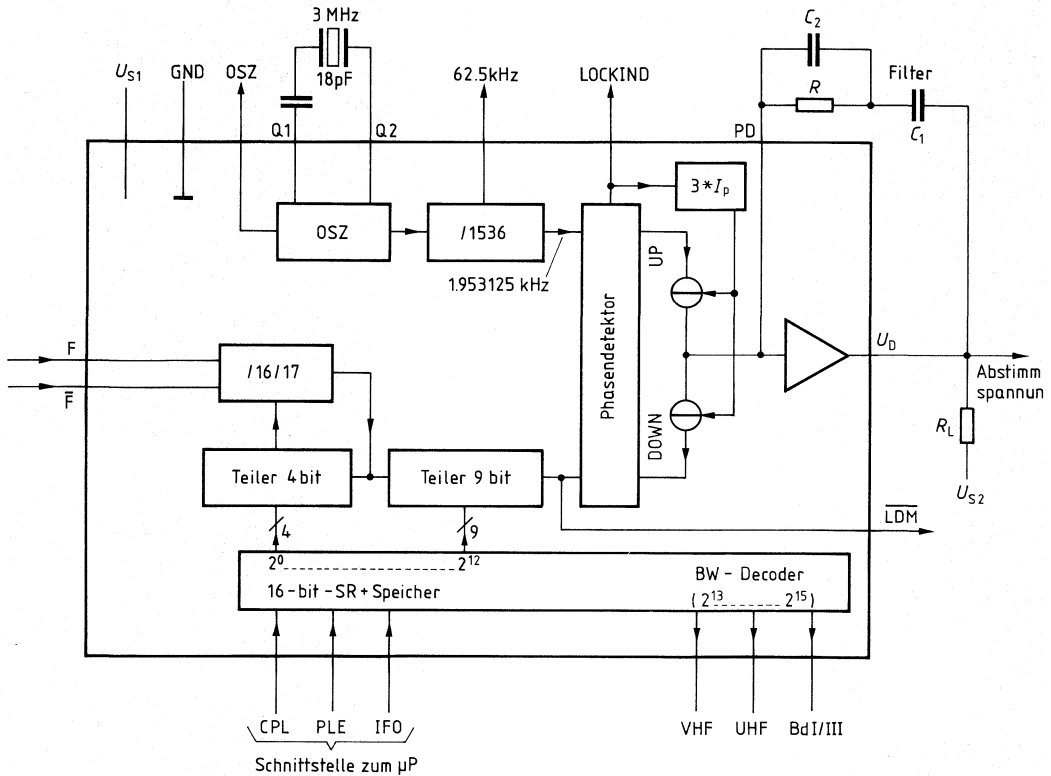
Schaltungsbeschreibung (Blockschaltbild beachten)

F, \bar{F}	Über die ECL-Signaleingänge F/ \bar{F} wird ein umschaltbarer 16/17-Zähler angesteuert. Dieser bildet zusammen mit einem 4-bit- und einem 9-bit-programmierbaren Synchronzähler einen nach dem Dual-Modulus-Verfahren arbeitenden programmierbaren 13-bit-Synchron-Teiler, wobei der 4-bit-Zähler die Umschaltung von 16 auf 17 steuert. Teilverhältnisse von $N = 256 \dots 8191$ sind möglich. Für Testzwecke steht am Ausgang LDM (Offener Kollektor) der Übertrag des Sync-Teilers zur Verfügung.
<u>LDM</u>	Das 16 bit tiefe Schieberegister mit Latch unterteilt sich in 13 Bit zur Speicherung des Teilverhältnisses N , und 3 bit zur Steuerung der 3 Bandwahlausgänge. Das Telegramm wird über den seriellen Dateneingang IFO mit der HL-Flanke des Schiebetaktes CPL eingeschoben, wenn der Freigabeeingang PLE zusätzlich auf H liegt. Zuerst wird das Komplement des Teilungsverhältnisses N , beginnend mit dem LSB, in binär codierter Form eingeschoben, danach die 3 Steuerbits für die Bandwahlumschaltung (s. Wahrheitstabelle). Das 16-bit-Latch übernimmt die Daten aus dem Schieberegister während des L-Zustandes des Freigabeeingangs PLE.
IFO CPL PLE	
Q1, Q2	Der Baustein verfügt über einen eigenen quartzgesteuerten 3-MHz-Taktoszillator. Das Ausgangssignal wird durch einen Referenzteiler ($Q = 1536$) auf 1.953125 kHz herabgeteilt (Referenzsignal). Die Oszillatorfrequenz steht am TTL-Ausgang OSZ zur Verfügung.
OSZ CLK	Am offenen Kollektorausgang (CLK) wird der Takt 62,5 kHz zur Verfügung gestellt.
PD	In einem digitalen Phasendetektor wird das herabgeteilte Eingangssignal mit dem Referenzsignal verglichen. Wenn die Abfallflanke des Eingangssignals vor der Abfallflanke des Referenzsignals erscheint, geht der Ausgang DOWN des Phasendetektors für die Dauer der Phasendifferenz in den H-Zustand. Im umgekehrten Fall geht der Ausgang UP in den H-Zustand. Sind beide Signale in Phase, dann bleiben beide Ausgänge im L-Zustand. Die Ausgänge UP/DOWN steuern ihrerseits die beiden Stromquellen $I+$ und $I-$ (Charge Pump). Sind beide Ausgänge im L-Zustand (PLL ist eingelockt), so geht der Charge-Pump-Ausgang PD in den hochohmigen Zustand (TRISTATE) über.
LOCK IND	Am Ausgang LOCK IND erhält man L-Signal im frequenz- und phasensynchronen Fall. Die Stromquellen $I+$ und $I-$ werden dann von 300 auf 100 μA reduziert.
U_b	Die von der Charge-Pump erzeugten Stromimpulse werden mit Hilfe eines aktiven Tiefpasses (externer Pullup gegen Versorgung U_{S2} und externe RC-Beschaltung) zur Abstimmspannung aufintegriert. Das DC-Ausgangssignal steht an U_b zur Verfügung und dient als Abstimmspannung für den VCO.
UHF, VHF, Bd I/III	Die Bandwahlausgänge (UHF, VHF, Bd I/III) enthalten Stromsenken mit offenen Kollektoren. Damit lassen sich als Bandwahl-Schalter arbeitende PNP-Transistoren ohne Strombegrenzungswiderstände direkt anschalten (s. Anwendungsschaltung).

Anschlußbelegung

Anschluß	Symbol	Funktion
1	Q2	Quarz
2	Q1	Quarz
3	UHF	} Bandwahlausgänge
4	VHF	
5	Bd I/III	
6	CLK	Taktausgang
7	CPL	Schiebetakteingang
8	IFO	Dateneingang
9	GND	Masse
10	PLE	Schieberegisterfreigabeeingang
11	U_b	Abstimmspannung
12	LOCK IND	Lockindication-Ausgang
13	OSZ	Oszillatorausgang
14	PD	Phasendetektorspannung
15	\bar{F}	Invertierter Eingang
16	F	Eingang
17	\overline{LDM}	Übertrag
18	U_{S1}	Speisespannung

Blockschaltbild



Loopfilterberechnungen

Loopbandbreite: $\omega_R = \sqrt{\frac{I_p \times K_{VCO}}{C_1 \times P \times N}}$

Dämpfung: $\xi = 0,5 \times \omega_R \times R \times C_1$

- P = Vorteiler
- N = prog. Teiler
- I_p = Pumpstrom
- K_{VCO} = Tunersteilheit
- R, C_1 = Loopfilter

Beispiel für Kanal 47:

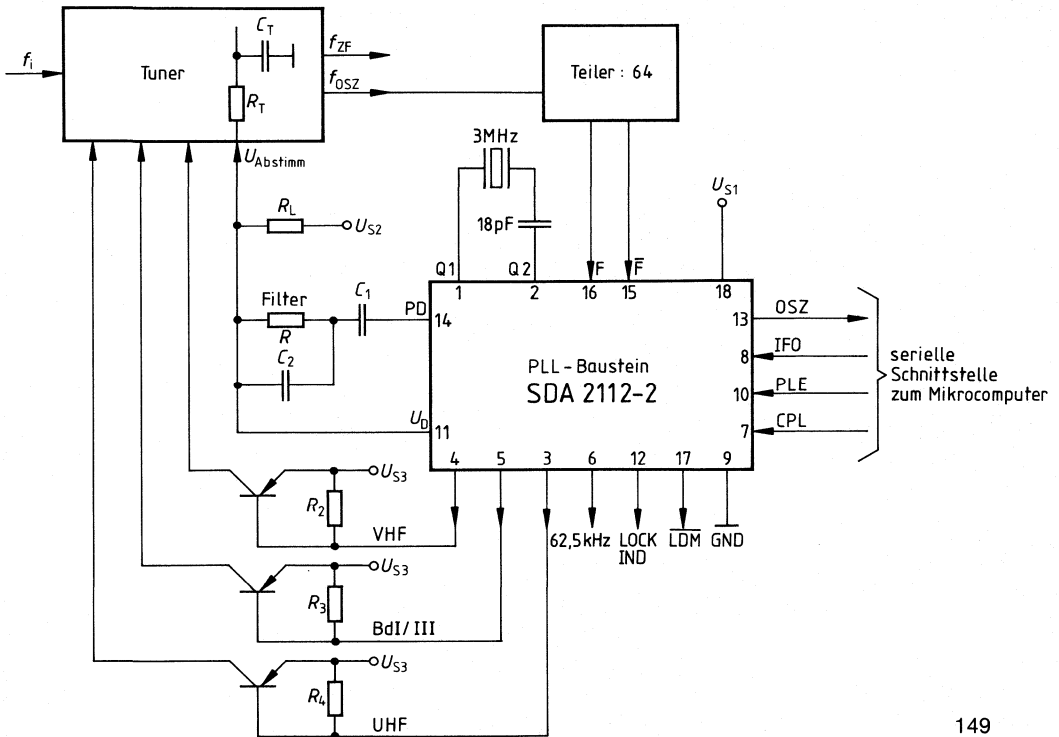
$P = 64$; $N = 5760$; $I_p = 100 \mu A$; $K_{VCO} = 18,7 \text{ MHz/V}$; $R = 33 \text{ k}\Omega$; $C_1 = 330 \text{ nF}$
 $\omega_R = 124 \text{ Hz}$; $f_R = 20 \text{ Hz}$; $\xi = 0,675$

Nachfilter: $R_f = 10 \text{ k}\Omega$; $C_f = 47 \text{ nF}$

Standarddimensionierung: $C_2 = C_{1/5}$

$U_{S1} = 5 \text{ V}$; $U_{S2} = 33 \text{ V}$; $U_{S3} = 12 \text{ V}$; $R_2 \dots R_4 = 22 \text{ k}\Omega$; $R_L = 22 \text{ k}\Omega$

Anwendungsschaltung

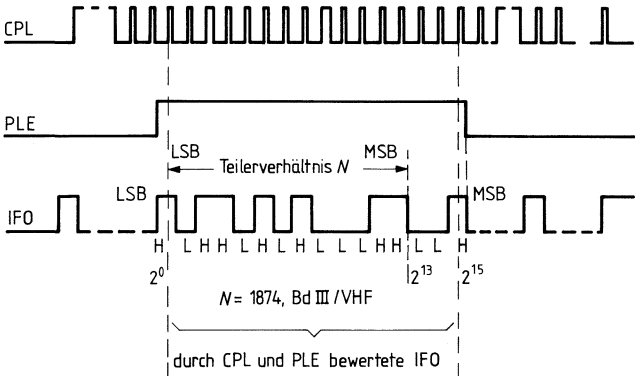


Wahrheitstabelle

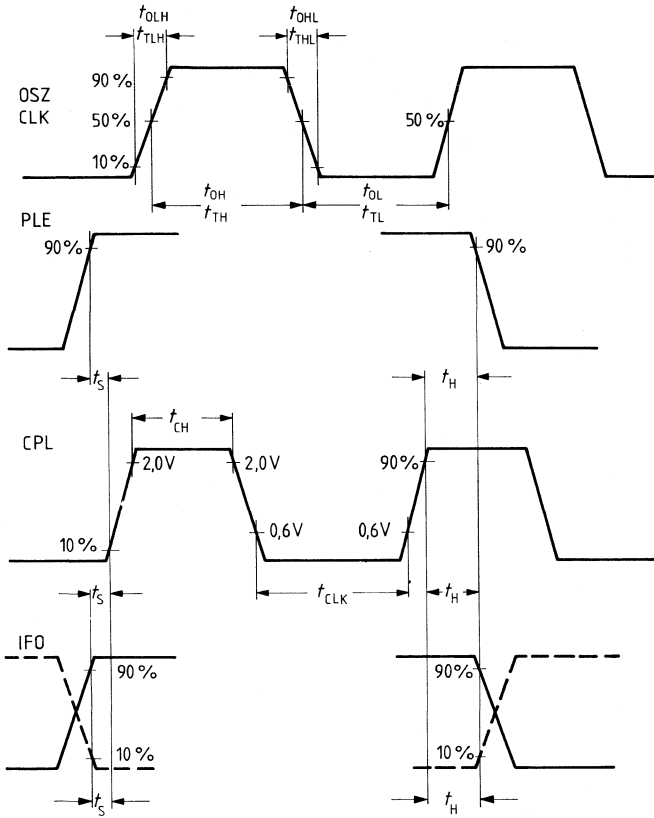
Eingang „IFO“ Bit			Ausgänge			Bedeutung
2^{13}	2^{14}	2^{15}	Bd I/III	VHF	UHF	
H	H	L	H	H	L	„UHF“
H	L	H	H	L	H	„Bd I/VHF“
L	L	H	L	L	H	„Bd III/VHF“
L	H	H	L	H	H	„Bd III/VHF“

Bei positiver Logik bilden die „IFO“-Bits $2^0 \dots 2^{12}$ das Komplement des dualen Codes vom Teilnehmerverhältnis N .

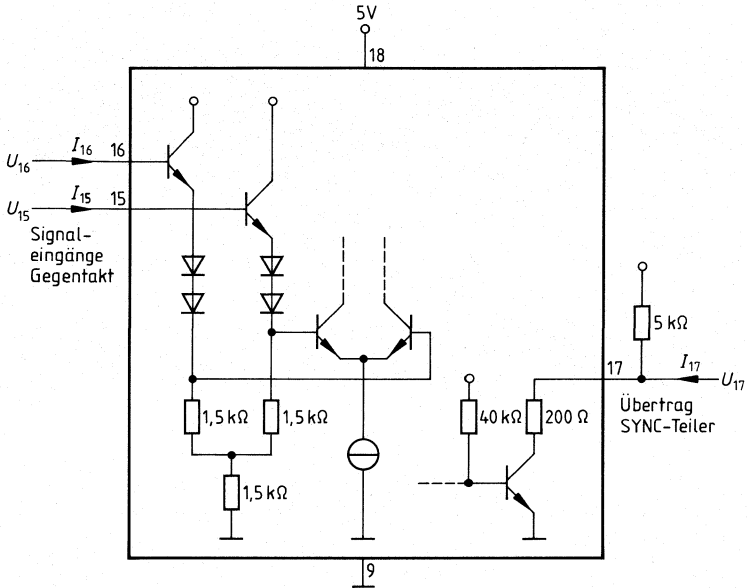
Impulsdiagramm



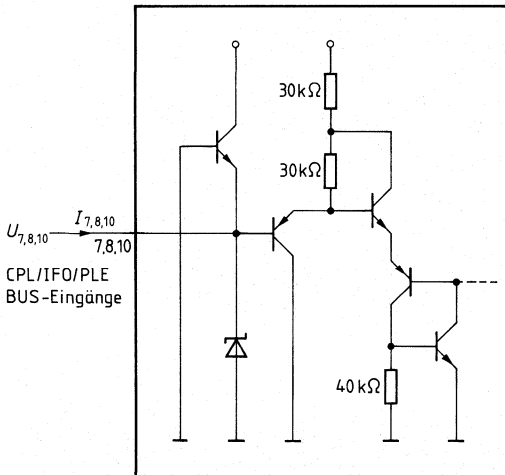
Impulsdiagramm



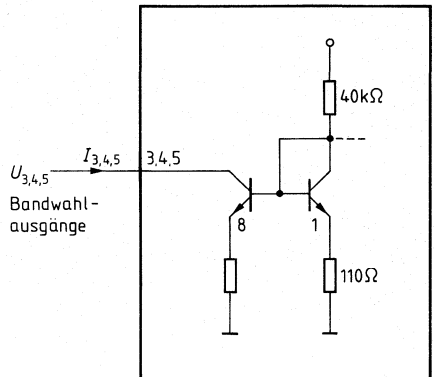
Prüf- und Meßschaltungen



Prüfschaltung 1

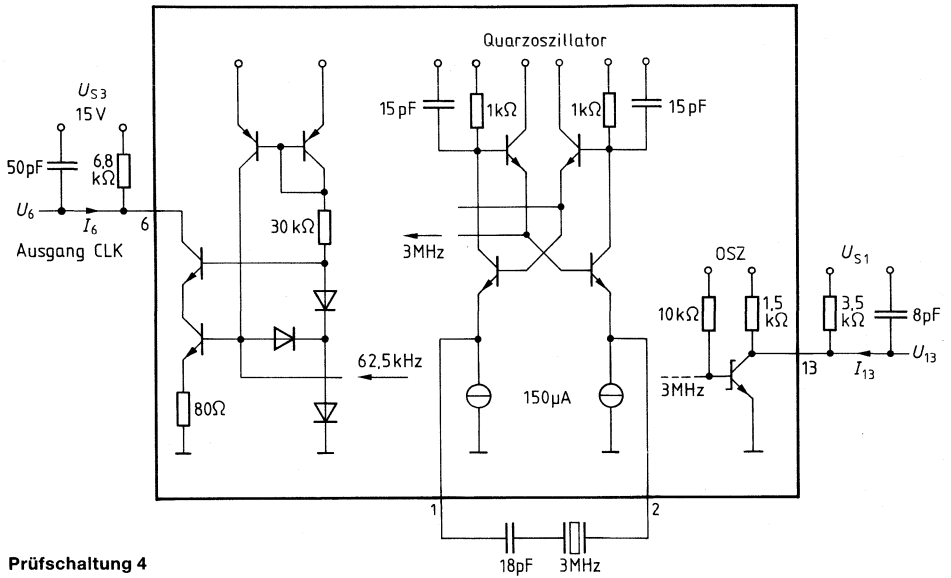


Prüfschaltung 2

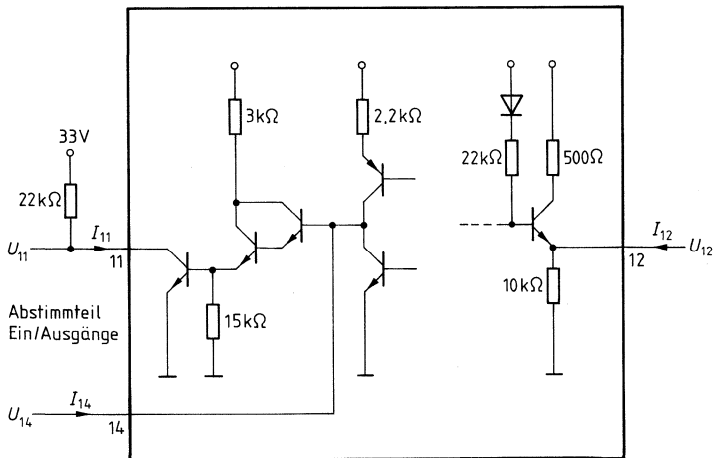


Prüfschaltung 3

Prüf- und Meßschaltungen



Prüfschaltung 4



Prüfschaltung 5

Typ	Bestellnummer	Gehäuse
SDA 2116	Q 67100-A 2128	DIP 8

Eigenschaften

- Elektrisch wortweise umprogrammierbarer, nichtflüchtiger Speicher in n-Kanal-Floating-Gate-Technik
- Organisation 128 Worte zu je 8 bit
- Speisespannung 5 V und 24 V
- Insgesamt 3 Leitungen zwischen Steuerprozessor und E²EPROM für Datentransfer und Chipsteuerung
- Daten- (8 bit), Adreß- (7 bit) und Steuerinformationseingabe (1 bit) sowie Datenausgabe seriell
- Anzahl der Umprogrammierungen je Adresse > 10³
- Datenerhaltung > 10 Jahre (Betriebstemperaturbereich)
- Anzahl der Auslesevorgänge ohne Refresh unbegrenzt
- Löschen bzw. Schreiben in jeweils 50 ms

Grenzdaten

Speisespannung 1	U_{CC}	- 0,3 bis 6	V
Speisespannung 2	U_{PP}	- 0,3 bis 26	V
Eingangsspannung	U_I	- 0,3 bis 6	V
Verlustleistung	P_V	75	mW
Lagertemperatur	T_s	- 40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	100	K/W

Funktionsbereich

Speisespannung	U_{CC}	4,5 bis 5,5	V
Umgebungstemperatur	T_U	0 bis 70	°C

Statische Kenndaten

		min.	typ.	max.	
Speisespannung 1	U_{CC}	4,5	5	5,5	V
Speisestrom 1	I_{CC}			5	mA
Speisespannung 2	U_{PP}	22,8*)	24*)	25,6*)	V
Speisestrom 2	I_{PP}			2	mA
Eingänge	U_L			0,5	V
(D, ϕ , \overline{CE})	U_H	3,0			V
($U_H = 5,5$ V)	I_H			10	μ A
Datenausgang D (open drain)					
($U_L = 0,5$ V)	I_L			0,5	mA
($U_H = 5,5$ V)	I_H			10	μ A
Clockimpuls ϕ					
Highdauer	ϕ_H	2,5		60	μ s
Lowdauer					
vor/nach ϕ_H	ϕ_L	5			μ s
vor/nach \overline{CE} -Änderung	ϕ_L	5			μ s
vor/nach D-Änderung	ϕ_L	2,5			μ s
Daten D					
vor/nach ϕ -Rückflanke	D_H	2,5			μ s
	D_L	2,5			μ s
Flankenabstand					
\overline{CE} gegen D	Δt	2,5			μ s
Löschdauer	$t_{L\ddot{o}}$	50		100	ms
Schreibdauer	t_{Schr}	50		100	ms

*) Spannungsspitzen oberhalb des statischen Wertes von U_{PP} sind zu vermeiden, z. B. durch eine Z-Diode zwischen den Eingängen 6 und 1.

Datentransfer und Chipsteuerung

Für den gesamten Datentransfer zwischen Steuerprozessor und E²PROM-Speicher sind drei Leitungen erforderlich, die jeweils mehrere Funktionen haben.

- a) Datenleitung D
 - bidirektionaler serieller Datentransfer
 - serielle Adreßeingabe
 - getaktete Eingabe einer Steuerinformation
 - Steuereingang direkt
- b) Taktleitung Φ
 - Daten-, Adreß- und Steuerbiteingabe
 - Datenausgabe
 - Start Auslesen mit Übernahme der Daten aus Speicher in Schieberegister bzw. Start Datenänderung beim Umprogrammieren
- c) Chipaktivierungsleitung \overline{CE}
 - Chipreset und Dateneingabe (aktiv high)
 - Chipaktivierung (aktiv low)

Vor einer Chipaktivierung wird über den bidirektionalen Datenbus die Daten-, Adreß- und Steuerinformation eingetaktet. Diese Daten bleiben während des Umprogrammierens und beim Auslesen bis zum 2. Clockimpuls im Schieberegister erhalten. Folgende Datenformate sind einzugeben:

- a) Speicher auslesen: Ein 8-bit-Steuerwort, davon
 - 7 Adreßbits A0 bis A6 (A0 als LBS zuerst)
 - 1 Steuerbit, SB = „0“, hinter A6
- b) Speicher umprogrammieren (Löschen und/oder Schreiben)
 - 16 bit Eingabeinformation, davon
 - 8 bit D0 bis D7 neue Speicherinformation (D0 als LBS zuerst)
 - 7 bit A0 bis A6 Adreßinformation (A0 als LBS hinter D7 zuerst)
 - 1 bit Steuerinformation, SB = „1“, hinter A6

Auslesen (vgl. Abb. 1)

Nach der Dateneingabe und mit SB = „0“ wird der Auslesevorgang der angewählten Wortadresse mit dem Übergang \overline{CE} von „1“ nach „0“ gestartet. Die während der Chipaktivierung auf der Datenleitung stehende Information ist ohne Einfluß.

Mit dem ersten Clockimpuls nach \overline{CE} = „0“ wird das Datenwort aus der angewählten Speicheradresse in das Schieberegister übernommen. Nach Beendigung des ersten Φ -Impulses wird der Datenausgang niederohmig und das erste Datenbit D0 kann am Datenanschluß abgefragt werden. Mit jedem weiteren Clockimpuls wird ein weiteres Datenbit an den Ausgang geschoben. Die Datenleitung wird durch den Übergang \overline{CE} von „0“ nach „1“ wieder hochohmig.

Umprogrammieren (vgl. Abb. 2)

Ein vollständiger Umprogrammiervorgang setzt sich normalerweise aus einem Löschvorgang und einem nachfolgenden Schreibvorgang zusammen. Beim Löschen werden alle bits des angewählten Wortes in den einheitlichen „1“-Zustand gebracht, beim Schreiben werden „0“-Zustände entsprechend der Information im Schieberegister hergestellt.

Ein Umprogrammiervorgang wird gestartet, wenn nach der Dateneingabe bei Chipaktivierung eine Information $SB = „1“$ in der betreffenden Zelle des Schieberegisters steht. Ob dabei ein Löscho- oder ein Schreibvorgang abläuft, hängt wiederum von der Information auf der Datenleitung D während der Chipaktivierung ab.

Für das Löschen in den „1“-Zustand muß auch am Dateneingang während des Überganges \overline{CE} auf low eine „1“ stehen. Soll dagegen ein Schreibvorgang in dem „0“-Zustand begonnen werden, so muß auch an der Datenleitung während der Chipaktivierung eine „0“ stehen.

Für den Programmierstart ist anschließend ein Startimpuls am Clockeingang Φ erforderlich, bis zu dessen Vorderflanke die Steuerinformation an D stabil bleiben muß. Die aktive Datenänderung beginnt mit der Rückflanke dieses Startimpulses. Der Programmiervorgang wird durch Rücknahme der Chipaktivierung, d. h. durch $\overline{CE} = „1“$ beendet.

Die Umprogrammierung eines Wortes beginnt mit Start und Ablauf eines Löschvorganges. Durch $\overline{CE} = „1“$ wird das Löschen beendet. Das zum Schreiben ebenfalls erforderliche Steuerbit $SB = „1“$ im Schieberegister bleibt auch nach Beendigung des Löschens stabil. Zum Schreiben des angewählten Wortes muß also lediglich die Datenleitung D von „1“ nach „0“ umgeschaltet, der Chip mit $\overline{CE} = „0“$ erneut aktiviert und mit Hilfe des Startimpulses die Datenänderung begonnen werden.

Löschen und Schreiben können natürlich auch einzeln durchgeführt werden. Um durch das Löschen eine sichere „1“ in allen acht bits der angewählten Speicheradresse zu erhalten, muß aber vor dem Löschen ein Datenwort mit acht mal „1“ eingegeben werden. Beim Schreiben eines vorher nicht gelöschten Wortes addieren sich die „0“-Zustände der alten und der neuen Information.

RESET und Betriebsspannungen

Ein nicht angewählter Speicher befindet sich durch den Zustand $\overline{CE} = „1“$ automatisch im Resetzustand. Alle Flipflops der Ablaufsteuerung sind zurückgesetzt. Die Information im Schieberegister bleibt dagegen erhalten und wird erst durch Verschieben der Daten geändert.

Wenn beim Ein- und Ausschalten der Betriebsspannungen nicht sichergestellt werden kann, daß die Signalpegel eine definierte Lage haben (Ruhezustand $\overline{CE} = \text{high}$, $\Phi = \text{low}$), lassen sich beim unbeabsichtigten Ausdekodieren eines Programmierbefehls Datenverluste vermeiden, wenn U_{PP} nach U_{CC} ein- und vor U_{CC} abgeschaltet wird.

Auslesezyklus (1-Kbit-E²PROM)

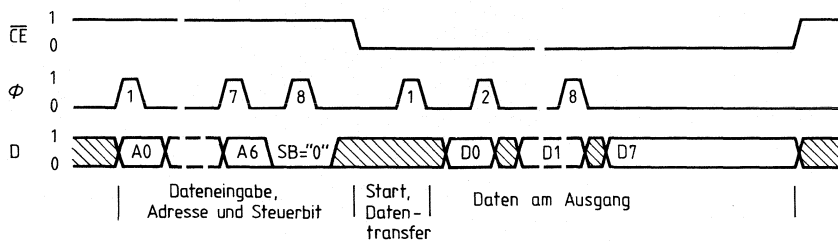


Abb. 1

Umprogrammierzyklus (1-Kbit-E²PROM)

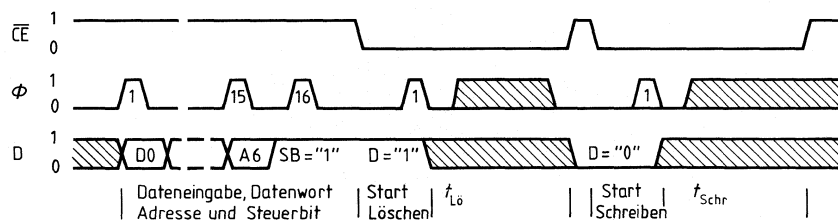


Abb. 2

Bipolare Schaltung
MOS-Handling

Typ	Bestellnummer	Gehäuse
SDA 2120	Q 67000-A 1953	DIP 22

Der SDA 2120 enthält den kompletten Digitalteil (Referenzoszillator, 20-bit-Schieberegister mit Speicher, Progr. Teiler, Bandwahlausgänge sowie Phasendetektor, 2 Charge Pumps, 1 Strom-Multiplizierer und 2 Verstärker) zum Aufbau eines AM/FM-Rundfunkgerätes mit PLL-Frequenzsyntheseabstimmung.

Eine serielle Schnittstelle ermöglicht einfachen Anschluß an einen Mikroprozessor. Der Mikroprozessor übernimmt dabei das Laden des Teilers, der Bandwahlausgänge und des Strom-Multiplizierers mit der geeigneten Information.

- Integrierter Vorteiler
- Umschaltbar von AM auf FM
- Große Frequenzauflösung FM = 12,5 kHz, AM = 0,5 kHz

Grenzdaten

Speisespannung	U_S	7,5	V
Abstimmspannung	U_{SAM}/U_{SFM}	32	V
IFO, PLE, CPL	U_{IH}	5,5	V
BW, UKW, KW, MW, LW	U_{BW}	18	V
AM, FM	$U_{AM/FM}$	5,5	V
F	U_F	5,5	V
Eingangsstrom Verstärker	I_{iV}	500	μA
Ausgangsstrom Verstärker	$I_{qAM/FM}$	7	mA
Sperrschichttemperatur	T_j	140	$^{\circ}C$
Lagertemperatur	T_s	- 40 bis 125	$^{\circ}C$
Wärmewiderstand System-Umgebung	R_{thSU}	65	K/W

Funktionsbereich

Speisespannung	U_S	4,5 bis 5,5	V
Umgebungstemperatur	T_U	- 25 bis 85	$^{\circ}C$
Widerstand für Charge-Pump-Strom*)	R_i	> 100	K Ω
Eingangsfrequenz Eing. AM	f_{iAM}	10	MHz
Eingangsfrequenz Eing. FM	f_{iFM}	120	MHz
Teilerfaktor ohne Lücken LW/MW	$N_{LW/MW}$	2/16383	
Teilerfaktor ohne Lücken KW/UKW	$N_{KW/UKW}$	4097/16383	

*) Multiplikationsfaktor $M = 15$

Kenndaten $U_S = 5 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	min.	typ.	max.	
Speisestrom		60		mA
L-Abstimmspannung U_{DAM}/U_{DFM} ($I_{DL} = 2,5 \text{ mA}$)			0,5	V
H-Abstimmspannung U_{DAM} ($U_{S2} = 32 \text{ V}$)	30			V
H-Abstimmspannung U_{DFM} ($U_{S2} = 32 \text{ V}$)	30			V
Empfindlichkeit Eingang AM ($f = 10 \text{ MHz}$)		10		mV
Empfindlichkeit Eingang FM ($f = 120 \text{ MHz}$)		20		mV
Eingangswiderstand Eingang AM $f = 10 \text{ MHz}; U_{iAM \text{ eff}} = 100 \text{ mV}$		1		k Ω
Eingangswiderstand Eingang FM $f = 120 \text{ MHz}; U_{iFM \text{ eff}} = 100 \text{ mV}$		0,5		k Ω
Eingangskapazität Eingang AM/FM		4		pF

Eingänge, IFO, PLE, CPL

Obere Schwellenspannung	U_{So}	2,0 ¹⁾		V
Untere Schwellenspannung	U_{Su}		0,8 ¹⁾	V
H-Eingangsstrom	I_{iH}		8	μA
L-Eingangsstrom	I_{iL}		-50	μA

BW-Ausgänge UKW, KW, MW, LW

$U_{SS} = 15 \text{ V}$	I_{qH}			10	μA
$0,5 \text{ V} \leq U_{SS} = 15 \text{ V}$	I_{qL}	0,8	1,2	3,0	mA

Oszillatorausgang F

$I_{FH} = -100 \mu\text{A}$	U_{qFH}	4,5			V
$I_{FL} = 100 \mu\text{A}$	U_{qFL}			0,7	V
Restwelligkeit der Abstimmspg. $f = 0-1 \text{ kHz}$, Meßbandbreite 10 Hz	U_{DAM}		5		μV
$f = 1-50 \text{ kHz}$, Meßbandbreite 100 Hz	U_{DFM}		1		μV
Charge-Pump-Ausgangsstrom AM/FM $R_i = 130 \text{ k}\Omega$, $M = 15$, I_{qAI} gemessen gegen 2,5 V	I_{qAI}		± 500		μA
Tristate			± 5		nA

Schaltzeiten

IFO, PLE					
Vorbereitungszeit für Freigabe	t_{VE}	0,3			μs
Vorbereitungszeit für Daten	t_{VD}	0,4			μs
Haltezeit für Freigabe	t_{HE}	3			μs
Haltezeit für Daten	t_{HD}	3			μs

CPL

H-Impulsbreite	t_{CH}	2			μs
L-Impulsbreite	t_{CL}	2			μs

F

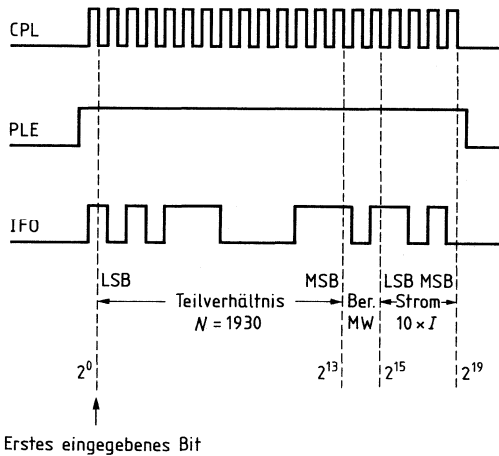
H-Impulsbreite	t_{FH}	200			ns
L-Impulsbreite	t_{FL}			300	ns
H/L-Übergangszeit ($C_{L2} = 10 \text{ pF}$)	t_{FHL}			20	ns
L/H-Übergangszeit ($C_{L2} = 10 \text{ pF}$)	t_{FLH}			50	ns

¹⁾ Werte gelten im Funktionsbereich

Wahrheitstabelle

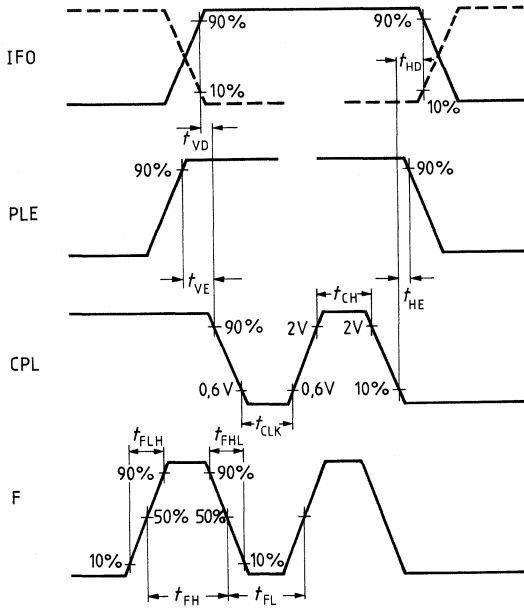
Funktion	„IFO“ – Bit		Bandwahlausgänge				f_{REF}/kHz	Aktiver Eingang	Aktiver Ausgang
	2^{14}	2^{15}	LW	MW	KW	UKW			
LW	L	L	L	H	H	H	0,5	AM	AI AM
MW	L	H	H	L	H	H	0,5	AM	AI AM
KW	H	L	H	H	L	H	0,5	AM	AI AM
UKW	H	H	H	H	H	L	12,5	FM	AI FM

Impulsdiagramm



Impulsdiagramm

Vorbereitungs- und Haltezeiten



Schaltungsbeschreibung

Der Baustein enthält einen 14-bit-programmierbaren Synchronsteiler (% P, % M, % S), der die Frequenz eines am Eingang AM bzw. FM liegenden Signals um den Faktor $N = 2 \dots 16383$ (LW/MW) bzw. $N = 4097 \dots 16383$ (KW/UKW) herabteilt. Durch die eigene Vorspannungserzeugung können die gepufferten Eingänge AM und FM über Kapazitäten direkt mit dem VCO verbunden werden.

Die Eingangsempfindlichkeit der Eingänge beträgt $10 \text{ mV}_{\text{eff}}$ (AM) bzw. $20 \text{ mV}_{\text{eff}}$ (FM). Per Software-Schalter kann der Frequenzteilerwahlweise auf AM bzw. FM geschaltet werden. Während das LW/MW-Signal in einem reinen Synchronsteiler herabgeteilt wird, wird das KW/UKW-Signal in einem Modulo 2 Teiler mit nachfolgendem Synchronsteiler geteilt. Das 20 bit tiefe Schieberegister im Latch unterteilt sich in: 14 bit zur Speicherung des Teilerverhältnisses N des Synchronsteilers; 2 bit zur Steuerung der 4 Bandwahlausgänge (UKW, KW, MW, LW); 4 bit für den Strom-Multiplizierer zur Einstellung des optimalen Stromes für die Charge-Pump.

Das Teilerverhältnis N , die Bandwahlselektion sowie die Information für den Strom-Multiplizierer werden über den seriellen Dateneingang IFO in das 20-bit-Schieberegister geladen. Zuerst wird das Komplement des Teilerverhältnisses, beginnend mit dem LSB, in binär codierter Form eingeschoben. Es folgen die Bandwahlsteuerbits SB0 und SB1 (s. Tabelle). Den Schluß bilden die Informationsbits für den Strom-Multiplizierer. Bei FM-Betrieb werden sie, beginnend mit dem LSB, in binär codierter Form eingeschoben, wobei die Bitfolge 0000 nicht erlaubt ist. Im AM-Betrieb wird, beginnend mit dem LSB, das Komplement der Informationsbits in binär codierter Form geladen, wobei die Bitfolge 1111 verboten ist. Eingeschoben wird mit der H-L-Flanke des Schieberegisters CPL. Die Übernahme der Daten am IFO-Eingang erfolgt nur während des H-Zustandes des Freigabeeinganges PLE. Das 20-bit-Latch übernimmt die Daten aus dem Schieberegister während des L-Zustandes des Freigabeeinganges PLE. Der Baustein verfügt über einen eigenen quartzesteuerten 4-MHz-Taktoszillator.

Am Ausgang F steht ein vom Taktoszillator abgeleitetes Rechtecksignal von 2 MHz zur Verfügung, das zur Synchronisation peripherer Bausteine (z. B. Mikroprozessor) verwendet werden kann. Für hohen Störabstand ist der Ausgang F mit Masse zu verbinden. Das Ausgangssignal des Oszillators ($f_{\text{OSZ}} = 4 \text{ MHz}$) wird durch einen umschaltbaren Referenzteiler auf 0,5 kHz bzw. 12,5 kHz herabgeteilt (Referenzsignal). Der Referenzteiler wird durch das gleiche Signal umgeschaltet, das auch die Eingänge umschaltet. In einem digitalen Phasendetektor wird das herabgeteilte Eingangssignal mit dem Referenzsignal verglichen. Wenn die Abfallflanke des geteilten Eingangssignals vor der Abfallflanke des Referenzsignals erscheint, geht der Ausgang DOWN des Phasendetektors für die Dauer der Phasendifferenz in den H-Zustand. Im umgekehrten Fall geht der Ausgang UP in den L-Zustand. Sind beide Signale in Phase, dann bleibt der Ausgang DOWN im L-Zustand und der Ausgang UP im H-Zustand.

Die Ausgänge UP/DOWN steuern ihrerseits die beiden Stromquellen $I+$ und $I-$ (Charge-Pump). Befindet sich der Ausgang UP im L-Zustand, wird die Stromquelle $I+$ aktiviert, ist der Ausgang DOWN im H-Zustand, wird die Stromquelle $I-$ wirksam. Ist DOWN im L-Zustand und UP im H-Zustand, geht der Charge-Pump-Ausgang in den hochohmigen Zustand (TRI-STATE) über. Die von der Charge-Pump erzeugten Strompulse werden mit Hilfe eines aktiven Tiefpasses (externer FET-OP mit RC-Beschaltung) integriert. Das DC-Ausgangssignal des Tiefpasses steht am FET-OP-Ausgang zur Verfügung und dient als Abstimmspannung für den VCO. Bei geringeren Anforderungen an den Störabstand kann der externe FET-OP durch den internen Verstärker mit vorgeschaltetem externen Darlington-Transistor ersetzt werden. Die Ausgangsstufe des internen Verstärkers besteht aus einem Transistor mit offenem Kollektorausgang. Der externe Kollektorwiderstand kann an Spannungen bis 30 V angeschlossen werden. Der Ausgangstransistor ist so bemessen, daß bei 2,5 mA Kollektorstrom ein Spannungsabfall von maximal 0,5 V auftritt. Der Baustein enthält zwei getrennte Charge-Pumps und zwei getrennte Verstärker. Es ist jeweils nur eine Charge-Pump aktiv. Die Umschaltung erfolgt durch das gleiche Signal, das auch die Eingänge AM/FM umschaltet. Damit können für AM und FM getrennte Tiefpässe aufgebaut werden. Der Ausgangsstrom beider Charge-Pumps (Quellenstoß = Senkenstrom) beträgt $M \times I$. M ist der Multiplikationsfaktor, der durch die Informationsbits für den Strom-Multiplizierer vorgegeben wird, mit M ganzzahlig und $1 \leq M \leq 15$. I ist der Grundstrom der Charge-Pump, der durch einen externen Widerstand zwischen Anschluß I_{REF} und U_S eingestellt wird. Durch die softwaremäßige Kontrolle des Stroms kann sowohl schnelles Einschwingverhalten der PLL bei Bandgrenzensprüngen und Bereichsänderungen (Umladen des Tiefpasses) als auch ein hoher Störabstand im eingeschwungenen Zustand erreicht werden. Die Verzögerungszeit zwischen Phasendetektor-Eingang und Charge-Pump-Ausgang beträgt typisch 20 ns. Die Verstärkung des Phasendetektors mit Charge-Pump ist abhängig vom gewählten

Charge-Pump-Ausgangsstrom und berechnet sich zu: $K_D = \frac{2I}{4\pi} \left(\frac{\mu A}{rad} \right)$

Durch die Beschaltung des Charge-Pump-Ausgangs A1 muß sichergestellt sein, daß sich der Gleichspannungswert am Ausgang nur zwischen 1,2 V und 3,8 V bewegt (z. B. durch Referenzspannung von ca. 2,5 V bei Verwendung des externen Operationsverstärkers). Die Bandwahlausgänge enthalten Stromsenken ($I_{QL} = 0,8$ bis 3,0 mA) mit offenen Kollektoren, um auch Spannungen größer als die Speisespannung des Bausteins (5 V) schalten zu können. Damit lassen sich als Bandwahlschalter arbeitende Transistoren ohne Strombegrenzungswiderstände direkt ansteuern (s. Anwendungsschaltung).

Im Betrieb ist der Anschluß 2 (N. C.) auf Masse zu legen.

Zusätze zur Schaltungsbeschreibung

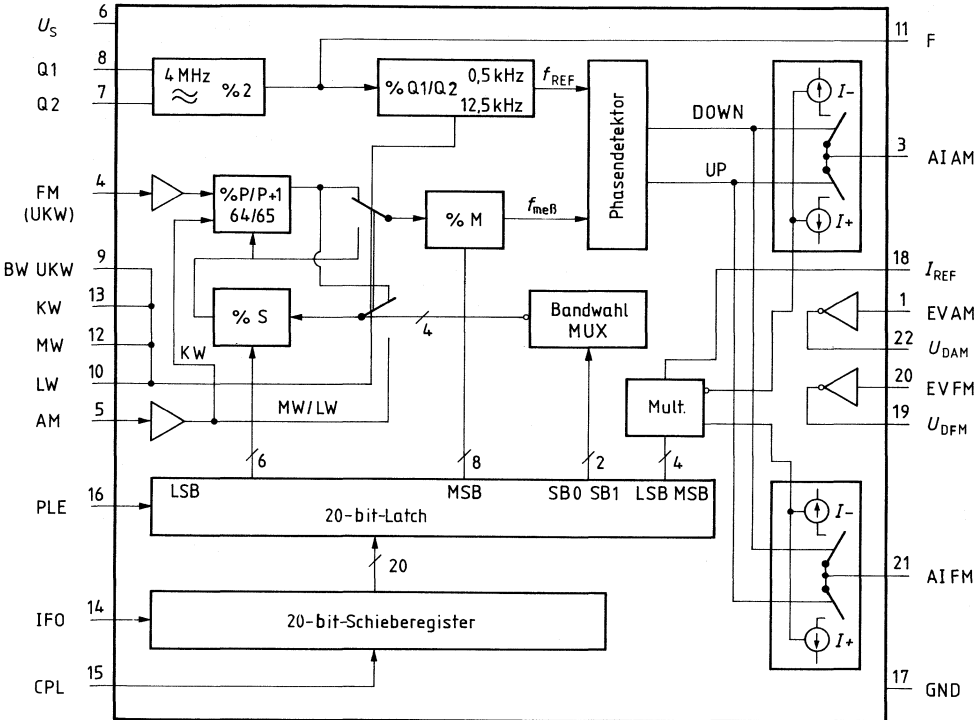
Zusammenhang zwischen IFO-Bits des Strom-Multiplizierers und Multiplikationsfaktor für den Ausgangsstrom der Charge-Pump.

IFO-BIT				Multiplikations- faktor M FM	Multiplikations- faktor M AM
2^{16}	2^{17}	2^{18}	2^{19}		
L	L	L	L	0	15
H	L	L	L	1	14
L	H	L	L	2	13
H	H	L	L	3	12
L	L	H	L	4	11
H	L	H	L	5	10
L	H	H	L	6	9
H	H	H	L	7	8
L	L	L	H	8	7
H	L	L	H	9	6
L	H	L	H	10	5
H	H	L	H	11	4
L	L	H	H	12	3
H	L	H	H	13	2
L	H	H	H	14	1
H	H	H	H	15	0

Anschlußbelegung

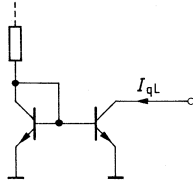
Anschluß	Symbol	Funktion
1	EV AM	Verstärkereingang AM
2		N. C.
3	AI AM	Charge-Pump-Ausgang AM
4	FM	Signaleingang UKW
5	AM	Signaleingang KW/MW/LW
6	U_S	Speisespannung
7	Q2	Quarz
8	Q1	Quarz
9	UKW	Bandwahlausgang UKW
10	LW	Bandwahlausgang Langwelle
11	F	Oszillatorausgang
12	MW	Bandwahlausgang Mittelwelle
13	KW	Bandwahlausgang Kurzwelle
14	IFO	Dateneingang
15	CPL	Schiebetakteingang
16	PLE	Freigabeeingang für Schieberegister
17	GND	Masse
18	I_{REF}	Grundstromeinstellung für Charge-Pump
19	U_{DFM}	Abstimmspannung FM
20	EV FM	Verstärkereingang FM
21	AI FM	Charge-Pump-Ausgang FM
22	U_{DAM}	Abstimmspannung AM

Blockschaltbild

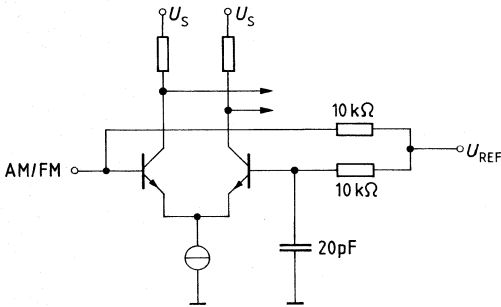


Schaltungen der Ein- und Ausgänge (schematisch)

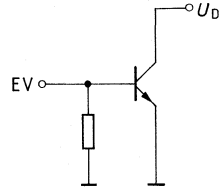
Bandwahl - Ausgänge (BW)



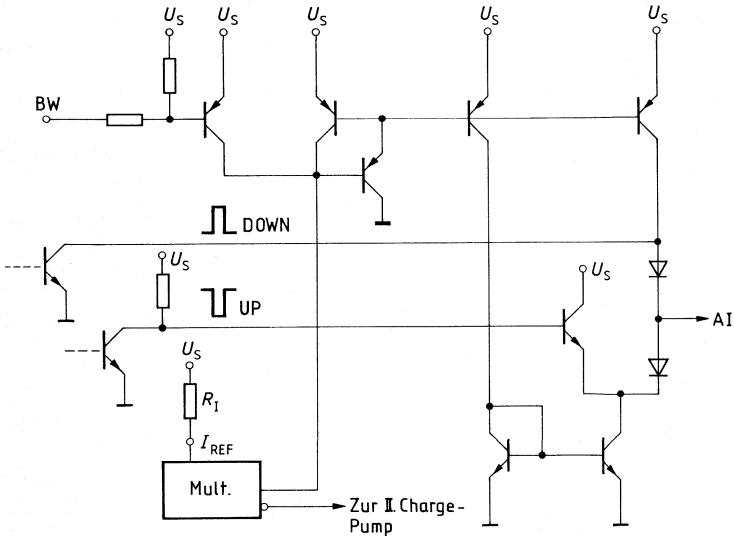
AM/FM - Eingänge



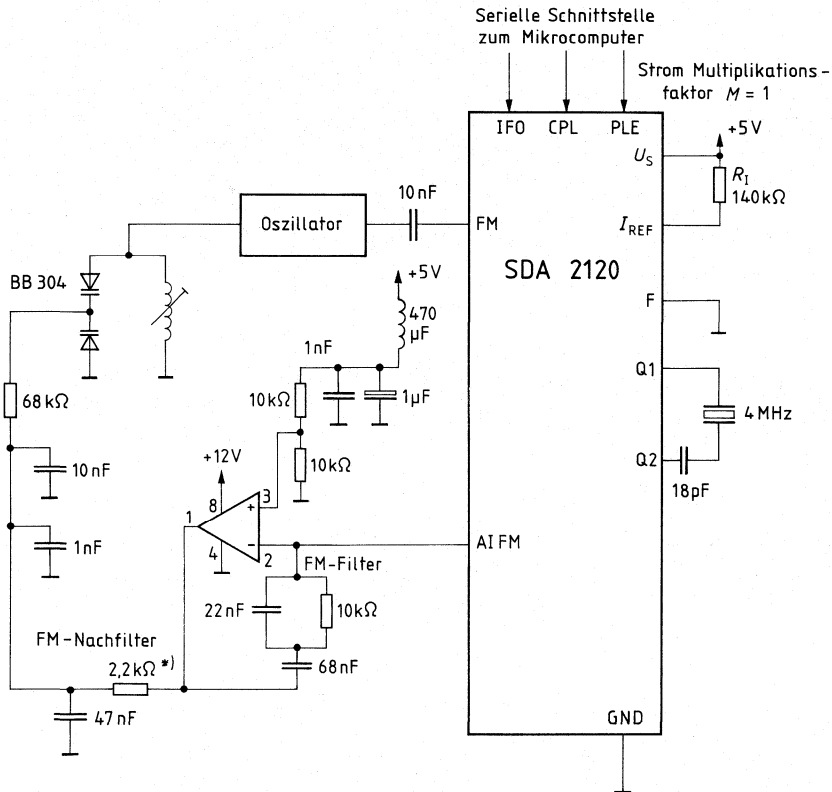
Verstärker



Charge - Pump

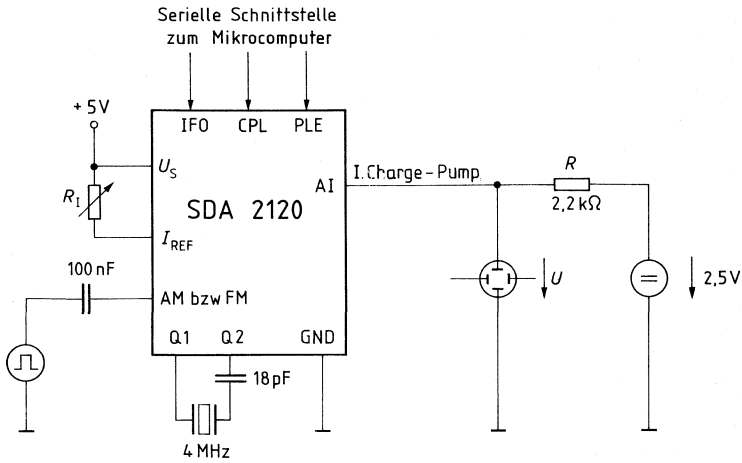


Testschaltung der Restwelligkeit der FM-Abstimmspannung



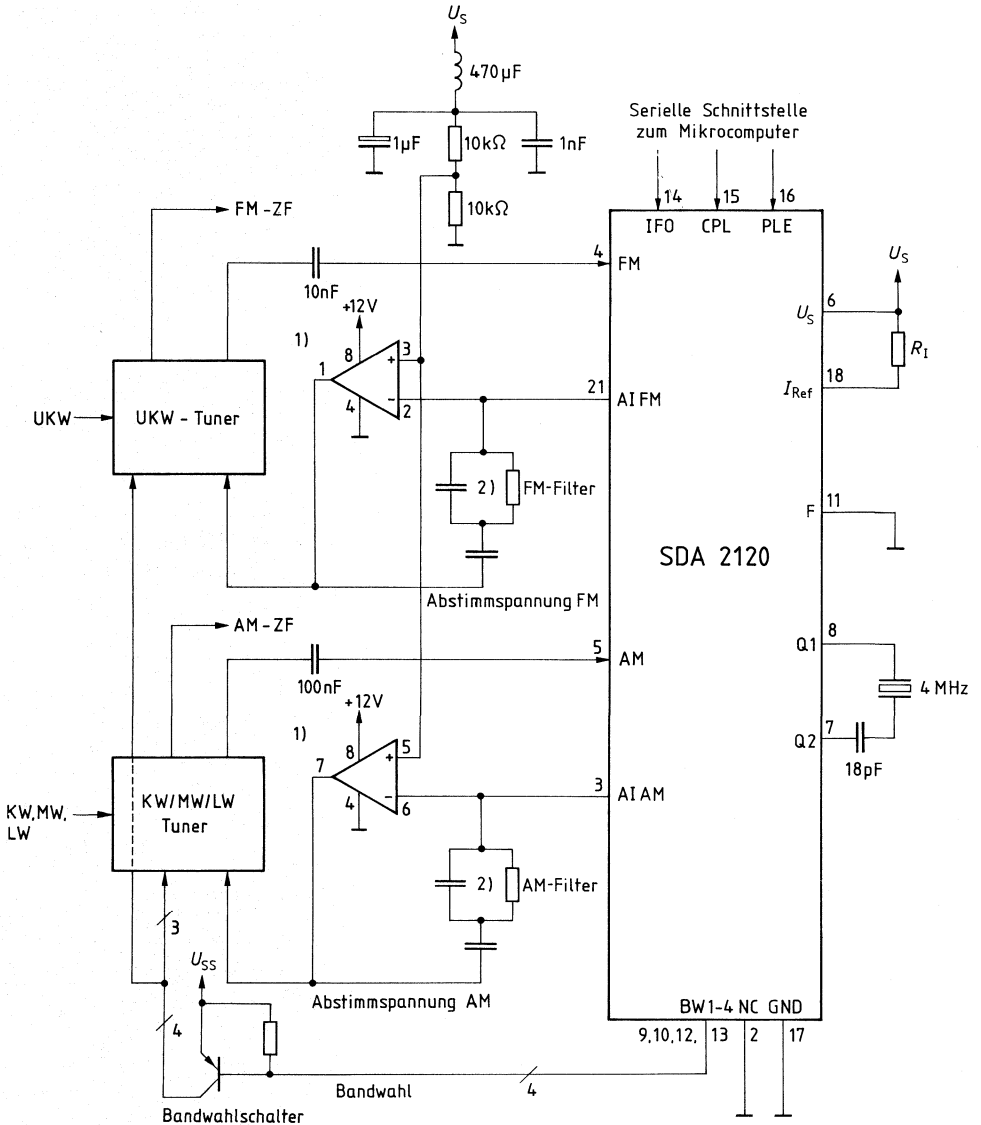
*) Die angegebenen Filterkonstanten sind lediglich Naherungswerte. Sie mussen vom Anwender an den jeweiligen Tuner angepat werden.

Meßschaltung für Charge-Pump-Ausgangsstrom



Um die Charge-Pump zu aktivieren, muß die Frequenz des am AM/FM-Eingang angelegten Signals einen Unterschied zu der vom μC eingestellten Frequenz aufweisen.

Anwendungsschaltung



- 1) Doppel-FET-OP: MC 34002, CA 3240, TL 082, LF 353 oder ähnlich
- 2) Die Filterwerte müssen vom Anwender an den jeweiligen Tuner angepaßt werden.

Typ	Bestellnummer	Gehäuse
SDA 2131	Q 67000-A 2044	DIP 22

Der SDA 2131 enthält die statischen Anzeigentreiber für 16 LED-Dioden mit je 10 mA Ausgangsstrom. Eine serielle Datenschnittstelle ermöglicht einfachen Anschluß an einen Mikrocomputer.

- Integrierte Lastwiderstände, dadurch geringer externer Hardware-Aufwand
- Anzahl der angesteuerten LEDs über Software wählbar
- Ausgänge über eigenen Eingang abschaltbar (Dunkeltastung)
- Einfacher Anschluß an Mikrocomputer

Grenzdaten

Speisespannung	U_{S7}	- 0,3 bis 7	V
Eingangsspannung	$U_{I4,5,6}$	- 0,3 bis 7	V
Ausgangsspannung (Ausgänge gesperrt) (Anschlüsse 1-3, 9-16, 18-22)	U_{qH}	- 0,3 bis 7	V
Eingangsspannung C	U_{C8}	- 0,3 bis U_S	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	- 40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	65	K/W

Die Anodenspannung der LEDs und die Anzahl der gleichzeitig aktiven Ausgänge ist so zu wählen, daß eine Gesamtverlustleistung von 800 mW in der integrierten Schaltung nicht überschritten wird.

Funktionsbereich

Speisespannung	U_{S7}	4,5 bis 5,5	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 5 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
Speisestrom (alle LED EIN) $I_q = 10 \text{ mA}$	I_{S7}		10	15	mA
Ruhestrom $I_q = 0$; C = „L“	I_{S7}		2,5	3,5	mA
Umschaltspannung	$U_{S4,5,6}$	0,8	1,4	2,0	V
H-Eingangsstrom $U_{H1} = 5,5 \text{ V}$	$I_{H4,5,6}$			1	μA
L-Eingangsstrom $U_{L1} = 0,4 \text{ V}$	$-I_{L4,5,6}$			10	μA
Ausgangsstrom $U_q = 2,9 \text{ V}$ (Anschlüsse 1–3, 9–16, 18–22)	I_q	8	10	12,5	mA
Ausgangssperrstrom ($U_q = U_S$) (Anschlüsse 1–3, 9–16, 18–22)	$I_{q \text{ sperr}}$			10	μA
Umschaltspannung C	U_{S8}	1,5	2,1	2,7	V
H-Eingangsstrom C $U_{H8} = 5 \text{ V}$	I_{H8}		0,6	0,9	mA
L-Eingangsstrom C $U_{L8} = 0 \text{ V}$	$-I_{L8}$			1	μA
H-Eingangsstrom C (bei Umschaltspannung)	I_{H8}			15	μA

Schaltzeiten

T (Anschluß 5)	H-Impulsbreite	t_{HT}	1		μS
	L-Impulsbreite	t_{LT}	2		μS
	Vorbereitungszeit	t_{VT}	0		μS
	Haltezeit	t_{HT}	0		μS
D (Anschluß 4)	Vorbereitungszeit	t_{VD}	0,5		μS
	Haltezeit	t_{HD}	0,5		μS
E (Anschluß 6)	H-Impulsbreite	t_{HE}	50		μS
	L-Impulsbreite	t_{LE}	0,5		μS
	Vorbereitungszeit	t_{VE}	1,5		μS
	Haltezeit	t_{HE}	1		μS
A	Verzögerungszeit	t_A	10		μS

Schaltungsbeschreibung

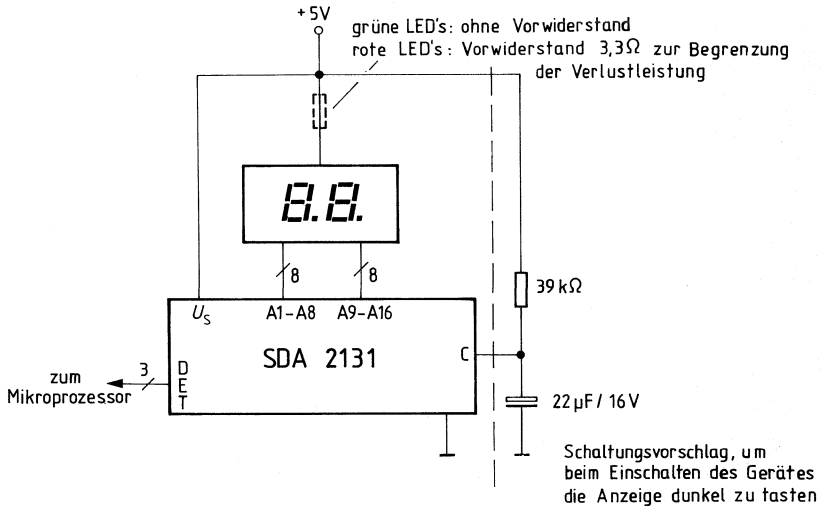
Eine serielle Datenschnittstelle, die aus einem Dateneingang D, einem Freigabeeingang E und einem Takteingang T besteht, ermöglicht den Anschluß des Bausteins an einen Mikroprozessor. Die 16-bit-Information („H“ an Eingang D entspricht Stromfluß an den jeweiligen Ausgängen A 1 . . . A 16) wird über den seriellen Dateneingang, beginnend mit dem LSB, in ein 16-bit-Schieberegister geladen. Eingeschoben wird mit der H-L-Fanke des Schiebetrakts an T. Die Übernahme der Daten an D erfolgt nur während des H-Zustands am Freigabeeingang E. Ein Zwischenspeicher übernimmt die Daten aus dem Schieberegister mit der H-L-Fanke des Freigabeeingangs. Der Zwischenspeicher steuert unmittelbar die Ausgänge A 1 bis A 16.

Der Ausgangsstrom wird durch einen internen Widerstand von 290Ω begrenzt.

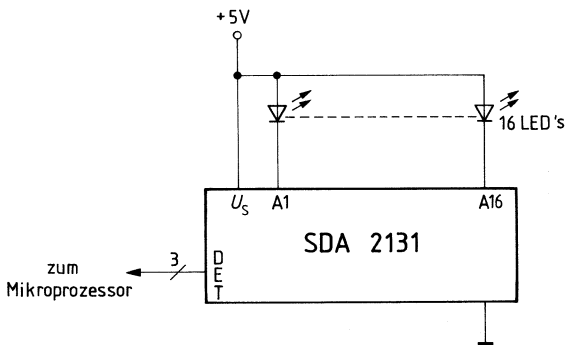
Über den Eingang C können die Ausgänge abgeschaltet werden ($U_{C8} = 0 \text{ V}$).

Die Eingänge D, E und T und der Eingang C sind TTL-kompatibel.

Anwendungsschaltung 1
2stellige 7-Segmentanzeige



Anwendungsschaltung 2
Pointer Anzeige (1 von 16 Dioden leuchtet)



Anschlußbelegung

Anschluß	Symbol	Funktion
1	A14	Ausgang 14 für LED Kathode
2	A15	Ausgang 15 für LED Kathode
3	A16	Ausgang 16 für LED Kathode
4	D	Dateneingang
5	T	Takteingang
6	E	Freigabeeingang
7	U_s	Speisespannung
8	C	Eingang für Dunkeltastung
9	A1	Ausgang 1 für LED Kathode
10	A2	Ausgang 2 für LED Kathode
11	A3	Ausgang 3 für LED Kathode
12	A4	Ausgang 4 für LED Kathode
13	A5	Ausgang 5 für LED Kathode
14	A6	Ausgang 6 für LED Kathode
15	A7	Ausgang 7 für LED Kathode
16	A8	Ausgang 8 für LED Kathode
17	GND	Masse
18	A9	Ausgang 9 für LED Kathode
19	A10	Ausgang 10 für LED Kathode
20	A11	Ausgang 11 für LED Kathode
21	A12	Ausgang 12 für LED Kathode
22	A13	Ausgang 13 für LED Kathode

Vorläufige Daten

**Bipolare Schaltung
MOS-Handling**

Typ	Bestellnummer	Gehäuse
SDA 2201	Q 67000-H 2428	DIP 8

Der SDA 2201 enthält einen integrierten Vorverstärker und einen ECL-Teiler mit einem Teilungsverhältnis von 1:64 und symmetrischen ECL-Gegentaktausgängen. Der Frequenzbereich reicht bis 1,1 GHz.

Der Baustein ist für den Einsatz in Fernsehempfängern mit einer Frequenzeinstellung nach dem Frequenz-Synthesekonzept vorgesehen.

- Geringer Leistungsbedarf
- Geringer Schaltaufwand
- Symmetrischer Gegentakteingang

Grenzdaten

Speisespannung	U_S	6	V
Eingangsspannungen	U_{i2}, U_{i3SS}	2,5	V
Teilerausgänge	U_{q6}, U_{q7}	$U_S - 2$ bis U_S	V
Sperrschichttemperatur	T_i	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	115	K/W

Funktionsbereich

Speisespannung	U_S	4,5 bis 5,5	V
Eingangsfrequenz	f_{i2}	80 bis 1100	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 5\text{ V}$; $T_U = 25\text{ }^\circ\text{C}$

Stromaufnahme
Eingänge abgeblockt, Ausgänge frei

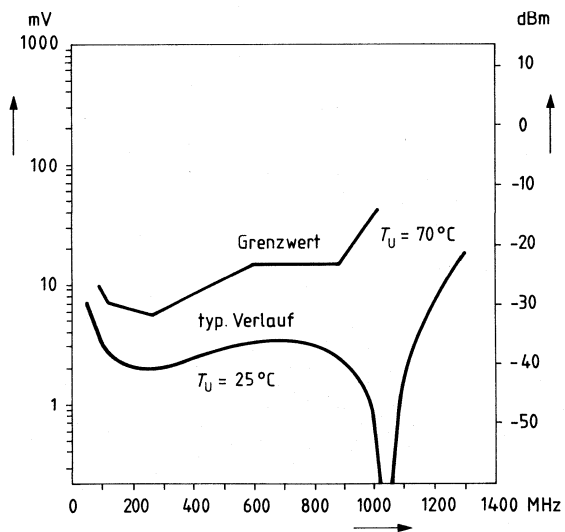
Eingangsspiegel
(„Eingangsempfindlichkeit)

- 80 MHz
- 120 MHz
- 250 MHz
- 600 MHz
- 900 MHz
- 1000 MHz

Ausgangsspannungshub
 $C_{\text{Last}} = 15\text{ pF}$

	min.	typ.	max.	
I_S			80	mA
U_{11}				
	-27		3	dBm
	-30		3	dBm
	-32		3	dBm
	-23		3	dBm
	-23		3	dBm
	-15		3	dBm
U_{q1}, U_{q2}	0,5	1,0		V_{SS}

Typische Eingangsempfindlichkeit des Teilers



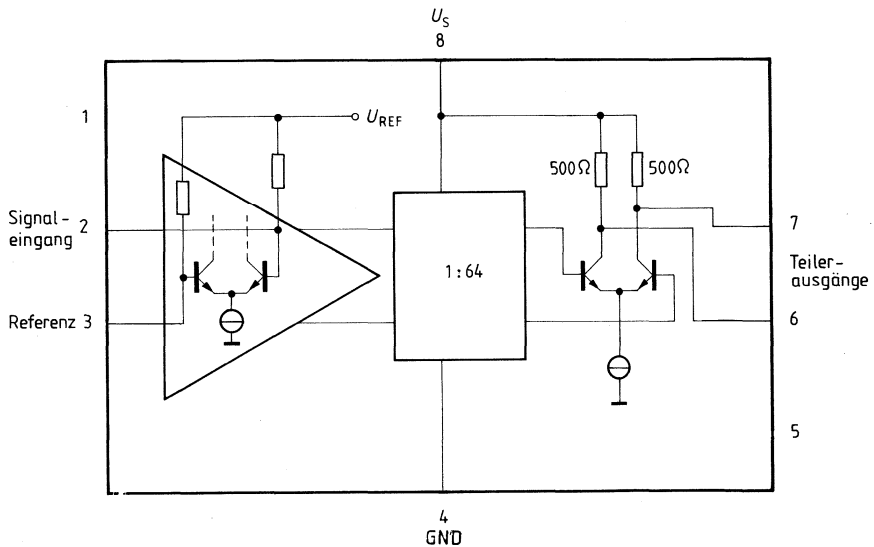
Schaltungsbeschreibung

Der Verstärker des Bausteins verfügt über symmetrische Gegentakteingänge. Bei unsymmetrischer Ansteuerung des Signaleingangs ist der Referenzeingang durch einen Kondensator mit geringer Serieninduktivität abzublocken.

Der Teiler des Bausteins besteht aus mehreren zustandsgesteuerten Master-Slave-Flipflops, die zusammen das Teilerverhältnis 1:64 ergeben.

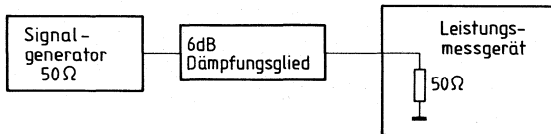
Die symmetrischen Gegentaktausgänge des Teilers haben einen Innenwiderstand von je $500\ \Omega$. Ihr Gleichspannungspegel ist an die Versorgungsspannung $+U_S$ angebinden (High = $+U_S$); der typische Hub beträgt $1\ V_{SS}$.

Blockschaltbild

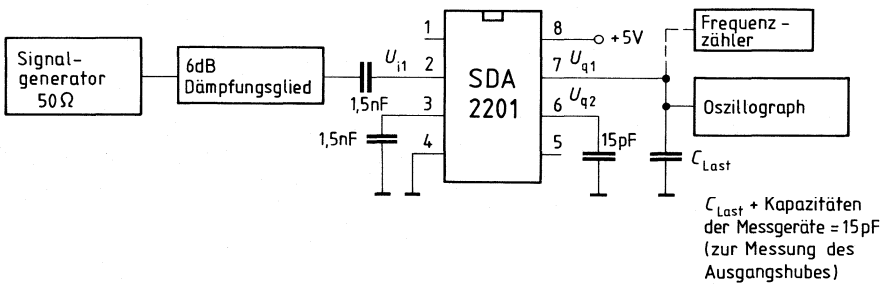


Prüf- und Meßschaltung

Eichung des Signalgenerators



Messung der Eingangsempfindlichkeit und des Ausgangshubes



Anschlußbelegung

Anschluß	Symbol	Funktion
1	N.C.	nicht belegt
2	I1	Eingang I1
3	I2	Eingang I2
4	GND	Masse
5	N.C.	nicht belegt
6	Q2	Teiler Ausgang Q2
7	Q1	Teiler Ausgang Q1
8	U_s	+ Speisespannung

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2208-2	Q 67000-A 2545	DIP 20

Die integrierte Schaltung ist ein Fernsteuer-Sendebaustein zur direkten Ansteuerung von Infrarotsendediode. Über eine Eingangsmatrix (z. B. Tastenfeld) wird die Befehlsinformation festgelegt und im Biphase-Code ausgegeben. Es sind max. 512 Befehle in 8 Ebenen möglich.

Grenzdaten

Versorgungsspannung	U_S	- 0,3 bis 10,5	V
Matrixzeilen	U_Z	- 0,3 bis U_S	V
Matrixspalten	U_{SP}	- 0,3 bis U_S	V
Programmierschluß (PPIN)	U_{PP}	- 0,3 bis U_S	V
Oszillator-Eingang (CLK)	U_{OSZ}	- 0,3 bis 2	V
Infrarot-Ausgang (IRA) gesperrt	U_q	- 0,3 bis 10,5	V
Normalbetrieb	U_q	- 0,3 bis 8	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	- 40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	60	K/W

Funktionsbereich

Speisespannung	U_S	4 bis 10	V
Umgebungstemperatur	T_U	0 bis 70	°C
Oszillatorfrequenz	f_{CLK}	430 bis 530	kHz

Kenndaten

$U_S = 7 V$; $T_U = 25 °C$

	min.	typ.	max.	
Gesamtstromaufnahme *)				
Sendebetrieb		19		mA
Standby-Betrieb		< 1	10	µA
Ausgangsstrom IRA $2 V < U_2 < 6 V$	500	900	1000	mA
Verbindungswiderstand (Zeile-Spalte oder Spalte-PPIN)			500	Ω

*) Arithmetischer Mittelwert einschließlich Sendediode

Anschlußbelegung

Anschluß	Funktion
1	Masse
2	Ausgang IRA
3	Versorgungsspannung U_s
4	Z2
5	Z7
6	Z1
7	Z6
8	Z8
9	Z4
10	Z3
11	Z5
12	PPIN
13	SH
14	SE
15	SB
16	SC
17	SG
18	SD
19	SF
20	Oszillatoreingang CLKI

Funktionsbeschreibung

Spannungsversorgung

Der Baustein nimmt im Ruhezustand keinen Strom auf. Erst durch eine Matrixverbindung wird der Schaltkreis eingeschaltet. Nach dem Lösen der Matrixverbindung beendet der IC selbständig das Telegramm und kippt in den Ruhezustand zurück.

Takteingang

Der Takteingang wird mit einem Keramik-Schwinger beschaltet. Der Keramik-Schwinger schwingt auf seiner Parallelresonanz. Daneben gibt es die Möglichkeit, ein vorhandenes Taktsignal am Anschluß CLK I einzuspeisen. Der Oszillator schwingt auch bei Beschaltung mit einem LC-Kreis und Trennkondensator.

Eingabematrix

Die Matrix besteht aus 8 Zeilen und 8 Spalten, wobei als Spalte A die Versorgungsspannung U_S verwendet wird. Um ein Telegramm auszulösen, muß eine Zeile mit einer Spalte verbunden werden.

Damit wird der Sender eingeschaltet und ein Telegramm ausgegeben. Die Länge des Telegramms richtet sich nach der Dauer der Matrixverbindung. Ein Telegramm besteht aus dem Startbefehl, einer variablen Anzahl von Informationsbefehlen (abhängig von der Dauer der Matrixverbindung) und dem Schlußbefehl.

Programmierung über PPIN

Da man über die 8×8 Matrix nur 64 verschiedene Befehlskodierungen erzeugen kann, gibt es die Möglichkeit, über den Programmieranschluß (PPIN) den vollen Vorrat von 512 Befehlen anzusprechen. Der Befehlsvorrat wird in 8 Ebenen zu je 64 Befehlen aufgeteilt. Um eine Ebene auszuwählen läßt man den PPIN entweder offen, oder verbindet ihn mit einem der 7 Spalteneingänge (SPB bis SPH).

Bei alleiniger Verbindung von PPIN mit einer Spalte fließt kein erhöhter Standby-Versorgungsstrom I_S .

Fehlbedienungsschutz

Voraussetzung für die Ausgabe eines Telegramms mit mindestens einem Informationsbefehl ist eine störungsfreie Matrixverbindung von einer taktfrequenzabhängigen Mindestdauer (ca. 60 ms bei 500 kHz Taktfrequenz). Die Schaltung schützt vor Falschtelegrammen, indem sie sich während jeder Störung (Tastenprellen) zurücksetzt. Auch Fehlbedienungen durch Verbindung von mehr als einer Zeile und einer Spalte werden erkannt und beenden das Telegramm durch laufendes Aussenden von Schlußbefehlen. Die Fehlbedienung kann nur gelöscht werden durch Öffnen aller Matrixverbindungen. Beim Betrieb mit einer Ebenenauswahltaaste (PPIN-Funktion) muß diese spätestens mit der Matrixtaaste gedrückt werden, sonst wird die Auswahltaaste im Telegramm nicht berücksichtigt. Gleichzeitiges Drücken mehrerer Auswahltaasten wirkt auf das Telegramm wie eine Matrixfehlbedienung. Der Fehlbedienungsschutz ist bei $U_S \geq 6$ V gewährleistet.

Telegrammaufbau

Nach dem Einschalten wird der Befehl Nr. 511 (10-bit-Wortlänge mit Startbit) als Startbefehl ausgegeben, um dem Empfänger den Beginn einer Informationsübertragung anzuzeigen. Daran schließt sich eine Reihe von identischen Informationsbefehlen, deren Anzahl von der Dauer der Matrixverbindung abhängt. Wird ein Telegramm durch Lösen der Matrixverbindung beendet, so erscheint maximal noch ein Informationsbefehl, gefolgt von einem Schlußbefehl. Dieser Schlußbefehl ist dem Startbefehl identisch.

Befehlsaufbau

Jeder Befehl besteht aus Vorsignal, Infrarotpause, Startbit und 9 Informationsbits.

Das Vorsignal hat eine Dauer von $256/f_{CLK}$. Es erlaubt empfängerseitig eine einfache Pegelregelung des Eingangsverstärkers.

Die Infrarotpause dauert vom Ende des Vorsignals bis zum Beginn des Startbits. Sie ermöglicht dem Empfänger Übertragungsstörungen bei Grenreichweite zu erkennen.

Das Startbit ist fest auf $1:1$ programmiert und stellt eine Synchronisationshilfe für den Empfänger dar.

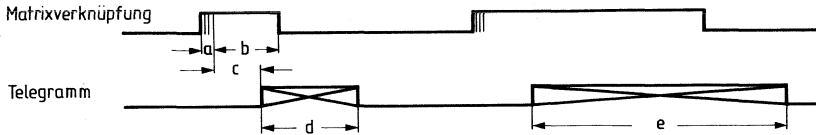
Der Bitaufbau ist aus dem Impulsdigramm zu ersehen.

Ausgangstreiberstufe

An den Infrarot-Ausgang IRA können unmittelbar die Infrarotsendedioden angeschlossen werden, da die Treiberstufe voll integriert ist. Der Diodenstrom wird im spezifischen Bereich konstant gehalten, um die Sendeleistung der Infrarotdioden zu stabilisieren.

Impulsdiagramm

Prinzipieller Bedienungsablauf



für 500 kHz

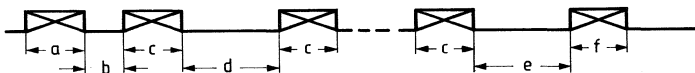
$b = 60,928 \text{ ms}$

$c = 26,624 \text{ ms}$

$d = 177,664 \text{ ms}$

- Prellen
- Mindesttastenbetätigungszeit für vollständiges Telegramm mit einem Info-Befehl
- Verzögerung zwischen Beginn der ungest. Matrixverbindung und Telegrammbeginn
- Telegramm mit einem Info-Befehl
- Telegramm mit mehreren identischen Info-Befehlen

Telegrammaufbau



für 500 kHz

$a = c = f = 13,312 \text{ ms}$

$b = 19,968 \text{ ms}$

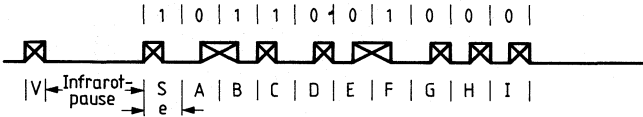
$d = e = 117,76 \text{ ms}$

- Startbefehl 10 bit
- Zeitabstand Startbefehl – Info-Befehl
- Info-Befehl 10 bit
- Zeitabstand Info-Befehl – Info-Befehl
- Zeitabstand Info-Befehl – Schlußbefehl
- Schlußbefehl 10 bit

Die Anzahl identischer Info-Befehle ist abhängig von der Zeitdauer der ungestörten Matrixverbindung.

Impulsdiagramm

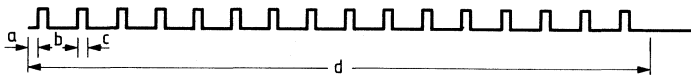
Befehlsaufbau im Biphase-Code



- Zeitdauer Einzelbit e : $512/f_{CLK}$
- Vorsignal V : $256/f_{CLK}$
- Infrarotpause : $5 \times 256/f_{CLK}$

Startbit S ist immer 1
 Die Bits A bis I sind adressierbar

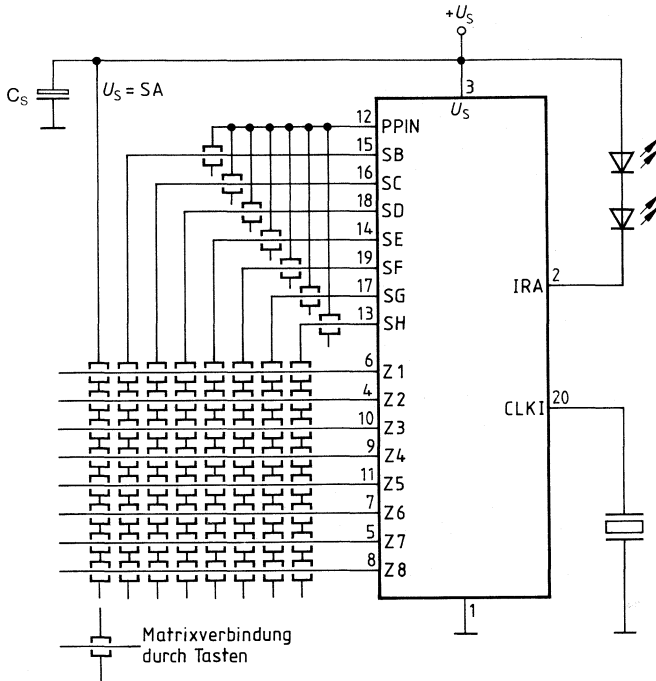
Aufbau des getragenen Halbbits (ebenso Vorsignal)



- $a = a = 4/f_{CLK}$
- $b = 16/f_{CLK}$
- $d = 256/f_{CLK}$
- 16 Impulse pro Halbbit

H-Signal bedeutet eingepprägten Strom an QIRA. Die Infrarot-Sendediode ist dann aktiv.

Blockschaltbild



Beim Layout der Platine muß beachtet werden, daß die Infrarot-Sendediode mit Pulsströmen von ca. 1 A angesteuert werden.

Aus diesem Grund ist folgendes zu beachten:

1. Der Glättungskondensator zwischen U_S und Masse soll möglichst nahe an den Anschlüssen des IC platziert werden.
2. Die Zuleitung zu den Sendediode darf keine Einstreuung in der Tastenmatrix bewirken.
3. Über das Leitungsstück Keramikschwinger/Masse-Anschluß sollen keine Fremdströme fließen.

Wahrheitstabelle

Nummer des Befehls	Matrixverb. Zeile-Spalte	Binärcode								
		IRA-Info-Befehl								
		A	B	C	D	E	F	G	H	I
0	1A	0	0	0	0	0	0	0	0	0
1	1B	1	0	0	0	0	0	0	0	0
2	1C	0	1	0	0	0	0	0	0	0
3	1D	1	1	0	0	0	0	0	0	0
4	1E	0	0	1	0	0	0	0	0	0
5	1F	1	0	1	0	0	0	0	0	0
6	1G	0	1	1	0	0	0	0	0	0
7	1H	1	1	1	0	0	0	0	0	0
8	2A	0	0	0	1	0	0	0	0	0
9	2B	1	0	0	1	0	0	0	0	0
10	2C	0	1	0	1	0	0	0	0	0
11	2D	1	1	0	1	0	0	0	0	0
12	2E	0	0	1	1	0	0	0	0	0
13	2F	1	0	1	1	0	0	0	0	0
14	2G	0	1	1	1	0	0	0	0	0
15	2H	1	1	1	1	0	0	0	0	0
16	3A	0	0	0	0	1	0	0	0	0
17	3B	1	0	0	0	1	0	0	0	0
18	3C	0	1	0	0	1	0	0	0	0
19	3D	1	1	0	0	1	0	0	0	0
20	3E	0	0	1	0	1	0	0	0	0
21	3F	1	0	1	0	1	0	0	0	0
22	3G	0	1	1	0	1	0	0	0	0
23	3H	1	1	1	0	1	0	0	0	0
24	4A	0	0	0	1	1	0	0	0	0
25	4B	1	0	0	1	1	0	0	0	0
26	4C	0	1	0	1	1	0	0	0	0
27	4D	1	1	0	1	1	0	0	0	0
28	4E	0	0	1	1	1	0	0	0	0
29	4F	1	0	1	1	1	0	0	0	0
30	4G	0	1	1	1	1	0	0	0	0
31	4H	1	1	1	1	1	0	0	0	0
32	5A	0	0	0	0	0	1	0	0	0
33	5B	1	0	0	0	0	1	0	0	0
34	5C	0	1	0	0	0	1	0	0	0
35	5D	1	1	0	0	0	1	0	0	0
36	5E	0	0	1	0	0	1	0	0	0
37	5F	1	0	1	0	0	1	0	0	0
38	5G	0	1	1	0	0	1	0	0	0
39	5H	1	1	1	0	0	1	0	0	0
40	6A	0	0	0	1	0	1	0	0	0

Wahrheitstabelle (Fortsetzung)

Nummer des Befehls	Matrixverb. Zeile-Spalte	Binärkode IRA-Info-Befehl								
		A	B	C	D	E	F	G	H	I
41	6B	1	0	0	1	0	1	0	0	0
42	6C	0	1	0	1	0	1	0	0	0
43	6D	1	1	0	1	0	1	0	0	0
44	6E	0	0	1	1	0	1	0	0	0
45	6F	1	0	1	1	0	1	0	0	0
46	6G	0	1	1	1	0	1	0	0	0
47	6H	1	1	1	1	0	1	0	0	0
48	7A	0	0	0	0	1	1	0	0	0
49	7B	1	0	0	0	1	1	0	0	0
50	7C	0	1	0	0	1	1	0	0	0
51	7D	1	1	0	0	1	1	0	0	0
52	7E	0	0	1	0	1	1	0	0	0
53	7F	1	0	1	0	1	1	0	0	0
54	7G	0	1	1	0	1	1	0	0	0
55	7H	1	1	1	0	1	1	0	0	0
56	8A	0	0	0	1	1	1	0	0	0
57	8B	1	0	0	1	1	1	0	0	0
58	8C	0	1	0	1	1	1	0	0	0
59	8D	1	1	0	1	1	1	0	0	0
60	8E	0	0	1	1	1	1	0	0	0
61	8F	1	0	1	1	1	1	0	0	0
62	8G	0	1	1	1	1	1	0	0	0
63	8H	1	1	1	1	1	1	0	0	0

	G	H	I
Befehl 0 bis 63: PPIN frei	0	0	0
Befehl 64 bis 127: PPIN verbunden mit SB	1	0	0
Befehl 128 bis 191: PPIN verbunden mit SC	0	1	0
Befehl 192 bis 255: PPIN verbunden mit SD	1	1	0
Befehl 256 bis 319: PPIN verbunden mit SE	0	0	1
Befehl 320 bis 383: PPIN verbunden mit SF	1	0	1
Befehl 384 bis 447: PPIN verbunden mit SG	0	1	1
Befehl 448 bis 511: PPIN verbunden mit SH	1	1	1

Die Zuordnung Befehlsnummer – Matrixverbindung (Zeile-Spalte) ist in allen Befehlsgruppen analog der Gruppe 0 bis 63.

Beispiel:

Befehl 64 wird erzeugt, wenn PPIN mit SB verbunden und Z1 mit SA verbunden sind.

Vorläufige Daten

Bipolare Schaltung
MOS-Handling

Typ	Bestellnummer	Gehäuse
SDA 2211	Q 67000-A 2325	DIP 8

Der Baustein ist für den Einsatz in Fernsehempfängern mit Frequenzeinstellung nach dem Frequenzsynthesystem vorgesehen. Er enthält einen Vorverstärker und einen ECL-Teiler mit Teilungsverhältnis 1:64 und symmetrischen ECL-Gegentaktausgängen. Der Baustein funktioniert bis zu einer Eingangsfrequenz von 1,3 GHz.

- Sehr geringe Stromaufnahme
- Hohe Eingangsempfindlichkeit

Schaltungsbeschreibung

Der Vorverstärker des Bausteins hat symmetrische Gegentakteingänge. Bei unsymmetrischer Ansteuerung von einem der beiden Eingänge muß der andere Eingang durch einen Kondensator (ca. 1,5 nF) mit geringer Seiteninduktivität abgeblockt werden.

Der Teiler des Bausteins besteht aus mehreren zustandsgesteuerten Master-Slave-Flipflops, die zusammen das Teilerverhältnis 1:64 ergeben.

Die symmetrischen Gegenausgänge des Teilers haben einen Innenwiderstand von je 500 Ω . Der Gleichspannungspegel an den Ausgängen ist an die Versorgungsspannung U_S angebunden (Ausgang „High“ = U_S). Der typische Hub beträgt (Spitze-Spitze) 1 V.

Grenzdaten

Speisespannung	U_S	- 0,3 bis 6	V
Eingangsspannung	$U_{i2,3}$	2,5	V_{SS}
Ausgangsspannung	$U_{q6,7}$	U_S	V
Ausgangsstrom	$-I_{q6,7}$	10	mA
Sperrschichttemperatur	T_j	125	°C
Lagertemperatur	T_s	- 40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	115	K/W

Funktionsbereich

Speisespannung	U_S	4,5 bis 5,5	V
Eingangsfrequenz	f	70 bis 1300	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

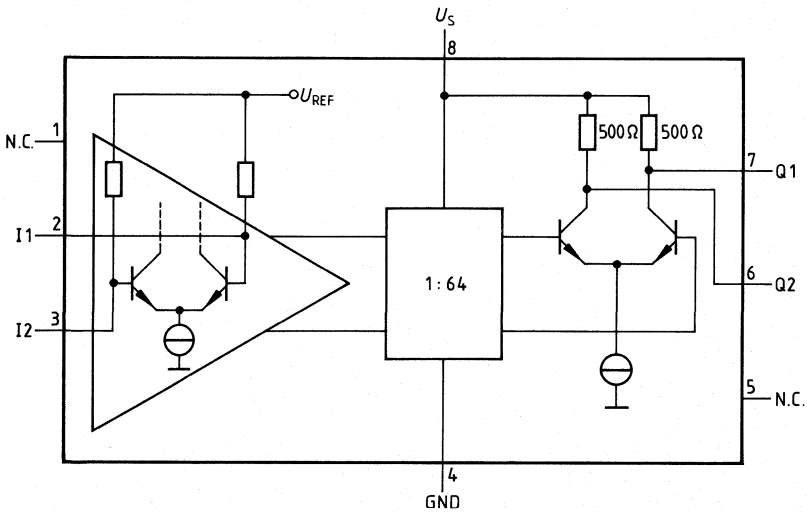
$U_S = 5\text{ V}; T_U = 25\text{ °C}$

	min.	typ.	max.	
Stromaufnahme Eingänge abgeblockt, Ausgänge frei	I_S	23	29	mA
Ausgangsspannungshub (an einem Ausgang) $C_L \leq 15\text{ pF}$ $C_L = 60\text{ pF}, f = 1000\text{ MHz}$	U_{qSS}	0,5	1,2	V
	U_{qSS}	0,35		V
Eingangsspegel („Eingangsempfindlichkeit“)	U_i			
70 MHz	- 26		3	dBm
80 MHz	- 27		3	dBm
120 MHz	- 30		3	dBm
250 MHz	- 32		3	dBm
600 MHz	- 27		3	dBm
1000 MHz	- 27		3	dBm
1100 MHz	- 27		3	dBm
1200 MHz	- 21		3	dBm
1300 MHz	- 15		3	dBm

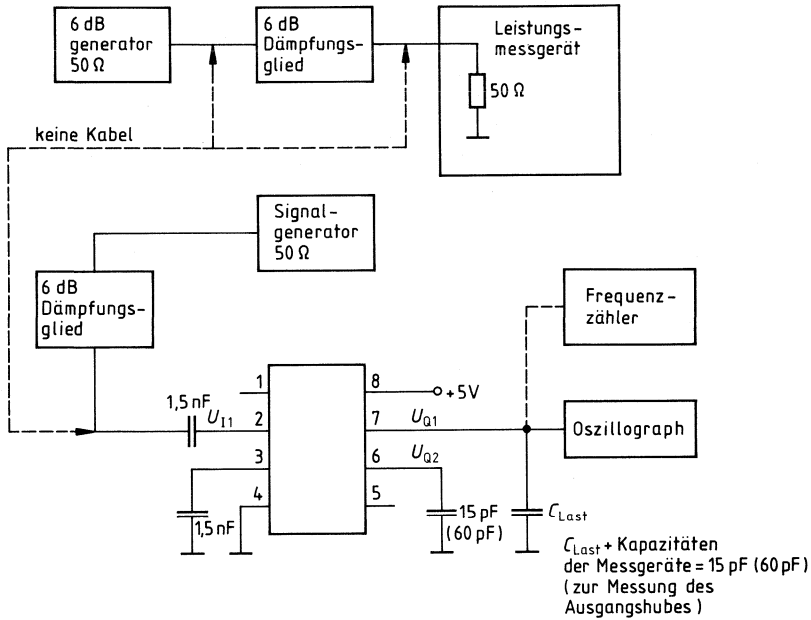
Anschlußbelegung

Anschluß	Funktion
1	N. C.
2	Eingang I1
3	Eingang I2
4	Masse
5	N. C.
6	Ausgang Q2
7	Ausgang Q1
8	Speisespannung U_s

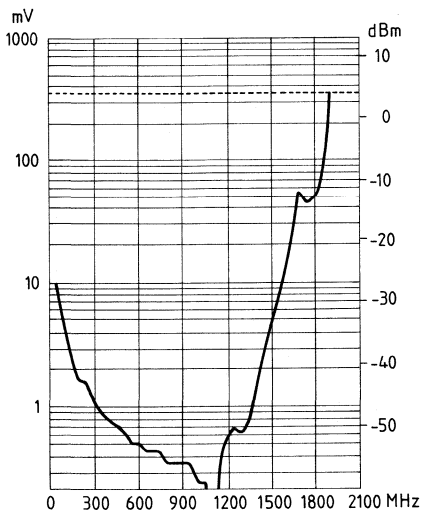
Blockschaltbild



Prüf- und Meßschaltung



Typische Eingangsempfindlichkeit des Teilers



Vorläufige Daten

MOS-Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2216	Q 67100-Q 478	DIP 8

Allgemeine Funktionseigenschaften

- Elektrisch wortweise unprogrammierbarer, nichtflüchtiger Speicher in n-Kanal-Floating-Gate-Technik (E²PROM)
- Organisation 128 Worte zu je 8 bit
- Betriebsspannung 5 V, Programmierspannung 24 V
- Serieller 2-Leitungsbus für Dateneingabe und Datenausgabe (I²C-Bus)
- Umprogrammieren, Löschen und Schreiben in typisch 20 ms
- Umprogrammierung durch chipinterne Steuerung ohne externe Kontrolle
- Datenerhaltung besser als 10 Jahre
- Umprogrammierhäufigkeit > 10⁴/Adresse

Grenzdaten

Speisespannung 1	U_{CC}	- 0,3 bis 6	V
Speisespannung 2	U_{PP}	- 0,3 bis 26	V
Eingangsspannung	U_i	- 0,3 bis 6	V
Verlustleistung	P_V	100	mW
Lagertemperatur	T_s	- 40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	100	K/W

Funktionsbereich

Speisespannung	U_{CC}	4,5 bis 5,5	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

		min.	typ.	max.	
Speisespannung	U_{DD}	4,5		5,5	V
Speisestrom	I_{DD}			8	mA
Programmierspannung	U_{PP}	22,8*)	24*)	25,6*)	V
Programmierspannung (Lesen)		4,0			V
Programmierstrom	I_{PP}			2,0	mA
Eingänge SCL/SDA					
Low-Pegel	U_{IL}			1,5	V
High-Pegel	U_{IH}	3,0		U_{DD}	V
High-Strom ($U_{IH} = U_{DD\max}$)	I_{IH}			10	μ A
Ausgang SDA					
Low-Strom ($U_{OL} = 0,4$ V)	I_{QL}			3,0	mA
Leck-Strom ($U_{QH} = U_{DD\max}$)	I_{QH}			10	μ A
Eingänge CS0, CS1, CS2/TP					
Low-Pegel	U_{IL}			0,2	V
High-Pegel	U_{IH}	4,5		U_{DD}	V
High-Strom	I_{IH}			100	μ A
Taktfrequenz	f_{SCL}			100	kHz
Umprogrammierdauer ($U_{PP} = 24$ V) (Löschen und Schreiben)	t_{Prog}		20	100	ms
Eingangskapazität	C_I			10	pF

I²C-Bus Schnittstelle (Abb. 1 und 2)

Der I²C-Bus ist ein bidirektionaler Zweileitungsbus für Datenübertragung zwischen verschiedenen integrierten Schaltungen. Er besteht aus einer seriellen Datenleitung SDA und einer seriellen Taktleitung SCL. Beide Leitungen benötigen einen externen Pull-up-Widerstand nach U_{DD} (Open-Drain-Ausgangsstufen).

Die möglichen Betriebszustände des I²C-Busses sind in Abb. 1 dargestellt. Im Ruhezustand liegen beide Leitungen SDA und SCL auf High, d.h. die Ausgangsstufen sind gesperrt. Solange SCL fest auf „1“ bleibt, zeigen Informationsänderungen auf dem Datenbus den Anfang bzw. das Ende einer Datenübertragung zwischen zwei Bausteinen an. Der Übergang an SDA von „1“ nach „0“ ist dabei eine Startbedingung, der Übergang von „0“ nach „1“ eine Stopbedingung. Während einer Datenübertragung ändern sich Informationen auf dem Datenbus nur, solange die Taktleitung SCL auf „0“ liegt. Die Informationen auf SDA sind gültig, solange SCL auf „1“ geht.

Der Speicher kann im Rahmen eines I²C-Bus-Systems sowohl als Empfänger als auch als Sender arbeiten (slave receiver bzw. slave transmitter). Informationen werden zwischen einer Start- und einer Stopbedingung stets byteweise (jeweils 8 bit) übertragen. Zwischen der Rückflanke

*) Spannungsspitzen oberhalb des statischen Wertes von U_{PP} sind zu vermeiden, z. B. durch eine Diode zwischen den Eingängen 7 und 1.

des achten Übertragungsimpulses und eines neunten Acknowledge-Clockimpulses legt der Speicher als Empfangsbestätigung die Leitung SDA auf Low, sofern die Chipselektbedingungen erfüllt sind. Bei Datenausgabe wird der Datenausgang hochohmig, wenn der Master Receiver beim Acknowledge-Clockimpuls die SDA-Leitung auf „High“ beläßt.

Der zum Betrieb des I²C-Busses notwendige, zeitliche Signalverlauf ist in Abb. 2 zusammengestellt (High-Speed-Mode).

Steuerung über den I²C-Bus

Über den I²C-Bus wird der Speicher vom Controller (Master) in zwei Betriebsarten angesteuert: Auslesen und Umprogrammieren mit Löschen und Schreiben einer Speicheradresse. In beiden Betriebsarten muß der Controller als Sender nach der Startbedingung jeweils drei Bytes und zusätzlich jeweils einen Acknowledgetakt auf dem Bus ausgeben. Ein verkürzter Auslesemodus erlaubt es, unmittelbar nach der Eingabe der Slave-Adresse Daten auszulesen. Beim Auslesen des Speichers sind wenigstens weitere acht Taktimpulse für die Datenübernahme aus dem Speicher erforderlich, bevor die Stopbedingung folgen darf. Im Falle des Programmierens wird der aktive Programmiervorgang erst durch die Stopbedingung nach der Dateneingabe gestartet.

Im Chipauswahlwort kann der Anwender über insgesamt drei Chipselektbits CS0, CS1, CS2 für eine Parallelschaltung von acht Speicherbausteinen frei verfügen. Chipselekt ist bei logischer Übereinstimmung der drei Steuerbits mit den eingestellten Bedingungen an den drei Selekteingängen CS0, CS1, CS2 erreichbar.

Auslesen des Speichers

Nach Eingabe der ersten beiden Steuerworte und 18 SCL-Impulsen wird durch erneutes Einstellen der Startbedingung und durch ein drittes Steuerwort der Speicher auf Auslesebereitschaft eingestellt. Während des Acknowledge-Taktes Nr. 9 wird die Speicherinformation parallel in das interne Datenregister übernommen. Nach der Rückflanke des Acknowledge-Taktes ist der Datenausgang niederohmig und das erste Datenbit kann abgefragt werden. Mit jedem Schiebetak gelangt ein weiteres Bit an den Ausgang. Nach Auslesen eines Bytes wird der interne Adreßzähler mit dem „Acknowledge“ des „Master Receiver“ jeweils automatisch um 1 erhöht, so daß beliebig viele Speicherplätze nacheinander ausgelesen werden können. Bei Adresse 127 erfolgt ein Überlauf auf Adresse 0. Mit der Stopbedingung wird der Datenausgang wieder hochohmig. Die interne Ablaufsteuerung des Speichers wird mit der Stopbedingung aus dem Lese- in den Ruhezustand zurückgesetzt.

Umprogrammieren des Speichers

Ein Umprogrammierzklus eines Speicherwortes setzt sich aus einem Lösch- und einem nachfolgenden Schreibvorgang zusammen. Beim Löschen werden alle acht Bits des angewählten Wortes in den einheitlichen „1“-Zustand gebracht, beim Schreiben werden „0“-Zustände entsprechend der Information im internen Datenregister, d.h. in Übereinstimmung mit dem dritten eingegebenen Steuerwort hergestellt.

Nach dem 27. und letzten Takt der Steuerworteingabe wird über die abzuschließende Stopbedingung der aktive Programmiervorgang gestartet. Der aktive Umprogrammiervorgang läuft durch chipinterne Steuerung ab und kann durch erneutes Ansprechen des Bausteins über SCL und SDA abgebrochen werden.

Die Dauer des Umprogrammierens hängt von Exemplarstreuungen, Datenmuster und Programmierspannung U_{pp} ab. Sie beträgt unter Sollbedingung der Betriebsspannung für Löschen und Schreiben maximal 100 ms, typisch 20 ms. Bei Eingabe eines Datenwortes ohne Schreibenfor-

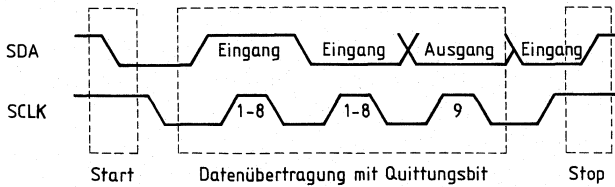
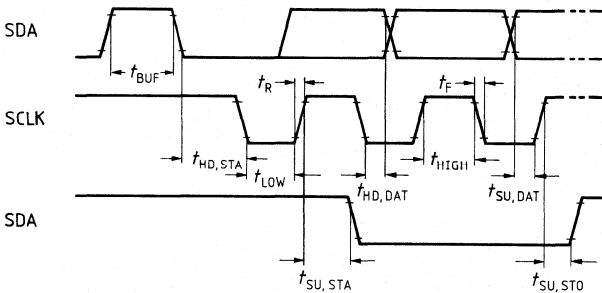
derung (Schreibenanforderung heißt Datenbit im Datenregister auf „0“) wird der Schreibvorgang unterdrückt und die Programmierdauer verkürzt sich. Bei nachfolgender Programmierung einer bereits gelöschten Speicheradresse wird wiederum der Löschvorgang unterdrückt, so daß sich die Umprogrammierzeit ebenfalls verkürzt.

Einschalten und Chipreset

Nach dem Einschalten der Betriebsspannung U_{DD} ist der Datenausgang hochohmig. Als erste Operation muß in jedem Fall ein Auslesevorgang auf beliebiger Wortadresse durchgeführt werden. Nach Datenausgabe und Stopbedingung ist die interne Ablaufsteuerung zurückgesetzt. Wird durch Steuerworteingabe anschließend ein aktiver Programmiervorgang gestartet, so setzt eine Stopbedingung die Ablaufsteuerung nicht zurück. Unmittelbar nach Einschalten der Betriebsspannungen wird ein Programmiervorgang vom Chip niemals akzeptiert.

Testmodus – Gesamtlöschen

Das Adreßregister wird mit der Adresse 0, das Datenregister mit FF (hex) geladen. Dies geschieht durch die Eingabe des Steuerwortes „Programmieren“, jedoch wird unmittelbar vor Erzeugung der Stopbedingung der Eingang CS2/TP von 0 V auf 12 V gelegt. Die anschließende Stopbedingung löst den Gesamtlöschvorgang aus. Der Gesamtlöschvorgang muß unter der Bausteinadresse 0 (CS0 = L, CS1 = L, CS2 = L) erfolgen.

Abb. 1 Betriebszustände des I²C-BussesAbb. 2 Zeitbedingungen für den I²C-Bus (High-Speed-Mode)

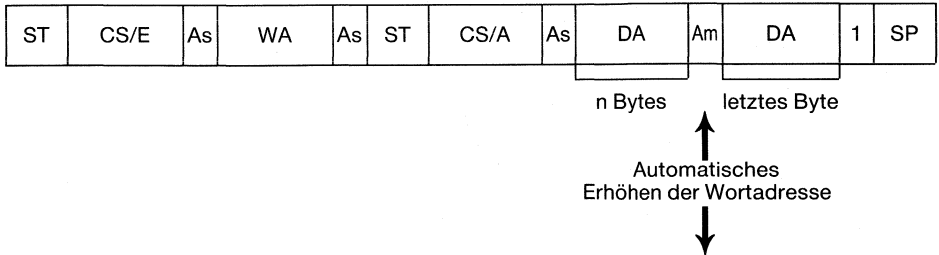
t_{BUF}	$t > t_{\text{LOW min}}$	Mindestzeit, die der Bus frei sein muß, bevor eine neue Übertragung starten kann
$t_{\text{HD, STA}}$	$t > t_{\text{HIGH min}}$	Haltezeit Startbedingung
$t_{\text{LOW min}}$	$4,7 \mu\text{s}$	Clock low
$t_{\text{HIGH min}}$	$4 \mu\text{s}$	Clock high
$t_{\text{SU, STA}}$	$t > t_{\text{LOW min}}$	Vorbereitungszeit Startbedingung, nur gültig für Startcode wie beschrieben
$t_{\text{HD, DAT}}$	$t > 0 \mu\text{s}$	Haltezeit Daten
$t_{\text{SU, DAT}}$	$t > 250 \text{ ns}$	Vorbereitungszeit Daten
t_{R}	$t < 1 \mu\text{s}$	Anstiegszeit für Daten- und Taktleitung
t_{F}	$t < 300 \text{ ns}$	Abfallzeit für Daten- und Taktleitung
$t_{\text{SU, STO}}$	$t > t_{\text{LOW min}}$	Vorbereitungszeit Stopbedingung

Anmerkung:

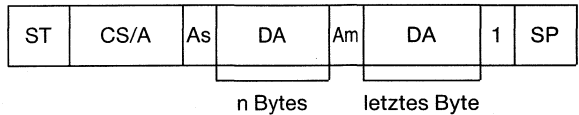
Alle Werte beziehen sich auf U_{IH} - und U_{IL} -Pegel

Steuerworteingabe Lesen

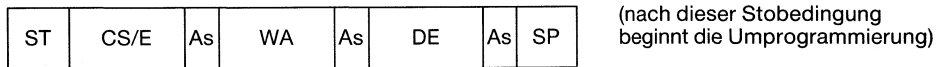
a) vollständig (mit Eingabe der Wortadresse)



b) verkürzt
 (Auslesen beginnt mit der zuletzt eingestellten Wortadresse)



Steuerworteingabe Programmieren



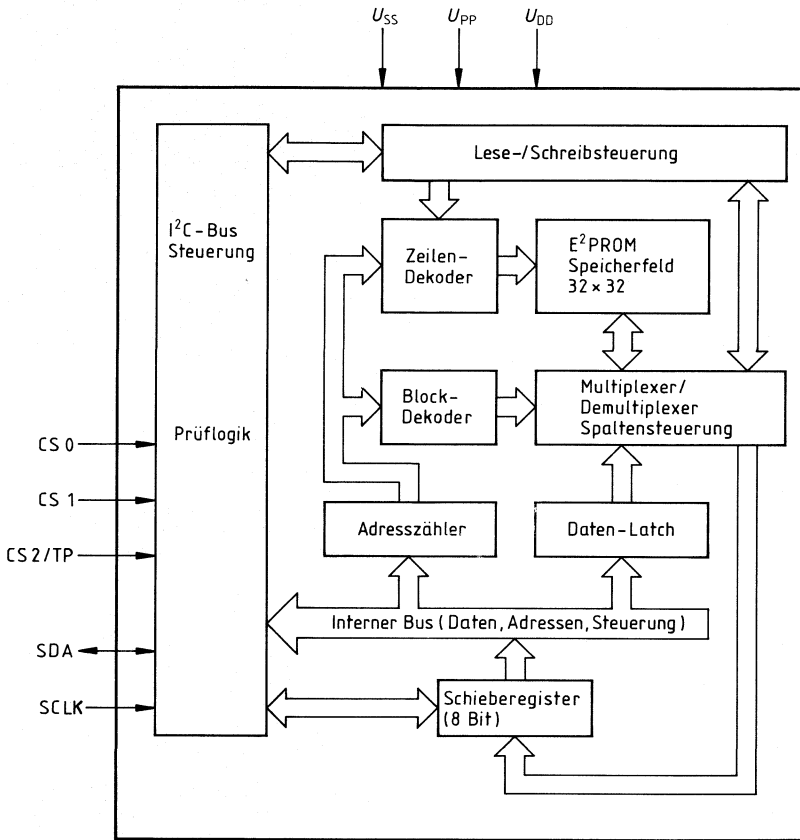
Steuerworttabelle

Takt-Nr.	1	2	3	4	5	6	7	8	9 (Acknowledge)
CS/E	1	0	1	0	CS2	CS1	CS0	0	0 durch Speicher
CS/A	1	0	1	0	CS2	CS1	CS0	1	0 durch Speicher
WA	X	A6	A5	A4	A3	A2	A1	A0	0 durch Speicher
DE	D7	D6	D5	D4	D3	D2	D1	D0	0 durch Speicher
DA	D7	D6	D5	D4	D3	D2	D1	D0	0 durch Master

Erläuterungen zur Steuerworteingabe:

- CS/E Chipselect für Dateneingabe in Speicher
- CS/A Chipselect für Datenausgabe aus Speicher
- WA Speicherwortadresse
- DE in Speicher zu schreibendes Datenwort
- DA aus Speicher gelesenes Datenwort
- D0 bis D7 Datenbits
- ST Startbedingung
- SP Stopbedingung
- As Quittungsbit vom Speicher
- Am Quittungsbit vom Master
- CS0, CS1, CS2 Chipselectbits
- A0 bis A6 Speicherwortadreßbits

Blockschaltbild



Anschlußbelegung

Anschluß	Symbol	Funktion
1	U _{SS}	Masse
2	CS0	} Chipselecteingänge/ Testbetriebssteuerung
3	CS1	
4	CS2/TP	
5	SDA	} I ² C-Bus
6	SCLK	
7	U _{PP}	Programmierspannung
8	U _{DD}	Speisespannung

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2311	Q 67000-A 2314	DIP 8

Der Baustein ist für den Einsatz in Fernsehempfängern mit Frequenzeinstellung nach dem Frequenzsynthesystem vorgesehen. Er enthält einen umschaltbaren Vorverstärker und einen ECL-Teiler mit Teilungsverhältnis 1:64 und gegenphasige ECL-Emitterfolgerausgänge. Der Frequenzbereich geht bis 1 GHz.

- Umschaltbare Eingänge
- Geringer Leistungsbedarf
- Geringer Schaltaufwand

Grenzdaten

Speisespannung	U_S	6	V
Eingangsspannung	U_1, U_2	2,5	V_{SS}
Teilerausgänge	I_5, I_6	- 10 bis 10	mA
Bandwahl-Eingang	U_4	20	V
Maximale Verlustleistung	P_3	0,45	W
Sperrschichttemperatur bei $T_U = 25^\circ\text{C}$	T_i	150	$^\circ\text{C}$
Lagertemperatur	T_s	- 40 bis 125	$^\circ\text{C}$
Wärmewiderstände System-Umgebung	$R_{th\text{SU}}$	115	K/W

Funktionsbereich

Speisespannung	U_3	4,7 bis 5,5	V
Eingangsfrequenz	f_1, f_2	80 bis 1000	MHz
Temperaturbereich	T_U	0 bis 70	$^\circ\text{C}$

Kenndaten $U_s = 5 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

	Prüf- schaltg	min.	typ.	max.	
Eingangspegel UHF					
$U_4 = \text{„High“}$ („Eingangsempfindlichkeit“)					
80 – 100 MHz	2	-24		3	dBm
100 – 800 MHz	2	-27		3	dBm
800 – 950 MHz	2	-16		3	dBm
950 – 1000 MHz	2	-12		3	dBm
$T_U = 0 - 55 \text{ }^\circ\text{C}$					
800 – 950 MHz	2	-21		3	dBm
950 – 1000 MHz	2	-18		3	dBm
Eingangspegel VHF					
$U_4 = \text{„Low“}$					
80 – 100 MHz	3	-24		3	dBm
100 – 500 MHz	3	-27		3	dBm
Stromaufnahme	I_3		50	70	mA
Ausgangsspannungshub (Last siehe Testschaltung)	$U_{5,6SS}$	4	0,6		V
Bandwahl-Eingang:					
H-Pegel	U_4			18	V
L-Pegel	U_4		-0,5	0,6	V
Bandwahl Strom	I_4			2	mA
$U_4 = 5 \text{ V}$					
Bandwahl Strom	$-I_4$			1	mA
$U_4 = 0 \text{ V}$					

Schaltungsbeschreibung

Der Verstärker des Bausteins hat einen UHF-, einen VHF- und einen Referenzeingang. Je nach Pegel „H“ oder „L“ am Bandwahleingang ist entweder der VHF- oder UHF-Eingang abgeschaltet. Die Ankopplung der HF-Eingangssignale erfolgt kapazitiv; der Referenzeingang ist durch eine Kapazität mit geringer Serieninduktivität abzublocken.

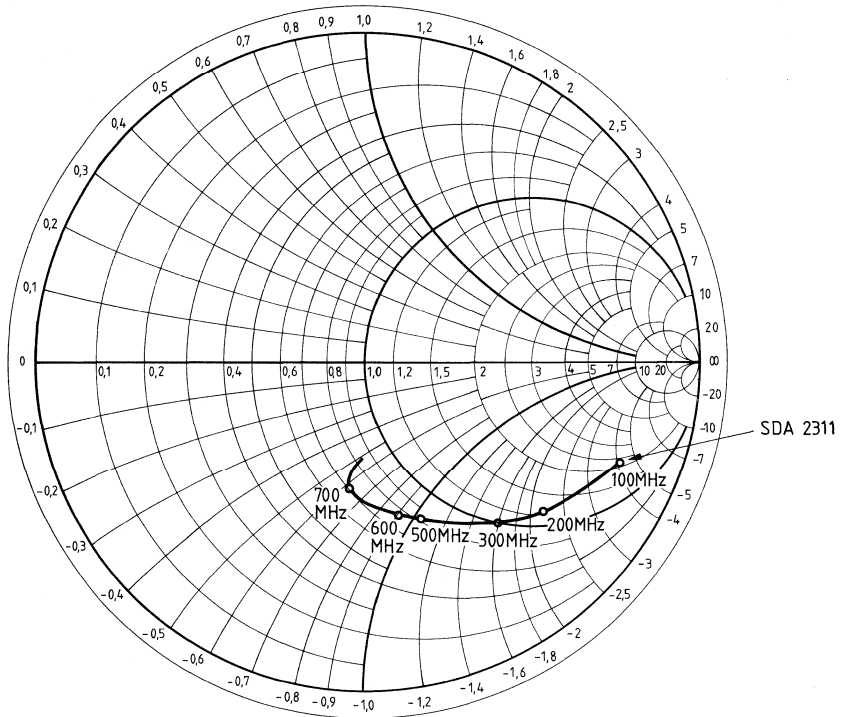
Der Teiler des Bausteins besteht aus mehreren zustandsgesteuerten Master-Slave-Flipflops, die zusammen das Teilverhältnis 1:64 ergeben.

Die Gegentaktausgänge des Teilers sind Emitterfolgerausgänge mit integrierten Ausräumwiderständen ($1,8 \text{ k}\Omega$ gegen Masse). Der typische „High“-Pegel der Ausgänge beträgt $U_S - 0,7 \text{ V}$, ihr typischer Spannungshub beträgt (Spitze-Spitze) 1 V .

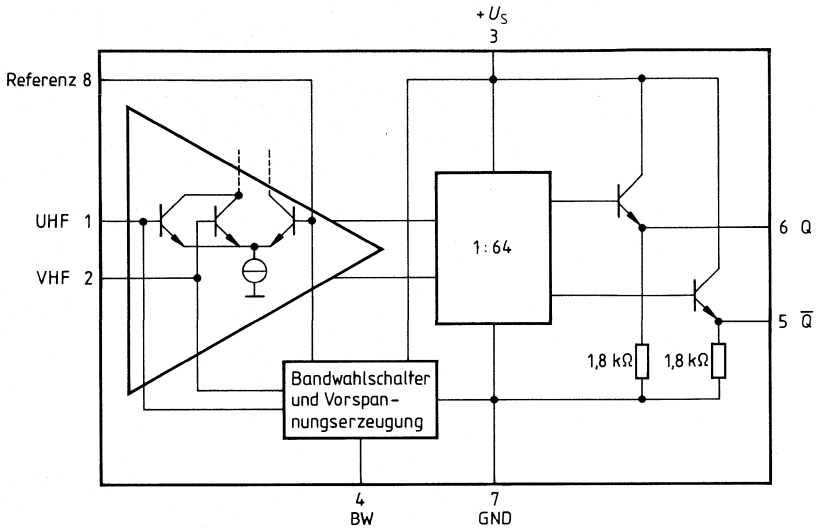
Anschlußbelegung

Anschluß	Funktion
1	UHF-Eingang
2	VHF-Eingang
3	+ U_S Speisespannung
4	Bandwahl-Eingang
5	Teilerausgang
6	Teilerausgang
7	Masse
8	Referenzeingang

S-Parameter S11 (typisch)
zur Bestimmung der Eingangsimpedanz
Bezugswiderstand $Z_0 = 75 \Omega$



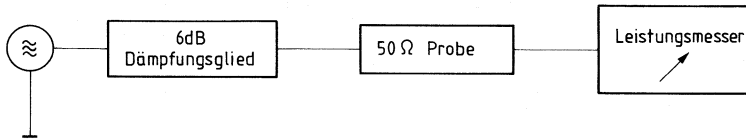
Blockschaltbild



Prüf- und Meßschaltungen

Signalgenerator

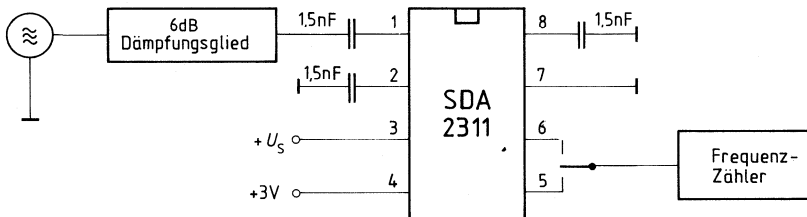
$Z_o = 50 \Omega$



Testschaltung 1 Eichung des Signalgenerators

Signalgenerator

$Z_o = 50 \Omega$

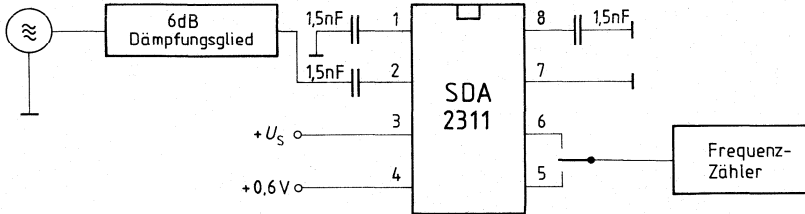


Testschaltung 2 Messung der UHF-Eingangsempfindlichkeit

Prüf- und Meßschaltungen

Signalgenerator

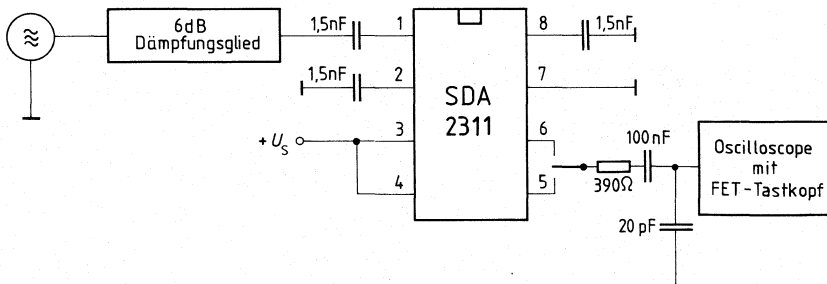
$Z_o = 50 \Omega$



Testschaltung 3 Messung der VHF-Eingangsempfindlichkeit

Signalgenerator

$Z_o = 50 \Omega$



Testschaltung 4 Messung des Ausgangspegels

Vorläufige Daten

MOS-Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2506	Q 67100-H 8115	DIP 8

Eigenschaften

- Elektrisch wortweise umprogrammierbarer, nichtflüchtiger Speicher in n-Kanal-Floating-Gate-Technik
- Organisation 128 Worte zu je 8 bit
- Speisespannung 5 V
- Insgesamt 3 Leitungen zwischen Steuerprozessor und E²PROM für Datentransfer und Chipsteuerung
- Daten- (8 bit), Adreß- (7 bit) und Steuerinformationseingabe (1 bit) sowie Datenausgabe seriell
- Anzahl der Umprogrammierungen je Adresse > 10⁴
- Datenerhaltung > 10 Jahre (Betriebstemperaturbereich)
- Anzahl der Auslesevorgänge ohne Refresh unbegrenzt
- Löschen bzw. Schreiben in jeweils 10 ms

Grenzdaten

Speisespannung	U_{CC}	-0,3 bis 6	V
Eingangsspannung	U_i	-0,3 bis 6	V
Verlustleistung	P_V	40	mW
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	100	K/W

Funktionsbereich

Speisespannung	U_{CC}	4,75 bis 5,25	V
Umgebungstemperatur	T_U	0 bis 70	°C

Statische Kenndaten

		min.	typ.	max.	
Speisespannung	U_{CC}	4,75	5	5,25	V
Speisestrom	I_{CC}			3	mA
Eingänge	U_L			0,8	V
D, Φ , \overline{CE}	U_H	2,4			V
$U_H = 5,25$ V	I_H			10	μ A
Datenausgang D (open drain)					
$U_L = 0,8$ V	I_L			0,5	mA
$U_H = 5,25$ V	I_H			10	μ A
Clockimpuls Φ					
Highdauer	Φ_H	2,5		60	μ s
Lowdauer					
vor/nach Φ_H	Φ_L	5			μ s
vor/nach \overline{CE} -Änderung	Φ_L	5			μ s
vor/nach D-Änderung	Φ_L	2,5			μ s
Daten D					
vor/nach Φ -Rückflanke	D_H	2,5			μ s
	D_L	2,5			μ s
Flankenabstand					
\overline{CE} gegen D	Δt	2,5			μ s
Löschdauer	$t_{L\bar{0}}$	10		20	ms
Schreibdauer	t_{Schr}	10		20	ms

Datentransfer und Chipsteuerung

Für den gesamten Datentransfer zwischen Steuerprozessor und E²PROM-Speicher sind drei Leitungen erforderlich, die jeweils mehrere Funktionen haben.

a) Datenleitung D

- Bidirektionaler serieller Datentransfer
- Serielle Adreßeingabe
- Getaktete Eingabe einer Steuerinformation
- Steuereingang direkt

b) Taktleitung Φ

- Daten-, Adreß- und Steuerbiteingabe
- Datenausgabe
- Start Auslesen mit Übernahme der Daten aus Speicher in Schieberegister bzw. Start Datenänderung beim Umprogrammieren

c) Chipaktivierungsleitung \overline{CE}

- Chipreset und Dateneingabe (aktiv high)
- Chipaktivierung (aktiv low)

Vor einer Chipaktivierung wird über den bidirektionalen Datenbus die Daten-, Adreß- und Steuerinformation eingetaktet. Diese Daten bleiben während des Umprogrammierens und beim Auslesen bis zum 2. Clockimpuls im Schieberegister erhalten. Folgende Datenformate sind einzugeben:

- a) Speicher auslesen:** ein 8-bit-Steuerwort, davon
- 7 Adreßbits A0 bis A6 (A0 als LSB zuerst)
 - 1 Steuerbit, SB = „0“, hinter A6
- b) Speicher umprogrammieren:** (Löschen und/oder Schreiben)
16-bit-Eingabeinformation, davon
- 8 bit D0 bis D7 neue Speicherinformation (D0 als LSB zuerst)
 - 7 bit A0 bis A6 Adreßinformation (A0 als LSB hinter D7 zuerst)
 - 1 bit Steuerinformation, SB = „1“, hinter A6

Auslesen (Bild 1)

Nach der Dateneingabe und mit SB = „0“ wird der Auslesevorgang der angewählten Wortadresse mit dem Übergang \overline{CE} von „1“ nach „0“ gestartet. Die während der Chipaktivierung auf der Datenleitung stehende Information ist ohne Einfluß.

Mit dem ersten Clockimpuls nach \overline{CE} = „0“ wird das Datenwort aus der angewählten Speicheradresse in das Schieberegister übernommen. Nach Beendigung des ersten Φ -Impulses wird der Datenausgang niederohmig und das erste Datenbit D0 kann am Datenanschluß abgefragt werden. Mit jedem weiteren Clockimpuls wird ein weiteres Datenbit an den Ausgang geschoben. Die Datenleitung wird durch den Übergang \overline{CE} von „0“ nach „1“ wieder hochohmig.

Umprogrammieren (Bild 2)

Ein vollständiger Umprogrammierungsvorgang setzt sich normalerweise aus einem Löschvorgang und einem nachfolgenden Schreibvorgang zusammen. Beim Löschen werden alle Bits des angewählten Wortes in den einheitlichen „1“-Zustand gebracht, beim Schreiben werden „0“-Zustände entsprechend der Information im Schieberegister hergestellt.

Ein Umprogrammierungsvorgang wird gestartet, wenn nach der Dateneingabe bei Chipaktivierung eine Information SB = „1“ in der betreffenden Zelle des Schieberegisters steht. Ob dabei ein Löscho- oder ein Schreibvorgang abläuft, hängt wiederum von der Information auf der Datenleitung D während der Chipaktivierung ab.

Für das Löschen in den „1“-Zustand muß auch am Dateneingang während des Überganges \overline{CE} auf Low eine „1“ stehen. Soll dagegen ein Schreibvorgang in den „0“-Zustand begonnen werden, so muß auch an der Datenleitung während der Chipaktivierung eine „0“ stehen.

Für den Programmierstart ist anschließend ein Startimpuls am Clockeingang Φ erforderlich, bis zu dessen Vorderflanke die Steuerinformation an D stabil bleiben muß. Die aktive Datenänderung beginnt mit der Rückflanke dieses Startimpulses. Der Programmierungsvorgang wird durch Rücknahme der Chipaktivierung, d. h. durch \overline{CE} = „1“ beendet.

Die Umprogrammierung eines Wortes beginnt mit Start und Ablauf eines Löschvorganges. Durch $\overline{CE} = „1“$ wird das Löschen beendet. Das zum Schreiben ebenfalls erforderliche Steuerbit $SB = „1“$ im Schieberegister bleibt auch nach Beendigung des Löschens stabil. Zum Schreiben des angewählten Wortes muß also lediglich die Datenleitung D von „1“ nach „0“ umgeschaltet, der Chip mit $\overline{CE} = „0“$ erneut aktiviert und mit Hilfe des Startimpulses die Datenänderung begonnen werden.

Löschen und Schreiben können natürlich auch einzeln durchgeführt werden. Um durch das Löschen eine sichere „1“ in allen acht Bits der angewählten Speicheradresse zu erhalten, muß aber vor dem Löschen ein Datenwort mit acht mal „1“ eingegeben werden. Beim Schreiben eines vorher nicht gelöschten Wortes addieren sich die „0“-Zustände der alten und der neuen Information.

Reset

Ein nicht angewählter Speicher befindet sich durch den Zustand $\overline{CE} = „1“$ automatisch im Resetzustand. Alle Flipflops der Ablaufsteuerung sind zurückgesetzt. Die Information im Schieberegister bleibt dagegen erhalten und wird erst durch Verschieben der Daten geändert. Der Resetzustand wird auch beim Einschalten des Speichers (Power ON) durch eine chipinterne Schaltung eingestellt.

Anschlußbelegung

Anschluß	Symbol	Funktion
1	U_{SS}	Masse
2	\overline{CE}	Chipaktivierung
3	U_{CC}	Speisespannung 5 V
4	D	Dateneingang/Datenausgang
5	Φ	Takteingang
6		N.C.
7	TP	Testeingang, an U_{SS}
8	TG	Testeingang, bleibt offen

Auslesezyklus (1-Kbit-E²PROM)

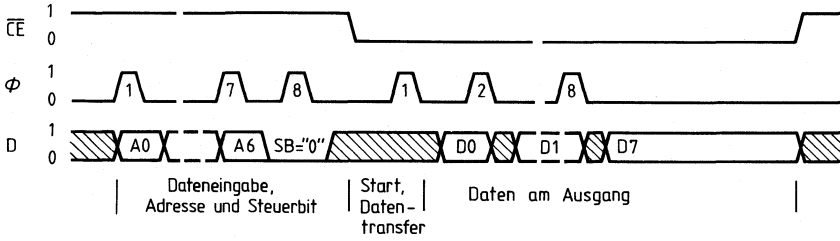


Bild 1

Umprogrammierzcyklus (1-Kbit-E²PROM)

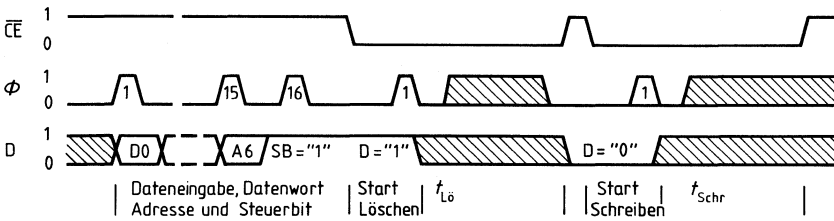


Bild 2

Vorläufige Daten

MOS-Schaltung

Typ	Bestellnummer	Gehäuse
SDA 2516	Q 67100-H 8133	DIP 8

Eigenschaften

- Elektrisch wortweise umprogrammierbarer, nichtflüchtiger Speicher in n-Kanal-Floating-Gate-Technik (E²PROM)
- Organisation 128 Worte zu je 8 bit
- Speisespannung 5 V
- Serieller 2-Leitungsbus für Dateneingabe und -ausgabe (I²C-Bus)
- Umprogrammieren, Löschen und Schreiben in typisch 15 ms
- Umprogrammieren durch chipinterne Steuerung ohne externe Kontrolle
- Datenerhaltung besser als 10 Jahre
- Umprogrammierhäufigkeit > 10⁴/Adresse

Grenzdaten

Speisespannung	U_{CC}	-0,3 bis 6	V
Eingangsspannung	U_I	-0,3 bis 6	V
Verlustleistung	P_V	50	mW
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	100	K/W

Funktionsbereich

Speisespannung	U_{CC}	4,75 bis 5,25	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

	min.	typ.	max.	
Speisespannung	U_{DD}	4,75	5,25	V
Speisestrom	I_{DD}		8	mA
Eingänge SCL/SDA				
Low-Pegel	U_{IL}		1,5	V
High-Pegel	U_{IH}	3,0	U_{DD}	V
High-Strom	I_{IH}		10	μ A
$U_{IH} = U_{DD\ max}$				
Ausgang SDA				
Low-Strom	I_{QL}		3,0	mA
$U_{QL} = 0,4\ V$				
Leck-Strom	I_{QH}		10	μ A
$U_{QH} = U_{DD\ max}$				
Eingänge CS0, CS1, CS2/TP				
	U_{IL}		0,2	V
	U_{IH}	4,5	U_{DD}	V
High-Strom	I_{IH}		100	μ A
Taktfrequenz	f_{SCL}		100	kHz
Umprogrammierdauer (Löschen und Schreiben)	t_{prog}	15	30	ms
Eingangskapazität	C_i		10	pF
Gesamtlöschdauer (Testmodus Gesamtlöschen)	t_{L0}		50	ms

I²C-Bus-Schnittstelle (Abb. 1 und 2)

Der I²C-Bus ist ein bidirektionaler Zweileitungsbus für Datenübertragung zwischen verschiedenen integrierten Schaltungen. Er besteht aus einer seriellen Datenleitung SDA und einer seriellen Taktleitung SCL. Beide Leitungen benötigen einen externen Pull-up-Widerstand nach U_{DD} (Open-drain-Ausgangsstufen).

Die möglichen Betriebszustände des I²C-Busses sind in Abb. 1 dargestellt. Im Ruhezustand liegen beide Leitungen SDA und SCL auf High, d.h., die Ausgangsstufen sind gesperrt. Solange SCL fest auf „1“ bleibt, zeigen Informationsänderungen auf dem Datenbus den Anfang bzw. das Ende einer Datenübertragung zwischen zwei Bausteinen an. Der Übergang an SDA von „1“ nach „0“ ist dabei eine Startbedingung, der Übergang von „0“ nach „1“ eine Stopbedingung. Während einer Datenübertragung ändern sich Informationen auf dem Datenbus nur, solange die Taktleitung SCL auf „0“ liegt. Die Informationen auf SDA sind gültig, solange SCL auf „1“ geht.

Der Speicher kann im Rahmen eines I²C-Bus-Systems sowohl als Empfänger als auch als Sender arbeiten (Slave Receiver bzw. Slave Transmitter). Informationen werden zwischen einer Start- und einer Stopbedingung stets byteweise (jeweils 8 bit) übertragen. Zwischen der Rückflanke des achten Übertragungsimpulses und eines neunten Acknowledge-Clockimpulses legt der Speicher als Empfangsbestätigung die Leitung SDA auf Low, sofern die Chipselektbedingungen erfüllt sind. Bei Datenausgabe wird der Datenausgang hochohmig, wenn der Master Receiver beim Acknowledge-Clockimpuls die SDA-Leitung auf „High“ beläßt.

Der zum Betrieb des I²C-Busses notwendige, zeitliche Signalverlauf ist in Abb. 2 zusammengestellt (High-Speed-Mode).

Steuerung über den I²C-Bus

Über den I²C-Bus wird der Speicher vom Controller (Master) in zwei Betriebsarten angesteuert: Auslesen und Umprogrammieren mit Löschen und Schreiben einer Speicheradresse. In beiden Betriebsarten muß der Controller als Sender nach der Startbedingung jeweils drei Bytes und zusätzlich jeweils einen Acknowledgetakt auf dem Bus ausgeben. Ein verkürzter Auslesemodus erlaubt es, unmittelbar nach der Eingabe der Slave-Adresse Daten auszulesen. Beim Auslesen des Speichers sind wenigstens weitere acht Taktimpulse für die Datenübernahme aus dem Speicher erforderlich, bevor die Stopbedingung folgen darf. Im Falle des Programmierens wird der aktive Programmiervorgang erst durch die Stopbedingung nach der Dateneingabe gestartet.

Im Chipauswahlwort kann der Anwender über insgesamt drei Chipselektbits CS0, CS1, CS2 für eine Parallelschaltung von acht Speicherbausteinen frei verfügen. Chipselekt ist bei logischer Übereinstimmung der drei Steuerbits mit den eingestellten Bedingungen an den drei Selekteingängen CS0, CS1, CS2 erreichbar.

Auslesen des Speichers

Nach Eingabe der ersten beiden Steuerworte und 18 SCL-Impulsen wird durch erneutes Einstellen der Startbedingung und durch ein drittes Steuerwort der Speicher auf Auslesebereitschaft eingestellt. Während des Acknowledge-Taktes Nr. 9 wird die Speicherinformation parallel in das interne Datenregister übernommen. Nach der Rückflanke des Acknowledge-Taktes ist der Datenausgang niederohmig und das erste Datenbit kann abgefragt werden. Mit jedem Schiebetakts gelangt ein weiteres Bit an den Ausgang. Nach Auslesen eines Bytes wird der interne Adreßzähler mit dem „Acknowledge“ des „Master Receiver“ jeweils automatisch um 1 erhöht, so daß beliebig viele Speicherplätze nacheinander ausgelesen werden können. Bei Adresse 127 erfolgt ein Überlauf auf Adresse 0. Mit der Stopbedingung wird der Datenausgang wieder hochohmig. Die interne Ablaufsteuerung des Speichers wird mit der Stopbedingung aus dem Lese- in den Ruhezustand zurückgesetzt.

Umprogrammieren des Speichers

Ein Umprogrammierzklus eines Speicherwortes setzt sich aus einem Löschen- und einem nachfolgenden Schreibvorgang zusammen. Beim Löschen werden alle acht Bits des angewählten Wortes in den einheitlichen „1“-Zustand gebracht, beim Schreiben werden „0“-Zustände entsprechend der Information im internen Datenregister, d.h. in Übereinstimmung mit dem dritten eingegebenen Steuerwort hergestellt.

Nach dem 27. und letzten Takt der Steuerworteingabe wird über die abzuschließende Stopbedingung der aktive Programmiervorgang gestartet. Der aktive Umprogrammiervorgang läuft durch chipinterne Steuerung ab und kann durch erneutes Ansprechen des Bausteins über SCL und SDA abgebrochen werden.

Die Dauer des Umprogrammierens hängt von Exemplarsteuerungen und Datenmustern ab. Sie beträgt unter Sollbedingung der Betriebsspannung für Löschen und Schreiben maximal 30 ms, typisch 15 ms. Bei Eingabe eines Datenwortes ohne Schreibanforderung (Schreibanforderung heißt Datenbit im Datenregister auf „0“) wird der Schreibvorgang unterdrückt und die Programmierdauer verkürzt sich. Bei nachfolgender Programmierung einer bereits gelöschten Speicheradresse wird wiederum der Löschvorgang unterdrückt, so daß sich die Umprogrammierzeit ebenfalls verkürzt.

Einschalten und Chipreset

Nach dem Einschalten der Betriebsspannung U_{DD} ist der Datenausgang hochohmig. Als erste Operation muß in jedem Fall ein Auslesevorgang auf beliebiger Wortadresse durchgeführt werden. Nach Datenausgabe und Stopbedingung ist die interne Ablaufsteuerung zurückgesetzt. Wird durch Steuerworteingabe anschließend ein aktiver Programmiervorgang gestartet, so setzt eine Stopbedingung die Ablaufsteuerung nicht zurück. Unmittelbar nach Einschalten der Betriebsspannungen wird ein Programmiervorgang vom Chip niemals akzeptiert.

Testmodus – Gesamtlöschen

Das Adreßregister wird mit der Adresse „0“, das Datenregister mit „FF“ (hex) geladen. Dies geschieht durch die Eingabe des Steuerwortes „Programmieren“, jedoch wird unmittelbar vor Erzeugung der Stopbedingung der Eingang CS2/TP von 0 V auf 12 V gelegt. Die anschließende Stopbedingung löst den Gesamtlöschvorgang aus. Die Steuerworteingabe muß unter der Bausteinadresse „0“ (CS0 = L, CS1 = L, CS2 = L) erfolgen.

Anschlußbelegung

Anschluß	Symbol	Funktion
1	U_{SS}	Masse
2	CS0	} Chipselecteingänge/ Testbetriebssteuerung
3	CS1	
4	CS2/TP	
5	SDA	} I ² C-Bus
6	SCL	
7		N.C.
8	U_{DD}	Speisespannung

Betriebszustände des I²C-Busses

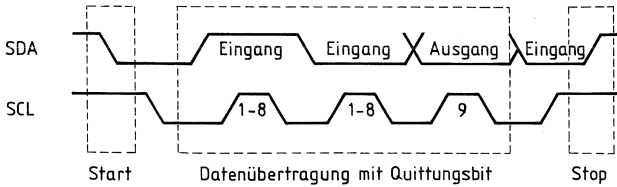


Abb. 1

Zeitbedingungen für den I²C-Bus (High-Speed-Mode)

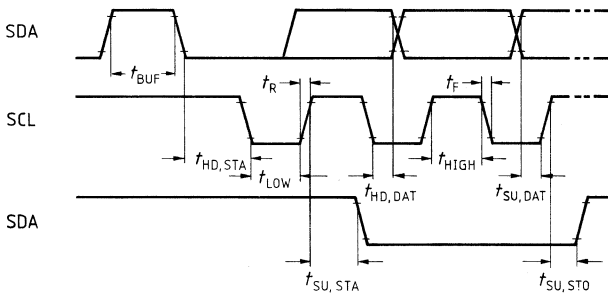


Abb. 2

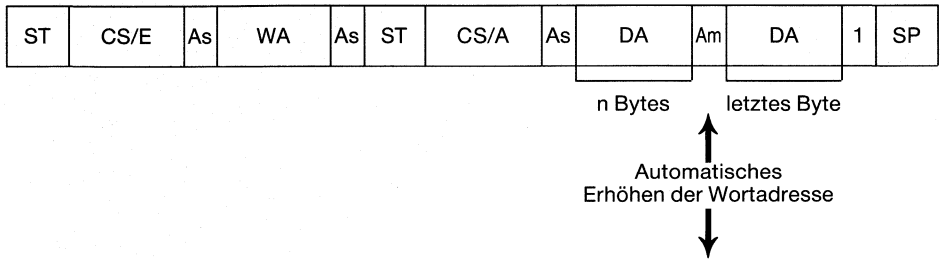
t_{BUF}	$t > t_{LOW\ min}$	Mindestzeit, die der Bus frei sein muß, bevor eine neue Übertragung starten kann
$t_{HD, STA}$	$t > t_{HIGH\ min}$	Haltezeit Startbedingung
$t_{LOW\ min}$	$4,7\ \mu s$	Clock low
$t_{HIGH\ min}$	$4\ \mu s$	Clock high
$t_{SU, STA}$	$t > t_{LOW\ min}$	Vorbereitungszeit Startbedingung, nur gültig für Startcode wie beschrieben
$t_{HD, DAT}$	$t > 0\ \mu s$	Haltezeit Daten
$t_{SU, DAT}$	$t > 250\ ns$	Vorbereitungszeit Daten
t_R	$t < 1\ \mu s$	Anstiegszeit für Daten- und Taktleitung
t_F	$t < 300\ ns$	Abfallzeit für Daten- und Taktleitung
$t_{SU, STO}$	$t > t_{LOW\ min}$	Vorbereitungszeit Stopbedingung

Anmerkung:

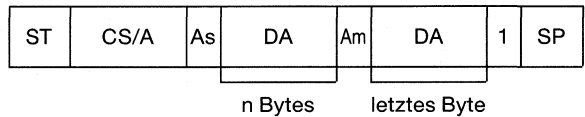
Alle Werte beziehen sich auf U_{IH} - und U_{IL} -Pegel

Steuerworteingabe Lesen

a) vollständig (mit Eingabe der Wortadresse)



b) verkürzt
(Auslesen beginnt mit der zuletzt eingestellten Wortadresse)



Steuerworteingabe Programmieren

ST	CS/E	As	WA	As	DE	As	SP
----	------	----	----	----	----	----	----

(nach dieser Stobedingung beginnt die Umprogrammierung)

Steuerworttabelle

Takt-Nr.	1	2	3	4	5	6	7	8	9 (Acknowledge)
CS/E	1	0	1	0	CS2	CS1	CS0	0	0 durch Speicher
CS/A	1	0	1	0	CS2	CS1	CS0	1	0 durch Speicher
WA	X	A6	A5	A4	A3	A2	A1	A0	0 durch Speicher
DE	D7	D6	D5	D4	D3	D2	D1	D0	0 durch Speicher
DA	D7	D6	D5	D4	D3	D2	D1	D0	0 durch Master

Erläuterungen zur Steuerworteingabe:

- CS/E Chipselect für Dateneingabe in Speicher
- CS/A Chipselect für Datenausgabe aus Speicher
- WA Speicherwortadresse
- DE in Speicher zu schreibendes Datenwort
- DA aus Speicher gelesenes Datenwort
- D0 bis D7 Datenbits
- ST Startbedingung
- SP Stopbedingung
- As Quittungsbit vom Speicher
- Am Quittungsbit vom Master
- CS0, CS1, CS2 Chipselectbits
- A0 bis A6 Speicherwortadreßbits

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 3002	Q 67000-A 2267	DIP 18

Der in ASBC-Technologie hergestellte Baustein bildet zusammen mit einem VCO (Tuner) und einem schnellen Teiler (Teilerfaktor 64) einen digital programmierbaren Phase-Locked-Loop zum Aufbau eines Fernsehgerätes mit PLL-Frequenzsyntheseabstimmung. Die PLL erlaubt eine quatzgenaue Einstellung der Frequenz der Tuneroszillatoren für die Fernsehbereiche Bd III/IV/V im 62,5-kHz-Raster. Eine serielle Schnittstelle ermöglicht einen einfachen Anschluß an einen Mikroprozessor. Dieser übernimmt dabei das Laden des Teilers und der Bandwahlausgänge mit der geeigneten Information. Am Ausgang LOCK liefert die PLL eine Zustandsinformation (eingestastet/ausgestastet).

- Kein externer Integrator notwendig
- Störsichere Telegrammübertragung
- Softwarekontrollierte Integrationszeitkonstante
- Mikroprozessorkompatibel

Grenzdaten

Speisespannung	U_S	-0,3 bis 7,5	V	
Eingänge	Q1, Q2, I_{REF}	U_i	-0,3 bis U_S	V
	IFO, CPL	U_i	-0,3 bis $U_S + 0,5$	V
	PLE	U_i	-0,3 bis 7,8	V
	F, \bar{F}	U_i	-0,3 bis $U_S + 0,5$	V

Ausgänge

PD	U_q	-0,3 bis U_S	V
U_D	U_q	-0,3 bis 33	V
	I_{qL}	-7	mA
BW, \sqrt{HF} , \overline{UHF} , $\overline{Bd\ I/III}$, Norm	U_q	-0,3 bis 16	V
LOCK	I_q	-1 bis 5	mA
Sperrschichttemperatur	T_j	140	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	80	K/W

Funktionsbereich

Speisespannung	U_S	4,5 bis 7,15	V
Eingangsfrequenz	f_F, \bar{f}_F	16	MHz
Teilerfaktor	N	1024 bis 16383	
Widerstand für I_{REF}	R_i	80	k Ω
$I_{REF} = (U_S - 0,8)R_i$			
Abstimmspannung offener Kollektor	U_D	0,3 bis 33	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 5 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	min.	typ.	max.		
Speisespannung $U_S = 5 \text{ V}$	I_S	15	22	35	mA

Signaleingänge F/ \bar{F}

Eingangsspannung

U_{16H}	3,8		$U_S + 0,2$	V
U_{16L}				V

Eingangsstrom

I_{16}			50	μA
----------	--	--	----	---------------

 $U_{16} = 5 \text{ V}$ Eingangsempfindlichkeit bei Sinus-Gegentaktansteuerung; $f = 16 \text{ MHz}$

U_{16ss}	120		1200	mV
------------	-----	--	------	----

Eingänge (IFO, CPL, PLE)

Eingangsspannung

U_{8H}	2,4			V
U_{8L}				0,8

Eingangsstrom

I_{8H}			8	μA
I_{8L}			-550	μA

 $U_{8H} = 5 \text{ V}$ $U_{8L} = 0,4 \text{ V}$ **BW-Ausgänge**

Sperrstrom

I_{3H}			10	μA
----------	--	--	----	---------------

 $U_{3H} = 15 \text{ V}$

Stromsenke

I_{3H}	0,5		3	mA
----------	-----	--	---	----

 $2 \text{ V} \leq U_3 \leq 15 \text{ V}$ **Abstimmteil PD, U_D , I_{REF} , LOCK**

Charge-Pump-Strom

I_{13}	± 250		± 550	μA
----------	-----------	--	-----------	---------------

 $I_{Pump} = 10 \times I_{REF}; U_S = 5 \text{ V};$ ext. $R_1 = 120 \text{ k}\Omega$

Abstimmspannung

U_{15L}			0,3	V
-----------	--	--	-----	---

 $I_{15L} = 1,5 \text{ mA}$

Sperrstrom

I_{15L}			20	μA
-----------	--	--	----	---------------

 $U_{15H} = 33 \text{ V}$

Referenzstrom

I_{14}	30		40	μA
----------	----	--	----	---------------

ext. $R = 120 \text{ k}\Omega; U_S = 5 \text{ V}$

Ausgangsspannung

U_{12H}	4,5			V
-----------	-----	--	--	---

int. $R_L = 3 \text{ k}\Omega$ $I_{12H} = -100 \text{ }\mu\text{A}$ $I_{12L} = 100 \text{ }\mu\text{A}$

U_{12L}			0,7	V
-----------	--	--	-----	---

IFO, PLE

Vorbereitungszeit für

Freigabe

t_{VE}	2			μS
----------	---	--	--	---------------

Daten

t_{VD}	2			μS
----------	---	--	--	---------------

Haltezeit für

Freigabe

t_{HE}	2			μS
----------	---	--	--	---------------

Daten

t_{HD}	2			μS
----------	---	--	--	---------------

CPL

H-Impulsbreite

t_{CH}	2			μS
----------	---	--	--	---------------

L-Impulsbreite

t_{CL}	2			μS
----------	---	--	--	---------------

Schaltungsbeschreibung

Über die ECL-Eingänge F/\bar{F} wird ein umschaltbarer 32/33-Zähler angesteuert. Dieser bildet zusammen mit einem 5-bit- und einem 9-bit-programmierbaren Synchronzähler einen nach dem Dual-Modulus-Verfahren arbeitenden programmierbaren 14-bit-Synchronzähler, wobei der 5-bit-Zähler die Umschaltung von 32 auf 33 steuert (Blockbild 1). Teilverhältnisse von $N = 1024$ bis 16383 sind möglich.

Das 18-bit-tiefe-Schieberegister mit Latch unterteilt sich in 14 Bit zur Speicherung des Teilverhältnisses N , 1 Bit zur Auswahl des Pumpstromes, 1 Bit für die Normumschaltung und 2 Bit zur Steuerung der 4 Bandwahlausgänge.

Das Telegramm wird über den seriellen Dateneingang IFO mit der H-L-Flanke des Schieberegisters CPL eingeschoben, wenn der Freigabeeingang PLE zusätzlich auf H liegt. Zuerst wird das Komplement des Teilungsverhältnisses, beginnend mit dem LSB, in binär codierter Form eingeschoben, danach das Auswahlbit 2^{14} für den Pumpstrom, das Steuerbit 2^{15} für die Normumschaltung und die Bandwahlsteuerbits 2^{16} und 2^{17} (siehe Tabelle).

Eine eingebaute Kontrollschaltung überprüft die Wortlänge (18 bit) des Datentelegramms. Das 18-bit-Latch übernimmt die Daten aus dem Schieberegister während des L-Zustandes des Freigabeeinganges PLE.

Der Baustein verfügt über einen eigenen quarzgesteuerten 4-MHz-Taktoszillator. Das Ausgangssignal des Quarzoszillators ($f_{OSZ} = 4$ MHz) wird durch einen Referenzteiler auf 0,97656 kHz herabgeteilt (Referenzsignal). Bedingt durch den asynchronen Festwertteiler (Teilerfaktor 64) ergibt sich ein Frequenzraster von 62,5 kHz.

In einem digitalen Phasendetektor wird das herabgeteilte Eingangssignal mit dem Referenzsignal verglichen. Wenn die Abfallflanke des Eingangssignals vor der Abfallflanke des Referenzsignals erscheint, geht der Ausgang DOWN des Phasendetektors für die Dauer der Phasendifferenz in den H-Zustand. Im umgekehrten Fall geht der Ausgang UP in den H-Zustand. Sind beide Signale in Phase, dann bleiben beide Ausgänge im L-Zustand. Die Ausgänge UP/DOWN steuern ihrerseits die beiden Stromquellen $I+$ und $I-$ (Charge Pump). Sind beide Ausgänge im L-Zustand, so geht der Charge-Pump-Ausgang in den hochohmigen Zustand (TRI-STATE) über. Das logische „NOR“ der Ausgänge UP und DOWN liefert die Zustandsinformation am Ausgang LOCK.

Der Ausgangsstrom der Charge-Pump (Quellenstrom = Senkenstrom) wird durch einen externen Widerstand zwischen Anschluß I_{REF} und U_{CC} eingestellt. Zusätzlich kann durch das Steuerbit für den Pumpstrom dieser Ausgangsstrom entweder unverändert, oder um den Faktor 10 erhöht, ausgegeben werden (siehe Tabelle).

Die von der Charge-Pump erzeugten Stromimpulse werden mit Hilfe eines aktiven Tiefpasses (interner Verstärker und externe RC-Beschaltung) zur Abstimmspannung aufintegriert. Das DC-Ausgangssignal des Tiefpasses steht an U_D zur Verfügung und dient als Abstimmspannung für den VCO. Um auch Abstimmspannungen höher als $U_{CC} = 5$ V zu erzeugen, besteht die Ausgangsstufe des Verstärkers aus einem Transistor mit offenem Kollektor. Der externe Kollektorzustand kann an Spannungen bis 33 V angeschlossen werden.

Die Bandwahlausgänge (Bd I/III, VHF, UHF, NORM, BW) enthalten Stromsenken mit offenen Kollektoren, um auch Spannungen größer $U_{CC} = 5$ V schalten zu können. Damit lassen sich als Bandwahlschalter arbeitende Transistoren ohne Strombegrenzungswiderstände direkt anschalten (siehe Anwendungsschaltung).

Anschlußbelegung

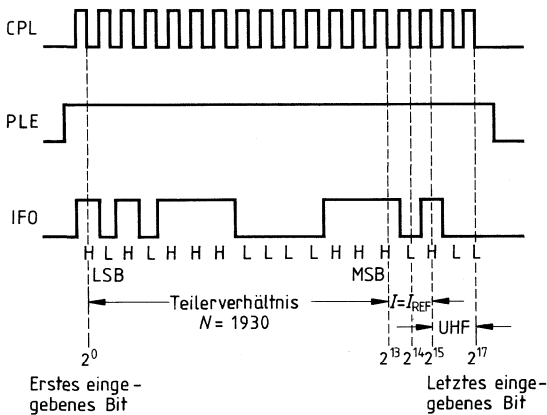
Anschluß	Symbol	Funktion
1	Q1	Quarz
2	Q2	Quarz
3	NORM	Normumschaltungsausgang
4	BW	Bandwahlausgang BW
5	VHF	Bandwahlausgang VHF
6	UHF	Bandwahlausgang UHF
7	Bd I/III	Bandwahlausgang Bd I/III
8	PLE	Freigabeeingang für Schieberegister
9	GND	Masse
10	CPL	Schiebetakteingang
11	IFO	Dateneingang
12	LOCK	Lockausgang
13	PD	Verstärkereingang/Charge-Pump-Ausgang
14	I_{REF}	Stromeinstellung für Charge-Pump
15	U_D	Abstimmspannungsausgang
16	F	Signaleingang
17	\bar{F}	Signaleingang
18	U_S	Speisespannung

Wahrheitstabelle

Pumpstrom	IFO-Bit 2^{14}	Bit 2^{15}	Ausgang NORM
$I = I_{REF}$	L		L
$I = 10 \times I_{REF}$	H		H

IFO-Bit 2^{16} 2^{17}		Bandwahlausgänge*)				Bedeutung
Bd I/III	VHF	UHF	BW			
L	L	H	H	L	H	UHF
L	H	H	L	H	H	VHF/Bd I
H	L	L	L	H	H	VHF/Bd III
H	H	L	L	H	L	BW

Impulsdiagramm



*) L = stromführend; H = sperrend

Loopfilterberechnungen

Loopbandbreite: $\omega_R = \sqrt{\frac{I_p \times K_{VCO}}{C_1 \times P \times N}}$

Dämpfung: $\xi = 0,5 \times \omega_R \times R \times C_1$

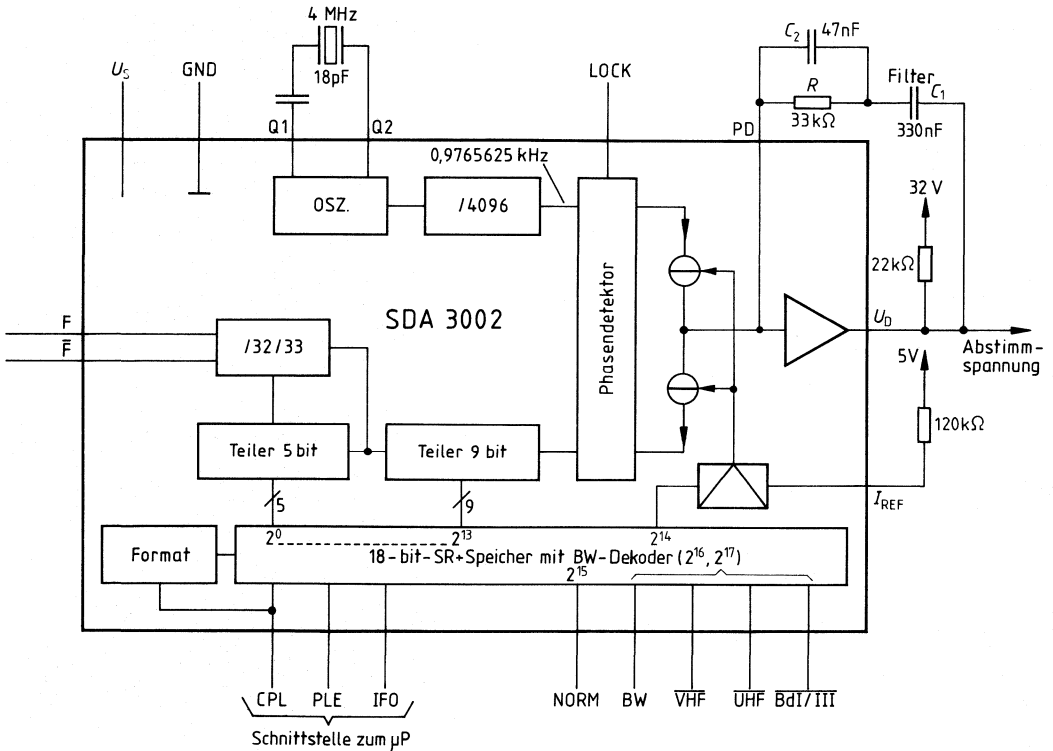
- P = Vorteiler
- N = prog. Teiler
- I_p = Pumpstrom
- K_{VCO} = Tunersteilheit
- R, C_1 = Loopfilter

Beispiel für Kanal 47:

$P = 64$; $N = 11520$; $I_p = 200 \mu A$; $K_{VCO} = 18,7 \text{ MHz/V}$; $R = 33 \text{ k}\Omega$; $C_1 = 330 \text{ nF}$
 $\omega_R = 124 \text{ Hz}$; $f_R = 20 \text{ Hz}$; $\xi = 0,675$

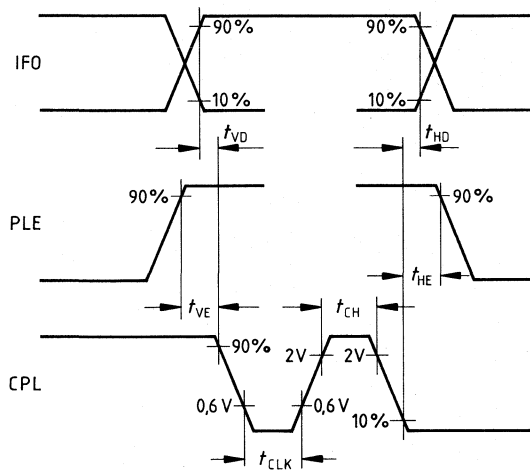
Standarddimensionierung: $C_2 = C_{1/5}$

Blockschaltbild



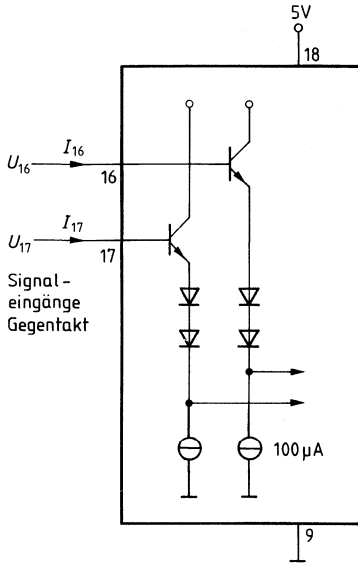
Impulsdiagramm

Vorbereitungs- und Haltezeiten

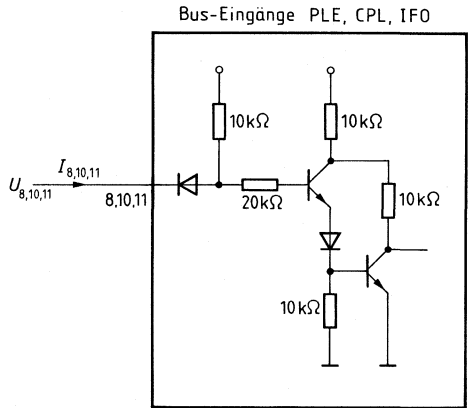


Prüf- und Meßschaltungen

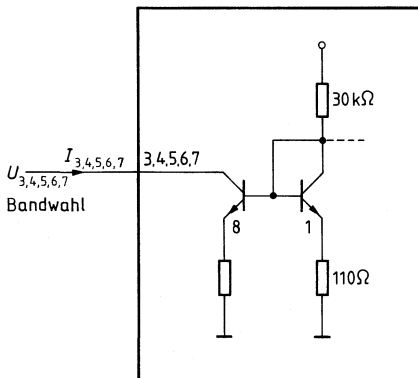
Prüfschaltung 1



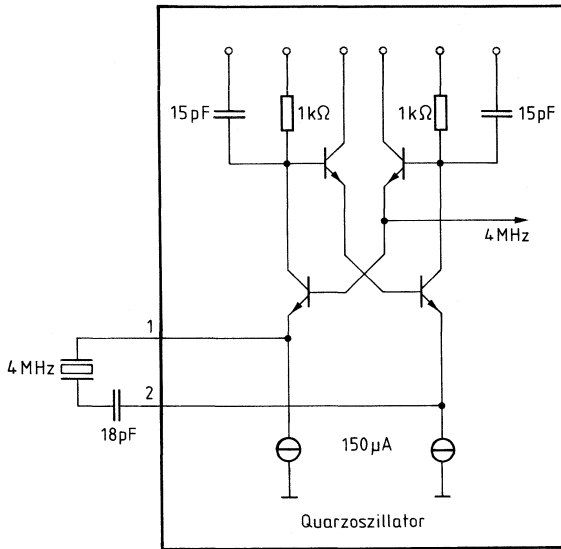
Prüfschaltung 2



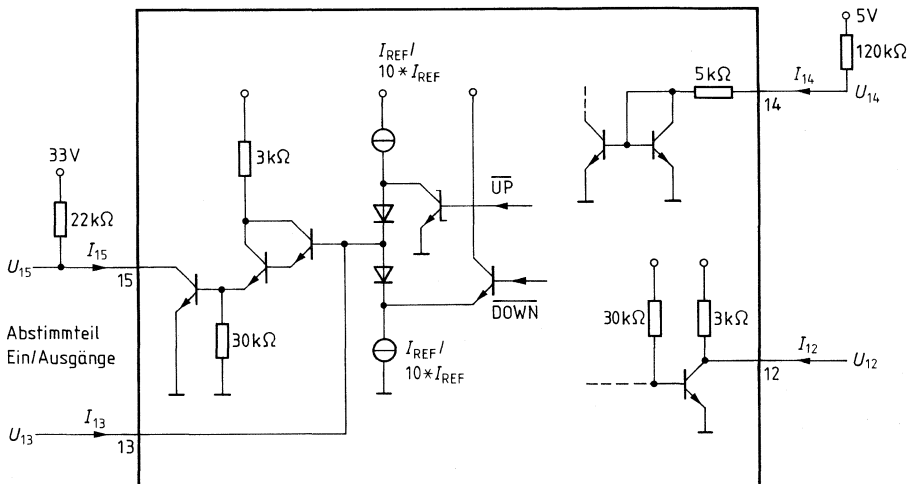
Prüfschaltung 3



Prüfschaltung 4

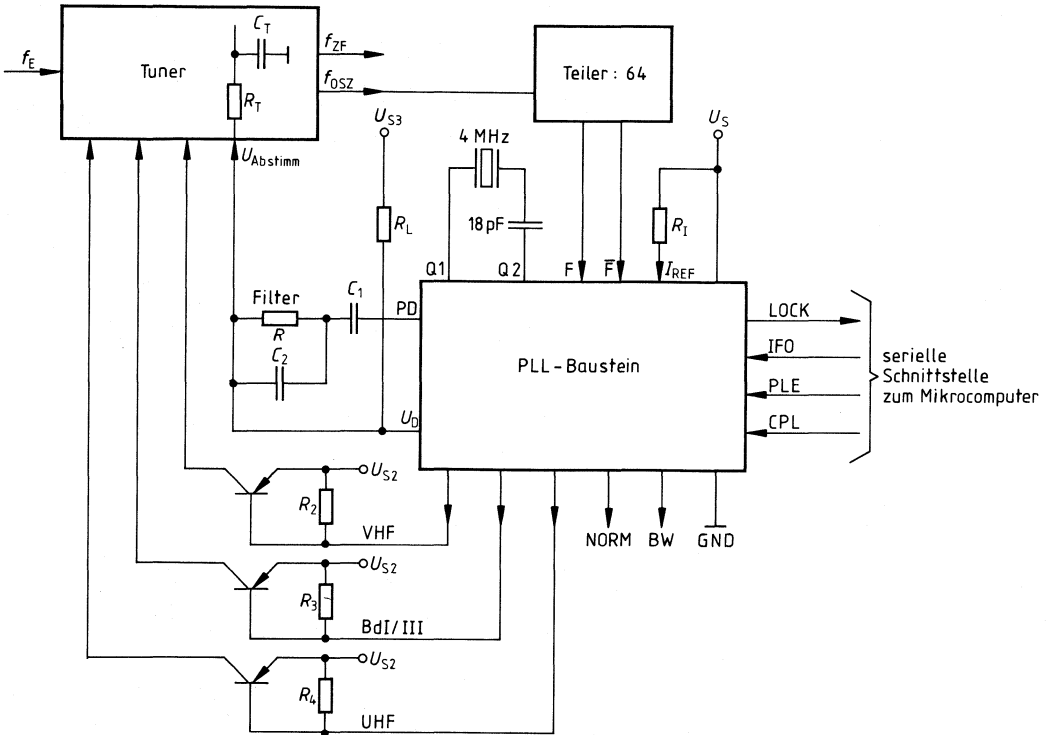


Prüfschaltung 5



Anwendungsschaltung

Dimensionierungsvorschlag: $R_1 = 120 \text{ k}\Omega$ ($I_p = 35/350 \mu\text{A}$)
 $R_L = 22 \text{ k}\Omega$; $R_2 \dots R_4 = 22 \text{ k}\Omega$
 Loopfilter: $R = 33 \text{ k}\Omega$; $C_1 = 330 \text{ nF}$; $C_2 = 47 \text{ nF}$
 Nachfilter (im Tuner): $R_T = 10 \text{ k}\Omega$; $C_T = 47 \text{ nF}$



Typ	Bestellnummer	Gehäuse
SDA 3010	Q 67120-C 86	Piggyback 40/24 Anschlüsse

SDA 3010 (SDA ROM-los)**Eigenschaften**

- 8-bit-CPU, RAM, E/A
im Piggyback-Gehäuse mit 40/24 Anschlüssen
- 4 Analogausgänge mit 6-bit-Auflösung
- 30 digitale E/A-Leitungen
zwei serielle Schnittstellen
zwei 8-bit-Schnittstellen
zwei 4-bit-Schnittstellen
zwei Testeingänge
- 64-byte-RAM
- 7,5 μ s Zykluszeit bei 4-MHz-Quarz – 1 und 2 Zyklen pro Befehl
- Nulldurchgangs-Detektor
- Schnittstelle für geträgertes Digitalsignal
- Intervall Timer/Counter
- 5-V-Speisespannung
- Befehle – Untermenge des SAB 8048
- Anschlußsockel für SAB 2716 EPROM auf der Gehäuseoberseite

Kurzbeschreibung *)

EPROM Mikrocomputer SDA 3010

Der SDA 3010 ist die ROM-lose Version des SDA 2010 und SDA 2030. Der SDA 3010 ist bis auf das fehlende ROM kompatibel zu den vorgenannten Ein-Chip-Mikrocomputern. Anstelle des ROMs ist die Oberseite des SDA 3010 mit einem IC-Sockel für das rücklings aufsteckbare (Piggyback) EPROM SAB 2716 ausgerüstet. Die Kombination von SDA 3010 mit CPU, RAM, E/A und EPROM-Sockel simuliert mit eingestecktem EPROM einen kompletten Ein-Chip-Mikrocomputer. In einem System verhält sich der SDA 3010 mit dem EPROM genauso wie seine maskenprogrammierte Version.

Diese Anordnung erlaubt somit Feldtests eines Systems unter seinen endgültigen Bedingungen. Die Ausnahme bildet der SDA 2030, welcher einen Adaptersockel von 40 Anschlüssen auf 28 Anschlüsse benötigt. Dieser wichtige Vorteil erleichtert die Fehlersuche und die Softwareentwicklung für den SDA 2010 und SDA 2030. Weiterhin gestattet er die Entwicklung einer fehlerfreien Software bereits vor Erstellung der ROM-Maske für das endgültige Produkt.

Mit dem aufgesteckten EPROM SAB 2716 verfügt der SDA 3010 über 2-Kbyte-Programmspeicher (ROM), 64-bytes-Datenspeicher (RAM) und vier 6-bit-D/A-Wandler. Die 30 digitalen E/A-Leitungen umfassen je zwei 4- und 8-bit-Ports, zwei Testeingänge und zwei Serienschnittstellen. Jede Serienschnittstelle besteht aus einer Daten- und einer Taktleitung. Der Testeingang T0 kann mit ca. 30 kHz geträgerte Signale verarbeiten. Er enthält einen digitalen Demodulator, der aus dem geträgerten Digitalsignal die Hüllkurve ableitet. Da der digitale Demodulator ein ungeträgertes Digitalsignal unverändert weiterleitet, kann der Testeingang T0 bei Betrieb mit

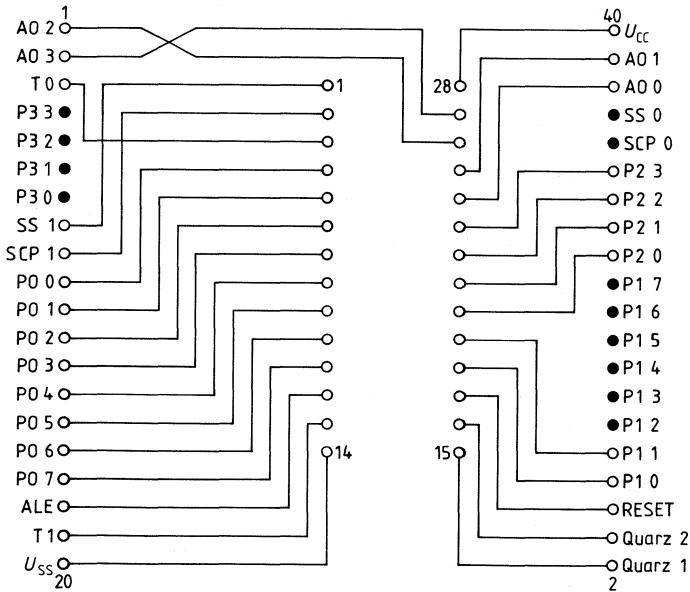
*) Weiterführende Unterlagen auf Anfrage erhältlich

den üblichen H/L-Pegeln auch als normaler Digitaleingang verwendet werden. Der Testeingang T1 enthält einen Nulldurchgangs-Detektor. Er ist ebenfalls als normaler Digitaleingang verwendbar.

Der Baustein enthält einen eigenen Oszillator sowie einen Timer/Counter. Der Befehlssatz umfaßt 65 Befehle (1–2 Byte), die in maximal 2 Zyklen abgearbeitet werden. Numerische Probleme können sowohl mit binärer als auch mit BCD-Arithmetik behandelt werden. Die Vielzahl der Bit-Handling-Befehle trägt mit zur Leistungsfähigkeit als Controller bei.

Adaptersockel

40 Anschlüsse → 28 Anschlüsse



SDA 3010 → SDA 2030

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen, auch nicht kurzzeitig und einzeln, überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftritt.

Speisespannung	U_{CC}	-0,5 bis 7	V
Umgebungstemperatur	T_U	0 bis 70	°C
Lagertemperatur	T_S	-40 bis 125	°C
Spannung zwischen beliebigem Anschlußstift und Masse	U	-0,5 bis 7	V
Gesamtverlustleistung	P_{tot}	1	W

Gleichstrom Kenndaten

$T_U = 0$ bis 70 °C; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

		Prüfbedingung	min.	max.	
L-Eingangsspannung (Ports, SS0, SS1, RESET, T0, T1, X1)	U_{iL}		-0,5	0,8	V
H-Eingangsspannung (Ports, SS0, SS1, 00-07)	U_{iH}	$U_{CC} = 5,0\text{ V} \pm 10\%$	2,0	U_{CC}	V
H-Eingangsspannung (Ports, SS0, SS1, 00-07)	U_{iH1}	$U_{CC} = 6,0\text{ V} \pm 0,5\text{ V}$	2,4	U_{CC}	V
H-Eingangsspannung (RESET, X1, T0, T1)	U_{iH2}		3,5	U_{CC}	V
L-Ausgangsspannung (Port 0-3, ALE, AR0-AR9)	U_{qL}	$I_{qL} = 1,6\text{ mA}$		0,45	V
L-Ausgangsspannung (SS0, SS1, SCP0, SCP1)	U_{qL1}	$I_{qL} = 4\text{ mA}$		0,45	V
L-Ausgangsspannung (A0-A3)	U_{qL2}	$I_{qL} = 4\text{ mA}$		0,45	V
H-Ausgangsspannung (Port 0-3, ALE, AR0-AR9)	U_{qH}	$I_{qH} = 50\text{ }\mu\text{A}$	2,4		V
H-Ausgangsspannung (SS0, SS1, SCP0, SCP1)	U_{qH1}	$I_{qH} = 150\text{ }\mu\text{A}$	2,4		V
H-Ausgangsspannung (A0-A3)	U_{qH2}	$I_{qH} = 4\text{ mA}$	$U_{CC} - 0,45$		V
H-Eingangsstrom (T0, T1)	I_{iH}	$U_{iH} = U_{CC}$		10	μA
L-Eingangsstrom (Port 0-3, SS0, SS1)	$-I_{iL}$	$U_{iL} = 0,45\text{ V}$	30	340	μA
Eingangsspannung am (T1)	U_{T1}	$C_{Ein} = 1\text{ }\mu\text{F}$	1	3	V _{SS}
Nulldurchgangs-Detektor					
Stromaufnahme ohne EPROM	I_{CC}			80	mA

Wechselstrom Kenndaten

$T_U = 0$ bis 70 °C; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

Zykluszeit	t_{ZY}	3 MHz Quarz ($\approx 10\text{ }\mu\text{s}$)	10	50	μs
ALE Pulsbreite	t_{ALE}	$t_{ZY} = 10\text{ }\mu\text{s}$	1,3		μs
Streuung der Oszillatorfrequenz	Δf_{OSZ}	$f = 2,5\text{ MHz}$ $R = 15\text{ k}\Omega$	-20	+20	%
Dauer eines ungetragerten Signals am Testeingang T0	t_{MTO}	3 MHz Quarz	60	-	μs
Frequenz eines getragerten Signals am Testeingang T0	f_{TR}	3 MHz Quarz	30	35	kHz
Frequenzbereich des Nulldurchgangs-Detektors (Eingang T1)	f_{T1}		0,03	1	kHz

Anschlußbelegung**Unterseite**

Anschluß	Symbol	Funktion
40	U_{CC}	+ 5 V
20	U_{SS}	Masse 0 V
21, 22	X1, X2	Anschlüsse für Quarz o. ä.
10...17	P0 0...7	quasibidirektionaler 8-bit-Port
24...31	P1 0...7	quasibidirektionaler 8-bit-Port
32...35	P2 0...3	quasibidirektionaler 4-bit-Port
7...4	P3 0...3	quasibidirektionaler 4-bit-Port
38, 39, 1, 2	A0...A3	4 analog Ausgänge. Die Analogwerte werden als Rechtecksignale mit einer Frequenz von etwa 2 kHz ausgegeben, wobei das Tastverhältnis dem Analogwert entspricht.
37, 8	SS0, SS1	E/A-Anschluß für die serielle Schnittstelle
36, 9	SCP0, SCP1	Taktimpuls für die serielle Schnittstelle
23	RESET	Rücksetzeingang zur Initialisierung des Rechners. Setzt den Programmzähler zurück, löscht die Status-Flipflops. Setzt alle digitalen Ausgänge in den H-Zustand (aktiv H).
3	T0	Eingang, der mittels der bedingten Sprungbefehle JT0 und JNT0 getestet werden kann. Der Eingang enthält einen digitalen Demodulator und kann damit zur Abtrennung der Hüllkurve von einem getragerten Signal verwendet werden.
19	T1	Eingang, der mittels der bedingten Sprungbefehle JT1 und JNT1 getestet werden kann. Dient gleichzeitig als externer Zählereingang. (Funktionsumschaltung mittels des Befehls STRT CNT.) Der Eingang kann auch zur Erkennung der Nulldurchgänge niederfrequenter Wechselspannungen verwendet werden.
18	ALE	An diesem Ausgang wird einmal pro Zyklus ein Taktsignal erzeugt.

Oberseite

1...8, 22, 23, 19	AR 0...10	Adreßausgang für SAB 2716 EPROM (Programmcounter)
9...11, 13...17	00...07	Dateneingänge (Befehle)
12, 19, 20	U_{SS}	Masse
20, 29	U_{CC}	+ 5 V

Befehlssatz des SDA 3010

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Akkumulatör	ADD A, Rr	Add register to A	1	1	68–6F
	ADD A, @R	Add data memory to A	1	1	60–61
	ADD A, # data	Add immediate to A	2	2	03
	ADDC A, Rr	Add register with carry	1	1	78–7F
	ADDC A, @R	Add data memory with carry	1	1	70–71
	ADDC A, # data	Add immediate with carry	2	2	13
	ANL A, Rr	And register to A	1	1	58–5F
	ANL A, @R	And data memory to A	1	1	50–51
	ANL A, # data	And immediate to A	2	2	53
	ORL A, Rr	Or register to A	1	1	48–4F
	ORL A, @R	Or data memory to A	1	1	40–41
	ORL A, # data	Or immediate to A	2	2	43
	XRL A, Rr	Exclusive Or register to A	1	1	D8–DF
	XRL A, @R	Exclusive Or data memory to A	1	1	D0–D1
	XRL A, # data	Exclusive Or immediate to A	2	2	D3
	INC A	Increment A	1	1	17
	DEC A	Decrement A	1	1	07
	CLR A	Clear A	1	1	27
	CPL A	Complement A	1	1	37
	DA A	Decimal adjust A	1	1	57
	SWAP A	Swap nibbles of A	1	1	47
	RL A	Rotate A left	1	1	E7
	RLC A	Rotate A left through carry	1	1	F7
	RR A	Rotate A right	1	1	77
	RRC A	Rotate A right through carry	1	1	67

Befehlssatz des SDA 3010

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
E/A	IN A, Pp	Input port to A	1	2	08, 09, 0C, 0D
	OUT Pp, A	Output A to port	1	2	90, 39, 3C, 3D
	IN A, Sn	Input serial port to A0	1	2	0E–0F
	OUT Sn, A	Output A0 to serial port	1	2	3E–3F
Register	INC Rr	Increment register	1	1	18–1F
	INC @R	Increment data memory	1	1	10–11
Sub-routinen	CALL	Jump to subroutine	1	2	14, 34, 54, 74, 94, B4, D4, F4
	RET	Return	1	2	83
Verzweigung	JMP adr	Jump unconditional	2	2	04, 24, 44, 64, 84, A4, C4, E4
	JMPP @A	Jump indirect	1	2	B3
	DJNZ Rr, adr	Decrement register and jump on R not zero	2	2	E8–EF
	JC adr	Jump on carry = 1	2	2	F6
	JNC adr	Jump on carry = 0	2	2	E6
	JZ adr	Jump on A zero	2	2	C6
	JNZ adr	Jump on A not zero	2	2	96
	JT0 adr	Jump on T0 = 1	2	2	36
	JNT0 adr	Jump on T0 = 0	2	2	26
	JT1 adr	Jump on T1 = 1	2	2	56
JNT1 adr	Jump on T1 = 0	2	2	46	
JTF adr	Jump on timer flag	2	2	16	
Flags	CLR C	Clear carry	1	1	97
	CPL C	Complement carry	1	1	A7

Befehlssatz des SDA 3010

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Transfer Befehle	MOV A, Rr	Move register to A	1	1	F8–FF
	MOV A, @R	Move data memory to A	1	1	F0–F1
	MOV A, # data	Move immediate to A	2	2	23
	MOV Rr, A	Move A to register	1	1	A8–AF
	MOV @R, A	Move A to data memory	1	1	A0–A1
	MOV Rr, # data	Move immediate to register	2	2	B8–BF
	MOV @R, # data	Move immediate to data memory	2	2	B0–B1
	XCH, A, Rr	Exchange A and register	1	1	28–2F
	XCH A, @R	Exchange A and data memory	1	1	20–21
	XCHD A, @R	Exchange nibble of A and register	1	1	30–31
MOVP A, @A	Move to A from current page	1	2	A3	
Timer/Counter	MOV A, T	Read timer/counter	1	1	42
	MOV T, A	Load timer/counter	1	1	62
	STRT T	Start timer	1	1	55
	STRT CNT	Start counter	1	1	45
	STOP TCNT	Stop timer/counter	1	1	65
	MOV DA, A	Move A to DA – converter	1	2	91
	NOP	No operation	1	1	00

Symbole und Abkürzungen

A	Akkumulator	Rr	Register-Kennzeichnung (r = 0–7)
adr	10-bit-Programmspeicher-Adresse	Sn	S-Schnittstellenkennzeichnung (n = 0; 1)
CNT	Ereignis-Zähler	T	Timer
DA	DA-Wandler-Kennzeichnung	T0, T1	Test 0, Test 1
data	8-bit-Binärzahl	#	Kennzeichnet immediate Daten
P	Mnemonic für „in-page“-Operation	@	Kennzeichnet indirekte Adressierung
Pp	Port-Kennzeichnung (p = 0–3)		

Typ	Bestellnummer	Gehäuse
SDA 3080	Q 67120-C 260	C-CC 68

Dieser anwendungsspezifische Ein-Chip-Mikrocomputer ist für die Programmentwicklung der Rechner SDA 2040/60/80/82 konzipiert worden. Eine vollständige Emulation zusammen mit einem Mikrocomputer-Entwicklungsplatz (z. B. Siemens SME 232) ist möglich.

Eine einfache Methode der Programmentwicklung ohne Entwicklungsplatz ist möglich unter Verwendung der Bausteine:

- Bond-Out-Chip SDA 3080
 - Adreßlatz (z. B. SAB 8282 oder SN 74 LS 373)
 - EPROM (z. B. SAB 2764)
- oder
- Bond-Out-Chip SDA 3080
 - EPROM mit Adreßlatz SAB 87C64.

Diese Lösung ersetzt den Baustein SDA 2040/60/80/82 in allen Eigenschaften, und alle Ports sind verfügbar. Eine echte Emulation (mit zusätzlichen Testmöglichkeiten und Betriebsarten wie Einzelschrittarbeitung) ist nur mit einem Mikrocomputer-Entwicklungsplatz realisierbar.

Befehlssatz, Architektur, Grenzdaten, Gleich- und Wechselstromkennndaten entsprechen den Eigenschaften des SDA 2040/60/80/82.

Bei weitergehendem Interesse an dem Baustein SDA 3080 erhalten Sie auf Anfrage ein komplettes Datenblatt.

Typ	Bestellnummer	Gehäuse
SDA 3085	Q 67120-C 261	PGA 88

Dieser anwendungsspezifische Ein-Chip-Mikrocomputer ist für die Programmentwicklung der Rechner SDA 2085/87 konzipiert worden. Eine vollständige Emulation zusammen mit einem Mikrocomputer-Entwicklungsplatz (z.B. Siemens SME 232) ist möglich.

Eine einfache Methode der Programmentwicklung ohne Entwicklungsplatz ist möglich unter Verwendung der Bausteine:

- Bond-Out-Chip SDA 3085
 - Adreßlatch (z.B. SAB 8282 oder SN 74 LS 373)
 - EPROM (z.B. SAB 2764)
- oder
- Bond-Out-Chip SDA 3085
 - EPROM mit Adreßlatch SAB 87C64.

Diese Lösung ersetzt den Baustein SDA 2085/87 in allen Eigenschaften, und alle Ports sind verfügbar. Eine echte Emulation (mit zusätzlichen Testmöglichkeiten und Betriebsarten wie Einzelschrittverarbeitung) ist nur mit einem Mikrocomputer-Entwicklungsplatz realisierbar.

Befehlssatz, Architektur, Grenzdaten, Gleich- und Wechselstromkenndaten entsprechen den Eigenschaften des SDA 2085/87.

Bei weitergehendem Interesse an dem Baustein SDA 3085 erhalten Sie auf Anfrage ein komplettes Datenblatt.

Typ	Bestellnummer	Gehäuse
SDA 3110	Q 67120-C 87	Piggyback 28/24 Anschlüsse

SDA 3110 (SDA 2110 ROM-los)**Eigenschaften**

- 8-bit-CPU, RAM, E/A
im Piggyback-Gehäuse mit 28/24 Anschlüssen
- 21 digitale E/A-Leitungen
eine serielle Schnittstelle
eine 8-bit-Schnittstelle
zwei 4-bit-Schnittstellen
eine 1-bit-Schnittstelle
zwei Testeingänge
- 40-byte-RAM
- 7,5 μ s Zykluszeit bei 4-MHz-Quarz – 1 und 2 Zyklen pro Befehl
- Nulldurchgangs-Detektor
- Schnittstelle für getragertes Digitalsignal
- Intervall Timer/Counter
- 5-V-Speisespannung
- Standby-Betrieb des RAM
- Befehle-Untermenge des SAB 8048
- Anschlußsockel für SAB 2716 EPROM auf der Gehäuseoberseite

Kurzbeschreibung *)

EPROM Mikrocomputer SDA 3110

Der SDA 3110 ist die ROM-lose Version des SDA 2110. Der SDA 3110 ist bis auf das fehlende ROM kompatibel zu den vorgenannten Ein-Chip-Mikrocomputern. Anstelle des ROM ist die Oberseite des SDA 3110 mit einem IC-Sockel für das rücklings aufsteckbare (Piggyback) EPROM 2716 ausgerüstet. Die Kombination von SDA 3110 mit CPU, RAM, E/A und EPROM-Sockel simuliert mit eingestecktem EPROM einen kompletten Ein-Chip-Mikrocomputer.

In einem System verhält sich der SDA 3110 mit dem EPROM genauso wie seine gewünschte maskenprogrammierte Version. Diese Anordnung erlaubt somit Feldtests eines Systems unter seinen endgültigen Bedingungen.

Diese genannten Vorteile erleichtern die Fehlersuche und die Softwareentwicklung für den SDA 2110. Weiterhin gestattet er die Entwicklung einer fehlerfreien Software bereits vor Erstellung der ROM-Maske für das endgültige Produkt.

Mit dem aufgesteckten EPROM SAB 2716 verfügt der SDA 3110 über 1-Kbyte nutzbaren Programmspeicher (ROM), 40-bytes-Datenspeicher (RAM), der bei stark reduzierter Verlustleistung im „Standby“ betrieben werden kann. Die 21 digitalen E/A-Leitungen umfassen einen 8-bit-Port, zwei 4-bit-Ports, zwei Testeingänge, eine Serienschnittstelle und eine 1-bit-Schnittstelle. Der Testeingang T0 kann mit ca. 30 kHz getragerte Signale verarbeiten. Er enthält einen digita-

*) Weiterführende Unterlagen auf Anfrage erhältlich

len Demodulator, der aus dem getragerten Digitalsignal die Hüllkurve ableitet. Da der digitale Demodulator ein ungetragertes Digitalsignal unverändert weiterleitet, kann der Testeingang T0 bei Betrieb mit den üblichen H/L-Pegeln auch als normaler Digitaleingang verwendet werden.

Der Testeingang T1 enthält einen Nulldurchgangs-Detektor. Er ist ebenfalls als normaler Digitaleingang verwendbar. Die Serienschnittstelle besteht aus einer Daten- und einer Taktleitung.

Der Baustein enthält einen eigenen Oszillator sowie einen Timer/Counter. Der Befehlssatz umfaßt 66 Befehle (1–2 byte), die in maximal 2 Zyklen abgearbeitet werden. Numerische Probleme können sowohl mit binärer als auch mit BCD-Arithmetik behandelt werden. Die Vielzahl der Bit-Handling-Befehle trägt mit zur Leistungsfähigkeit als Controller bei.

Grenzdaten

Die Grenzdaten dürfen unter keinen Umständen, auch nicht kurzzeitig und einzeln, überschritten werden, da sonst eine bleibende Beschädigung der integrierten Schaltung auftritt.

Speisespannung	U_{CC}	–0,5 bis 7	V
Umgebungstemperatur	T_U	0 bis 70	°C
Lagertemperatur	T_s	–40 bis 125	°C
Spannung zwischen beliebigem Anschlußstift und Masse	U	–0,5 bis 7	V

Gleichstrom Kenndaten
 $T_U = 0$ bis $70\text{ }^\circ\text{C}$; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

		Prüfbedingung	min.	max.	
L-Eingangsspannung (Ports, SS0, SS1, RESET, T0, T1, X1)	U_{iL}		-0,5	0,8	V
H-Eingangsspannung (Ports, SS0, SS1, 00-07)	U_{iH}	$U_{CC} = 5,0\text{ V} \pm 10\%$	2,0	U_{CC}	V
H-Eingangsspannung (Ports, SS0, SS1, 00-07)	U_{iH1}	$U_{CC} = 6,0\text{ V} \pm 0,5\text{ V}$	2,4	U_{CC}	V
H-Eingangsspannung (RESET, X1, T0, T1)	U_{iH2}		3,5	U_{CC}	V
L-Ausgangsspannung (Ports, ALE, A0-A9)	U_{qL}	$I_{qL} = 1,6\text{ mA}$		0,45	V
L-Ausgangsspannung (SS0, SS1, SCP1)	U_{qL1}	$I_{qL} = 4\text{ mA}$		0,45	V
H-Ausgangsspannung (Ports, ALE, A0-A9)	U_{qH}	$I_{qH} = 50\text{ }\mu\text{A}$	2,4		V
H-Ausgangsspannung (SS0, SS1, SCP1)	U_{qH1}	$I_{qH} = 150\text{ }\mu\text{A}$	2,4		V
H-Eingangsstrom (T0, T1)	I_{iH}	$U_{iH} = U_{CC}$		10	μA
L-Eingangsstrom (Ports, SS0, SS1)	$-I_{iL}$	$U_{iL} = 0,45\text{ V}$	30	340	μA
Eingangsspannung am (T1)	U_{T1}	$C_{\text{Ein}} = 1\text{ }\mu\text{F}$	1	3	V _{SS}
Nulldurchgangs-Detektor Stromaufnahme ohne EPROM	I_{CC}			60	mA

Wechselstrom Kenndaten
 $T_U = 0$ bis $70\text{ }^\circ\text{C}$; $U_{CC} = 5\text{ V} \pm 10\%$; $U_{SS} = 0\text{ V}$

Zykluszeit	t_{ZY}	3 MHz Quarz ($\equiv 10\text{ }\mu\text{s}$)	10	50	μs
ALE Pulsbreite	t_{ALE}	$t_{ZY} = 10\text{ }\mu\text{s}$	1,3		μs
Streuung der Oszillatorfrequenz	Δf_{OSZ}	$f = 2,5\text{ MHz}$, $R = 15\text{ k}\Omega$	-20	+20	%
Dauer eines ungetragerten Signals am Testeingang T0	t_{MTO}	3 MHz Quarz	60	-	μs
Frequenz eines getragerten Signals am Testeingang T0	f_{TR}	3 MHz Quarz	30	35	kHz
Frequenzbereich des Nulldurchgangs- Detektors (Eingang T1)	f_{T1}		0,03	1	kHz

Anschlußbelegung**Unterseite**

Anschluß	Symbol	Funktion
28	U_{CC}	+ 5 V
1	U_{SB}	+ 5 V Standby-Versorgung
14	U_{SS}	Masse 0 V
15, 16	X1, X2	Anschlüsse für Quarz o.ä.
4...11	P0 0...7	quasibidirektionaler 8-bit-Port
18...21	P2 0...3	quasibidirektionaler 4-bit-Port
22...25	P3 0...3	quasibidirektionaler 4-bit-Port
26	SS0	E/A-Anschluß der 1-bit-Schnittstelle
27	SS1	E/A-Anschluß für die serielle Schnittstelle S1
2	SCP1	Taktimpuls für die serielle Schnittstelle S1
17	RESET	Rücksetzeingang zur Initialisierung des Rechners (aktiv H). Setzt den Programmzähler zurück, löscht die Status-FFs. Setzt alle digitalen Ausgänge in den H-Zustand.
3	T0	Eingang, der mittels der bedingten Sprungbefehle JT0 und JNT0 getestet werden kann. Der Eingang enthält einen digitalen Demodulator und kann damit zur Abtrennung der Hüllkurve von einem geträgerten Signal verwendet werden.
13	T1	Eingang, der mittels der bedingten Sprungbefehle JT1 und JNT1 getestet werden kann. Dient gleichzeitig als externer Zählereingang. (Funktionsumschaltung mittels des Befehls STRT CNT.) Der Eingang kann auch zur Erkennung der Nulldurchgänge niederfrequenter Wechselspannungen verwendet werden.
12	ALE	An diesem Ausgang wird einmal pro Zyklus ein Taktsignal erzeugt.

Oberseite

1...8	A0...7	Adreßausgang für SAB 2716 (Programmcounter)
22, 23	A8, A9	Adreßausgang für SAB 2716 (Programmcounter)
9...11	00...02	Dateneingang (Befehle)
13...17	03...07	Dateneingang (Befehle)
12, 18...20	U_{SS}	Masse
20, 24	U_{CC}	+ 5 V

Befehlssatz des SDA 3110

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Akkumulator	ADD A, Rr	Add register to A	1	1	68–6F
	ADD A, @R	Add data memory to A	1	1	60–61
	ADD A, # data	Add immediate to A	2	2	03
	ADDC A, Rr	Add register with carry	1	1	78–7F
	ADDC A, @R	Add data memory with carry	1	1	70–71
	ADDC A, # data	Add immediate with carry	2	2	13
	ANL A, Rr	And register to A	1	1	58–5F
	ANL A, @R	And data memory to A	1	1	50–51
	ANL A, # data	And immediate to A	2	2	53
	ORL A, Rr	Or register to A	1	1	48–4F
	ORL A, @R	Or data memory to A	1	1	40–41
	ORL A, # data	Or immediate to A	2	2	43
	XRL A, Rr	Exclusive Or register to A	1	1	D8–DF
	XRL A, @R	Exclusive Or data memory to A	1	1	D0–D1
	XRL A, # data	Exclusive Or immediate to A	2	2	D3
	INC A	Increment A	1	1	17
	DEC A	Decrement A	1	1	07
	CLR A	Clear A	1	1	27
	CPL A	Complement A	1	1	37
	DA A	Decimal adjust A	1	1	57
SWAP A	Swap nibbles of A	1	1	47	
RL A	Rotate A left	1	1	E7	
RLC A	Rotate A left through carry	1	1	F7	
RR A	Rotate A right	1	1	77	
RRC A	Rotate A right through carry	1	1	67	

Befehlssatz des SDA 3110

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
E/A	IN A, Pp	Input port to A	1	2	08, 0C, 0D
	OUT Pp, A	Output A to port	1	2	90, 3C, 3D
	IN A, S1	Input serial port to A0	1	2	0F
	IN A, S0	Input 1 bit port to A0	1	2	0E
	OUT S1, A	Output A0 to serial port	1	2	3F
	OUT S0, A	Output A0 to 1 bit port		2	3E
Sub-routinen	CALL	Jump to subroutine	1	2	14, 34, 54, 74, 94, B4, D4, F4
	RET	Return	1	2	83
Verzweigung	JMP adr	Jump unconditional	2	2	04, 24, 44, 64, 84, A4, C4, E4
	JMPP @A	Jump indirect	1	2	B3
	DJNZ Rr adr	Decrement register and jump on R not zero	2	2	E8–EF
	JC adr	Jump on carry = 1	2	2	F6
	JNC adr	Jump on carry = 0	2	2	E6
	JZ adr	Jump on A zero	2	2	C6
	JNZ adr	Jump on A not zero	2	2	96
	JT0 adr	Jump on T0 = 1	2	2	36
	JNT0 adr	Jump on T0 = 0	2	2	26
	JT1 adr	Jump on T1 = 1	2	2	56
JNT1 adr	Jump on T1 = 0	2	2	46	
JTF adr	Jump on timer flag	2	2	16	
Flags	CLR C	Clear carry	1	1	97
	CPL C	Complement carry	1	1	A7

Befehlssatz des SDA 3110

	Mnemonic	Beschreibung	Bytes	Zyklen	Hexadezimaler Opcode
Transfer Befehle	MOV A, Rr	Move register to A	1	1	F8–FF
	MOV A, @R	Move data memory to A	1	1	F0–F1
	MOV A, # data	Move immediate to A	2	2	23
	MOV Rr, A	Move A to register	1	1	A8–AF
	MOV @R, A	Move A to data memory	1	1	A0–A1
	MOV Rr, # data	Move immediate to register	2	2	B8–BF
	MOV @R, # data	Move immediate to data memory	2	2	B0–B1
	XCH, A, Rr	Exchange A and register	1	1	28–2F
	XCH A, @R	Exchange A and data memory	1	1	20–21
	XCHD A, @R	Exchange nibble of A and register	1	1	30–31
MOVP A, @A	Move to A from current page	1	2	A3	
Timer/Counter	MOV A, T	Read timer/counter	1	1	42
	MOV T, A	Load timer/counter	1	1	62
	STRT T	Start timer	1	1	55
	STRT CNT	Start counter	1	1	45
	STOP TCNT	Stop timer/counter	1	1	65
Register	INC Rr	Increment register	1	1	18–1F
	INC @R	Increment data memory	1	1	10–11
	NOP	No operation	1	1	00

Symbole und Abkürzungen

A	Akkumulator	Rr	Register-Kennzeichnung (r = 0–7)
adr	10-bit-Programmspeicher-Adresse	Sn	S-Schnittstellenkennzeichnung (n = 0; 1)
CNT	Ereignis-Zähler	T	Timer
DA	DA-Wandler-Kennzeichnung	T0, T1	Test 0, Test 1
data	8-bit-Binärzahl	#	Kennzeichnet unmittelbare Daten
P	Mnemonic für „in-page“-Operation	@	Kennzeichnet indirekte Adressierung
Pp	Port-Kennzeichnung (p = 0,2,3)		

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 3112	Q 67000-Y 892	DIP 18

Der in ASBC-Technologie hergestellte Baustein bildet zusammen mit einem VCO (Tuner) und einem schnellen Teiler (Teilerfaktor 64) einen digital programmierbaren Phase-Locked-Loop zum Aufbau eines Fernsehgerätes mit PLL-Frequenzsyntheseabstimmung. Die PLL erlaubt eine quarzgenaue Einstellung der Frequenz der Tuneroszillatoren für den Frequenzbereich 128 MHz bis 2000 MHz im 125-kHz-Raster. Eine serielle Schnittstelle ermöglicht einen einfachen Anschluß an einen Mikroprozessor. Dieser übernimmt dabei das Laden des Teilers und der Bandwahlausgänge mit der geeigneten Information. Am Ausgang LOCK liefert die PLL eine Zustandsinformation (eingerastet/ausgerastet).

- Kein externer Integrator notwendig
- Störsichere Telegrammübertragung
- Softwarekontrollierte Integrationszeitkonstante
- Mikroprozessorkompatibel

Grenzdaten

Speisespannung	U_S	-0,3 bis 7,5	V
Eingänge			
Q1, Q2, I_{REF}	U_i	-0,3 bis U_S	V
IFO, CPL, PLE	U_i	-0,3 bis $U_S + 0,5$	V
F, \bar{F}	U_i	-0,3 bis $U_S + 0,5$	V
Ausgänge			
PD	U_q	-0,3 bis U_S	V
U_D	U_q	-0,3 bis 33	V
	I_{qL}	-7	mA
BW1...BW5	U_q	-0,3 bis 16	V
LOCK	I_q	-1 bis 5	mA
interner Pull-up $R_L = 3\text{ k}\Omega$			
Sperrschichttemperatur	T_j	140	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand			
System-Umgebung	$R_{th\text{ SU}}$	80	K/W

Funktionsbereich

Speisespannung	U_S	4,5 bis 5,5	V
Eingangsfrequenz	$f_F, f_{\bar{F}}$	32	MHz
Teilerfaktor	N	1024 bis 16383	
Widerstand für I_{REF}	R_i	80	k Ω
$I_{REF} = (U_{CC} - 0,8)/R_i$			
Abstimmspannung offener Kollektor	U_D	0,3 bis 33	V
Umgebungstemperatur	T_U	0 bis 85	°C

Kenndaten $U_S = 5 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	min.	typ.	max.		
Speisestrom $U_S = 5 \text{ V}$	I_S	15	22	35	mA
Quarzfrequenz Serien $C = 18 \text{ pF}$	f_{OSZ}		4		MHz

Signaleingänge F/F

Eingangsspannung	U_{16H}	3,92		$U_S + 0,12$	V
	U_{16L}	3,8		U_S	V
Eingangsstrom $U_{16} = 5 \text{ V}$	I_{16}			50	μA
Eingangsempfindlichkeit Sinus-Gegentakt; $f = 16 \text{ MHz}$	U_{16SS}	120		1200	mV

Eingänge (IFO, CPL, PLE)

Obere Schwellenspannung	U_{8H}	2,4			V
Untere Schwellenspannung	U_{8L}			0,8	V
Eingangsstrom $U_{8H} = 5 \text{ V}$	I_{8H}			8	μA
$U_{8L} = 0,4 \text{ V}$	I_{8L}			-550	μA
$U_{8L} = 0,8 \text{ V}$	I_{8L}			-500	μA

BW-Ausgänge (BW1...BW5)

Sperrstrom $U_{3H} = 15 \text{ V}$	I_{3H}			10	μA
Stromsenke $2 \text{ V} \leq U_3 \leq 15 \text{ V}$	I_{3H}	0,5		3	mA

Abstimmteil PD, U_D , I_{REF} , LOCK

Charge-Pump-Strom $I_{\text{Pump}} = 10 \times I_{\text{REF}}; U_S = 5 \text{ V};$ ext. $R_1 = 120 \text{ k}\Omega$	I_{13}	± 250		± 550	μA
Abstimmspannung $I_{15L} = 1,5 \text{ mA}$	U_{15L}			0,3	V
Sperrstrom $U_{15H} = 33 \text{ V}$	I_{15L}			20	μA
Referenzstrom ext. $R = 120 \text{ k}\Omega; U_S = 5 \text{ V}$	I_{14}	30		40	μA
Ausgangsspannung int. $R_L = 3 \text{ k}\Omega$	U_{12H}	4,5			V
$I_{12H} = -100 \text{ }\mu\text{A}$	U_{12L}			0,7	V
$I_{12L} = 100 \text{ }\mu\text{A}$					

IFO, PLE

Vorbereitungszeit für Freigabe	t_{VE}	2			μS
Daten	t_{VD}	2			μS
Haltezeit für Freigabe	t_{HE}	2			μS
Daten	t_{HD}	2			μS

CPL

H-Impulsbreite	t_{CH}	2			μS
L-Impulsbreite	t_{CL}	2			μS

Schaltungsbeschreibung

Über die ECL-Eingänge F/\bar{F} wird ein umschaltbarer 32/33-Zähler angesteuert. Dieser bildet zusammen mit einem 5-bit- und einem 9-bit-programmierbaren Synchronzähler einen nach dem Dual-Modulus-Verfahren arbeitenden, programmierbaren 14-bit-Synchronzähler, wobei der 5-bit-Zähler die Umschaltung von 32 auf 33 steuert (s. Blockschaltbild). Teilverhältnisse von $N = 1024$ bis 16383 sind möglich.

Das 18-bit-tiefe-Schieberegister mit Latch unterteilt sich in 14 Bit zur Speicherung des Teilverhältnisses N , 1 Bit zur Auswahl des Pumpstromes und 3 Bit zur Steuerung der 5 Bandwahlausgänge.

Das Telegramm wird über den seriellen Dateneingang IFO mit der H-L-Flanke des Schieberegisters CPL eingeschoben, wenn der Freigabeeingang PLE zusätzlich auf H liegt. Zuerst wird das Komplement des Teilungsverhältnisses, beginnend mit dem LSB, in binär codierter Form eingeschoben, danach das Auswahlbit 2^{14} für den Pumpstrom und die Bandwahlsteuerbits 2^{15} , 2^{16} und 2^{17} (siehe Tabelle).

Eine eingebaute Kontrollschaltung überprüft die Wortlänge (18 Bit) des Datentelegramms. Das 18-bit-Latch übernimmt die Daten aus dem Schieberegister während des L-Zustandes des Freigabeeinganges PLE.

Der Baustein verfügt über einen quartzesteuerten 4-MHz-Taktoszillator. Das Ausgangssignal des Quarzoszillators ($f_{OSZ} = 4$ MHz) wird durch einen Referenzteiler auf 1,953125 kHz herabgeteilt (Referenzsignal). Bedingt durch den asynchronen Festwertteiler (Teilerfaktor 64) ergibt sich ein Frequenzraster von 125 kHz.

In einem digitalen Phasendetektor wird das herabgeteilte Eingangssignal mit dem Referenzsignal verglichen. Wenn die Abfallflanke des Eingangssignals vor der Abfallflanke des Referenzsignals erscheint, geht der Ausgang DOWN des Phasendetektors für die Dauer der Phasendifferenz in den H-Zustand. Im umgekehrten Fall geht der Ausgang UP in den H-Zustand. Sind beide Signale in Phase, dann bleiben beide Ausgänge im L-Zustand. Die Ausgänge UP/DOWN steuern ihrerseits die beiden Stromquellen $I+$ und $I-$ (Charge-Pump). Sind beide Ausgänge im L-Zustand, so geht der Charge-Pump-Ausgang in den hochohmigen Zustand (TRI-STATE) über. Das logische „NOR“ der Ausgänge UP und DOWN liefert die Zustandsinformation am Ausgang LOCK.

Der Ausgangsstrom der Charge-Pump (Quellenstrom = Senkenstrom) wird durch einen externen Widerstand zwischen Anschluß I_{REF} und U_{CC} eingestellt. Zusätzlich kann durch das Steuerbit für den Pumpstrom dieser Ausgangsstrom entweder unverändert, oder um den Faktor 10 erhöht, ausgegeben werden (siehe Tabelle).

Die von der Charge-Pump erzeugten Stromimpulse werden mit Hilfe eines aktiven Tiefpasses (interner Verstärker und externe RC-Beschaltung) zur Abstimmspannung aufintegriert. Das DC-Ausgangssignal des Tiefpasses steht an U_D zur Verfügung und dient als Abstimmspannung für den VCO. Um auch Abstimmspannungen höher als $U_{CC} = 5$ V zu erzeugen, besteht die Ausgangsstufe des Verstärkers aus einem Transistor mit offenem Kollektor. Der externe Kollektorzustand kann an Spannungen bis 33 V angeschlossen werden.

Die Bandwahlausgänge (BW1, BW2, BW3, BW4, BW5) enthalten Stromsenken mit offenen Kollektoren, um auch Spannungen größer $U_S = 5$ V schalten zu können. Damit lassen sich als Bandwahlschalter arbeitende Transistoren ohne Strombegrenzungswiderstände direkt anschalten (siehe Anwendungsschaltung).

Anschlußbelegung

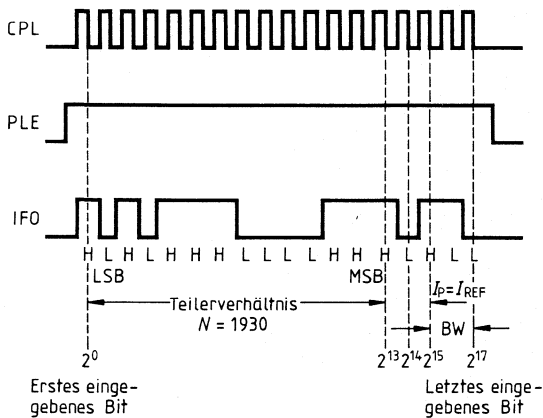
Anschluß	Symbol	Funktion
1	Q1	Quarz
2	Q2	Quarz
3	BW1	Bandwahl
4	BW2	Bandwahl
5	BW3	Bandwahl
6	BW4	Bandwahl
7	BW5	Bandwahl
8	PLE	Freigabeeingang für Schieberegister
9	GND	Masse
10	CPL	Schiebetakteingang
11	IFO	Dateneingang
12	LOCK	Lockausgang
13	PD	Verstärkereingang/Charge-Pump-Ausgang
14	I_{REF}	Stromeinstellung für Charge-Pump
15	U_D	Abstimmspannungsausgang
16	F	Signaleingang
17	\bar{F}	Signaleingang
18	U_S	Speisespannung

Wahrheitstabelle

I FO-Bit 2^{14}	Pumpstrom I_p
L	I_{REF}
H	$10 \times I_{REF}$

I FO-Bit			Bandwahlausgänge*)				
2^{15}	2^{16}	2^{17}	BW1	BW2	BW3	BW4	BW5
L	L	L	L	L	L	L	H
L	L	H	L	L	H	H	H
L	H	L	L	H	L	H	L
L	H	H	L	H	H	H	H
H	L	L	H	L	L	L	H
H	L	H	H	L	H	H	H
H	H	L	H	H	L	H	L
H	H	H	H	H	H	H	H

Impulsdiagramm



*) L = stromförend; H = sperrend

Loopfilterberechnungen

Loopbandbreite: $\omega_R = \sqrt{\frac{I_p \times K_{VCO}}{C_1 \times P \times N}}$

Dämpfung: $\xi = 0,5 \times \omega_R \times R \times C_1$

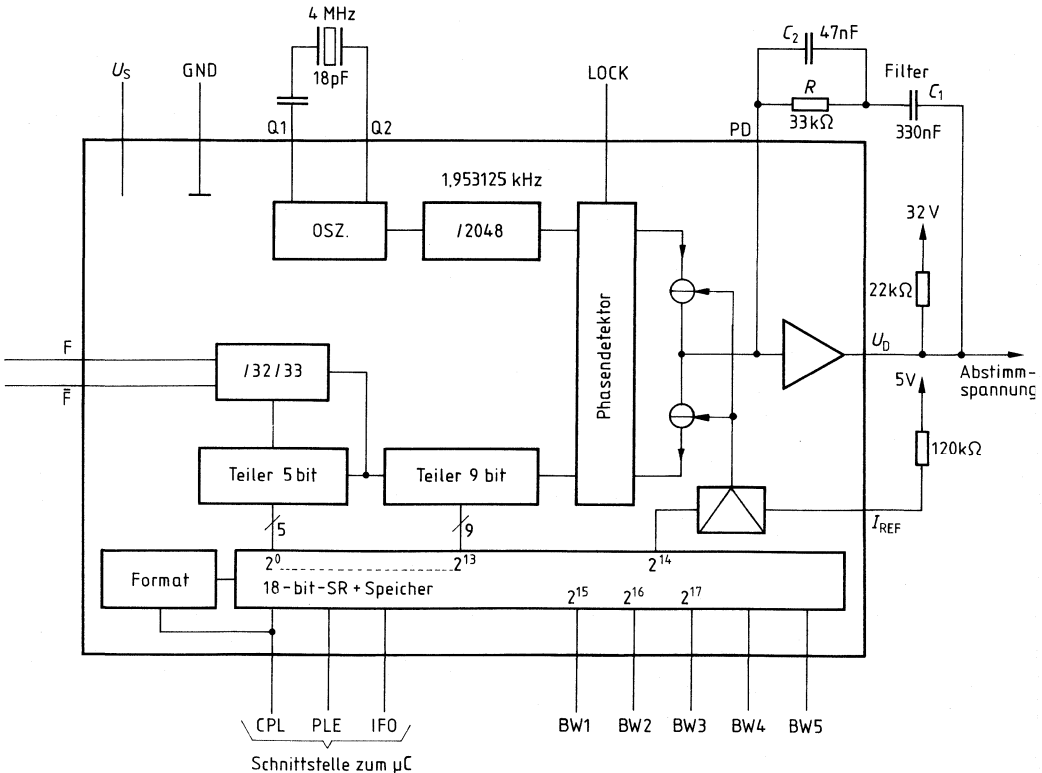
- P = Vorteiler
- N = prog. Teiler
- I_p = Pumpstrom
- K_{VCO} = Tunersteilheit
- R, C_1 = Loopfilter

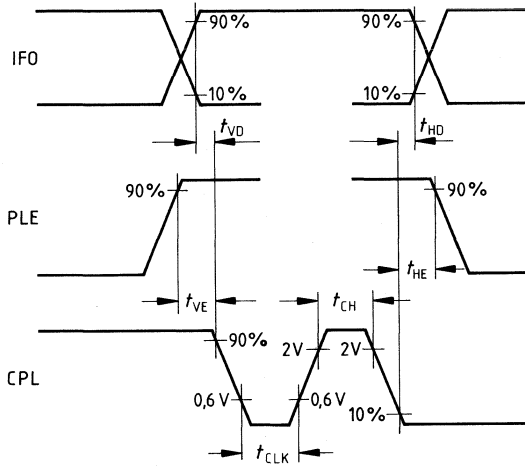
Beispiel für Kanal 47:

$P = 64$; $N = 11520$; $I_p = 200 \mu A$; $K_{VCO} = 18,7 \text{ MHz/V}$; $R = 33 \text{ k}\Omega$; $C_1 = 330 \text{ nF}$
 $\omega_R = 124 \text{ Hz}$; $f_R = 20 \text{ Hz}$; $\xi = 0,675$

Standarddimensionierung: $C_2 = C_{1/5}$

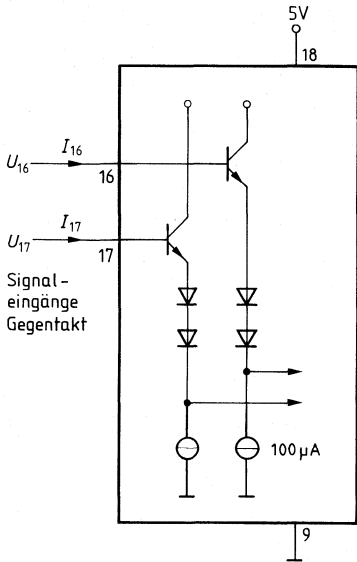
Blockschaltbild



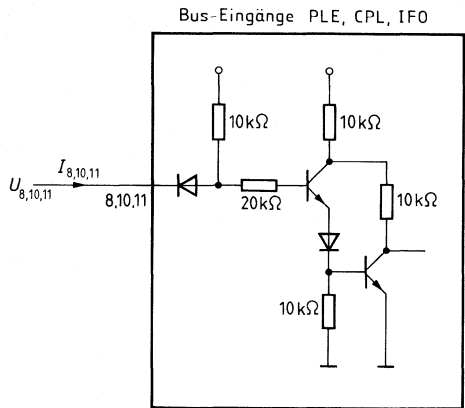
Impulsdiagramm**Vorbereitungs- und Haltezeiten**

Prüf- und Meßschaltungen

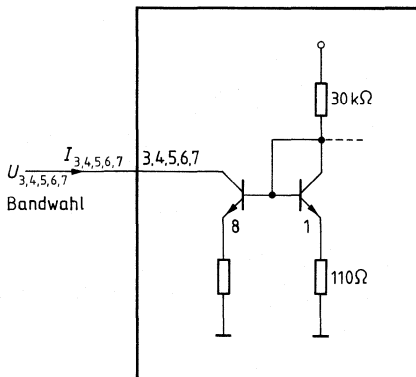
Prüfschaltung 1



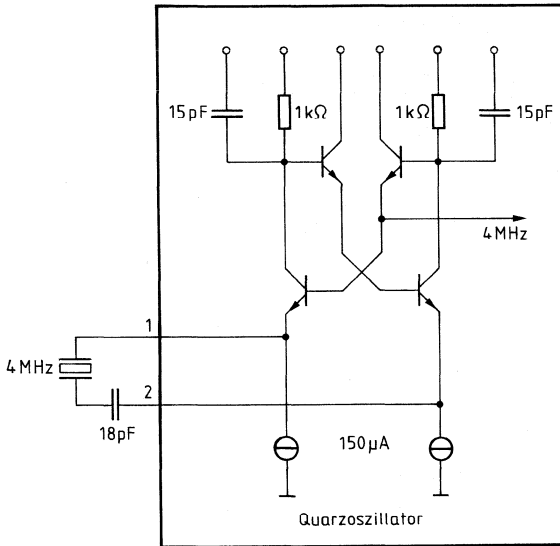
Prüfschaltung 2



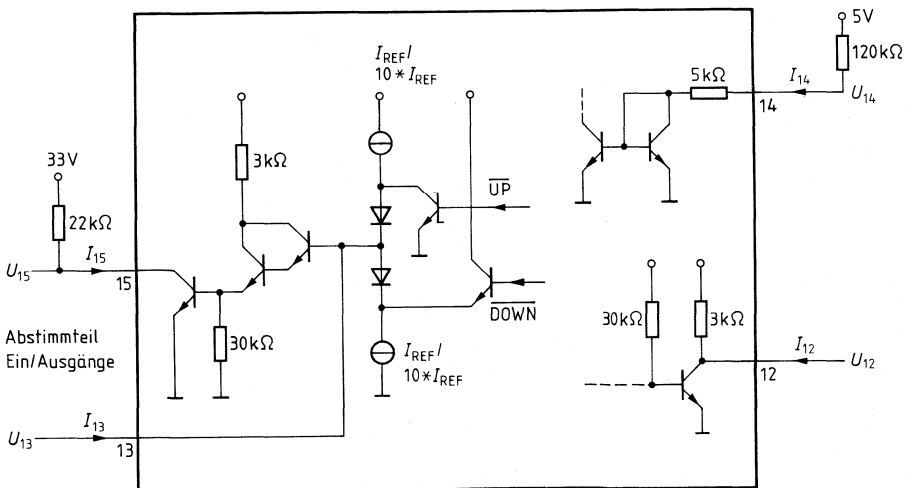
Prüfschaltung 3



Prüfschaltung 4



Prüfschaltung 5

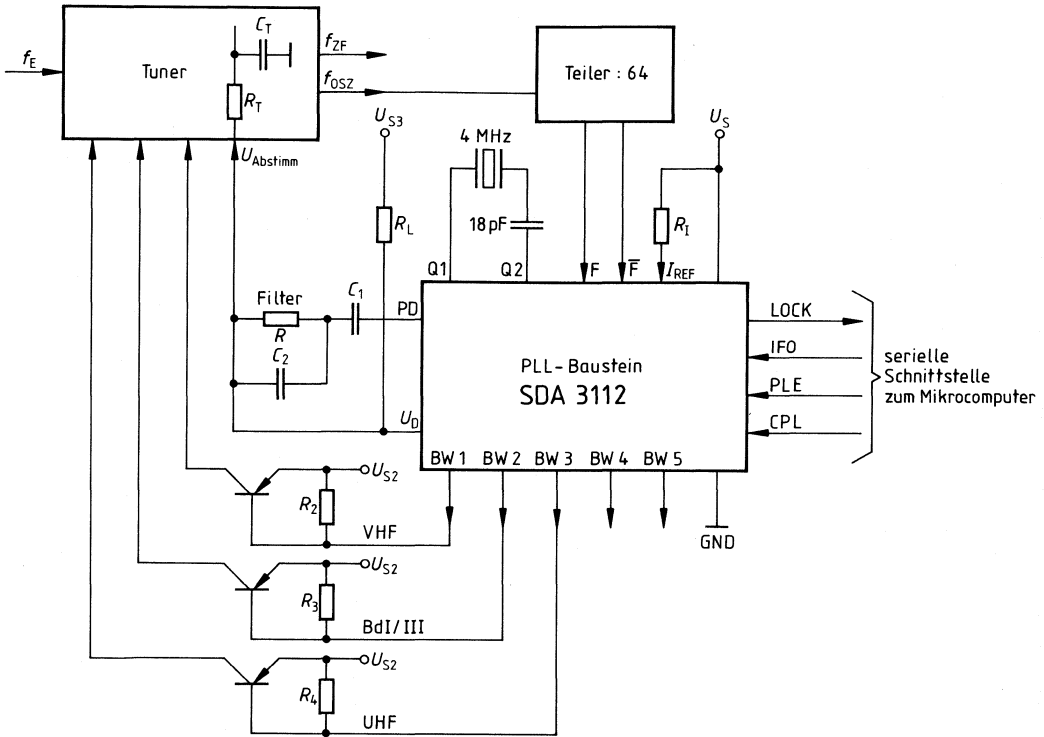


Anwendungsschaltung

Dimensionierungsvorschlag: $R_1 = 120 \text{ k}\Omega$ ($I_P = 35/350 \mu\text{A}$)
 $R_L = 22 \text{ k}\Omega$; $R_2 \dots R_4 = 22 \text{ k}\Omega$

Loopfilter: $R = 33 \text{ k}\Omega$; $C_1 = 330 \text{ nF}$; $C_2 = 47 \text{ nF}$

Nachfilter (im Tuner): $R_T = 10 \text{ k}\Omega$; $C_T = 47 \text{ nF}$



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 3202	Q 67000-Y 904	DIP 18

Der Baustein bildet zusammen mit einem VCO (Tuner) einen digital programmierbaren Phase-Locked-Loop zum Aufbau eines Fernsehgerätes mit PLL-Frequenzsyntheseabstimmung. Die PLL erlaubt eine quarzgenaue Einstellung der Frequenz der Tuneroszillatoren im Bereich 16...1300 MHz im 62,5-kHz-Raster, sowie mit einem 2,4-GHz-Vorteiler 1/2 im TVSAT-Bereich im 125-kHz-Raster. Der Abstimmvorgang wird über einen I²C-Bus von einem Mikroprozessor kontrolliert.

Eigenschaften

- Geringe Stromaufnahme
- Telegrammübertragung über I²C-Bus
- 8 software-kontrollierte Schaltausgänge
- Kostengünstiges und platzsparendes Konzept
- Keine Störstrahlung der Vorteilerausgangsfrequenz

Schaltungsbeschreibung**Abstimmteil** (Blockschaltbild beachten)

UHF/VHF REF	Das Tunersignal wird am Eingang UHF/VHF kapazitiv eingekoppelt und verstärkt. Der Referenzeingang REF ist durch einen Kondensator mit geringer Serieninduktivität abzublocken. Danach durchläuft das Signal einen asynchronen Festwertteiler $P = 8$, einen einstellbaren Teiler $N = 256...32767$ und wird dann in einem digitalen Frequenz-Phasendetektor mit einer Referenzfrequenz $f_{REF} = 7,8125$ kHz verglichen.
Q1, Q2	Sie ist abgeleitet von einem 4-MHz-Quarzoszillator (Anschluß Q1, Q2), dessen Ausgangssignal durch $Q = 512$ geteilt wird. Der Phasendetektor hat zwei Ausgänge UP und DOWN, die zwei Stromquellen $I+$ und $I-$ einer Charge-Pump steuern. Erscheint die negative Flanke des geteilten VCO-Signals vor der negativen Flanke des Referenzsignals, pulst die Stromquelle $I+$ für die Dauer der Phasendifferenz. Im umgekehrten Fall pulst die Stromquelle $I-$. Sind beide Signale in Phase, geht der Charge-Pump-Ausgang PD in den hochohmigen Zustand (PLL ist eingerastet). Die Stromimpulse werden mit Hilfe eines aktiven Tiefpasses (interner Verstärker, externer Ausgangstransistor an U_D und RC-Beschaltung) zur Abstimmspannung für den VCO aufintegriert.
PD, U_D	Mittels eines Steuerbits $5I$ läßt sich der Pumpstrom zwischen zwei Werten per Software schalten. Diese Umschaltung ermöglicht eine Änderung des Regelverhaltens der PLL im eingerasteten Zustand. Hiermit läßt sich zum Beispiel eine unterschiedliche Tunertheit in den verschiedenen Fernsehbandern ausgleichen.
P0...P3	Die per Software schaltbaren Ausgänge P0, P1, P2, P3 können externe, als Bandwahlschalter arbeitende PNP-Transistoren ansteuern (interne Strombegrenzung).
P4...P7	P4, P5, P6, P7 sind Open-Kollektor-Ausgänge für beliebige Anwendungen.

I²C-Bus-Schnittstelle

SCL, SDA Der Informationsaustausch zwischen Prozessor und PLL wird über einen asynchronen, bidirektionalen Datenbus abgewickelt. Der Takt wird grundsätzlich vom Prozessor geliefert (Eingang SCL), während der Anschluß SDA je nach Datenrichtung als Ein- oder als Ausgang arbeitet (offener Kollektor; externer Pull-UP-Widerstand).

Die vom Prozessor ankommenden Daten durchlaufen eine I²C-Bus-Steuerung und werden entsprechend ihrer Funktion in Registern abgelegt (Latch 0–3). Ist der Bus frei, befinden sich beide Leitungen im Markierungszustand (SDA, SCL sind High). Jedes Telegramm beginnt mit der Startbedingung: SDA wird Low, während SCL = High bleibt. Alle weiteren Informationswechsel finden während SCL = Low statt und werden von der Steuerung mit der positiven Taktflanke übernommen. Wird SDA = High während der Takt High ist, erkennt die PLL eine Stop-Bedingung und damit Telegrammende.

Im folgenden ist Tabelle „Logische Zuordnung“ zu beachten.

Alle Telegramme werden byteweise übertragen, gefolgt von einem 9. Taktimpuls, während dem die Steuerung die SDA-Leitung auf Low zieht (Acknowledge-Bedingung). Das erste Byte besteht aus sieben Adress-Bits, mit denen der Prozessor die PLL unter mehreren peripheren Bausteinen selektiert (Chip-Select). Das achte Bit ist immer Low.

Im Datenteil des Telegramms bestimmt das erste Bit des ersten oder dritten Datenbytes ob ein Teilerverhältnis oder Steuerinformation folgt. In jedem Fall muß nach dem ersten Byte auch das zweite Byte des selben Datentyps folgen (oder eine Stop-Bedingung).

U_S, GND Beim Anlegen der Versorgungsspannung verhindert eine Power on Reset-Schaltung, daß die PLL die SDA-Leitung auf Low zieht und damit den Bus blockiert.

Grenzdaten

		min.	max.		Anmerkungen
Speisespannung	U_S	-0,3	6	V	
Ausgang PD	U_1	-0,3	U_S	V	
Quarz Q1	U_2	-0,3	U_S	V	
Quarz Q2	U_3	-0,3	U_S	V	
Bus-Ein-/Ausgang SDA	U_4	-0,3	U_S	V	
Buseingang SCL	U_5	-0,3	U_S	V	
Portausgang P7	U_6	-0,3	16	V	
Portausgang P6	U_7	-0,3	16	V	
Portausgang P5	U_8	-0,3	16	V	
Portausgang P4	U_9	-0,3	16	V	
Portausgang P3	U_{10}	-0,3	16	V	
Portausgang P2	U_{11}	-0,3	16	V	
Portausgang P1	U_{12}	-0,3	16	V	
Portausgang P0	U_{13}	-0,3	16	V	
Signaleingang UHF/VHF	U_{15}	-0,3	2,5	V	
Referenzeingang REF	U_{16}	-0,3	2,5	V	
Ausgang aktives Filter U_D	U_{18}	-0,3	U_S	V	
Busausgang SDA	I_{4L}	-1	5	mA	offener Kollektor
Portausgang P7	I_{6L}	-1	5	mA	offener Kollektor
Portausgang P6	I_{7L}	-1	5	mA	offener Kollektor
Portausgang P5	I_{8L}	-1	5	mA	offener Kollektor
Portausgang P4	I_{9L}	-1	5	mA	offener Kollektor
Sperrschichttemperatur	T_j		125	°C	
Lagertemperatur	T_s	-40	125	°C	
Wärmewiderstand System-Umgebung	R_{thSU}		80	K/W	

Funktionsbereich

Speisespannung	U_S	4,5	5,5	V
Umgebungstemperatur	T_U	0	70	°C
Eingangsfrequenz	f_{15}	16	1300	MHz
Quarzfrequenz	$f_{2,3}$		4	MHz
Teilerfaktor	N	256	32767	

Kenndaten $U_S = 5 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		Prüfbedingungen	Prüf- schaltg.	min.	typ.	max.	
Stromaufnahme	I_S		1	35	55	75	mA
Quarzfrequenz	$f_{2,3}$	Serien- kapazität 18 pF	1			4	MHz

**Eingangsempfindlichkeit
UHF/VHF**

a_{15}	$f_{15} = 80 \dots 500 \text{ MHz}$	2		-27/10		3/315	dBm/*
a_{15}	$f_{15} = 500 \dots 1000 \text{ MHz}$	2		-24/14		3/315	dBm/*
a_{15}	$f_{15} = 1200 \text{ MHz}$	2		-15/40		3/315	dBm/*

**Bandwahlausgänge
P0...P3**

		(Stromsenken mit Innenwiderstand $R_i = 12 \text{ k}\Omega$)					
Sperrstrom	I_{13H}	$U_{13H} = 13,5 \text{ V}$	3			10	μA
Senkenstrom	I_{13L}	$U_{13H} = 12 \text{ V}$	3	0,7	1	1,5	mA

Portausgänge P4...P7

		(Schalter mit offenem Kollektor)					
Sperrstrom	I_{9H}	$U_{9H} = 13,5 \text{ V}$	4			10	μA
Restspannung	U_{9L}	$I_{9L} = 1,7 \text{ mA}$	4			0,3	V

**Phasendetektor-
ausgang PD**

		($U_S = 5 \text{ V}$)					
Pumpstrom	I_{1H}	$5I = \text{High}; U_1 = 2 \text{ V}$	5	± 90	± 220	± 300	μA
Pumpstrom	I_{1H}	$5I = \text{Low}; U_1 = 2 \text{ V}$	5	± 22	± 50	± 75	μA
Ausgangsspannung	U_{1L}	eingерastet	5	1,5		2,5	V

Aktives Filter**Ausgang U_D**

		(Testmodus $T_0 = 1$; PD = TRI-STATE)					
Ausgangsstrom	I_{18}	$U_{18} = 0,8 \text{ V}; I_{14} = 90 \mu\text{A}$	5	500			μA
Ausgangsspannung	U_{18}	$U_{1L} = 0 \text{ V}$	5			100	mV

Buseingänge SCL, SDA

Eingangsspannung	U_{5H}		6	3		5,5	V
	U_{5L}		6			1,5	V
Eingangsstrom	I_{5H}	$U_{5H} = U_S$	6			50	μA
	I_{5L}	$U_{5L} = 0 \text{ V}$	6			-100	μA

**Ausgang SDA
(Open Kollektor)**

Ausgangsspannung	U_{4H}	$U_{4H} = 5,5 \text{ V}$	6			10	V
	U_{4L}	$I_{4L} = 2 \text{ mA}$	6			0,4	V

Flanken SCL, SDA

Anstiegszeit	t_R			6		15	μs
Abfallzeit	t_F			6		15	μs

Schiebetakt SCL

Frequenz	f_S		6	0		100	kHz
H-Impulsbreite	$t_{S\text{HIGH}}$		6	4			μs
L-Impulsbreite	$t_{S\text{LOW}}$		6	4			μs

Start

Vorbereitungszeit	t_{SUSTA}		6	4			μs
Haltezeit	t_{HDSTA}		6	4			μs

*) Angabe in mV_{eff} bei 50Ω

Kenndaten $U_s = 5 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$ **STOP**

Vorbereitungszeit
Bus frei

	Prüfbedingungen	Prüf- schaltg.	min.	typ.	max.	
t_{SUSTO}		6	4			μS
t_{BUF}		6	4			μS

Datenwechsel

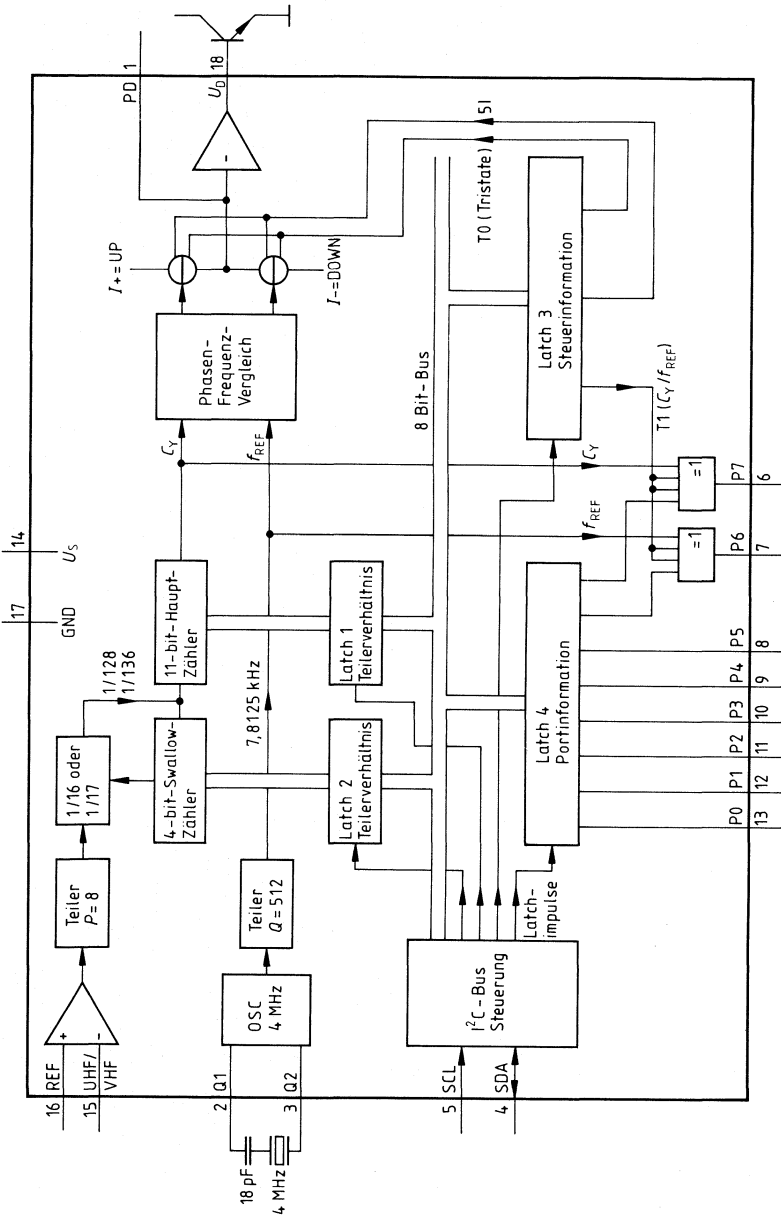
Vorbereitungszeit
Haltezeit

t_{SUDAT}		6	0,3			μS
t_{HDDAT}		6	0			μS

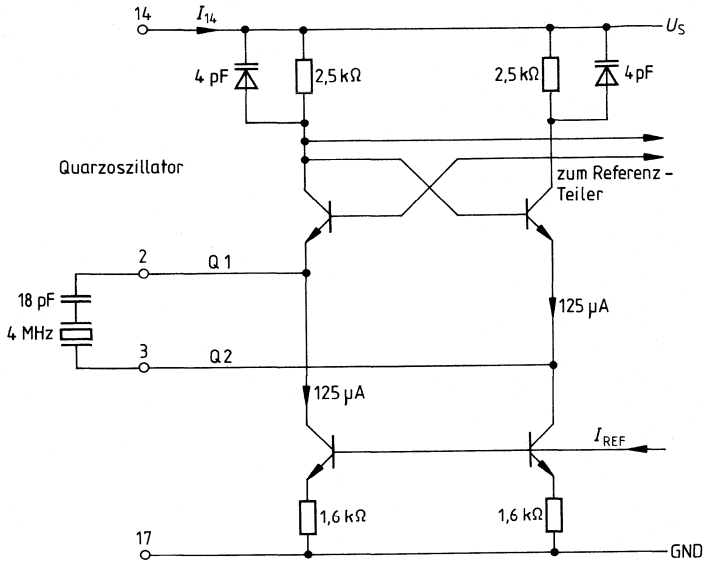
Anschlußbelegung

Anschluß	Symbol	Funktion
1	PD	Eingang aktives Filter/Charge-Pump-Ausgang
2	Q1	Quarz
3	Q2	Quarz
4	SDA	Daten-Ein-/Ausgang für I ² C-Bus
5	SCL	Takteingang für I ² C-Bus
6	P7	Portausgang (Open Kollektor)
7	P6	Portausgang (Open Kollektor)
8	P5	Portausgang (Open Kollektor)
9	P4	Portausgang (Open Kollektor)
10	P3	Portausgang (Stromsenke)
11	P2	Portausgang (Stromsenke)
12	P1	Portausgang (Stromsenke)
13	P0	Portausgang (Stromsenke)
14	U_s	Speisespannung
15	UHF/VHF	Signaleingang
16	REF	Verstärker-Referenzeingang
17	GND	Masse
18	U_b	Ausgang aktives Filter

Blockschaltbild

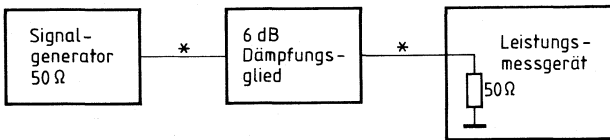


Meßschaltung 1

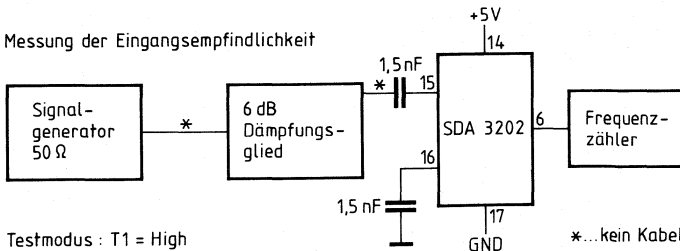


Meßschaltung 2

Eichung des Signalgenerators

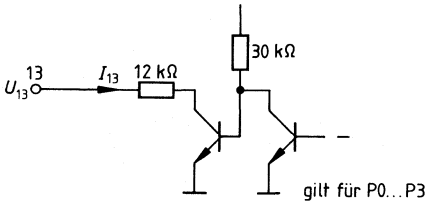


Messung der Eingangsempfindlichkeit

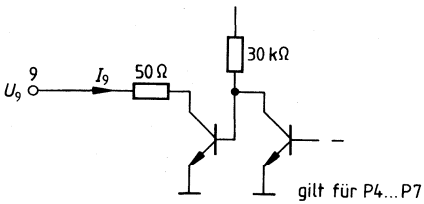


Testmodus : T1 = High

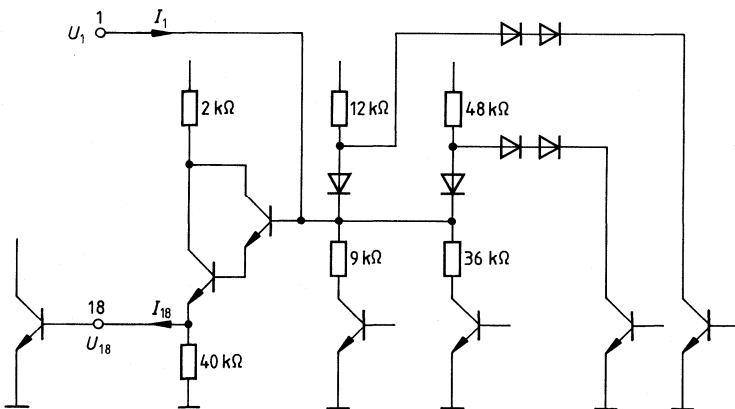
Meßschaltung 3



Meßschaltung 4

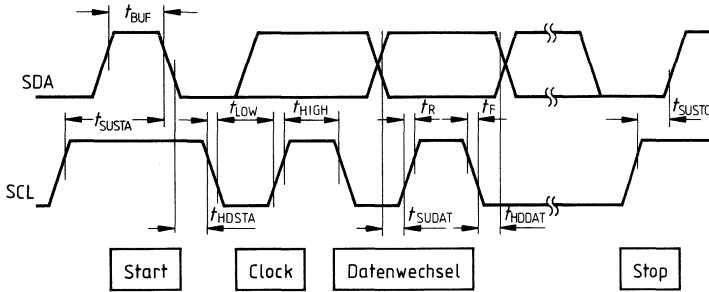


Meßschaltung 5



Meßschaltung 6a

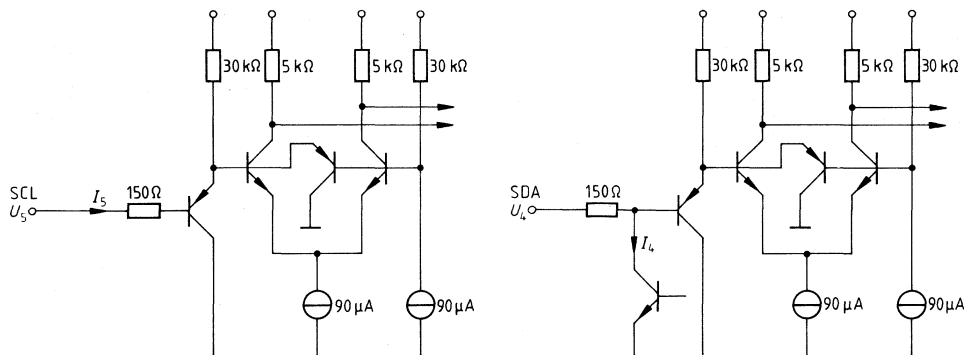
I²C-Bus-Zeitdiagramm



- t_{SUSTA} Vorbereitungszeit (Start)
- t_{HDSTA} Haltezeit (Start)
- t_{HIGH} H-Impulsbreite (Clock)
- t_{LOW} L-Impulsbreite (Clock)
- t_{SUDAT} Vorbereitungszeit (Datenwechsel)
- t_{HDDAT} Haltezeit (Datenwechsel)
- t_{SUSTO} Vorbereitungszeit (Stop)
- t_{BUF} Bus frei Zeit
- t_F Abfallzeit
- t_R Anstiegszeit

Alle Zeiten beziehen sich auf U_{IH} - und U_{IL} -Werte

Meßschaltung 6b



Loopfilterberechnungen

Loopbandbreite: $\omega_R = \sqrt{\frac{I_p \times K_{VCO}}{C_1 \times P \times N}}$

Dämpfung: $\xi = 0,5 \times \omega_R \times R \times C_1$

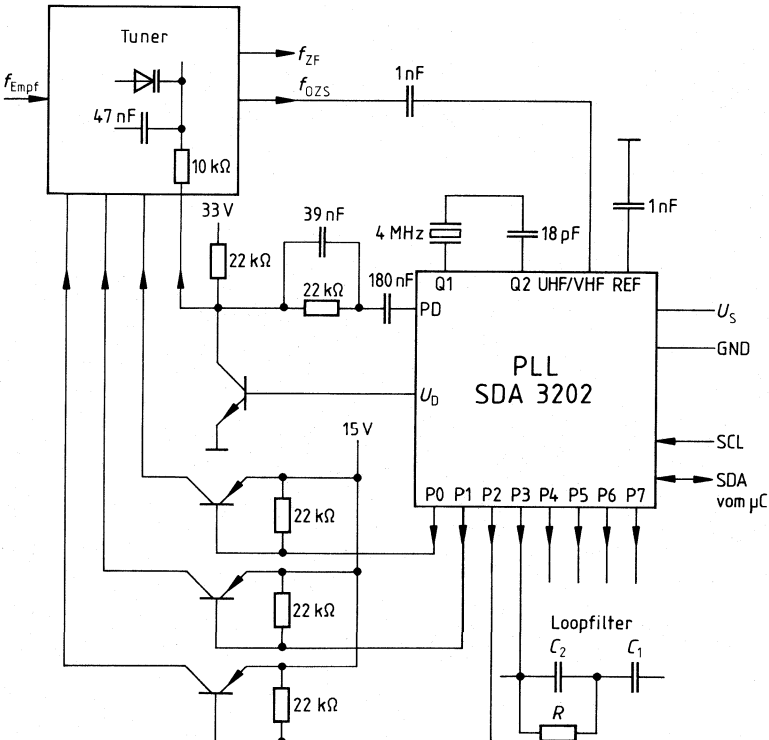
- P = Vorteiler
- N = prog. Teiler
- I_p = Pumpstrom
- K_{VCO} = Tunersteilheit
- R, C_1 = Loopfilter

Beispiel für Kanal 47:

$P = 8$; $N = 11520$; $I_p = 100 \mu A$; $K_{VCO} = 18,7 \text{ MHz/V}$; $R = 22 \text{ k}\Omega$; $C_1 = 180 \text{ nF}$
 $\omega_R = 336 \text{ Hz}$; $f_R = 54 \text{ Hz}$; $\xi = 0,67$

Standarddimensionierung: $C_2 = C_{1/5}$

Anwendungsschaltung



Funktionsbeschreibung, Anwendung, Schaltungsbeschreibung

Logische Zuordnung

	MSB									A = Acknowledge								
Adreßbyte	<table style="width: 100%; text-align: center; border-collapse: collapse;"> <tr> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">A</td> </tr> </table>	1	1	0	0	0	0	1	0	A								
1	1	0	0	0	0	1	0	A										
prog. Teiler Byte 1	<table style="width: 100%; text-align: center; border-collapse: collapse;"> <tr> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">n14</td> <td style="border: 1px solid black; padding: 2px 10px;">n13</td> <td style="border: 1px solid black; padding: 2px 10px;">n12</td> <td style="border: 1px solid black; padding: 2px 10px;">n11</td> <td style="border: 1px solid black; padding: 2px 10px;">n10</td> <td style="border: 1px solid black; padding: 2px 10px;">n9</td> <td style="border: 1px solid black; padding: 2px 10px;">n8</td> <td style="border: 1px solid black; padding: 2px 10px;">A</td> </tr> </table>	0	n14	n13	n12	n11	n10	n9	n8	A								
0	n14	n13	n12	n11	n10	n9	n8	A										
prog. Teiler Byte 2	<table style="width: 100%; text-align: center; border-collapse: collapse;"> <tr> <td style="border: 1px solid black; padding: 2px 10px;">n7</td> <td style="border: 1px solid black; padding: 2px 10px;">n6</td> <td style="border: 1px solid black; padding: 2px 10px;">n5</td> <td style="border: 1px solid black; padding: 2px 10px;">n4</td> <td style="border: 1px solid black; padding: 2px 10px;">n3</td> <td style="border: 1px solid black; padding: 2px 10px;">n2</td> <td style="border: 1px solid black; padding: 2px 10px;">n1</td> <td style="border: 1px solid black; padding: 2px 10px;">n0</td> <td style="border: 1px solid black; padding: 2px 10px;">A</td> </tr> </table>	n7	n6	n5	n4	n3	n2	n1	n0	A								
n7	n6	n5	n4	n3	n2	n1	n0	A										
Steuerifo Byte 1	<table style="width: 100%; text-align: center; border-collapse: collapse;"> <tr> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">5I</td> <td style="border: 1px solid black; padding: 2px 10px;">T1</td> <td style="border: 1px solid black; padding: 2px 10px;">T0</td> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">1</td> <td style="border: 1px solid black; padding: 2px 10px;">0</td> <td style="border: 1px solid black; padding: 2px 10px;">A</td> </tr> </table>	1	5I	T1	T0	1	1	1	0	A								
1	5I	T1	T0	1	1	1	0	A										
Steuerifo Byte 2	<table style="width: 100%; text-align: center; border-collapse: collapse;"> <tr> <td style="border: 1px solid black; padding: 2px 10px;">P7</td> <td style="border: 1px solid black; padding: 2px 10px;">P6</td> <td style="border: 1px solid black; padding: 2px 10px;">P5</td> <td style="border: 1px solid black; padding: 2px 10px;">P4</td> <td style="border: 1px solid black; padding: 2px 10px;">P3</td> <td style="border: 1px solid black; padding: 2px 10px;">P2</td> <td style="border: 1px solid black; padding: 2px 10px;">P1</td> <td style="border: 1px solid black; padding: 2px 10px;">P0</td> <td style="border: 1px solid black; padding: 2px 10px;">A</td> </tr> </table>	P7	P6	P5	P4	P3	P2	P1	P0	A								
P7	P6	P5	P4	P3	P2	P1	P0	A										

Teilverhältnis:

$$N = 16384 \times n14 + 8192 \times n13 + 4096 \times n12 + 2046 \times n11 + 1024 \times n10 + 512 \times n9 + 256 \times n8 + 128 \times n7 + 64 \times n6 + 32 \times n5 + 16 \times n4 + 8 \times n3 + 4 \times n2 + 2 \times n1 + n0$$

Bandwahl:

P3...P0 = 1 Stromsenke ist aktiv

Portausgänge:

P7...P4 = 1 Open-Kollektor-Ausgang ist aktiv

Pumpstromumschaltung:

5I = 1 hoher Strom

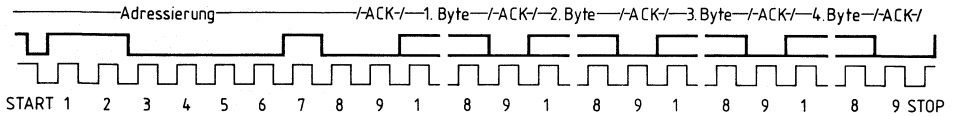
Testmodus:

T1, T0 = 0,0 Normalbetrieb

T1 = 1 P6 = f_{REF} ; P7 = Cy

T0 = 1 TRI-STATE Charge-Pump

Impulsdiagramm



Telegrammbeispiele

Start-Adr-Tv1-Tv2-St1-St2-Stop
 Start-Adr-St1-St2-Tv1-Tv2-Stop
 Start-Adr-Tv1-Tv2-St1-Stop
 Start-Adr-St1-St2-Tv1-Stop
 Start-Adr-Tv1-Tv2-Stop
 Start-Adr-St1-St2-Stop
 Start-Adr-Tv1-Stop
 Start-Adr-St1-Stop

Start = Startbedingung
 Adr = Adressierung
 Tv1 = Teilverhältnis erstes Byte
 Tv2 = Teilverhältnis zweites Byte
 St1 = Steuerwort erstes Byte
 St2 = Steuerwort zweites Byte
 Stop = Stopbedingung

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 3203	Q 67000-A 2526	DIP 20

Der Baustein bildet zusammen mit einem VCO (Tuner) einen digital programmierbaren Phase-Locked-Loop zum Aufbau eines Fernsehgerätes mit PLL-Frequenzsyntheseabstimmung. Die PLL erlaubt eine quatzgenaue Einstellung der Frequenz der Tuneroszillatoren im Bereich 16 MHz bis 1300 MHz im 62,5-kHz-Raster, sowie mit einem 2,4-GHz-Vorteiler 1/2 im TVSAT-Bereich im 125-kHz-Raster. Der Abstimmvorgang wird über einen 3-Draht-Bus von einem Mikroprozessor kontrolliert.

Eigenschaften

- Geringe Stromaufnahme
- Telegrammübertragung über 3-Draht-Bus
- 4 software-kontrollierte Schaltausgänge
- Kostengünstiges und platzsparendes Konzept
- Keine Störstrahlung der Verteilerausgangsfrequenz

Schaltungsbeschreibung

Abstimmteil (Blockschaltbild beachten)

UHF/VHF REF	Das Tunersignal wird am Eingang UHF/VHF kapazitiv eingekoppelt und verstärkt. Der Referenzeingang REF ist durch einen Kondensator mit geringer Serieninduktivität gegen Masse abzublocken. Zuerst durchläuft das Signal einen asynchronen Festwertteiler $P = 8$. Eine Antischwingschaltung vermeidet ein Oszillieren der ersten Teilerstufe bei fehlendem Eingangssignal. Damit behält auch bei Abriß der Tunerschwingung die PLL die richtige Regelrichtung bei. Danach wird ein umschaltbarer 16/17-Zähler angesteuert, der zusammen mit einem 4-bit- und einem 10-bit-programmierbaren Zähler einen nach dem Dual-Modulus-Verfahren arbeitenden einstellbaren Teiler bildet, wobei der 4-bit-Zähler die Umschaltung von 17 auf 16 steuert. Teilverhältnisse von $N = 256 \dots 16383$ sind möglich. Schließlich wird dann das geteilte Signal in einem digitalen Frequenz-Phasendetektor mit einer Referenzfrequenz $f_{REF} = 7,8125 \text{ kHz}$ verglichen. Sie ist abgeleitet von einem 4-MHz-Quarzoszillator (Anschluß Q1/Q2), dessen Ausgangssignal durch $Q = 512$ geteilt wird.
Q1, Q2	Der Phasendetektor hat zwei Ausgänge UP und DOWN, die zwei Stromquellen $I+$ und $I-$ einer Charge-Pump steuern. Erscheint die negative Flanke des geteilten VCO-Signals vor der negativen Flanke des Referenzsignals, pulst die Stromquelle $I+$ für die Dauer der Phasendifferenz. Im umgekehrten Fall pulst die Stromquelle $I-$. Sind beide Signale in Phase geht der Charge-Pump-Ausgang PD in den hochohmigen Zustand (PLL ist eingerastet). Die Stromimpulse werden mit Hilfe eines aktiven Tiefpasses (interner Verstärker, externer Ausgangstransistor an U_D und RC-Beschaltung) zur Abstimmspannung für den VCO aufintegriert.
PD	
U_D	
P1..P4	Die per Software schaltbaren Ausgänge P1, P2, P3, P4 können externe, als Bandwahlschalter arbeitende, PNP-Transistoren ansteuern (interne Strombegrenzung).
TVSAT	Im TVSAT-Modus (Anschluß TVSAT = 0 V) wird das Telegrammbit für P1 zum 15. Teilerbit. Dadurch sind Teilverhältnisse $N = 256 \dots 32767$ möglich.

3-Draht-Busschnittstelle (Funktionsbeschreibung beachten)

DATA CLOCK ENABLE	Das Telegramm wird über den seriellen Dateneingang DATA mit der positiven Flanke des vom Prozessor gelieferten Taktes CLOCK in ein 18-bit-tiefes-Schieberegister eingelesen, wenn der Freigabeeingang ENABLE zusätzlich auf High liegt. Zur Erhöhung der Störsicherheit verwirft eine Formatkontrolle alle Telegramme, die nicht exakt 18 Clock-Impulse innerhalb eines Enable-High-Zyklus umfassen. Zuerst werden die vier Bandwahlsteuerbits für die Portausgänge, danach das Teilungsverhältnis in binär codierter Form beginnend mit dem MSB eingeschoben. Ein 18-bit-Latch übernimmt die Daten aus dem Schieberegister mit der negativen Flanke des Enable-Impulses.
TEST1 kHz 62,5	Im Normalbetrieb TEST1 = Low steht am Anschluß kHz 62,5 die achtfache Referenzfrequenz 62,5 kHz zur Verfügung. Im Testbetrieb TEST1 = High wird unterschieden zwischen dem Testmodus 1 (ENABLE = Low) und dem Testmodus 2 (ENABLE = High)

DATA	CLOCK	kHz 62,5	Betriebsart
Schiebedaten	Schiebetakt	62,5 kHz	Normalbetrieb
Ausg. prog. Teiler	Ausg. Ref. Teiler	62,5 kHz	Testmodus 1
Eing. Phasendet. var. Frequenz	Eing. Phasendet. Ref.-Frequenz	1/128 (fest)	Testmodus 2

Grenzdaten

	min.	max.	
Speisespannung	U_S -0,3	6	V
Testeingang TEST1	U_1 -0,3	U_S	V
ENABLE	U_2 -0,3	6	V
DATA	U_3 -0,3	6	V
CLOCK	I_3 3	3	mA
Quarz Q1	U_4 -0,3	6	V
Quarz Q2	I_4 3	3	mA
Ausgang aktives Filter U_b	U_6 -0,3	U_S	V
Ausgang Charge-Pump PD	U_7 -0,3	U_S	V
Portausgang P1	U_9 -0,3	U_S	V
Portausgang P2	U_{10} -0,3	U_S	V
Portausgang P3	U_{11} -0,3	16	V
Portausgang P4	U_{12} -0,3	16	V
Signaleingang UHF/VHF	U_{13} -0,3	16	V
Referenzeingang REF	U_{14} -0,3	16	V
Ausgang 62,5 kHz	U_{15} -0,3	3	V
Sperrschichttemperatur	U_{17} -0,3	3	V
Lagertemperatur	U_{20} -0,3	U_S	V
	T_j	125	°C
	T_s	125	°C
Wärmewiderstand			
System-Umgebung	$R_{th\ SU}$	60	K/W

Funktionsbereich

Speisespannung	U_S	4,5	5,5	V
Umgebungstemperatur	T_U	0	70	°C
Eingangsfrequenz	f_{15}	16	1300	MHz
Quarzfrequenz	$f_{6,7}$		4	MHz
Teilerfaktor	N	256	32767	

Kenndaten $U_S = 5 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		Prüfbedingungen	Prüf- schaltg.	min.	typ.	max.	
Stromaufnahme	I_S	$U_S = 5 \text{ V}$	1	20	50	70	mA
Quarzfrequenz	$f_{6,7}$	Serien- kapazität 18 pF	1			4	MHz

**Eingangsempfindlichkeit
UHF/VHF**

	a_{15}	$f_{15} = 80 \dots 100 \text{ MHz}$	2	-24/14		3/315	dBm/*
	a_{15}	$f_{15} = 100 \dots 1000 \text{ MHz}$	2	-27/10		3/315	dBm/*
	a_{15}	$f_{15} = 1300 \text{ MHz}$	2	-15/40		3/315	dBm/*
Eingangsgleichspannung	U_{15}	UHF/VHF und REF unbeschaltet	2		2		V

Bandwahlausgänge P1...P4

		(Stromsenken mit Innenwiderstand $R_i = 12 \text{ k}\Omega$)					
Sperrstrom	I_{11H}	$U_{11H} = 13,5 \text{ V}$	3			10	μA
Senkenstrom	I_{11L}	$U_{11L} = 12 \text{ V}$	3	0,7	1,0	1,5	mA

Phasendetektorausgang PD

Pumpstrom	I_{10}	$U_S = 5 \text{ V}$ eingerastet	5	± 90	± 150	± 220	μA
Ausgangsspannung	U_{10}	eingerastet	5	1,5		2,5	V
Sperrstrom	I_{10}	eingerastet	5	-0,2		0,2	μA

Aktives Filter Ausgang U_D

Ausgangsstrom	I_9	$U_D = 0,8 \text{ V}$	5	500			μA
---------------	-------	-----------------------	---	-----	--	--	---------------

Testeingang TEST 1

Eingangsspannung	U_{1H}		6	3		U_S	V
	U_{1L}		6			0,8	V
Eingangsstrom	I_{1H}	$U_{1H} = 5 \text{ V}$	6			50	μA
	I_{1L}	$U_{1L} = 0 \text{ V}$	6			-100	μA

**Testausgänge CLOCK, DATA
(Open Kollektor)**

Ausgangsspannung	U_{2L}	$I_{2L} = 1 \text{ mA}$	6			0,4	V
	U_{2H}		6			5,5	V
Sperrstrom	I_{2H}	$U_{2H} = 5 \text{ V}$	6	10			μA

**Ausgang 62,5 kHz
(Stromsenke
mit offenem Kollektor)**

Ausgangsspannung	U_{20}		4	0,4		5,5	V
Ausgangsstrom	I_{20}		4	100		200	μA

*) Angabe in mV_{eff} bei 50Ω

Kenndaten $U_S = 5 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

		Prüfbedingungen	Prüf- schaltg.	min.	typ.	max.	
Buseingänge CLOCK, DATA, ENABLE							
Eingangsspannung	U_{2H}		6	3		U_S	V
	U_{2L}		6			0,8	V
Eingangsstrom	I_{2H}	$U_{2H} = 5 \text{ V}$	6			50	μA
	I_{2L}	$U_{2L} = 0 \text{ V}$	6			-100	μA

Datenwechsel

Vorbereitungszeit	t_{SUDAT}	DATA	6	2			μs
Haltezeit	t_{HDDAT}	DATA	6	2			μs

CLOCK

H-Impulsbreite	t_{HIGH}	CLOCK	6	2			μs
----------------	-------------------	-------	---	---	--	--	---------------

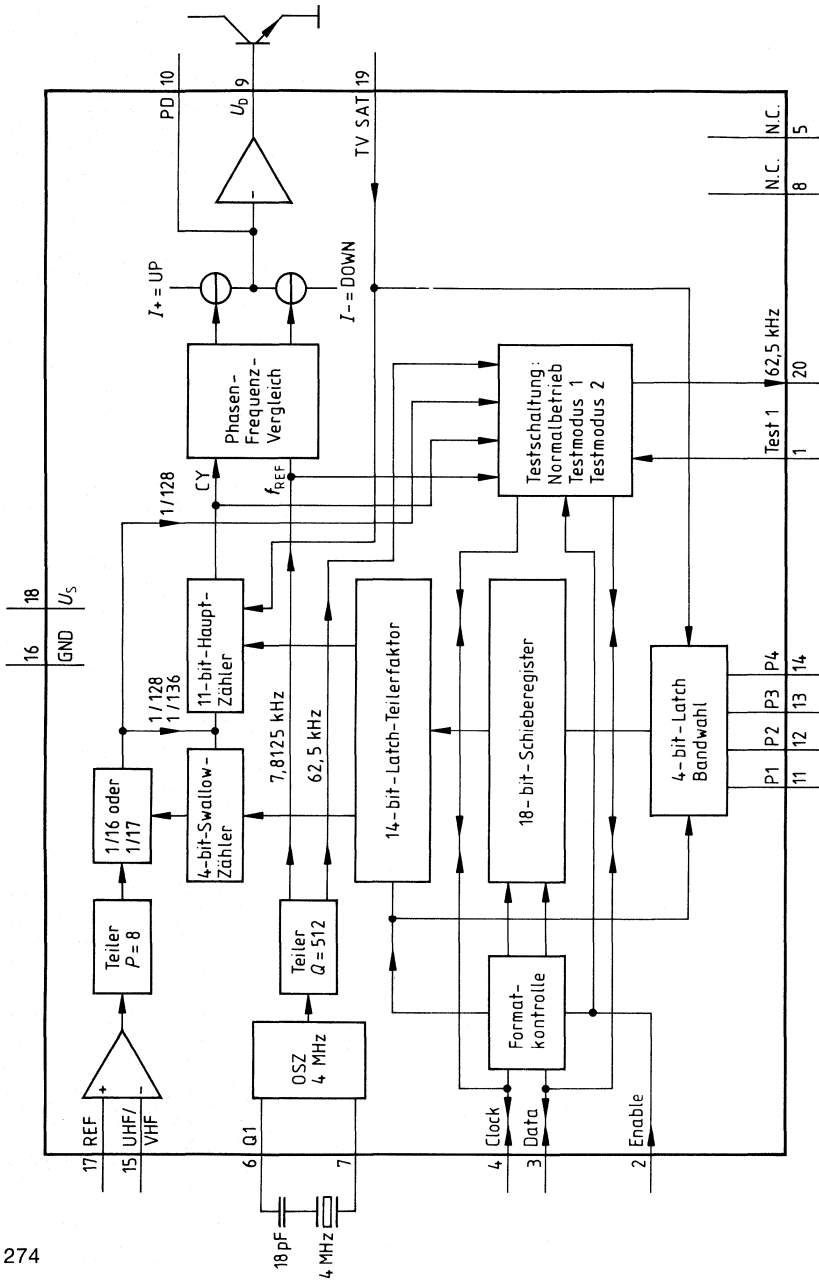
ENABLE

Vorbereitungszeit	t_{SUEN}	ENABLE	6	2			μs
Haltezeit	t_{HDEN}	ENABLE	6	2			μs

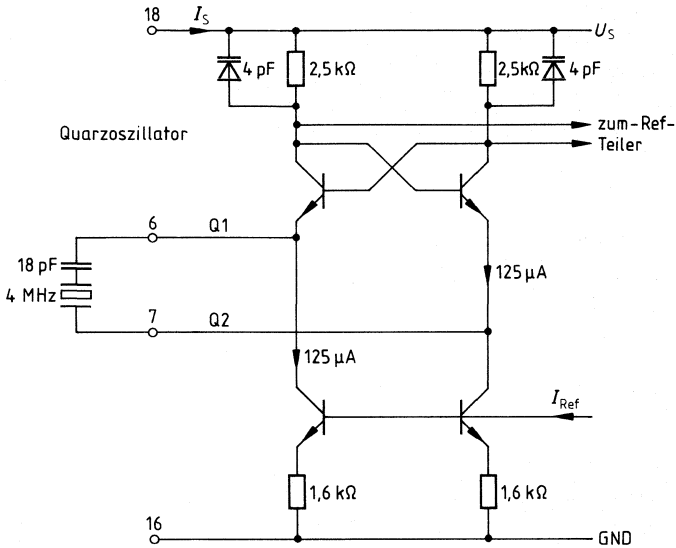
Anschlußbelegung

Anschluß	Symbol	Funktion
1	TEST1	Testeingang 1
2	ENABLE	Freigabeeingang-Schieberegister
3	DATA	Dateneingang-Schieberegister
4	CLOCK	Takteingang-Schieberegister
5	N. C.	
6	Q1	Quarz
7	Q2	Quarz
8	N. C.	
9	U_D	Ausgang aktives Filter
10	PD	Phasendetektorausgang
11	P1	Portausgang
12	P2	Portausgang
13	P3	Portausgang
14	P4	Portausgang
15	UHF/VHF	Signaleingang
16	GND	Masse
17	REF	Verstärker-Referenzeingang
18	U_S	Speisespannung
19	TV SAT	Umschaltung TV SAT-Bereich
20	kHz 62,5	62,5 kHz-Ausgang/Testausgang

Blockschaltbild

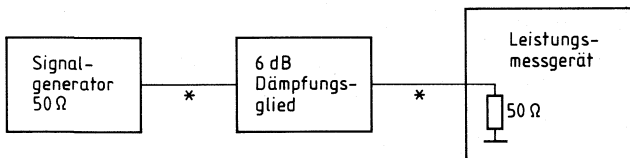


Meßschaltung 1

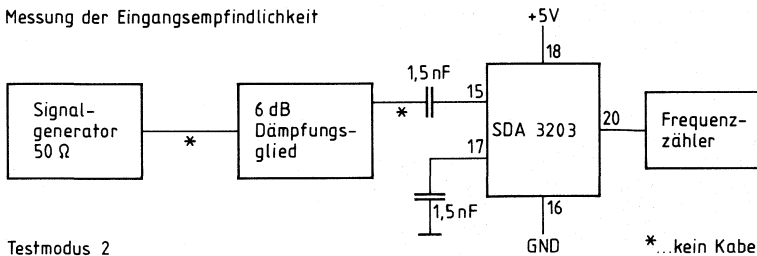


Meßschaltung 2

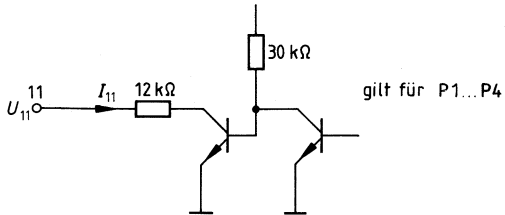
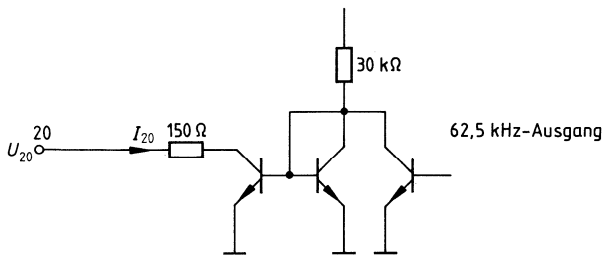
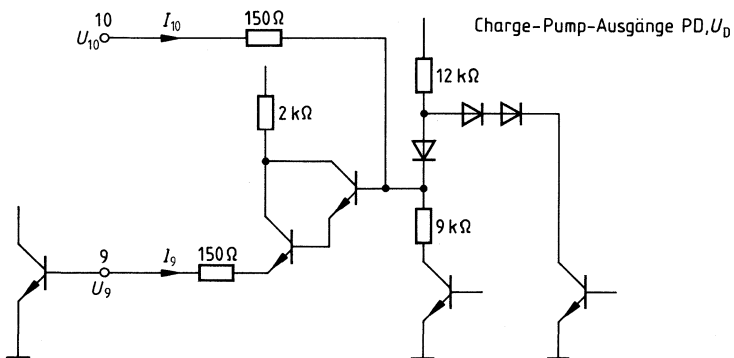
Eichung des Signalgenerators



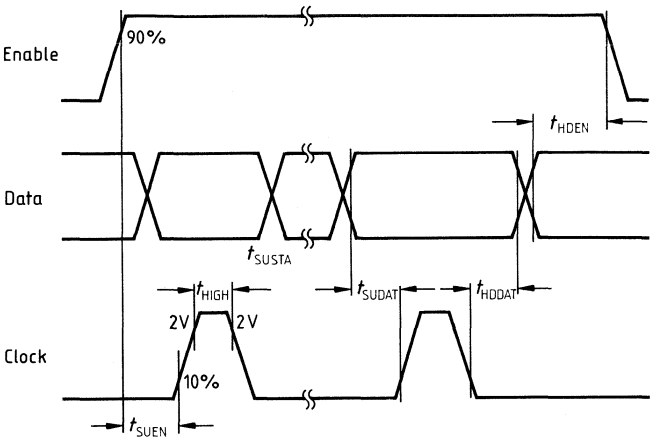
Messung der Eingangsempfindlichkeit



Testmodus 2

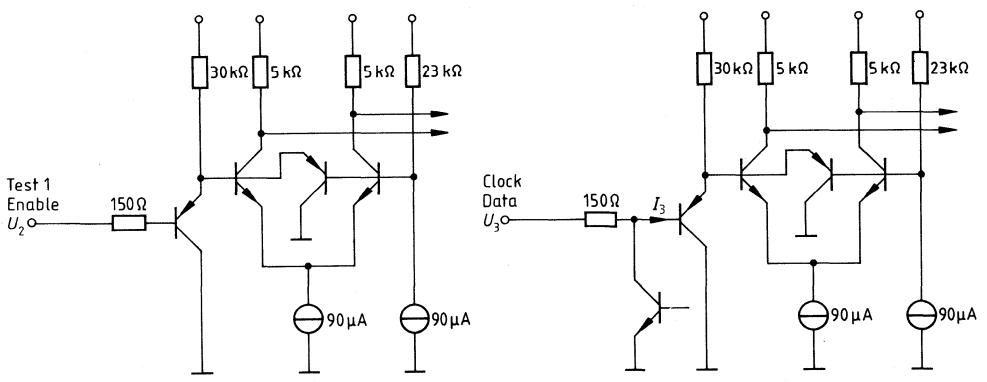
Meßschaltung 3**Meßschaltung 4****Meßschaltung 5**

Meßschaltung 6a
I²C-Bus-Zeitdiagramm



- $t_{S U E N}$ Vorbereitungszeit (Enable)
- $t_{H D E N}$ Haltezeit (Enable)
- $t_{H I G H}$ H-Impulsbreite (Clock)
- $t_{S U D A T}$ Vorbereitungszeit (Datenwechsel)
- $t_{H D D A T}$ Haltezeit (Datenwechsel)

Meßschaltung 6b



Loopfilterberechnungen

Loopbandbreite: $\omega_R = \sqrt{\frac{I_p \times K_{VCO}}{C_1 \times P \times N}}$

Dämpfung: $\xi = 0,5 \times \omega_R \times R \times C_1$

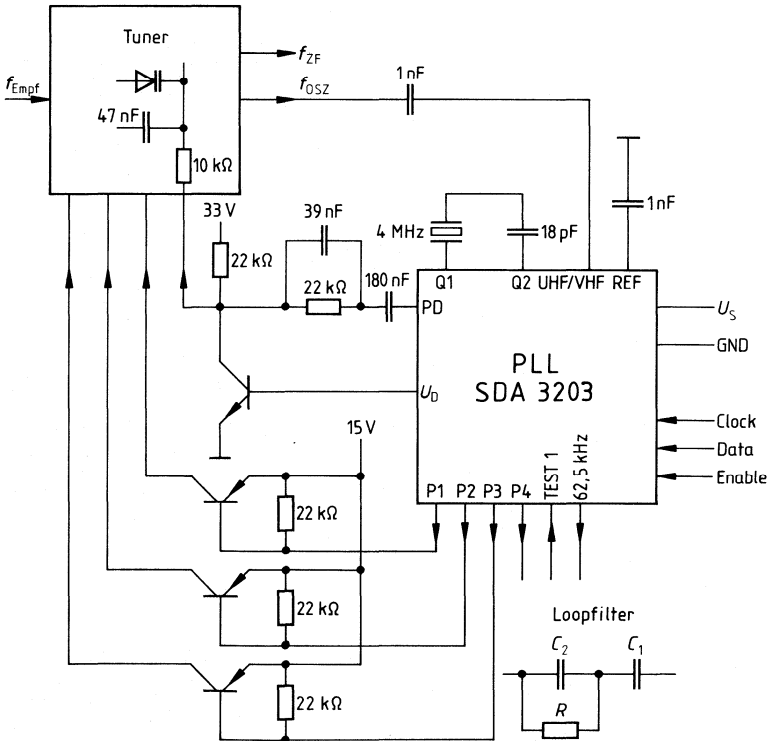
- P = Vorteiler
- N = prog. Teiler
- I_p = Pumpstrom
- K_{VCO} = Tunerstellheit
- R, C_1 = Loopfilter

Beispiel für Kanal 47:

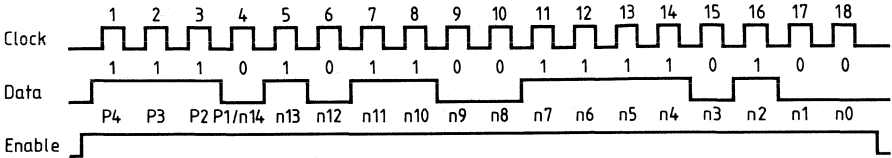
$P = 8; N = 11520; I_p = 100 \mu A; K_{VCO} = 18,7 \text{ MHz/V}; R = 22 \text{ k}\Omega; C_1 = 180 \text{ nF}$
 $\omega_R = 336 \text{ Hz}; f_R = 54 \text{ Hz}; \xi = 0,67$

Standarddimensionierung: $C_2 = C_{1/5}$

Anwendungsschaltung



Impulsdiagramm



Teilverhältnis
$$N = n_{13} \times 8192 + n_{12} \times 4096 + n_{11} \times 2048 + n_{10} \times 1024 + n_9 \times 512 + n_8 \times 256 + n_7 \times 128 + n_6 \times 64 + n_5 \times 32 + n_4 \times 16 + n_3 \times 8 + n_2 \times 4 + n_1 \times 2 + n_0$$

Beispiel: $N = 11508$

Bandwahl $P1 \dots P4 = 1$ Stromsenken sind aktiv

VCO-(Tuner-)Frequenz $f_{VCO} = 8 \times N \times 7,8125 \text{ kHz}$
 Beispiel: $f_{VCO} = 719,25 \text{ MHz}$

TVSAT = N.C. Bit 4 ist P1
 TVSAT = 0 V Bit 4 ist n14

Vorläufige Daten

Bipolare Schaltung
MOS-Handling

Typ	Bestellnummer	Gehäuse
SDA 4211	Q 67000-A 8016	DIP 8

Der Baustein ist für den Einsatz in Fernsehempfängern mit Frequenzeinstellung nach dem Frequenzsynthesystem vorgesehen. Er enthält einen Vorverstärker und eine ECL-Teilerstufe mit symmetrischen ECL-Gegentaktausgängen. Es ist wahlweiser Betrieb mit Teilverhältnis 1:64 oder 1:256 möglich.

Der Baustein funktioniert bis zu einer Eingangsfrequenz von 1,3 GHz.

- Anschlußprogrammierbares Teilungsverhältnis 1:64 oder 1:256
- Symmetrischer Gegentakteingang
- Funktionsbereich bis 1,3 GHz
- Geringe Stromaufnahme 23 mA

Schaltungsbeschreibung

Der Vorverstärker des Bausteins hat symmetrische Gegentakteingänge. Bei unsymmetrischer Ansteuerung von einem der beiden Eingänge muß der andere Eingang durch einen Kondensator (ca. 1,5 nF) mit geringer Serieninduktivität gegen Masse abgeblockt werden.

Die Teilerstufe des Bausteins besteht aus mehreren zustandsgesteuerten Master-Slave-Flipflops, deren Teilverhältnis mit dem Umschalteingang M wie folgt eingestellt werden kann:

$$\begin{aligned} M \text{ an } U_S &= 1:64 \\ M \text{ an Masse} &= 1:256. \end{aligned}$$

Die symmetrischen Gegentaktausgänge des Teilerbausteins haben einen Innenwiderstand von je 500 Ω . Der Gleichspannungspegel an den Ausgängen ist an die Speisespannung U_S angebunden (Ausgang „High“ = U_S). Der typische Ausgangshub beträgt (Spitze–Spitze) 1,0 V.

Grenzdaten

	min.	max.		
Speisespannung	U_S	-0,3	6	V
Eingangsspannung (Anschluß 2, Anschluß 3)	$U_{I,SS}$		2,5	V
Ausgangsspannung (Anschluß 6, Anschluß 7)	U_a		U_S	V
Ausgangsstrom (Anschluß 6, Anschluß 7)	$-I_a$		10	mA
Eingangsspannung (Anschluß 5)	U_M	-0,3	U_S	V
Sperrschichttemperatur	T_j		125	°C
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstand System-Umgebung	$R_{th, SU}$		115	K/W
Überspannungsfestigkeit ¹⁾ (Einmalige Entladung eines Kondensators 220 pF über Vorwiderstand 1 kΩ nacheinander auf jeden Anschluß)	U_{MOS}	-600	1000	V

Funktionsbereich

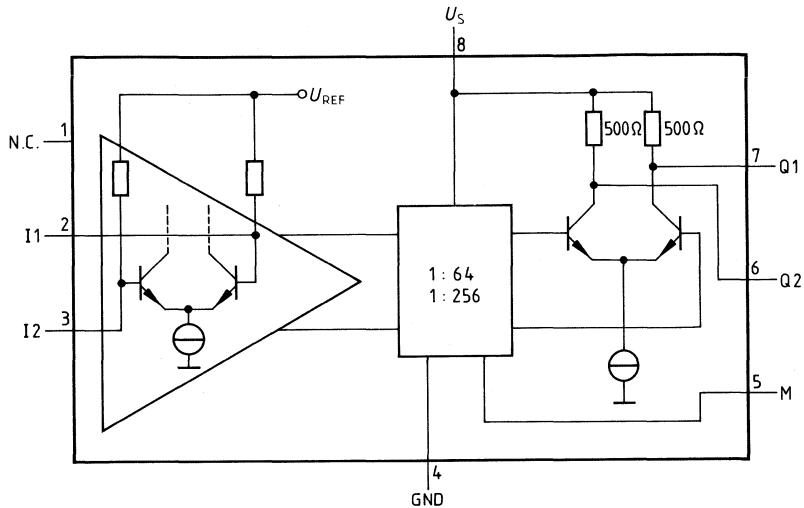
Speisespannung	U_S	4,5	5,5	V
Eingangsfrequenz	f_i	70	1300	MHz
Umgebungstemperatur	T_U	0	70	°C

¹⁾ Nicht benötigte Anschlüsse floaten; Anschluß 4 immer Masse

Kenndaten $U_S = 5 \text{ V}; T_U = 25^\circ \text{C}$

		Prüfbedingungen	Prüf- schaltg.	min.	typ.	max.	
Stromaufnahme	I_S	Eingänge abgeblockt, Aus- gänge frei, M frei			23,5	29,5	mA
Eingangspegel („Eingangs- empfindlichkeit“)	U_i	70 MHz	1	-26/11		3/315	dBm/mV
		80 MHz	1	-27/10		3/315	dBm/mV
		120 MHz	1	-30/7		3/315	dBm/mV
		250 MHz	1	-32/5,5		3/315	dBm/mV
		600 MHz	1	-27/10		3/315	dBm/mV
		1000 MHz	1	-27/10		3/315	dBm/mV
		1100 MHz	1	-27/10		3/315	dBm/mV
		1200 MHz	1	-21/20		3/315	dBm/mV
		1300 MHz	1	-15/40		3/315	dBm/mV
Ausgangsspannungshub	U_{qSS}	$C_L \leq 15 \text{ pF};$ $f \leq 1000 \text{ MHz}$	1	0,8	1,0	1,2	V
Ausgangsspannungshub	U_{qSS}	$R_L = 820 \Omega;$ $C_L = 56 \text{ pF}$ $f \leq 1000 \text{ MHz}$	2	0,25			V
Gleichspannungsoffset der Ausgänge	ΔU_Q		3			100	mV
M-Eingangsstrom „Low“ (Teilerverhältnis 1:256)	I_M	M = Masse	1		2	100	μA
M-Eingangsstrom „High“ (Teilerverhältnis 1:64)	I_M	M = U_S	1		0	50	μA
M-Eingangsspannung „High“	U_{MH}		1	2,4			V
M-Eingangsspannung „Low“	U_{ML}		1			0,6	V
Amplitude der dritten Harmonischen am Ausgang (bezogen auf die erste Harmonische)	a_3	$f = 700\text{--}900 \text{ MHz};$ $M = U_S$	1,4		-13		dB
			2,4		-20		dB

Blockschaltbild

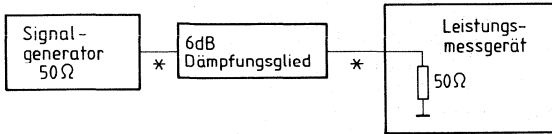


Anschlußbelegung

Anschluß	Funktion
1	nicht angeschlossen
2	Eingang I1
3	Eingang I2
4	Masse
5	Umschalteingang M für Teilerverhältnis
6	Ausgang Q2
7	Ausgang Q1
8	Speisespannung U_S

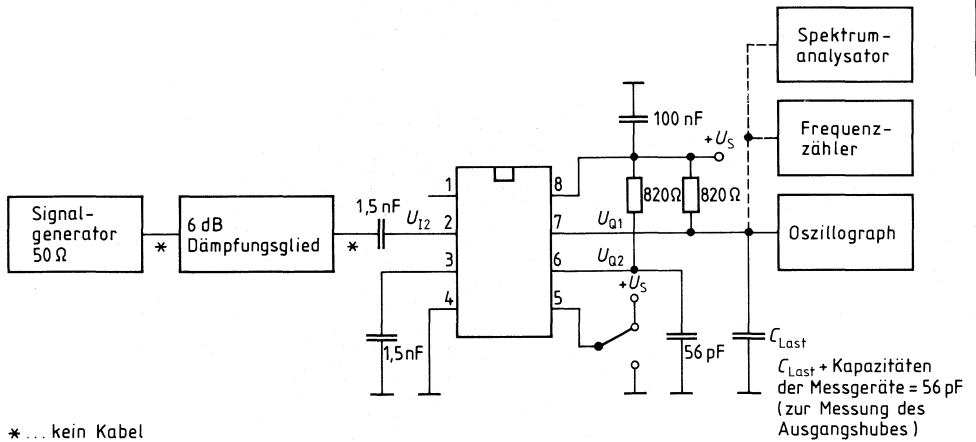
Meßschaltung 2

Eichung des Signalgenerators

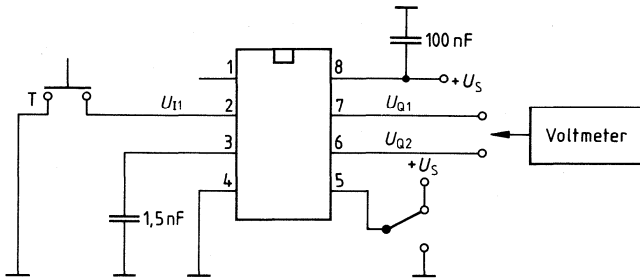


*... kein Kabel

Messung der Eingangsempfindlichkeit und des Ausgangshubes



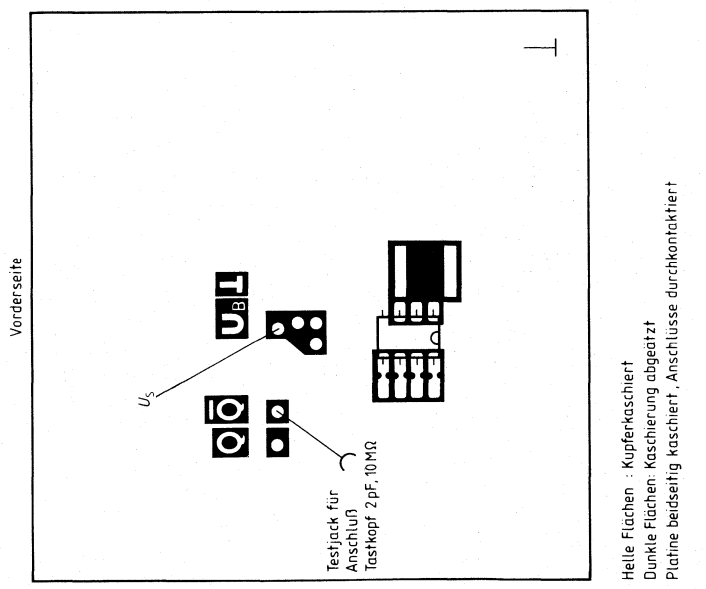
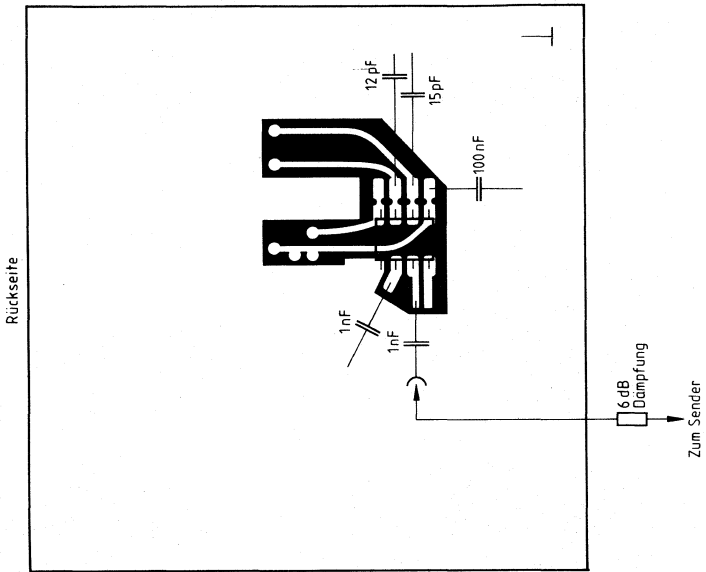
Meßschaltung 3



Anmerkung: Taste T solange betätigen, bis Ausgänge kippen.

Meßschaltung 4

Platine für die Messung der dritten Harmonischen



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
SDA 5231	Q 67000-A 8035	DIP 28

Videoprozessor zur Abtrennung der Videotextsignale aus dem Fernsehsignal für ein mikrocontrollergesteuertes I²C-Bus-Konzept. Der Videoprozessor erfüllt die Aufgabe der Videotext-Datentaktregeneration und Synchronisation des Fernsehgerätes bei Videotextbetrieb und der Auswertung des von einem Fernsehgerät gelieferten Videosignals (FBAS) für den Videotextdecoder.

Eigenschaften

- Quarzgenaue Datentakt-Regeneration für die Bitrate von 6,9375 MHz
- Abtrennen und Regenerierung der Videotextinformation
- Abtrennen der Horizontal- und Vertikal-Synchronisationssignale
- Phasenstarre Verkopplung eines 6-MHz-Oszillators mit dem FBAS
- Umschalten von der senderseitigen Synchronisation auf eine Ersatz-Synchronisation
- Wahlweise Anpassung an 1 V- oder 2,5 V- FBAS-Signalpegel
- Verarbeitung extern abgetrennter Videotextdaten
- Ausgabe negativer und positiver Sync-Signale an das Fernsehgerät

Schaltungsbeschreibung

Die Abtrennung der Videotextdaten erfolgt in einer adaptiven Schaltung, die die Amplitude der Videotextsignale mißt und bei 50 % der Amplitude abschneidet, um große Störfreiheit zu erreichen. Die Information besteht aus acht Bit, dem Startbit (Paritätsbit) und den sieben Datenbits für die Übertragung von 128 Darstellungsbefehlen pro Rasterpunkt (Buchstabe, Zeichen, Farbe usw.).

Die Impulsflanken der Bits werden zum Anstoßen eines Phasenschiebers benutzt, der zusammen mit einem freilaufenden Oszillator mit doppelter Taktfrequenz der Synchrontakt-Regeneration dient. Nach entsprechender Aufbereitung werden die Datensignale TTD und der Datentakt TTC ausgegeben.

In einem Amplitudensieb werden aus dem Videosignal Horizontal- und Vertikal-Synchronimpulse abgetrennt. Das zeilenfrequente Signal wird zum Erzeugen einer Regelspannung benutzt, die einen in der Schaltung befindlichen 6-MHz-Oszillator steuert. Der Oszillator gibt das Taktsignal an den Videotextdecoder weiter. Dort werden durch Frequenzteilung 15625 kHz erzeugt, die an den Phasenvergleich zurückgegeben werden. Bei ausreichender Videosignalkualität ist eine phasenstarre Synchronisation des 6-MHz-Oszillators gegeben, so daß das Bildpunktraster bei Videotexteinblendungen (z. B. bei Untertiteln) synchron zum FBAS ist.

Grenzdaten

		min.	max.	
Speisespannung	$U_{16/13}$		13,2	V
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstand System-Umgebung	R_{thSU}		60	K/W

Funktionsbereich

Speisespannung	U_S		13,2	V
Speisestrom	I_S		70	mA
Umgebungstemperatur	T_U	0	70	°C
Video-Eingangspegel einstellbar	U_{i27}	1	2,5	V

Kenndaten $T_U = 25\text{ °C}$

		Prüfbedingungen	min.	typ.	max.	
Speisespannung	$U_S(16)$		10,8	12	13,2	V
Speisestrom	I_S			70		mA

FBAS-Eingang, Anschluß 27

Eingangssignalpegel	U_{27}	Anschluß 2 an Masse	0,7	1	1,4	V
	U_{27}	Anschluß 2 offen	1,75	2,5	3,5	V
Synchronsignalamplitude	$U_{27\text{ Sync}}$			1		V
Videotextdatenpegel	$U_{27\text{ VTD}}$	Anschluß 2 an Masse	0,3	0,46	0,7	V
	$U_{27\text{ VTD}}$	Anschluß 2 offen	0,75	1,15	1,75	V
Generatorwiderstand	R_{G27}				250	Ω

Anpassung an FBAS-Signalpegel

Eingangsspannung						
$U_{27} = 1\text{ V}$ bei	$U_{2/13L}$		0		0,8	V
$U_{27} = 2,5\text{ V}$ bei	$U_{2/13H}$		2,0		5,5	V
Eingangsstrom	$-I_{2L}$		0		150	μA
	I_{2H}		0		1	mA

Videotext-Daten

Ausgangssignal TTD	U_{15}		2	3	4	V
Übergangszeiten	t_r, t_f		20	30	45	ns
Lastkapazität	$C_{15/13}$				40	pF
Datentaktsignal TTC	U_{14}		2	3	4	V
Übergangszeiten	t_r, t_f		20	30	45	ns
Lastkapazität	$C_{14/13}$				40	pF
Zeitabweichung gegenüber TTD	t_d		-20	0	20	ns
Gleichspannungen an den Ausgängen	$U_{14, 15/13}$			4		V

Kenndaten $T_U = 25\text{ °C}$

		Prüfbedingungen	min.	typ.	max.	
SYNC-Impulsabtrennung VCS						
(Signal an Videotextdecoder)						
Ausgangsspannung	U_{25L}		0		0,4	V
	U_{25H}		2,1		5,5	V
Ausgangsstrom	I_{25L}				0,5	mA
	$-I_{25H}$				1,5	mA
Verzögerung gegenüber FBAS-SYNC	t_d			0,5		μs
SYNC-Ausgangstreiber						
(Signal an Fernsehgerät)						
Ausgangsspannung	U_1	TCS-Betrieb		0,45		V
	U_1	FBAS-Betrieb			1	V
positives SYNC-Signal Gleichspannung	$U_{1/13}$	Lastwiderstand gegen Masse			1,4	V
Ausgangsstrom	$-I_1$				3	mA
negatives SYNC-Signal Gleichspannung	$U_{1/13}$	Lastwiderstand gegen U_S		10,1		V
Ausgangsstrom	I_1				3	mA
6-MHz-Takt F6						
F6-Ausgangssignal (oberwellenarm)	U_{17}		1	2	3	V
Übergangszeiten	t_r, t_f		20		40	ns
Lastkapazität	$C_{17/13}$				40	pF
Gleichspannung am Ausgang	$U_{17/13}$		4		8	V

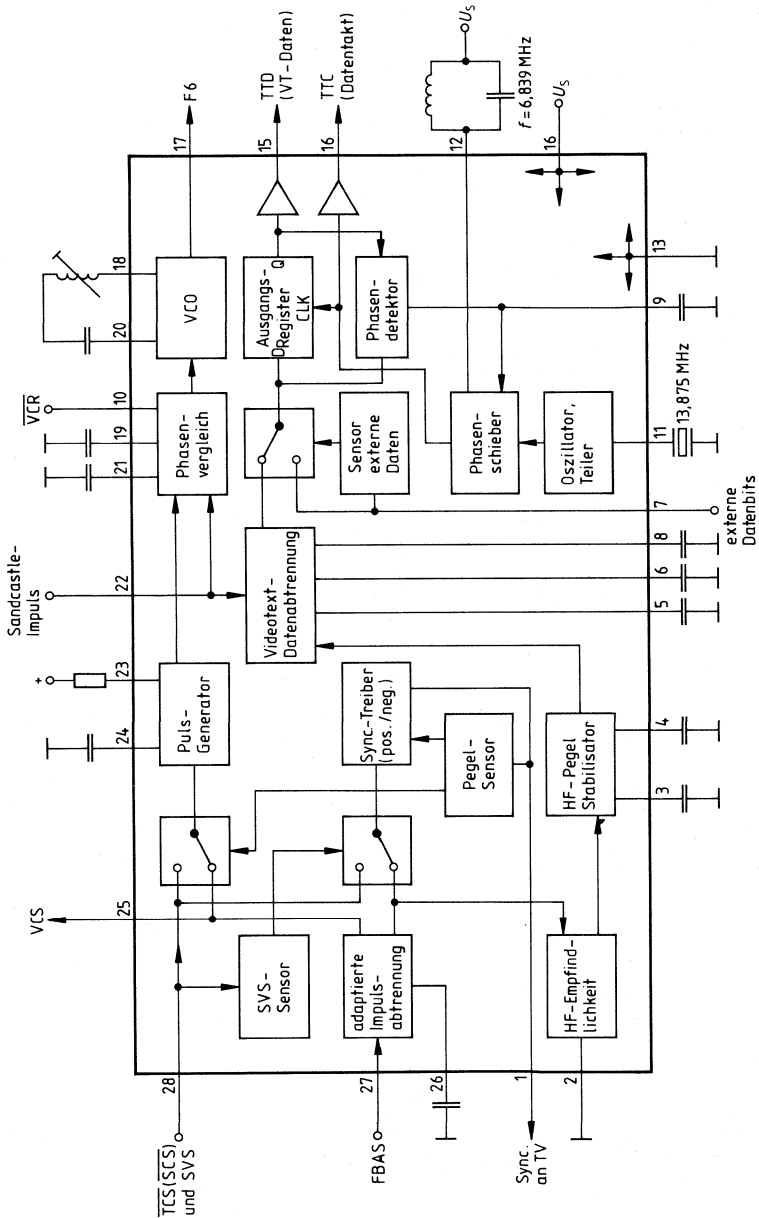
Kenndaten $T_U = 25\text{ °C}$

		Prüfbedingungen	min.	typ.	max.	
Synchronisationsauswahl SVS						
Eingangsstrom bei						
TCS-Betrieb	$-I_{28}$	$U_{28} = 0 \dots 7\text{ V}$	40	70	100	μA
FBAS-Betrieb	I_{28}	$U_{28} = 10\text{ V} \dots U_S$	-5	0	5	μA
TCS-Betrieb						
Eingangsspannung	U_{28L}	Lastwiderstand Anschluß 1	0		0,8	V
	U_{28H}	Lastwiderstand Anschluß 1	2		7	V
SCS-Betrieb						
Eingangsspannung	U_{28L}	Anschluß 1 offen	0		1,5	V
	U_{28H}	Anschluß 1 offen	3,5		7	V
Zeilensynchronimpulsbreite	t_p	TCS-Betrieb		2		μs
	t_p	SCS-Betrieb		3		μs
VCR-Betrieb						
Eingangsspannung bei						
VCR-Betrieb	$U_{10/13L}$		0		0,8	V
Normalbetrieb	$U_{10/13H}$		2		U_S	V
Eingangsstrom	I_{10}		-10	0	10	μA
Sandcastle-Impulseingang						
Phasenverriegelung						
Eingangsspannung PL	$U_{22/13L}$		0		3	V
Eingangsspannung PL	$U_{22/13H}$		3,9		5,5	V
PL-Low-Zeit für Oszillatorfreilauf	t_{pL}		100			ms
Reset-Impuls für Datenabtrennung						
Eingangsspannung CBB	$U_{22/13L}$		0		0,5	V
Eingangsspannung CBB	$U_{22/13H}$		1		5,5	V
Eingangsstrom	I_{22}				10	μA

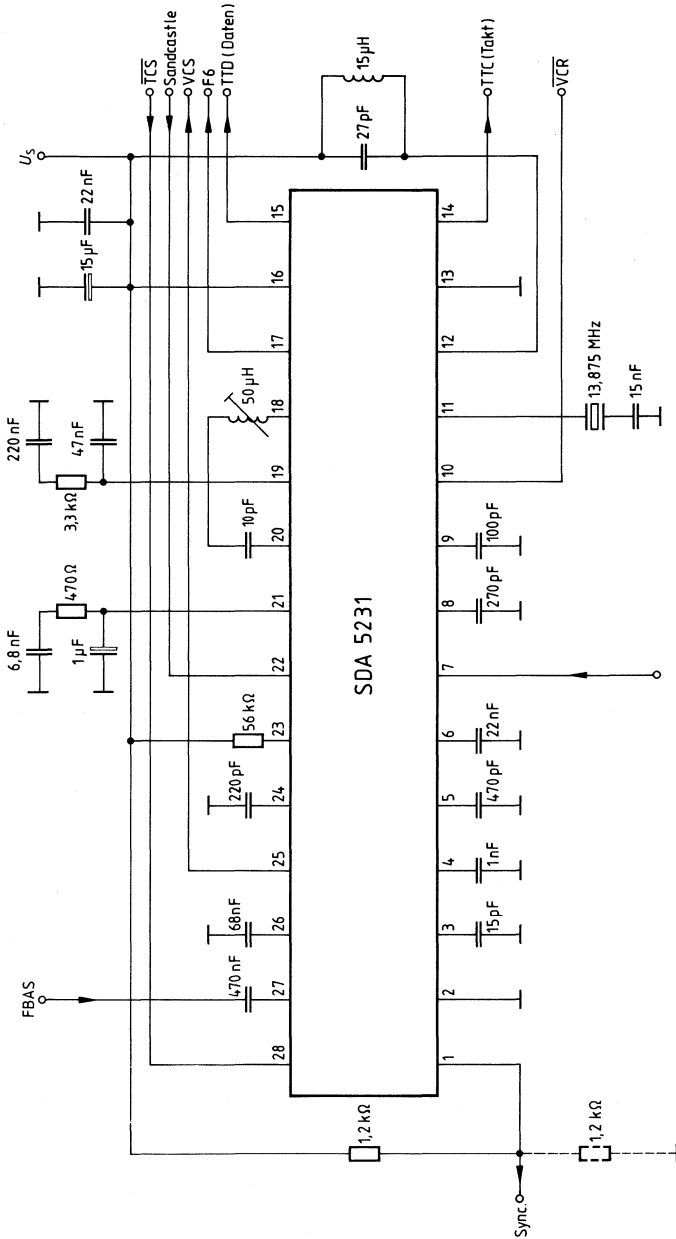
Anschlußbelegung

Anschluß	Funktion
1	SYNC-Ausgang: Positives oder negatives Synchronsignal zur Synchronisation des Fernsehgerätes. Bei Verdrahtung des Lastwiderstandes an Anschluß 1 (1,2 k Ω) gegen U_S ergibt sich ein negatives SYNC-Signal, gegen Masse ein positives.
2	FBAS-Eingangswiderstand: Bei Low wird die Verstärkung auf einen 1-V-Pegel und bei einem offenen Eingang auf einen 2,5-V-Pegel eingestellt.
3	HF-Pegelstabilisator: Kondensator für die Filterzeitkonstante
4	HF-Pegelstabilisator: Kondensator für interne amplitudenabhängige Regelspannung
5	Ladekondensator für den Schneidepegel der adaptierten Datenabtrennung
6	Ladekondensator für den Nullpegel der adaptierten Datenabtrennung
7	Dateneingang für externe Videotextdaten (bereits abgetrennte), Datenbits Aktiv-HIGH, Eingang niederohmig
8	Kondensator für das Zeitverhalten der adaptierten Datenabtrennung
9	Takt-Phasendetektor: Anschluß für Ladekondensator
10	Videobandgeräte-Modus: Umschaltung auf kurze Zeilenfang-Zeitkonstante
11	13,875-MHz-Quarzanschluß: Frequenz für doppelte Videotext-Datenrate
12	Filteranschluß für den 6,9375-MHz-Datentakt
13	Masse (0 V)
14	TTC-Ausgang
15	TTD-Ausgang
16	Speisespannung +
17	F6-Ausgang: 6-MHz-Takt (oberwellenarmes Signal)
18	6-MHz-VCO-Ausgang für frequenzbestimmenden Schwingkreis
19	Phasendetektor-Zeitglied mit kleiner Zeitkonstante bei VTR-Betrieb oder unsynchronisiertem Betrieb (Filter 2)
20	6-MHz-VCO-Eingang für frequenzbestimmenden Schwingkreis
21	Phasendetektor-Zeitglied mit großer Zeitkonstante für Normalbetrieb
22	Sandcastle-Impuls
23	Zeitbestimmender Widerstand für Pulsgenerator der PLL
24	Zeitbestimmender Kondensator für Pulsgenerator der PLL
25	VCS-Ausgang: Vom FBAS abgetrenntes Synchronsignal
26	Schwarzwertpegel-Ladekondensator für die adaptierte Synchronimpulsabtrennung
27	FBAS-Eingangssignal über Koppelkondensator mit 1-V-Signalpegel bei Anschluß 2 an Masse
28	Synchronsignal-Eingang \overline{TCS} bei Textwiedergabe (bzw. \overline{SCS} , wenn Anschluß 1 offen)

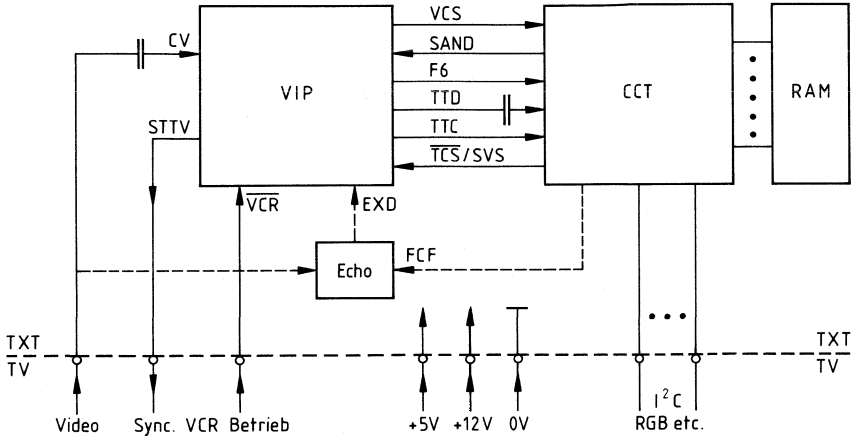
Blockschaltbild



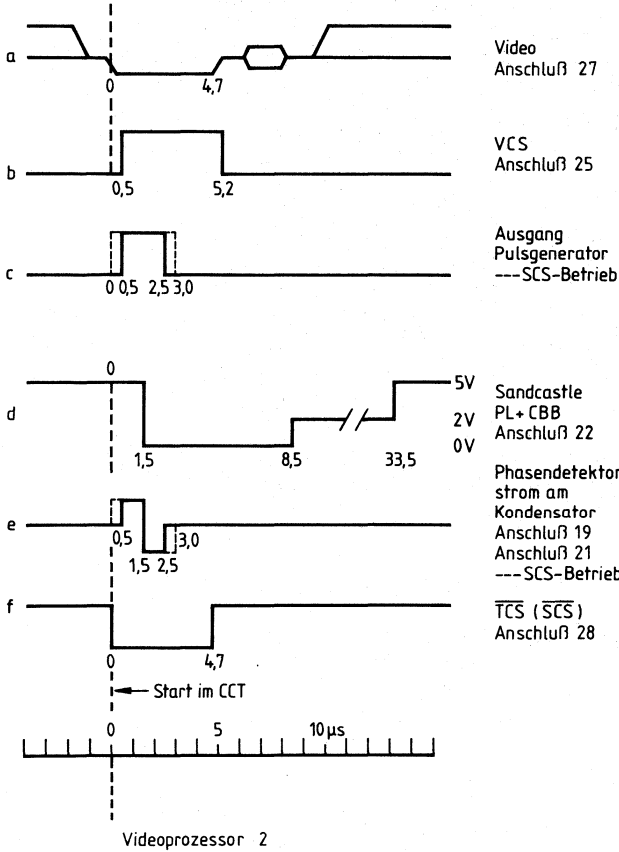
Anwendungsschaltung



Schaltbild



Diagramm



Typ	Bestellnummer	Gehäuse
SDA 5640	Q 67100-H 8087	DIP 14

Funktionsbeschreibung

Der Datenzeilendecoder empfängt und decodiert, zusammen mit einem vorgeschalteten „Video-prozessor“ (Datalicer) die Zusatzinformation für das Video-Programm-System (VPS) in der Datenzeile 16 (siehe Anhang) des Fernsehsignals (siehe Diagramm 1, 2) und macht diese über die I²C-Bus-Schnittstelle zur Weiterverarbeitung verfügbar.

Da jeder Programmbeitrag bei seiner Ausstrahlung durch ein codiertes „Label“ gekennzeichnet ist, ermöglicht der Datenzeilendecoder die Aufzeichnung eines gewünschten Programmbeitrags auf Videorecorder zu steuern und hilft dadurch Fehlaufzeichnungen zu vermeiden, wie sie durch Programmänderungen oder -verschiebungen entstehen.

Anwendungsbeschreibung

In der Anwendungsschaltung ist ein vollständiger Datenzeilenempfänger, bestehend aus VPS-Decoder und Datalicer, dargestellt.

Schaltungsbeschreibung

Der Datenzeilendecoder besteht im wesentlichen aus drei Funktionsblöcken, die mit den Stichwörtern Timing, Datenerfassung und Datenausgabe umschrieben werden können.

Timing-Block

Diese Funktionseinheit hat die Aufgabe, aus dem VCS-Signal (siehe Diagramm 3) die Zeile 16 zu erkennen und für diesen Zeitraum die Datenerfassung freizugeben. Mit Hilfe von Zählern werden im Timing-Block die Impulsbreiten des VCS-Signals gemessen und daraus die Bildkipp-Signale abgeleitet. Die zeitliche Lage des ersten Zeilenimpulses nach den breiten Bildkipp-Impulsen (einschließlich der Nachtrabanten) stellt ein Kriterium für das erste oder zweite Halbbild dar. Im Fall des ersten Halbbildes zählt ein Zähler bis zum Zeilenimpuls 16 hoch und gibt bis zum 17. Zeilenimpuls die Datenerfassung frei.

Datenerfassung

Während der Timing-Block Zeile 16 meldet, wird im Datenerfassungsblock das auf der DZDA-Leitung einlaufende Biphase-Datensignal nach dem Startbit abgesucht (siehe Diagramm 4). Dieses Bit dient zur Synchronisierung der Decodierschaltung und verstößt als einzige Übernahme gegen das Bildungsgesetz des Biphase-Codes. Voraussetzung für eine spätere Übernahme der Daten ins Ausgaberegister ist die Erkennung des Startcodes in den folgenden sechs Bits nach dem Startbit.

Von den insgesamt 15 Worten zu je 8 bit sind lediglich die Worte 5 und 11 bis 14 für eine Auswertung im Videorecorder von Bedeutung, daher werden auch nur diese vierzig Bit in ein serielles Auffangregister übernommen. Während des gesamten Datentelegramms wird auf die Ein-

haltung der Biphase-Antivalenzregel geachtet. Am Ende von Wort 14 werden die relevanten 5 Worte in die Senderegisterbank übernommen, wenn der Startcode identifiziert werden konnte, kein Verstoß gegen das Biphase-Gesetz entdeckt wurde und der Baustein nicht gleichzeitig über die I²C-Bus-Schnittstelle angesprochen wird.

Nach dem Auslesen der VPS-Daten werden die Senderegister gelöscht (alle Bit logisch „1“) und erst nach einem fehlerfreien Empfang der Zeile 16 wieder aktualisiert. Da die Dateizeile 16 nur einmal während eines Vollbildes übertragen wird, sollte die Abfrageperiode größer als 40 ms sein.

Datenausgabe

Die Datenausgabe erfolgt über eine I²C-Bus-Schnittstelle (Slave-Transmitter). Der zeitliche Zusammenhang zwischen der SDA und SCL-Signalleitung während der Auslesephase kann den Diagrammen 5 und 6 entnommen werden.

Das Übertragungsprotokoll hat folgendes Aussehen:

START	Chipadresse v. Master	AS	Wort 11 v. Slave	AM	Wort 14 v. Slave	AM	Wort 5 v. Slave	NAM	STOP
-------	--------------------------	----	---------------------	----	-------	---------------------	----	--------------------	-----	------

Der Informationsinhalt der Worte 11...14 und des Wortes 5 ist auf Seite 312 dargestellt.

Ablauf

1. Der Prozessor (Master) löst eine Startbedingung aus (SDA wechselt von High nach Low, während SCL = High ist). Anschließend übernimmt der Master die Taktung der SCL-Leitung für die gesamte Protokolldauer. Der Zähler für die Wortadresse wird rückgesetzt und zeigt auf Wort 11.
2. Master gibt synchron zu den ersten 8 SCL-Takten eine 8-bit-Chipadresse auf die SDA-Leitung (VPS-Decoder muß hardwaremäßig auf diese Adresse programmiert sein).
3. Während der neunten Taktphase gibt der Master die SDA-Leitung frei (sie nimmt infolge eines externen Pull-up-Widerstandes High-Potential an) und der Decoderbaustein (Slave) erzeugt ein Acknowledge (zieht SDA-Leitung auf Low; AS).
4. Der Slave gibt während der nächsten acht SCL-Takte das adressierte Wort auf die Datenleitung.
5. Zwischentakt für ein Master-Acknowledge (AM), das für den Slave-Sender gleichzeitig eine Erhöhung des Adreßzählerstandes bedeutet.
6. Wiederholung der Schritte 4 und 5, bis alle Datenwerte ausgegeben sind. Allerdings verzichtet der Master auf ein Acknowledge nach dem fünften Datenwort, was dem Slave das Übertragungsende anzeigt (No-Acknowledge; NAM).
7. Mit der Stop-Bedingung während der letzten SCL-Taktperiode (Low-High-Wechsel von SDA während SCL = High) beendet der Master das Protokoll.

Beschreibung von Zusatzfunktionen des Decoderbausteins

1. Ohne spezielle Maßnahme wäre auf der DZDA-Leitung neben den VPS-Daten auch noch der Farbburst als Datensignal vorhanden. Um zu verhindern, daß sich der VPS-Decoder irrtümlich auf diesen Farbburst einsynchronisiert, liefert der Decoderbaustein an den Dataslicer ein Farbburstaustastsignal (SAND), mit dem die Datenabtrennschaltung und der Taktphasendetektor im Videoprozessor zurückgesetzt werden (siehe Diagramm 7). Sowohl der Datenausgang des Dataslicers als auch der DZDA-Eingang des VPS-Decoders werden für die Dauer des SAND-Impulses auf ihren zugehörigen Lowpegel gezwungen, so daß die Koppelkapazität zyklisch in den Sand-Impuls-Phasen auf den L-Pegel vorgeladen wird.

Der SAND-Impuls wird vom Decoder für jede Fernsehzeile erzeugt, eine Synchronisation zum VCS-Signal erfolgt jedoch nur einmal während eines Vollbildes.

2. Der Data-Valid-Anschluß (DAVN) erleichtert die Kontrolle darüber, ob der eingestellte Fernsehsender eine VPS-Datenzeile abstrahlt. Bei vorhandener Datenzeile erscheinen am DAVN-Ausgang Impulse mit der Bildfrequenz (siehe Diagramm 3). Gesetzt wird der Ausgang jeweils zu Beginn der Zeile 16 und zurückgesetzt wird er mit dem Datenübernahmeimpuls (internes Signal am Ende von Wort 14 innerhalb der 16. Zeile). Wird dieser Übernahmeimpuls infolge einer fehlenden Datenzeileninformation nicht erzeugt, verweilt die Signalleitung DAVN auf High.

Es besteht die zusätzliche externe Möglichkeit, das DAVN-Signal mittels einer I²C-Bus-Abfrage auf High zu setzen. Das ist möglich, um durch einen zufälligen Low-Pegel auf DAVN bei fehlendem FBAS-Signal nicht irrtümlich einen Datenzeilensender vorzutauschen.

3. Mittels des Testanschlusses (TI = High) kann der DAVN-Ausgang als Testsignalausgang umgeschaltet werden. Abhängig vom Zustand des Eingangs CS0 wird dann das interne Signal Z16N (bei CS0 = Low) bzw. ADIX (bei CS0 = High) auf den DAVN-Ausgang geschaltet.
4. Eine Datenabfrage über den I²C-Bus wird vom Master-Prozessor immer mit dem Aussenden der Chip-Adresse begonnen, die dann mit der Hardware-Adresse des VPS-Decoders identisch sein muß. Mit dem Eingang CS0 kann diese Chip-Adresse umgeschaltet werden:

CS0	Chip-Adresse
Low	21H
High	23H

Grenzdaten

		min.	typ.	max.		Anmerkungen
Speisespannung	U_{DD}	-0,3		6	V	Ausnahme: DZCL, DZDA (siehe U_{M2})
Eingangsspannung für DZCL, DZDA	U_{IM2}	-0,3		10,5	V	
Eingangsspannung	U_{IM1}	-0,3		6	V	
Lagertemperatur	T_s	-40		125	°C	
Gesamtverlustleistung	P_{tot}			300	mW	
Verlustleistung je Ausgang	P_O			10	mW	

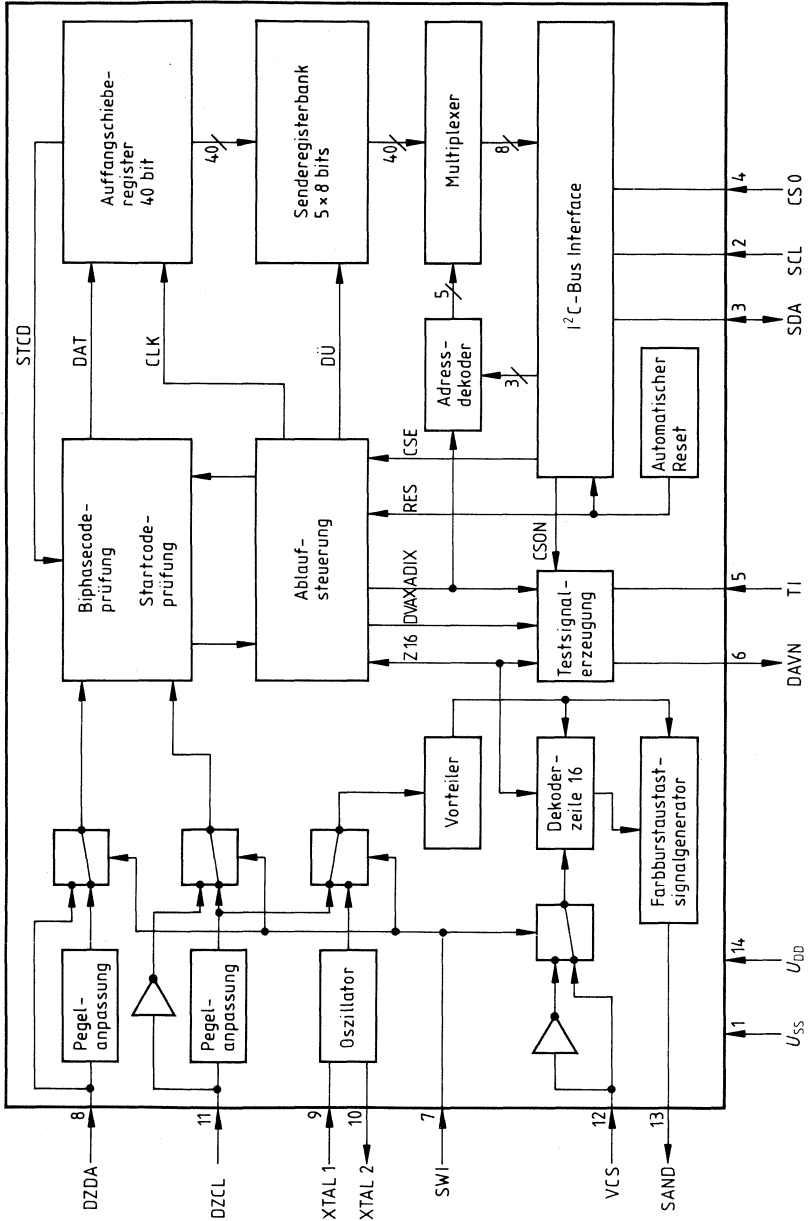
Funktionsbereich

Speisespannung	U_{DD}	4,5	5	5,5	V
Speisestrom	I_{DD}			50	mA
Betriebsfrequenz	f_s	1	5	6	MHz
Umgebungstemperatur	T_U	0		70	°C

Kenndaten $T_U = 25\text{ °C}$

		Prüfbedingungen	min.	typ.	max.	
Eingangssignale SDA, SCL						
H-Eingangsspannung	U_{IH}		3,0		U_{DD}	V
L-Eingangsspannung	U_{IL}		0		0,8	V
Eingangskapazität	C_1				10	pF
Eingangsstrom	I_{IM}				10	μA
Eingangssignale VCS, CS0, TI, SWI						
H-Eingangsspannung	U_{IH}		2,0		U_{DD}	V
L-Eingangsspannung	U_{IL}		0		0,8	V
Eingangskapazität	C_1				10	pF
Eingangsstrom	I_{IM}				10	μA
Eingangssignale DZCL						
H-Eingangsspannung	U_{IH}	SWI > 2 V	2,0		U_{DD}	V
L-Eingangsspannung	U_{IL}	SWI > 2 V	0		0,8	V
Gleichspannungsanteil	$U_{CLK/DC}$	SWI < 0,8 V	4		8	V
Amplitude	$U_{CLK/SS}$	SWI < 0,8 V	1		4	V
Eingangskapazität	C_1				10	pF
Eingangsstrom	I_{IM}				10	μA
Eingangssignal DZDA						
H-Eingangsspannung	U_{IH}	SWI > 2 V	2,0		U_{DD}	V
L-Eingangsspannung	U_{IL}	SWI > 2 V	0		0,8	V
Amplitude	$U_{CLK/SS}$	SWI < 0,8 V	2		7	V
Eingangskapazität	C_1				10	pF
ext. Koppelkapazität	C_K	SWI < 0,8 V		10	50	nF
Eingangsstrom	I_{IM}	SWI > 2 V			10	μA
Ausgangssignale SAND, DAVN						
H-Ausgangsspannung	U_{OH}	$I_Q = -100\ \mu\text{A}$			$U_{DD} - 0,5$	V
L-Ausgangsspannung	U_{OL}	$I_Q = 1,6\ \text{mA}$			0,4	V
Ausgangssignal SDA (Open-Drain-Stufe)						
L-Ausgangsspannung	U_{OL}	$I_Q = 3,0\ \text{mA}$			0,4	V
zul. Ausgangsspannung	U_Q				5,5	V
Quarzoszillator-Eingang XTAL1						
H-Eingangsspannung	U_{IH}		2,0		U_{DD}	V
L-Eingangsspannung	U_{IL}		0		0,8	V
Bei Fremdtakteinspeisung an XTAL2						
H-Eingangsspannung	U_{IH}	XTAL1 = 0 V	2,5		U_{DD}	V
L-Eingangsspannung	U_{IL}	XTAL2 = 0 V	0		0,8	V
Quarzeigenschaften						
Resonanzwiderstand	R_r				100	Ω
Lastkapazität	C_L			20		pF
Parallelkapazität	C_0				4,5	pF
Belastbarkeit					10	mW

Blockschaltbild für Datenzeilendecoder



Anschlußbelegung

Anschluß	Symbol	Bezeichnung	Funktion
1	U_{SS}	Masse	Negativer Versorgungsspannungspol
2	SCL	I ² C-Bus-Takt	Taktleitung für I ² C-Bus
3	SDA	I ² C-Bus-Daten	Datenleitung für I ² C-Bus
4	CS0	Chip-Select	Mit dem Anschluß CS0 kann die Hardware-Adresse des Chips zwischen 21H (CS0 = Low) und 23H (CS0 = High) umgeschaltet werden
5	TI	Testumschaltung	Mit Hilfe des Testanschlusses kann der DAVN-Ausgang als Testsignal-Ausgang umgeschaltet werden, um abhängig vom CS0-Anschluß die schaltkreisinternen Signale Z16N oder ADIX für Testzwecke herauszuführen
6	DAVN	VPS-Sender-Erkennung	An der Form des Ausgangssignals kann festgestellt werden, ob der eingestellte Sender eine VPS-Datenzeile abstrahlt
7	SWI	Dataslicer-Auswahl	Über den SWI-Anschluß kann die Schnittstelle zu unterschiedlichen Videoprozessortypen angepaßt werden (nähere Informationen auf Anfrage)
8	DZDA	Biphase-Daten	Am DZDA-Anschluß werden die VPS-Biphase-Daten erwartet (Übertragungsrate 2,5 Mbit/s)
9	XTAL1	Oszillator-Eingang	Quarz-Oszillator-Eingang
10	XTAL2	Oszillator-Ausgang	Oszillator-Ausgang zur Systemtakterzeugung für den Fall, daß der Datenclock DZCL nicht als Systemtakt benutzt werden kann
11	DZCL	Regenerierter Datentakt	Regenerierter Biphase-Datentakt
12	VCS	Synchronsignal	Synchrongemisch wird vom Dataslicer aus dem FBAS-Signal gewonnen
13	SAND	Farbburstaustast-signal	Austastsignal vom VPS-Decoder zum Dataslicer, um den Farbburst von den Biphase-Daten abzutrennen (dient gleichzeitig zur Ansteuerung einer aktiven Klemmschaltung im VPS-Decoder)
14	U_{DD}	Speisespannung	Positiver Versorgungsspannungspol

Anwendungsschaltung

Datenzeilenempfänger mit SAA 5230 als Dataslicer

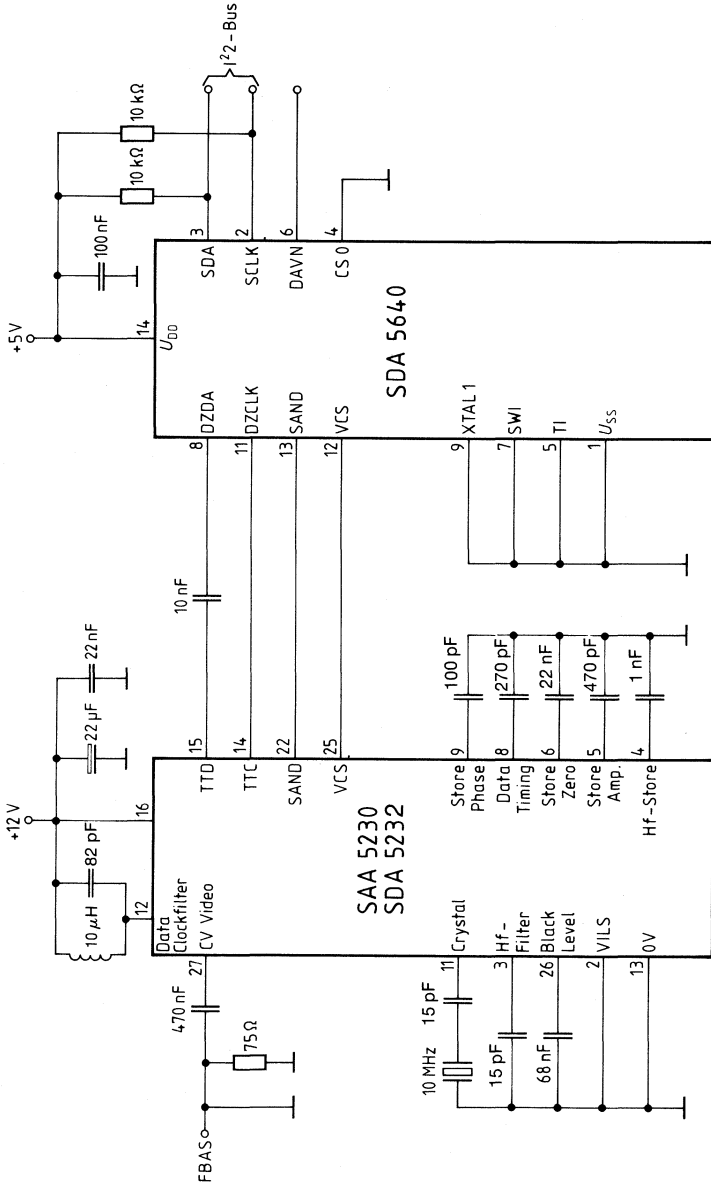
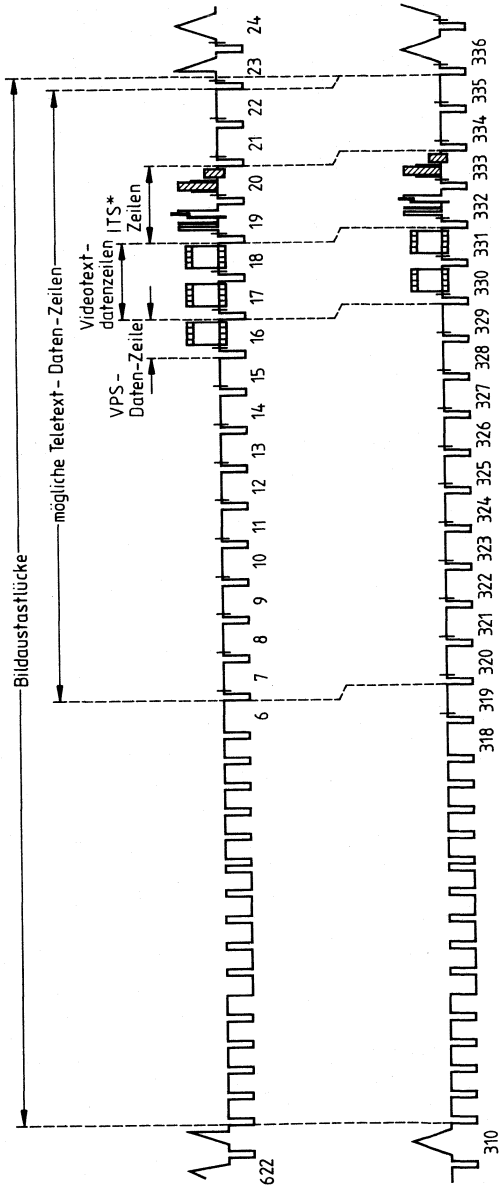
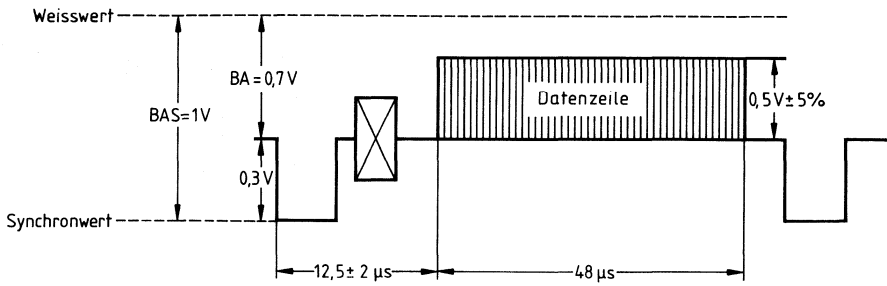


Diagramm 1

FBAS-Signal mit Lage der VPS-Datenzeile



* Insertion Test Signal

Diagramm 2**Einfügung der Datenzeile in das FBAS-Signal**

Modulationsgrad = 71,4 %

Diagramm 3

VCS-DAVN

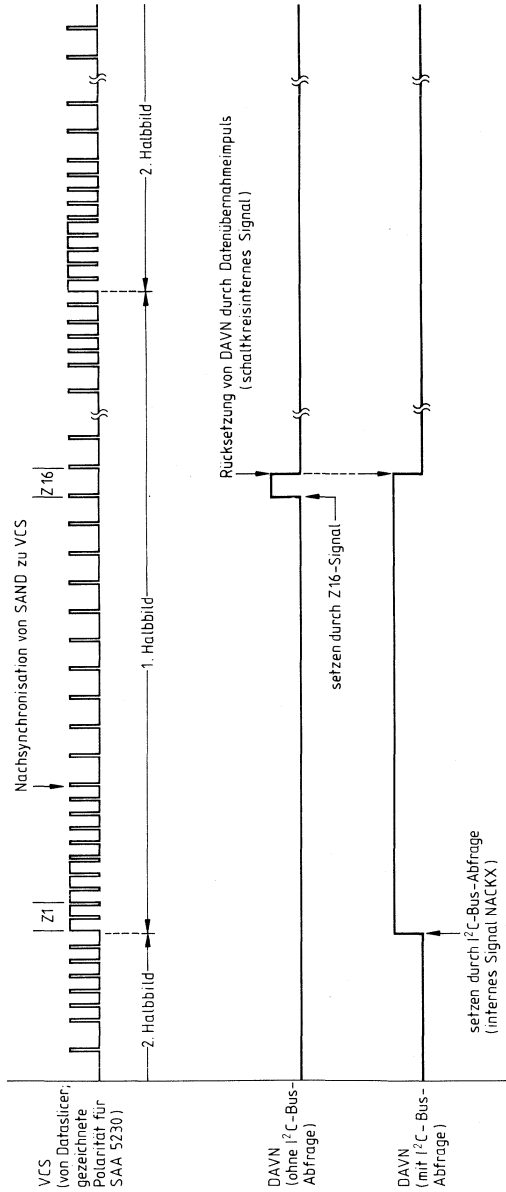


Diagramm 4 DZCL, DZDA

Eingangssignale DZCL und DZDA für SWI = Low

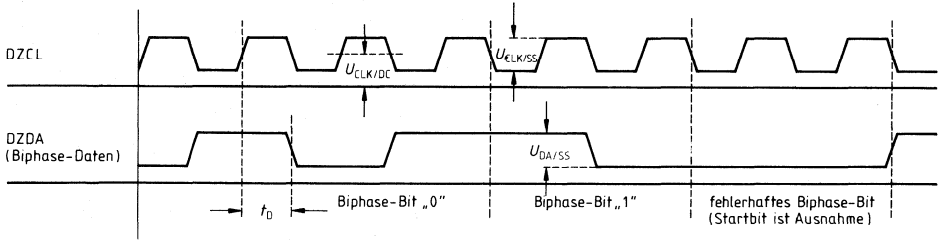


Diagramm 5
Übertragungsprotokoll für I²C-Bus

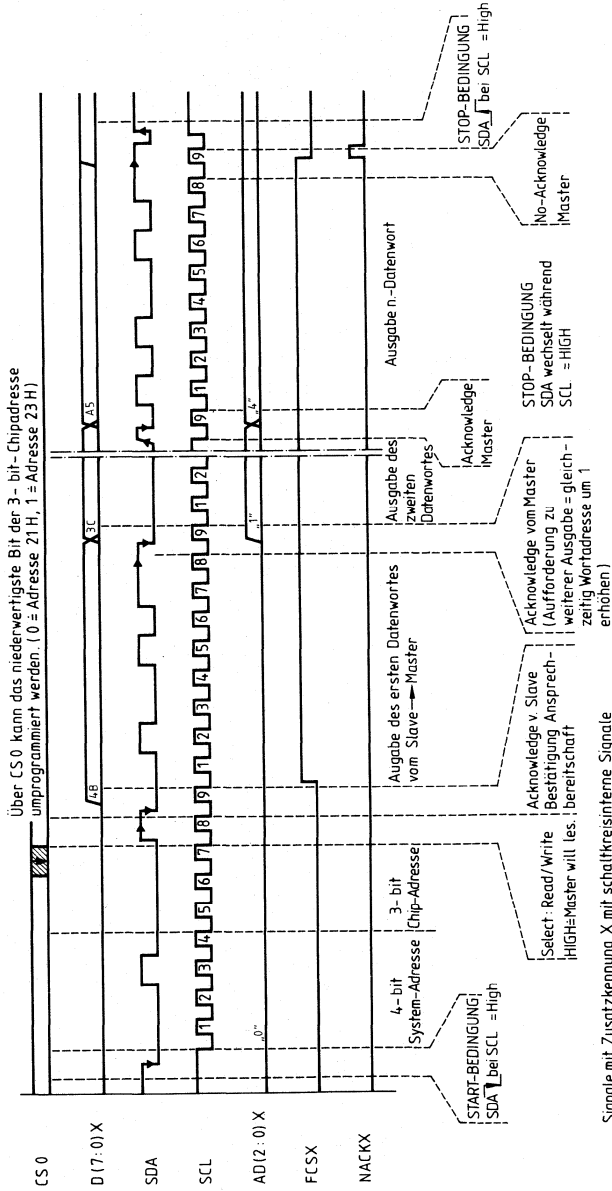
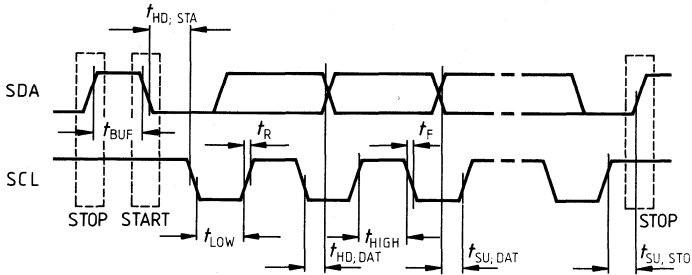


Diagramm 6
Timing für I²C-Bus

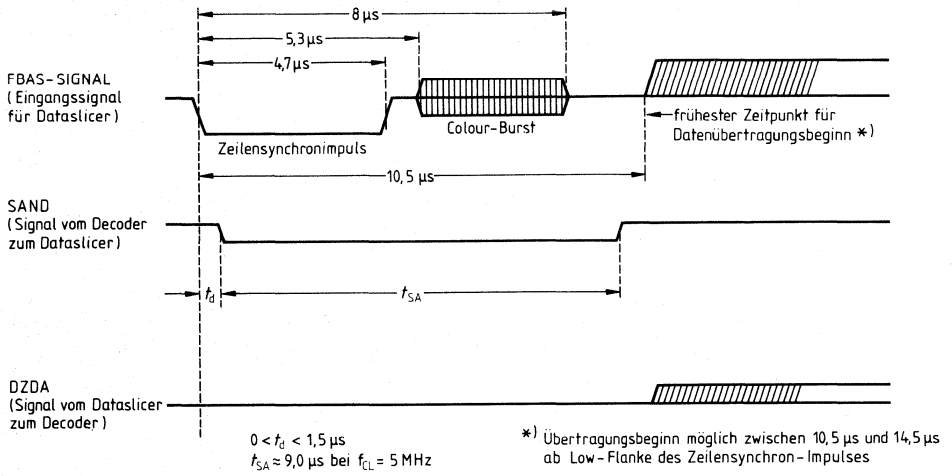


		min.	max.	
Taktfrequenz	f_{SCL}	0	100	kHz
Inaktive Zeit vor neuem Übertragungsstart	t_{BUF}	4,7		μs
Haltezeit bei Startbedingung (nach dieser Zeit wird erster CLOCK-Impuls erzeugt)	$t_{HD, STA}$	4,0		μs
LOW-Phase des Taktes	t_{LOW}	4,7		μs
HIGH-Phase des Taktes	t_{HIGH}	4,0		μs
Vorbereitungszeit für DATEN	$t_{SU, DAT}$	250		ns
Anstiegszeit für SDA- und SCL-Signal	t_{R}		1	μs
Abfallzeit für SDA- und SCL-Signal	t_{F}		300	ns
Vorbereitungszeit für SCL-Takt bei STOP-Bedingung	$t_{SU, STO}$	4,7		μs

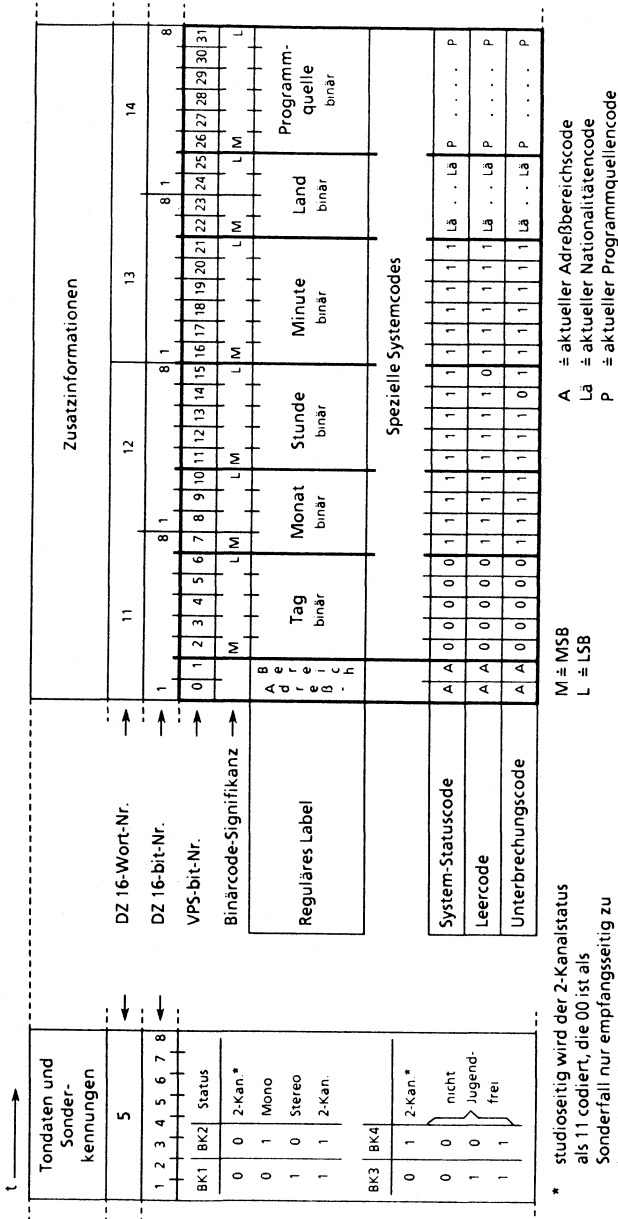
Alle Werte beziehen sich auf die spezifizierten Eingangsspiegel U_{IH} und U_{IL} .

Diagramm 7

Videosignal – SAND – DZDA



Datenformat der Zusatzinformationen in der Datenzeile 16



Typ	Bestellnummer	Gehäuse
TBA 120 S	Q 67000-A 657	DIP 14

Symmetrischer, achtstufiger Verstärker mit symmetrischem Koinzidenzdemodulator zur Verstärkung, Begrenzung und Demodulation von frequenzmodulierten Signalen, besonders geeignet für den Ton-ZF-Teil in FS-Geräten und als FM-ZF-Verstärker in Rundfunkgeräten.

- Hervorragende Begrenzungseigenschaften
- Großer Betriebsspannungsbereich (6 bis 18 V)
- Geringe externe Beschaltung
- Spannung für AFC

Grenzdaten

Speisespannung ¹⁾	U_S	18	V
Z-Strom	I_{12}	15	mA
$t \leq 1$ min	I_{12}	20	mA
Spannung	U_5	4	V
Strom	I_3	5	mA
	I_4	2	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand			
System-Umgebung	$R_{th\ SU}$	90	K/W

Funktionsbereich

Speisespannung	U_S	6 bis 18	V
Umgebungstemperatur	T_U	-15 bis 70	°C
Frequenz	f	0 bis 12	MHz

¹⁾ Die integrierte Schaltung darf bei eingeschalteter Speisespannung nicht ein- und ausgesteckt werden.

Kenndaten

$T_U = 25\text{ °C}$; $U_S = 12\text{ V}$; $f_{ZF} = 5,5\text{ MHz}$ bzw. $10,7\text{ MHz}$

		min.	typ.	max.	
Stromaufnahme $R_S = \infty$ $R_S = 0$	I_S	10	14	18	mA
	I_S	11	15,2	20	mA
ZF-Spannungsverstärkung	V_U		68		dB
ZF-Ausgangsspannung bei Begrenzung (je Ausgang)	$U_{q\text{SS } 6-10}$	170	250		mV
Ausgangswiderstand (Anschluß 8)	R_{q8}	1,9	2,6	3,3	k Ω
Überbrückungswiderstand	R_{13-14}			1	k Ω
Regelhub der Lautstärkeregelung	$\frac{U_{\text{NF max}}}{U_{\text{NF min}}}$	70	75		dB
Gleichnungssignal des Ausgangssignals	U_g	6,2	7,4	8,5	V
Potentiometerwiderstand					
– 1 dB Abregelung	R_5		3,7	4,7	k Ω
– 70 dB Abregelung	R_5	1,0	1,4		k Ω
Spannung					
	– 1 dB Abregelung	U_5	2,4		V
– 70 dB Abregelung	U_5		1,3		V
Signal-Störabstand	$a_{S/N}$	75	85		dB
Klirrfaktor					
	$U_i = 10\text{ mV}$; $\Delta f = \pm 50\text{ kHz}$	k	1,3	2,5	%
Geräuschspannung (nach DIN 45405)	U_R		80	140	μV
Ausgangswiderstand	R_{q7-9}		5,4		k Ω

Kenndaten für $f_{ZF} = 5,5\text{ MHz}$

$T_U = 25\text{ °C}$; $U_S = 12\text{ V}$; $f_{ZF} = 5,5\text{ MHz}$; $\Delta f = \pm 50\text{ kHz}$; $f_{\text{mod}} = 1\text{ kHz}$; $Q_B \approx 45$

NF-Ausgangsspannung $U_i = 10\text{ mV}$	$U_{\text{NF eff}}$	0,7	1,0		V
Eingangsspannung für Begrenzung	U_{Begr}		30	60	μV
AM-Unterdrückung $U_i = 500\text{ }\mu\text{V}$, $m = 30\%$	a_{AM}	45	55		dB
$U_i = 10\text{ mV}$, $m = 30\%$	a_{AM}	60	68		dB
Eingangsimpedanz	Z_i		40/4,5		k Ω /pF

Kenndaten für $10,7\text{ MHz}$

$T_U = 25\text{ °C}$; $U_S = 12\text{ V}$; $f_{ZF} = 10,7\text{ MHz}$; $\Delta f = \pm 75\text{ kHz}$; $f_{\text{mod}} = 1\text{ kHz}$; $Q_B \approx 45$

NF-Ausgangsspannung $U_i = 10\text{ mV}$	$U_{\text{NF eff}}$	0,4	0,7		V
Eingangsspannung für Begrenzung	U_{Begr}		50	100	μV
AM-Unterdrückung $U_i = 500\text{ }\mu\text{V}$, $m = 30\%$	a_{AM}	40	50		dB
$U_i = 10\text{ mV}$, $m = 30\%$	a_{AM}	60	68		dB
Eingangsimpedanz	Z_i		20/4		k Ω /pF

Kenndaten der Hilfsschaltung

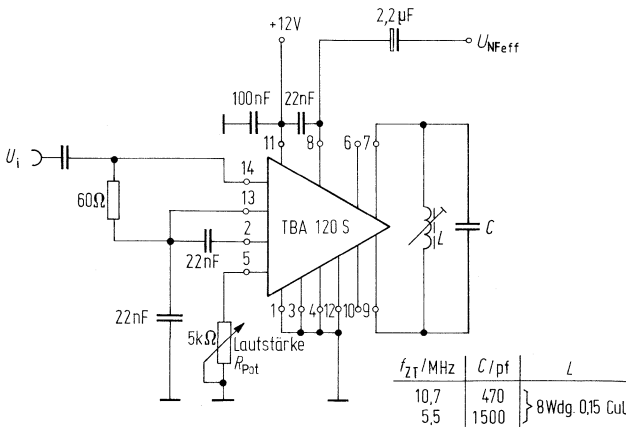
	min.	typ.	max.	
Z-Spannung $I_{12} = 5 \text{ mA}$	11,2	12	13,2	V
Z-Widerstand		30	55	Ω
Durchbruchspannung	26	40		V
Durchbruchspannung $I_3 = 500 \mu\text{A}$	13			V
Stromverstärkung $U_{CE} = 5 \text{ V}; I_C = 1 \text{ mA}$	25	80		

Der separate Transistor (Anschluß 3,4) kann als NF-Vorverstärker ($I_C < 5 \text{ mA}$) oder als Klangschalter (gleichstrommäßiges Zu- bzw. Abschalten eines RC-Gliedes) verwendet werden. Am Anschluß 12 ist eine Z-Diode (12 V) zugänglich, mittels der die Betriebsspannung dieser integrierten Schaltung oder die anderer Schaltungsteile im Gerät stabilisiert werden kann ($I_Z \leq 15 \text{ mA}$).

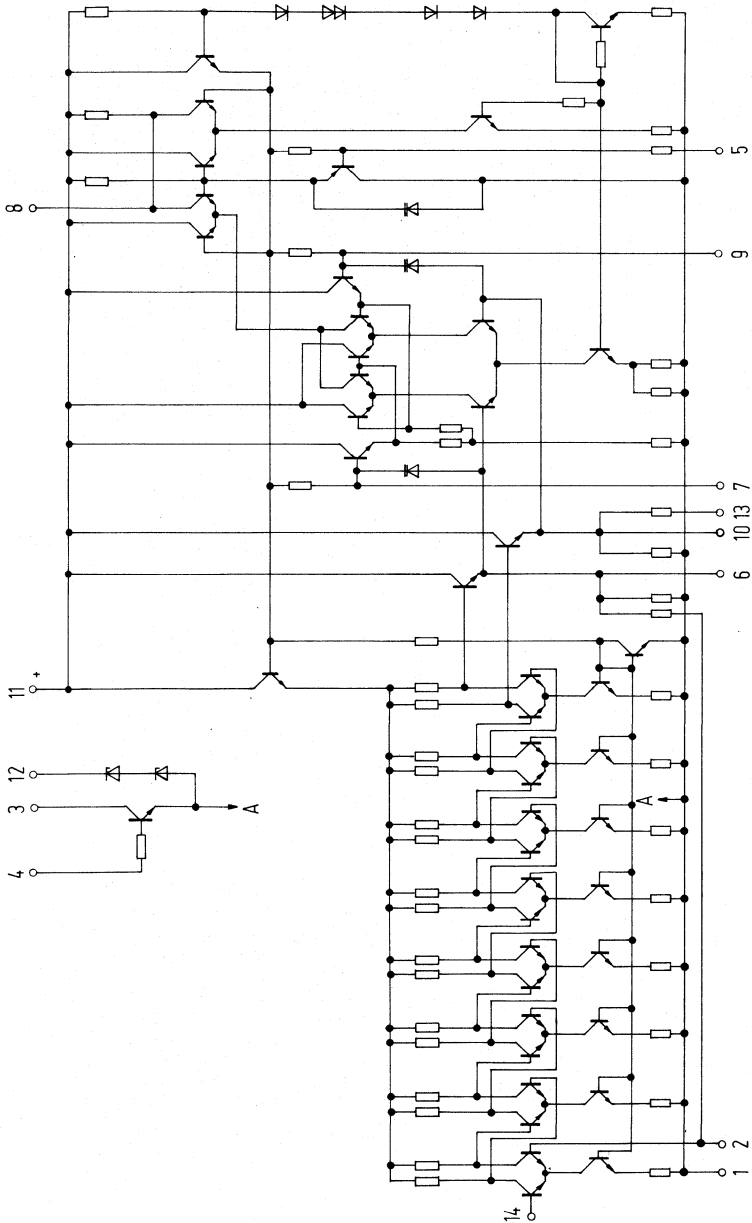
Die integrierte Schaltung TBA 120 S wird gruppiert geliefert. Parameter ist die Lautstärke. Eine Abregelung von 30 dB erfordert einen der jeweiligen Gruppe zugeordneten Widerstandswert, der von Anschluß 5 nach Masse zu schalten ist. Die Gruppennummer ist auf dem Schaltkreis abgedruckt.

Gruppe	II	III	IV	V
R_{Pot}	1,9 bis 2,2	2,1 bis 2,5	2,4 bis 2,9	2,8 bis 3,3

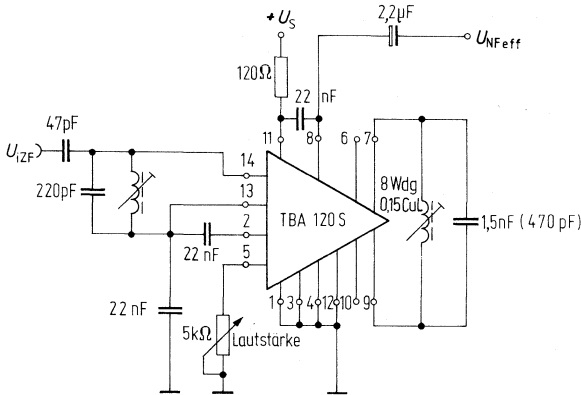
Meßschaltung



Schaltbild



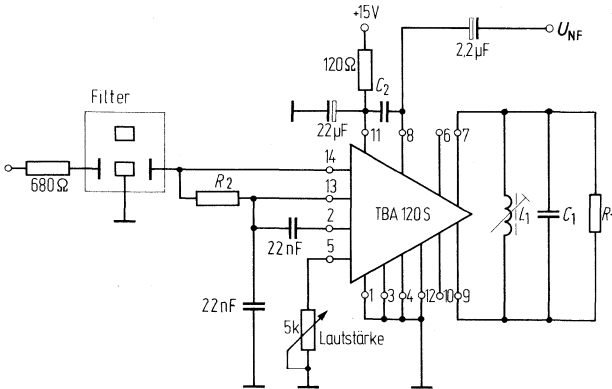
Anwendungsschaltung 5,5 MHz (10,7 MHz)



Werte in Klammern gelten für 10,7 MHz

Anwendungsschaltung mit keramischem Filter (Murata)

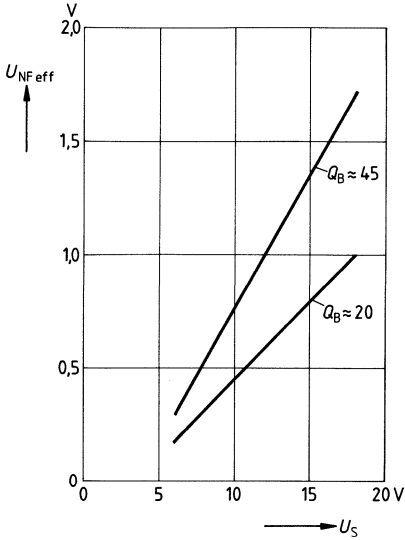
Für gute Weitabselektion sollte der Keramikfilter mit einem LC-Kreis kombiniert werden



	Ton-ZF in FS-Geräten	Ton-ZF in FS-Geräten amerik. Norm	FM-ZF in RF-Mono-Geräten	FM-ZF in RF-Stereo-Geräten
C_1	1,5 nF	2,2 nF	470 pF	330 pF
C_2	22 nF	22 nF	22 nF	470 pF
L_1	8 Wdg. 0,15 CuL	8 Wdg. 0,15 CuL	8 Wdg. 0,15 CuL	12 Wdg. 0,15 CuL
R_1	∞	∞	∞	1 k Ω
R_2	680 Ω	1 k Ω	330 Ω	330 Ω
Filter (Murata)	SFF 5,5 MA	SFF 4,5 MA	SFE 10,7	SFE 10,7

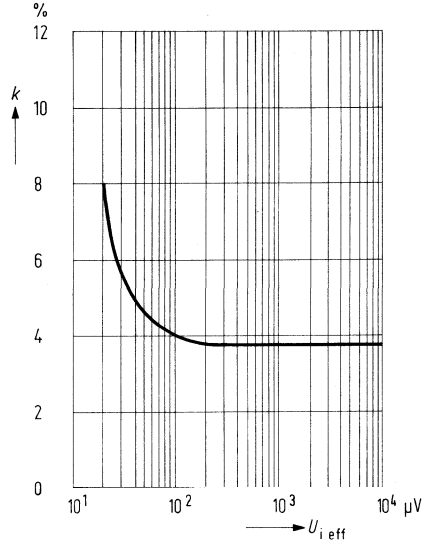
NF-Ausgangsspannung $U_{NF\text{eff}} = f(U_S)$

$f_z = 5,5 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$,
 $f_{\text{mod}} = 1 \text{ kHz}$; $U_i = 10 \text{ mV}$



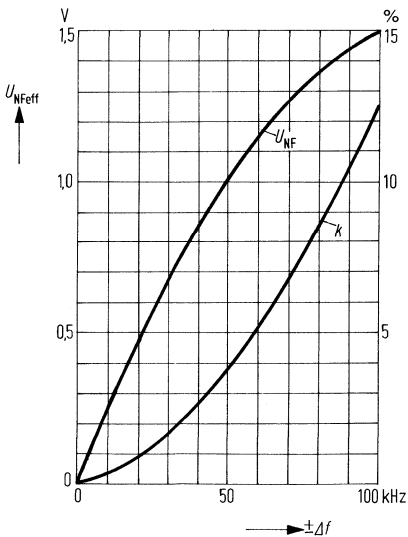
Klirrfaktor $k = f(U_{i\text{eff}})$

$U_S = 12 \text{ V}$; $f_z = 5,5 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$;
 $f_{\text{mod}} = 1 \text{ kHz}$; $Q_B \approx 45$



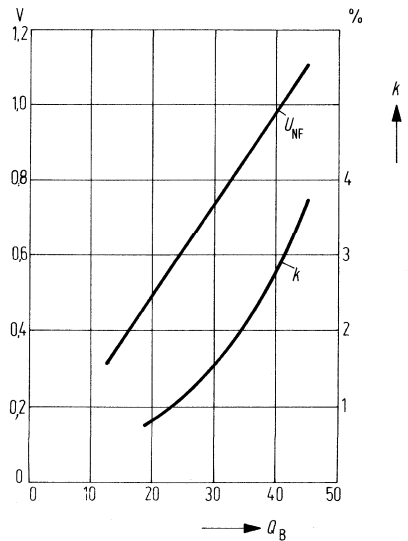
NF-Ausgangsspannung $U_{NF\text{eff}} = f(\Delta f)$

Klirrfaktor $k = f(\Delta f)$
 $U_S = 12 \text{ V}$; $f_z = 5,5 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$
 $U_i = 10 \text{ mV}$; $Q_B \approx 45$

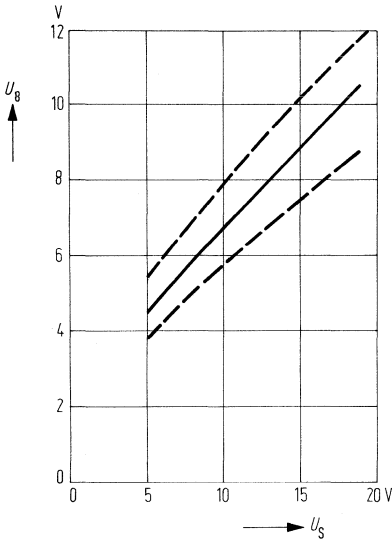


Ausgangswechselfspannung $U_{NF\text{eff}} = f(Q_B)$

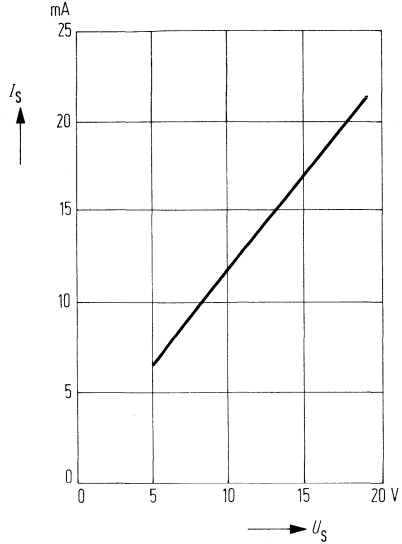
Klirrfaktor $k = f(Q_B)$
 $U_S = 12 \text{ V}$; $\Delta f = \pm 50 \text{ kHz}$;
 $f_{\text{mod}} = 1 \text{ kHz}$; $U_i = 10 \text{ mV}$



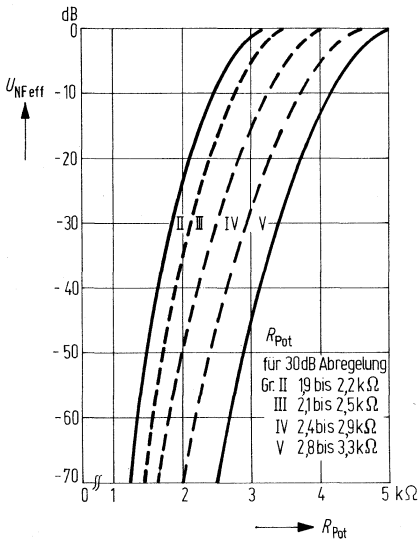
Ausgleichsspannung $U_B = f(U_S)$



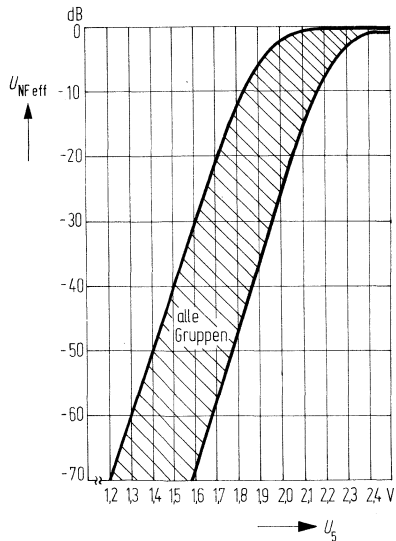
Stromaufnahme $I_S = f(U_S)$



Lautstärkerregelung $U_{NF\text{eff}} = f(R_{Pot})$
 $U_S = 12\text{ V}$; $f_z = 5,5\text{ MHz}$; $\Delta f = \pm 50\text{ kHz}$
 $f_{\text{mod}} = 1\text{ kHz}$; $U_i = 10\text{ mV}$

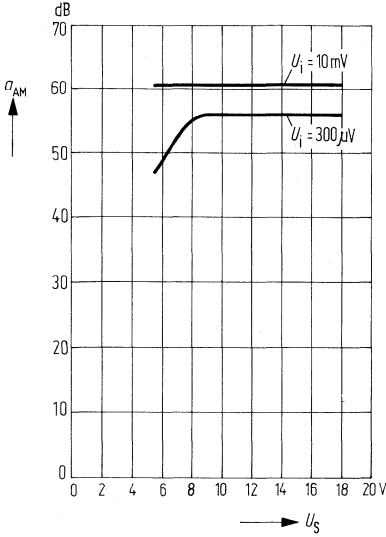


Lautstärkerregelung $U_{NF\text{eff}} = f(U_S)$
 $U_S = 12\text{ V}$; $f_z = 5,5\text{ MHz}$; $\Delta f = \pm 50\text{ kHz}$
 $f_{\text{mod}} = 1\text{ kHz}$; $Q_B \approx 45$



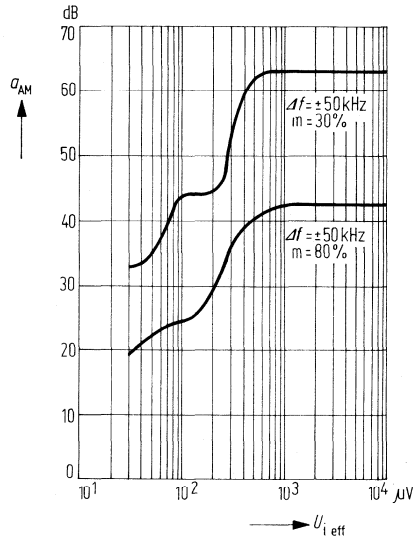
AM-Unterdrückung $a_{AM} = f(U_S)$

$f_Z = 5,5 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$; $f_{mod} = 1 \text{ kHz}$
 $m = 30 \%$; $Q_B \approx 45$



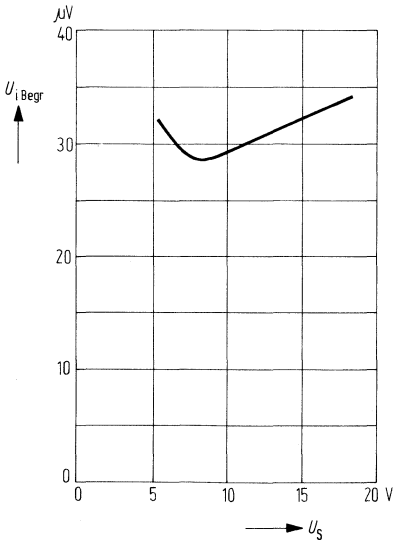
AM-Unterdrückung $a_{AM} = f(U_{i \text{ eff}})$

$U_S = 12 \text{ V}$; $f_Z = 5,5 \text{ MHz}$; $f_{mod} = 1 \text{ kHz}$
 $Q_B \approx 45$



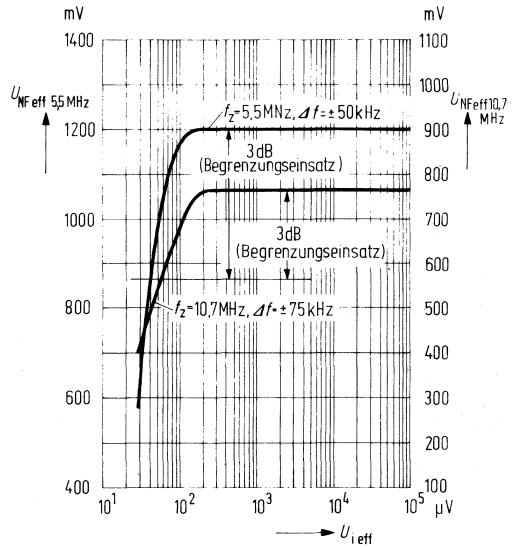
Begrenzungseinsatz $U_{i \text{ Begr}} = f(U_S)$

$f_Z = 5,5 \text{ MHz}$; $\Delta f = \pm 50 \text{ kHz}$;
 $f_{mod} = 1 \text{ kHz}$; $Q_B \approx 45$



NF-Ausgangsspannung $U_{NF \text{ eff}} = f(U_{i \text{ eff}})$

$U_S = 12 \text{ V}$; $f_{mod} = 1 \text{ kHz}$; $Q_B \approx 45$



Typ	Bestellnummer	Gehäuse
TBA 120 T	Q 67000-A 919	} DIP 14
TBA 120 U	Q 67000-A 920	

Symmetrischer, achtstufiger Verstärker mit symmetrischem Koinzidenzdemodulator zur Verstärkung, Begrenzung und Demodulation von frequenzmodulierten Signalen; besonders geeignet für die Ton-ZF in Fernsehgeräten. Zusätzlich zum geregelten NF-Ausgang steht ein unregelter NF-Ausgang sowie ein NF-Eingang für den Anschluß von Videorecordern zur Verfügung.

- Hervorragende Begrenzungseigenschaften
- Geringe externe Beschaltung
- Anschluß für Videorecorder
- NF-Ausgangsspannung von Speisespannung unabhängig
- Unempfindlich gegen Brumm
- Sehr geringe ZF-Reste

TBA 120 U: Eingang und Demodulator auf LC-Kreise angepaßt

TBA 120 T: Eingang und Demodulator auf Keramikresonatoren angepaßt

Grenzdaten

Speisespannung	U_S	18	V
Spannung	U_5	6	V
Strom	I_A	5	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	90	K/W

Funktionsbereich

Speisespannung	U_S	10 bis 18	V
Umgebungstemperatur	T_U	-15 bis 70	°C
Frequenz	f	0 bis 12	MHz

Kenndaten

$U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$; $Q_B \approx 45$; $f_{ZF} = 5,5 \text{ MHz}$

		min.	typ.	max.	
Stromaufnahme	I_S	9,5	13,5	17,5	mA
ZF-Spannungsverstärkung U_6/U_{14}	V_U		68		dB
ZF-Ausgangsspannung bei Begrenzung je Ausgang	$U_{q, 3\text{ } \& \text{ } 6-10}$	175	250	325	mV
Ausgangswiderstand	$R_{q, 8}, R_{q, 12}$	0,8	1,1	1,4	k Ω
Eingangswiderstand	$R_{1,3}$	1,4	2,0	2,6	k Ω
Innenwiderstand	$R_{1,4}$		12	16	Ω
Gleichspannungsanteil des Ausgangssignals $U_i = 0$	U_8	3,4	4,0	4,7	V
	U_{12}	4,4	4,9	6,3	V
Stabilisierte Spannung	U_4	4,2	4,8	5,3	V
ZF-Restspannung ohne Deemphasis	U_8		20		mV
	U_{12}		30		mV
NF-Verstärkung (NF nicht abgeregelt)	U_8/U_3	6,0	7,5	8,5	dB
Abregelung	U_{NF8}	20	30	40	dB
	$R_{4-5} = 5 \text{ k}\Omega$; $R_{5-1} = 13 \text{ k}\Omega$				
Regelhub der Lautstärkeregelung	$\frac{U_{NF8, \text{max}}}{U_{NF8, \text{min}}}$	70	85		dB
Widerstand	$R_{4-5}^{1)}$	1		10	k Ω
Eingangsspannung für Begrenzungseinsatz $\Delta f = \pm 50 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$	$U_{1, \text{Begr}}$		30	60	μV
Brummunterdrückung	U_8/U_{11}		35		dB
	U_{12}/U_{11}		30		dB
Signal-Störabstand $U_i = 10 \text{ mV}$	$a_{S/N}$	80	85		dB
Geräuschspannung (nach DIN 45405)	U_R			70	μV
Eingangsimpedanz	$R_{q, 7-9}$		5,4		k Ω

nur TBA 120 T:

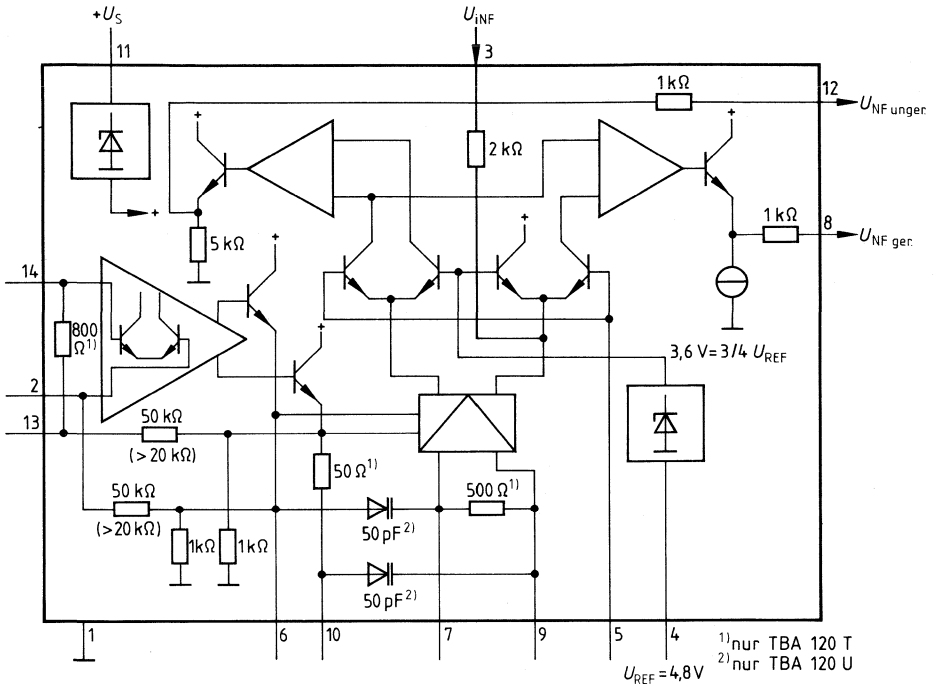
NF-Ausgangsspannung $\Delta f = \pm 50 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$	$U_{8, \text{eff}}$	650	900	1100	mV
	$U_{12, \text{eff}}$	400	650	1000	mV
Eingangsimpedanz	Z_1		800/5		Ω/pF
AM-Unterdrückung $U_i = 500 \mu\text{V}$; $\Delta f = \pm 50 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $m = 30 \%$	a_{AM}	50	60		dB
Überbrückungswiderstand	R_{13-14}			1	k Ω

nur TBA 120 U:

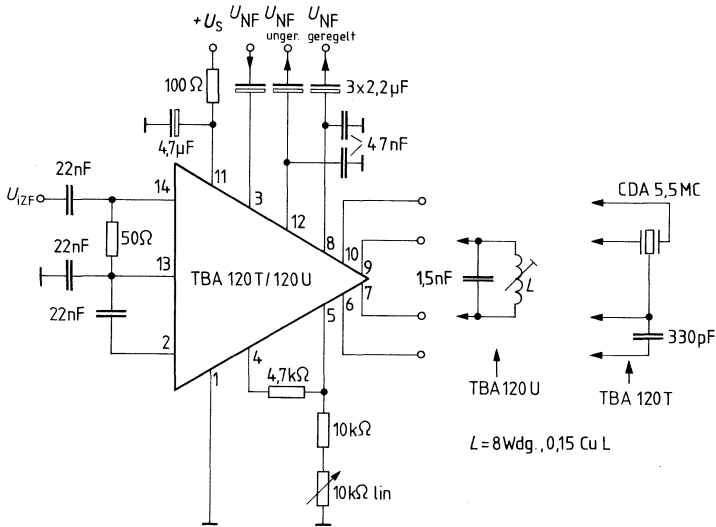
NF-Ausgangsspannung $\Delta f = \pm 50 \text{ kHz}$; $U_i = 10 \text{ mV}$; $f_{\text{mod}} = 1 \text{ kHz}$; $k = 4 \%$	$U_{8, \text{eff}}$	850	1200	1700	mV
	$U_{12, \text{eff}}$	600	1000	1600	mV
Eingangsimpedanz $f_z = 5,5 \text{ MHz}$	Z_1	15/6	40/4,5		k Ω/pF
AM-Unterdrückung $\Delta f = \pm 50 \text{ kHz}$; $U_i = 500 \mu\text{V}$; $f_{\text{mod}} = 1 \text{ kHz}$; $m = 30 \%$	a_{AM}	50	60		dB
Klirrfaktor $\Delta f = \pm 25 \text{ kHz}$; $U_i = 10 \text{ mV}$; $f_{\text{mod}} = 1 \text{ kHz}$	k		1,3	2,5	%

1) Wird die kalte Lautstärke-Regelung nicht benutzt, ist Anschluß 4 direkt mit 5 zu verbinden.

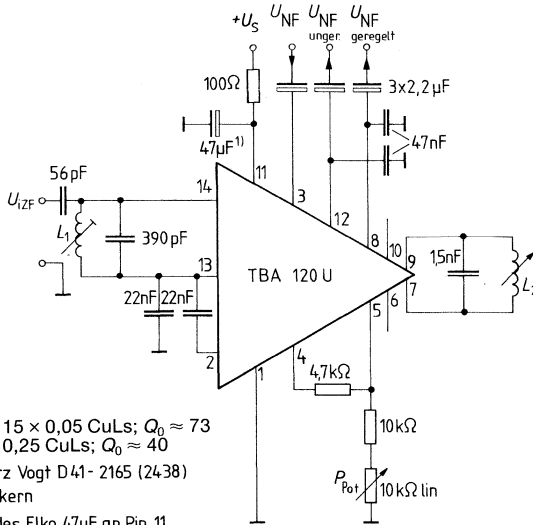
Blockschaltbild



Meßschaltung (5,5 MHz)



Anwendungsschaltung TBA 120 U für 5,5 MHz



L_1 : 20 Wdg. $15 \times 0,05$ CuLs; $Q_0 \approx 73$

L_2 : 9 Wdg. $0,25$ CuLs; $Q_0 \approx 40$

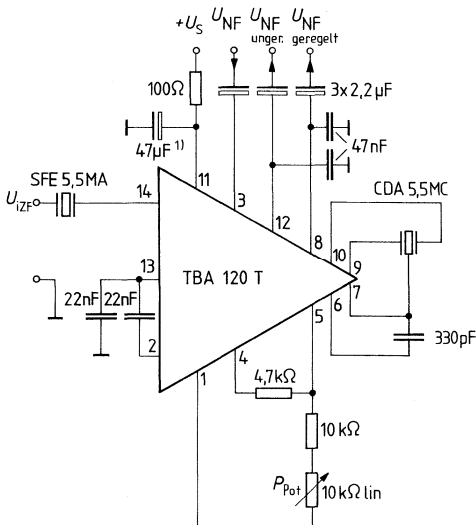
Spulenbausatz Vogt D41-2165 (2438)

ohne Glockenkern

¹⁾ Weglassen des Elko $47\mu\text{F}$ an Pin 11

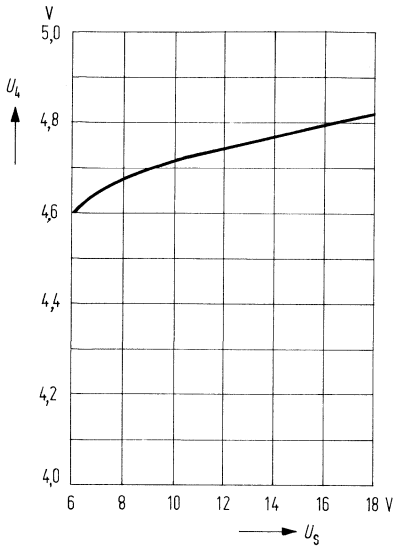
verändert die Regelcharakteristik.

Anwendungsschaltung TBA 120 T für 5,5 MHz

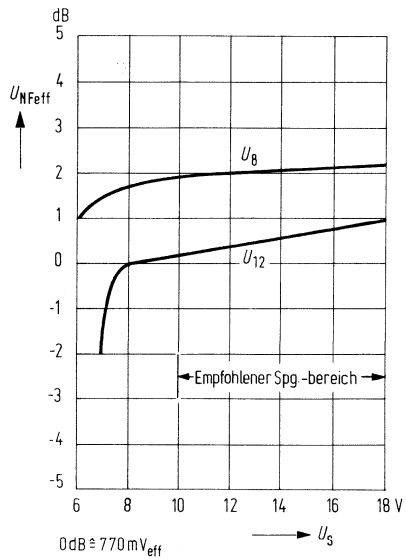


¹⁾ Weglassen des Elko $47\mu\text{F}$ an Pin 11 verändert die Regelcharakteristik

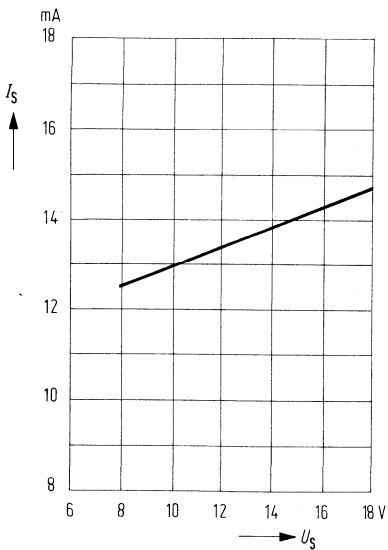
Z-Spannung $U_A = f(U_S)$



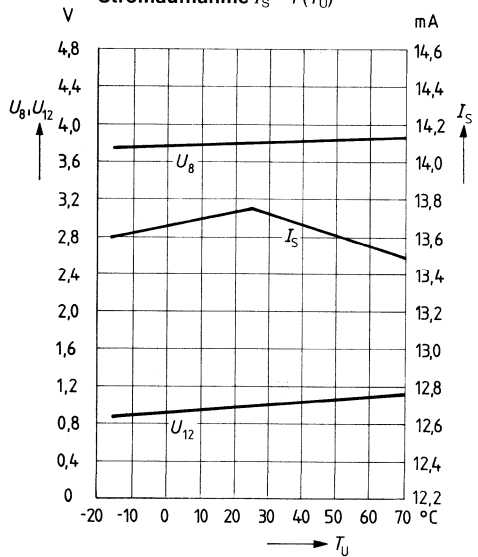
NF-Ausgangsspannungen $U_{NF\text{eff}} = f(U_S)$



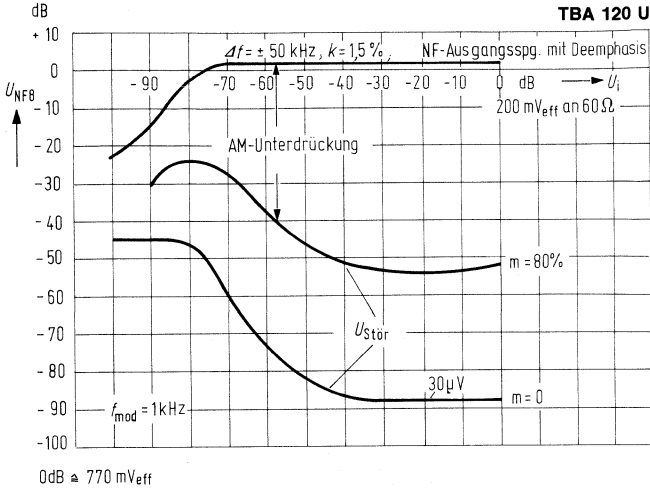
Stromaufnahme $I_S = f(U_S)$



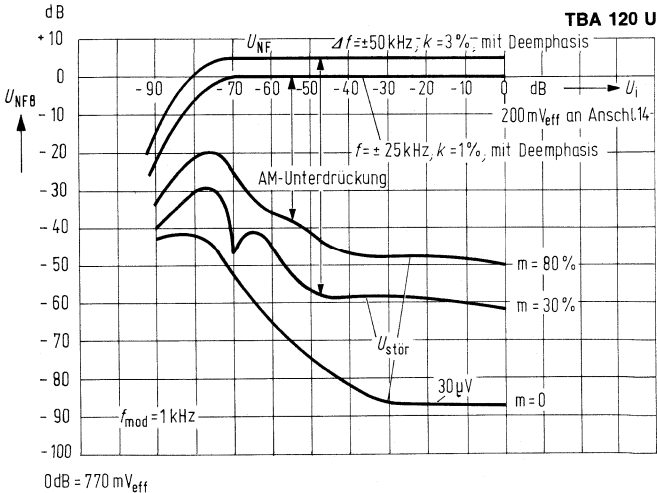
NF-Ausgangsspannungen $U_8, U_{12} = f(T_U)$
Stromaufnahme $I_S = f(T_U)$



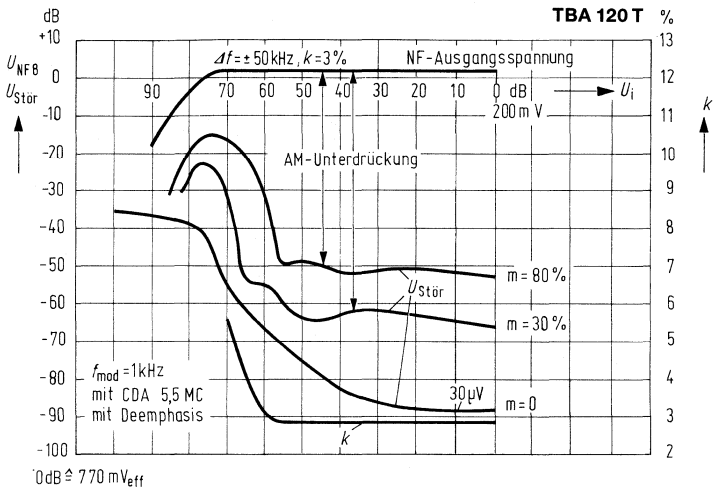
NF-Ausgangsspannung; Störspannung = $f(U_{\text{eff}})$
(Eingang mit SFC 5,5 MA beschaltet)



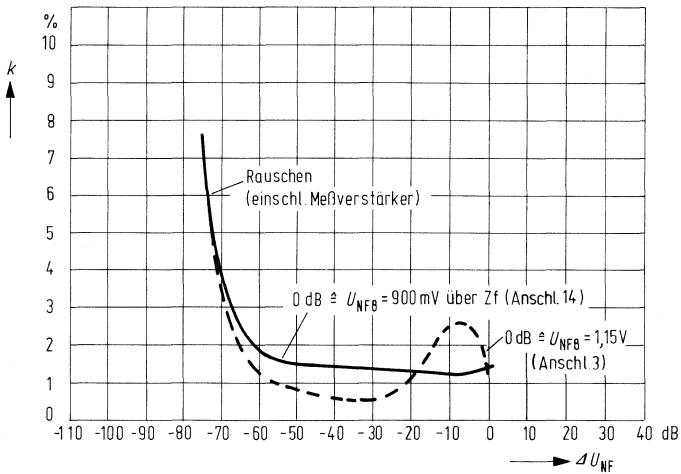
NF-Ausgangsspannung; Störspannung = $f(U_{\text{eff}})$
(Eingang breitbandig, 60 Ω Anschluß)



NF-Ausgangsspannung (Anschluß 8); Störspannung; Klirrfaktor = $f(U_i)$

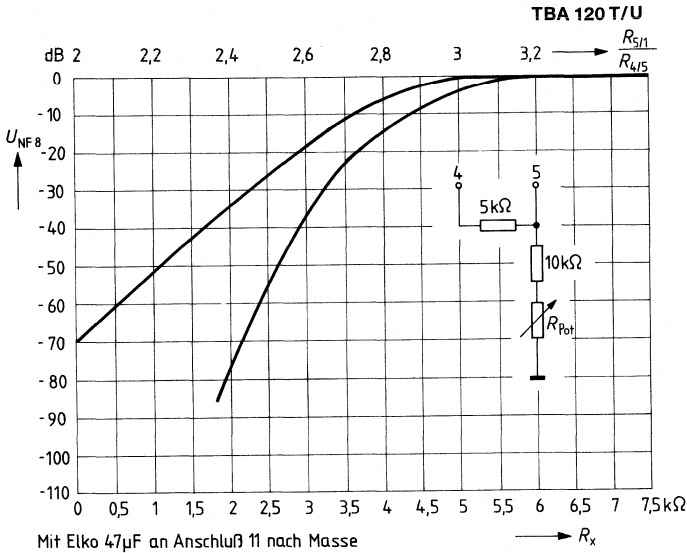


Klirrfaktor = $f(\text{Lautstärkerregelung})$

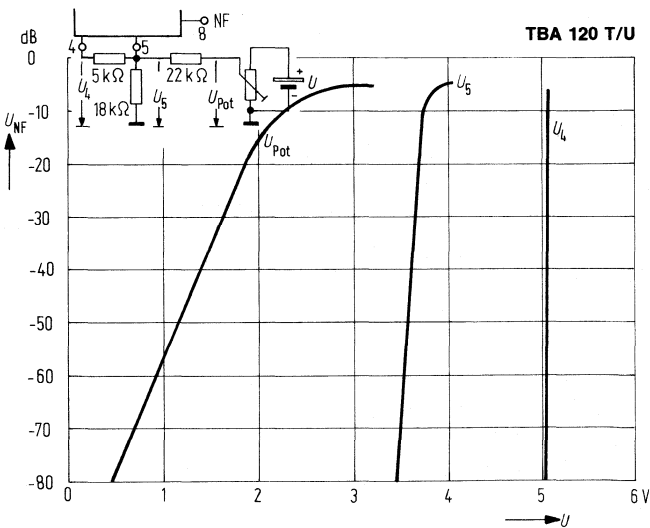


Streubereich

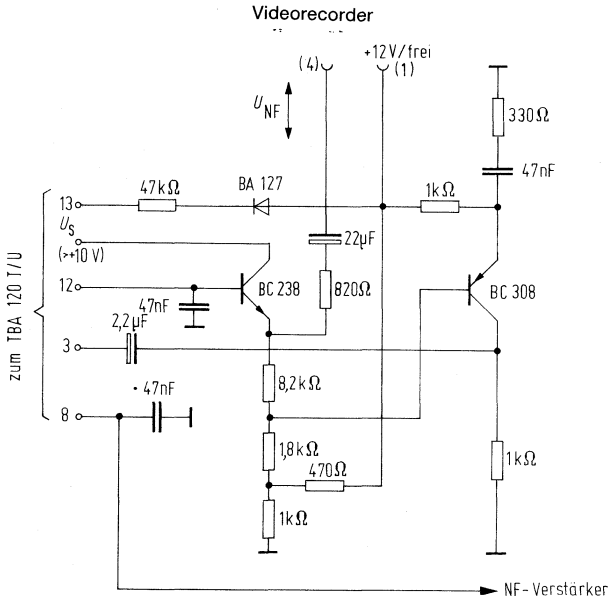
NF-Ausgangsspannung (Anschluß 8); = $f(R_x)$ und $f(R_{5/1}, R_{4/5})$



NF-Ausgangsspannung (Anschluß 8) = $f(\text{Eingangsspannung in Anschluß 5})$



Schaltung zum Direktanschluß von Videorecordern



Bu (1): Schaltspannung, bei Wiedergabe + 12 V
bei Aufnahme frei

Bu (4): Gleichzeitig Ein- und Ausgang für NF

Funktionsbeschreibung

Liegt die Schaltspannung an, wird der zur Auskopplung nötige Emitterfolger BC 238 blockiert und der Trennverstärker BC 308 eingeschaltet. Er enthält eine Preemphasis, um die Deemphasis am NF-Ausgang auszugleichen. Über die Diode BA 127 und den Widerstand 47 kΩ wird der ZF-Verstärker außer Betrieb gesetzt. Der fernsteuerbare Lautstärkereger im TBA 120 T/U wird bei Aufnahme und bei Wiedergabe benützt.

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TBA 129	Q 67000-A 2330	DIP 8

Die Schaltung enthält einen achtstufigen Verstärker mit symmetrischem Demodulator zur Verstärkung, Begrenzung, und Demodulation von frequenzmodulierten Ton-ZF-Signalen. Die integrierte Schaltung ist besonders für Anwendungen im Stereofernsehgerät und Videorecorder geeignet.

- Hervorragende Begrenzungseigenschaften
- Geringe externe Beschaltung
- NF-Ausgangsspannung von Speisespannung unabhängig
- Unempfindlich gegen Brumm
- Sehr geringe ZF-Reste

Grenzdaten

Speisespannung	U_S	18	V
	$U_{1,2,4}$	3	V
	$U_{5,6}$	3,2	V
Speisestrom	I_B	-1 bis 1	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	100 bis 120	K/W

Funktionsbereich

Speisespannung	U_S	10 bis 18	V
Frequenz	f	0 bis 12	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

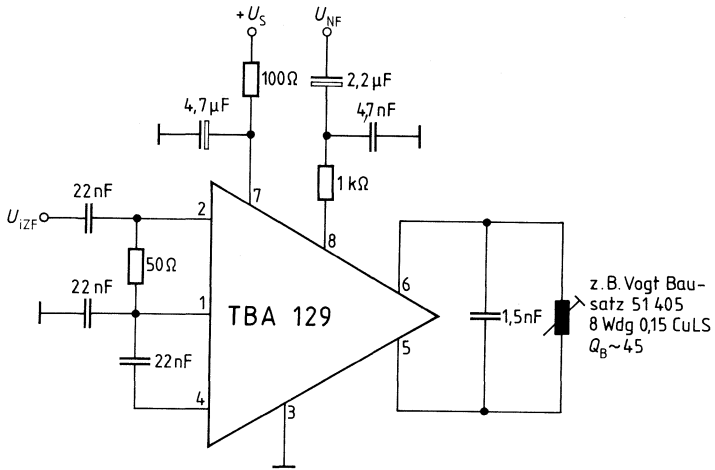
$U_S = 12\text{ V}; T_U = 25\text{ }^\circ\text{C}$

		min.	typ.	max.	
Stromaufnahme	I_S	9,5	13,5	17,5	mA
ZF-Spannungsverstärkung	V_u		68		dB
Eingangsspannung für Begrenzungseinsatz $\Delta f = \pm 50\text{ kHz}; f_m = 1\text{ kHz}$	$U_{i\text{Begr}}$		30	60	μV
Ausgangswiderstand	R_{q8}			100	Ω
Gleichspannungsanteil des Ausgangssignals $U_{i\text{ZF}} = 0\text{ V}$	U_8	3,0		4,8	V
ZF-Restspannung ohne Deemphasis	U_8		30		mV
Brummunterdrückung	U_8/U_7		30		dB
Signal-Störabstand $U_{i\text{eff}} = 10\text{ mV}$	$a_{S/N}$	80	85		dB
Eingangsimpedanz	R_{i5-6}		5,4		k Ω
NF-Ausgangsspannung $\Delta f = \pm 50\text{ kHz}; f_m = 1\text{ kHz}; k = 4\%$	$U_{q8\text{eff}}$	1	1,45		V
Eingangsimpedanz $f_{i\text{ZF}} = 5,5\text{ MHz}$	Z_i	15/6	40/4,5		k Ω /pF
AM-Unterdrückung $U_{i\text{eff}} = 500\text{ }\mu\text{V}; m = 30\%$	a_{AM}	50	60		dB
Klirrfaktor $\Delta f = \pm 30\text{ kHz}; f_m = 1\text{ kHz}; U_{i\text{eff}} = 100\text{ mV}$	k		1,8	3,0	%

Anschlußbelegung

Anschluß	Funktion
1	Arbeitspunkt-Rückführung
2	ZF-Eingang
3	Masse
4	Arbeitspunkt-Rückführung
5	Demodulatorkreis
6	Demodulatorkreis
7	Speisespannung, + U_S
8	NF-Ausgang

Prüf- und Meßschaltung



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TBA 130-2	Q 67000-A 8054	DIP 18

FM-ZF-Verstärker, bestehend aus einem Begrenzerverstärker mit FM-Demodulator.

Der NF-Teil enthält einen SCART-Aufnahme-/Wiedergabe-Umschalter, einen Sprache-/Musikschalter sowie einen Lautstärkesteller mit NF-Ausgang. Die Steuerung der Lautstärke, der SCART-Umschaltung und des Sprache-/Musikschalters erfolgt durch eine I²C-Bus-Serienschnittstelle.

Der Baustein findet Anwendung in Mono-TV-Geräten mit interner I²C-Bus-Steuerung.

- I²C-Bus steuerbar in den Funktionen, Lautstärke, Muting, Sprach-/Musikumschaltung sowie SCART-Aufnahme-/Wiedergabe
- Deemphasis Korrekturwiderstand integriert
- Niedriger Klirrfaktor

Schaltungsbeschreibung

Der Baustein enthält im FM-Teil einen achtstufigen, symmetrischen Begrenzerverstärker mit nachfolgendem Koinzidenzdemodulator. Der NF-Teil beinhaltet eine Mute-Schaltung, einen Analogschalter für die SCART-Aufnahme-/Wiedergabe-Funktion, sowie einen mittels 6-bit-D/A-Wandler gestellten Lautstärkereglern mit NF-Ausgang und Sprache-/Musikschalter. Die Steuerung des D/A-Wandlers, der A/W- und SPRACHE-/Musik-Schaltfunktion erfolgt durch eine I²C-Bus-Serienschnittstelle (Arbeitsweise siehe Diagramme).

Die vom Prozessor ankommenden Daten durchlaufen eine I²C-Bus-Steuerung und werden entsprechend ihrer Funktion in Registern abgelegt (Latch 1–3). Ist der Bus frei, befinden sich beide Leitungen im Markierungszustand (SDA, SCL sind H). Jedes Telegramm beginnt mit der Startbedingung.

SDA wird L- während SCL H bleibt. Alle weiteren Informationswechsel finden während SCL = L statt und werden von der Steuerung mit der positiven Taktflanke übernommen. Wird SDA = H während der Takt H ist, erkennt die Schaltung eine Stop-Bedingung und damit Telegrammende.

Die Logik arbeitet gemäß Tabelle Seite 345. Alle Telegramme werden byteweise übertragen, gefolgt von einem neunten Taktimpuls, während dem die Steuerung die SDA-Leitung auf L zieht (Acknowledge-Bedingung). Das erste Byte besteht aus 7 Adreßbits, mit denen der Prozessor den TBA 130-2 unter mehreren peripheren Bausteinen selektiert (Chip-Select). Das achte Bit legt die Richtung des nachfolgenden Datenverkehrs fest (in diesem Fall nur Lese-Betrieb).

Bei den Daten-Bytes bestimmen das erste und zweite Bit, welches Latch angesprochen wird (Subadresse). Die Lautstärke-Information beträgt 6 Bit (64 Schritte). Bei der Lautstärke-Einstellung muß aus Kompatibilitätsgründen zum TDA 6200 immer ein zweites Byte mit der gleichen Subadresse aber mit beliebigem Inhalt übertragen werden.

Grenzdaten

	min.	max.		
Speisespannung	U_S	0	16	V
Referenzstrom	I_{REF}	0	2	mA
ZF-Eingangsspannung	$U_{i16\text{ eff}}$	0	600	mV
Gleichspannung	$U_{3, 4, 6}$	0	U_S	V
Gleichspannung	$U_{11, 12}$	0	U_S	V
Gleichspannung	$U_{16, 17, 18}$	0	U_{REF}	V
Gleichstrom	$I_{1, 2}$	0	2	mA
Gleichstrom	$I_{5, 7, 8}$	-1	2	mA
Gleichstrom	I_9	0	2	mA
Sperrschichttemperatur	T_j		150	°C
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstand System-Umgebung	$R_{th\text{ SU}}$		80	K/W

Funktionsbereich

Speisespannung	U_S	10,5	15,75	V
Frequenzbereich	f	0,1	12	MHz
Umgebungstemperatur	T_U	0	70	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$; $f_{i14} = 5,5\text{ MHz}$

	min.	typ.	max.		
Stromaufnahme	I_S	24	36	48	mA
Referenzspannung	U_{REF}	5,4	6	6,6	V
Eingangsspannung für Begrenzungseinsatz	$U_{i16\text{ eff}}$		50	100	μV
$U_{q7,8} = -3\text{ dB}$ $\Delta f = \pm 130\text{ kHz}$; $f_{\text{mod}} = 1\text{ kHz}$					
SCART-Ausgangsspannung	U_{q7}	450	650	850	mV
$U_{i16\text{ eff}} = 10\text{ mV}$; $\Delta f = \pm 30\text{ kHz}$; $f_{\text{mod}} = 1\text{ kHz}$					
NF-Ausgangsspannung	U_{q8}	450	650	850	mV
L-Byte = BF; $\Delta f = \pm 30\text{ kHz}$; $f_{\text{mod}} = 1\text{ kHz}$					
Gleichspannungsanteil	U_{q7} ; U_{q8}		6		V
$U_{i16\text{ eff}} = 10\text{ mV}$; $\Delta f = 0$; $k = k_{\text{min}}$					
Klirrfaktor	k_7 ; k_8			1	%
$\Delta f = \pm 30\text{ kHz}$; $U_{i16\text{ eff}} = 10\text{ mV}$ $f_{\text{mod}} = 1\text{ kHz}$; L-Byte = BF					
AM-Unterdrückung ¹⁾	$a_{AM7,8}$	50	60		dB
$U_{i16\text{ eff}} = 500\text{ }\mu\text{V}$; $m = 30\%$					
Regelumfang Lautstärke	ΔV_8	80			dB
L-Byte = 80-BF					
Maximale Eingangsspannung SCART	$U_{i6\text{ eff}}$	2			V
$k_8 \leq 1\%$					
Verstärkung zwischen SCART-Eingang (Anschluß 6) und NF-Ausg. (Anschluß 8)	V_{SC}		0		dB
L-Byte = BF					
Schaltspannung Muting					
EIN (NF Aus)	$U_{i8} =$	8		U_S	V
AUS	$U_{i8} =$	0		3	V
Sprache-/Musikschalter					
S/M = 0 = hochohmig	R_{9-14}	75	100		k Ω
R_{OFF}					
Anschluß 14				800	Ω
U_{REF}					
S/M = 1 = niederohmig	$U_9 =$	5,4	6	6,6	V
R_{ON}					
Gleichspannung an Anschluß 9					

¹⁾ Prüfbedingungen für den Bezugspunkt

$f_{i14} = 5,5\text{ MHz}$; $U_{i14\text{ eff}} = 10\text{ mV}$; $\Delta f = \pm 30\text{ kHz}$ - $f_{\text{mod}} = 1\text{ kHz}$

Kenndaten

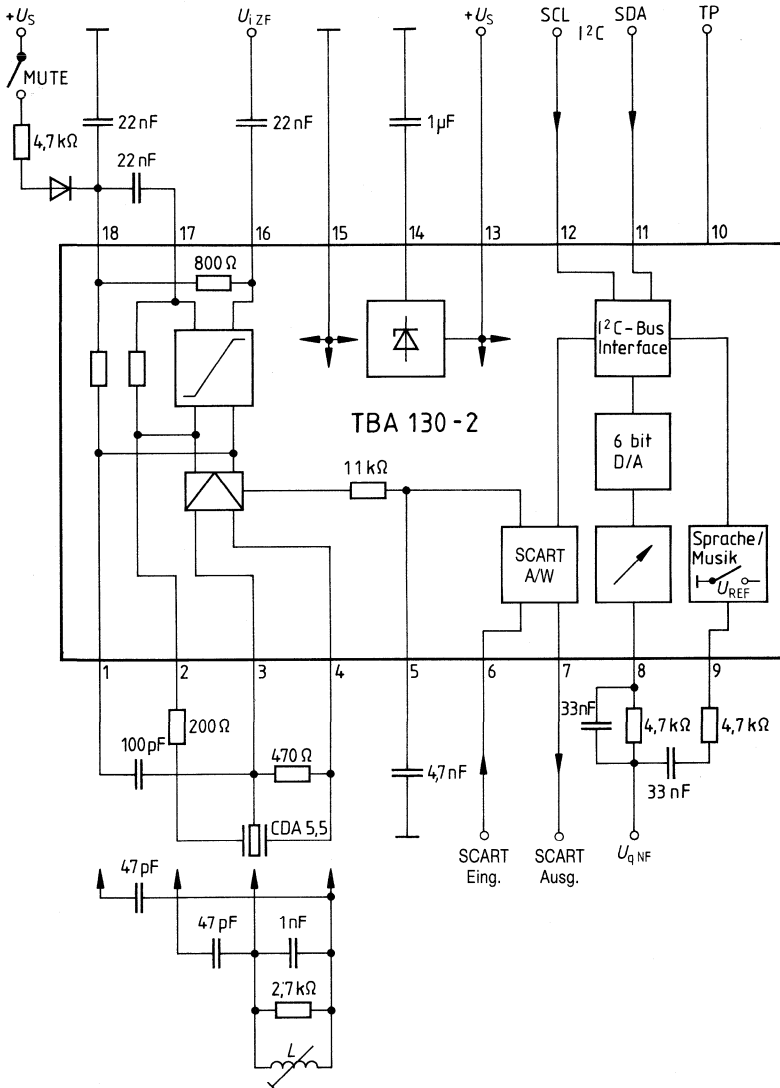
$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$; $f_{i14} = 5,5\text{ MHz}$

	min.	typ.	max.	
I²C-Bus (SCL, SDA)				
Flanken SCL, SDA				
Anstiegszeit	t_r		1	μS
Abfallzeit	t_f		0,3	μS
Schiebeclock SCL				
Frequenz	f_{SCL}	0	100	kHz
H-Impulsbreite	t_{High}	4		μS
L-Impulsbreite	t_{Low}	4		μS
Start				
Vorbereitungszeit	t_{SUSTA}	4		μS
Haltezeit	t_{HDSTA}	4		μS
Stop				
Vorbereitungszeit	t_{SUSTO}	4		μS
Bus frei	t_{BUF}	4		μS
Datenwechsel				
Vorbereitungszeit	t_{SUDAT}	1		μS
Haltezeit	t_{HDDAT}	1		μS
Eingänge SCL, SDA				
Eingangsspannung	U_{IH}	2,4	5,5	V
	U_{IH}	0,3	1	V
Eingangsstrom	I_{IH}		50	μA
	I_{IH}		100	μA
Ausgang SDA (Open Kollektor)				
Ausgangsspannung	U_{qH}		5,5	V
$R_L = 2,5\text{ k}\Omega$	U_{qL}		0,4	V
$I_{qL} = 2\text{ mA}$				
Designhinweise				
Eingangswiderstand	$R_{i3,4}$	20		k Ω
Ausgangswiderstand	$R_{q7,8}$		200	Ω
Eingangswiderstand	R_{i6}	20		k Ω
Eingangsimpedanz	Z_{i16}		800	Ω
ZF-Restspeisung	$U_{q7,8}$		10	mV
$\Delta U_{S\text{ eff}} = 500\text{ mV}$; $f_S = 100\text{ Hz}$				
Brummunterdrückung	$a_{q\text{ Brumm}}$		30	dB
$U_S/U_{q7,8}$ (ohne Deemphasis-C)				
$\Delta U_{S\text{ eff}} = 500\text{ mV}$; $f_S = 100\text{ Hz}$				
Übersprechdämpfung ¹⁾	a_{6-8}	60		dB
$U_{6\text{ eff}} = 2\text{ V}$; SC = 0				

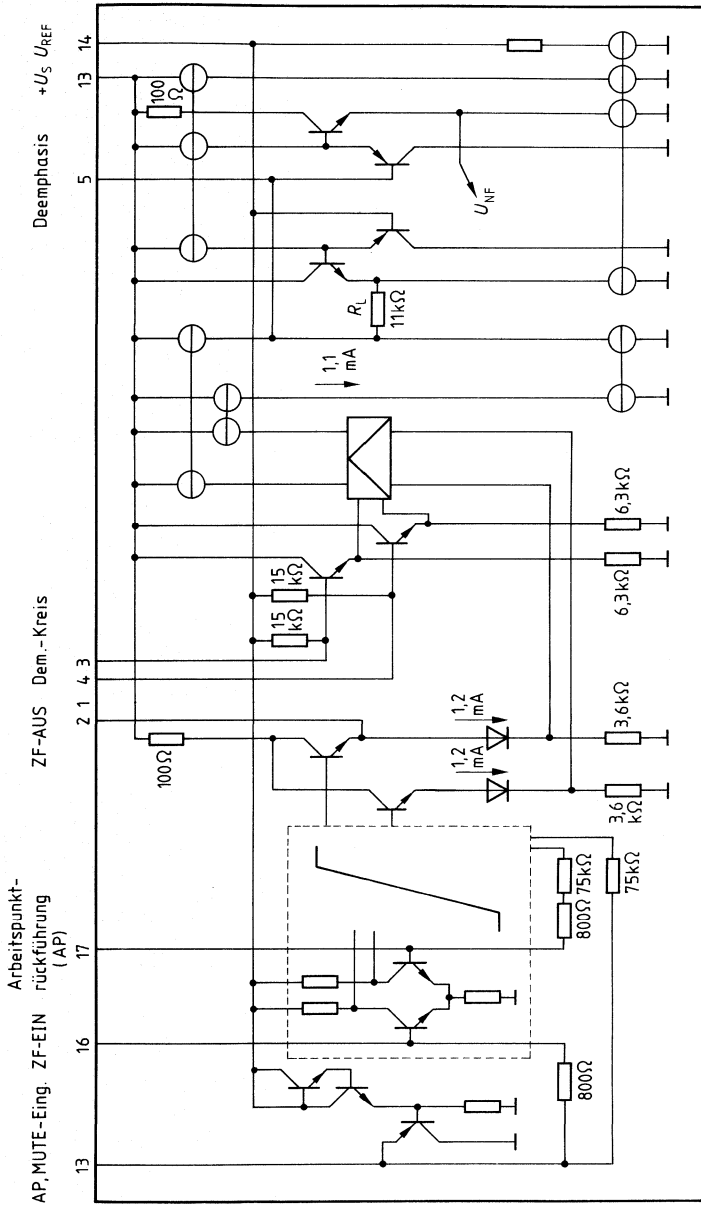
¹⁾ Prüfbedingungen für den Bezugspunkt

$f_{i14} = 5,5\text{ MHz}$; $U_{i14\text{ eff}} = 10\text{ mV}$; $\Delta f = \pm 30\text{ kHz}$; $f_{\text{mod}} = 1\text{ kHz}$

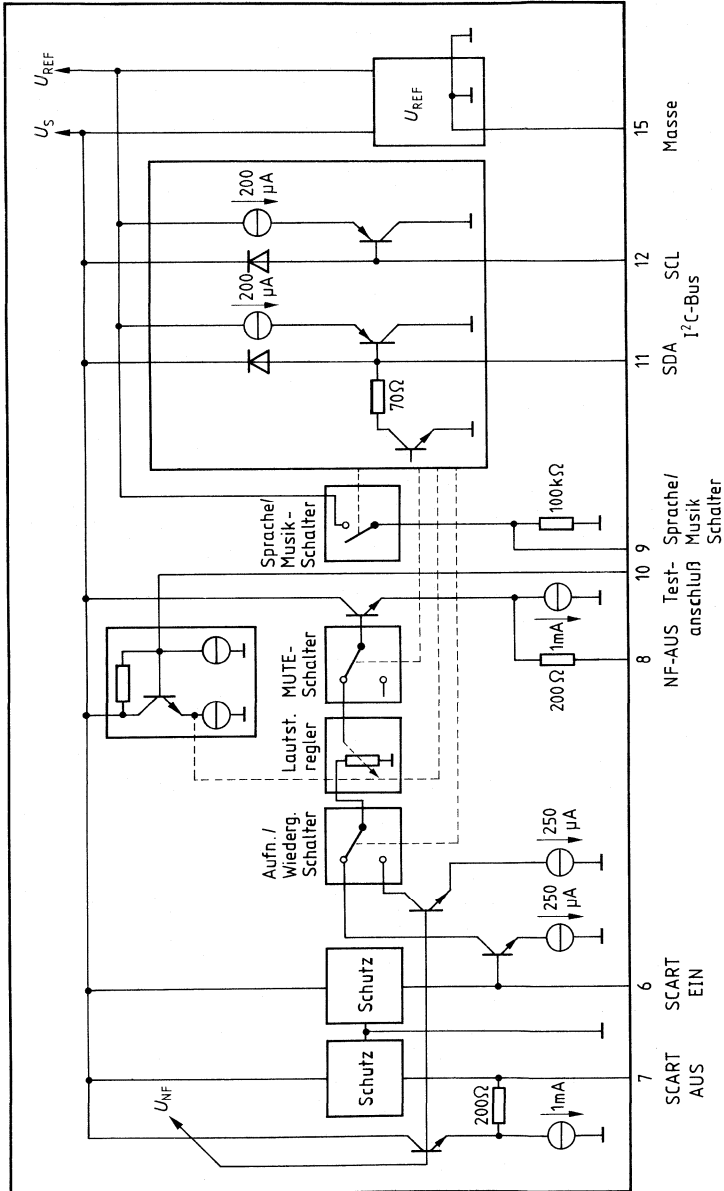
Blockschaltbild



Erweitertes Blockschaltbild Teil 1



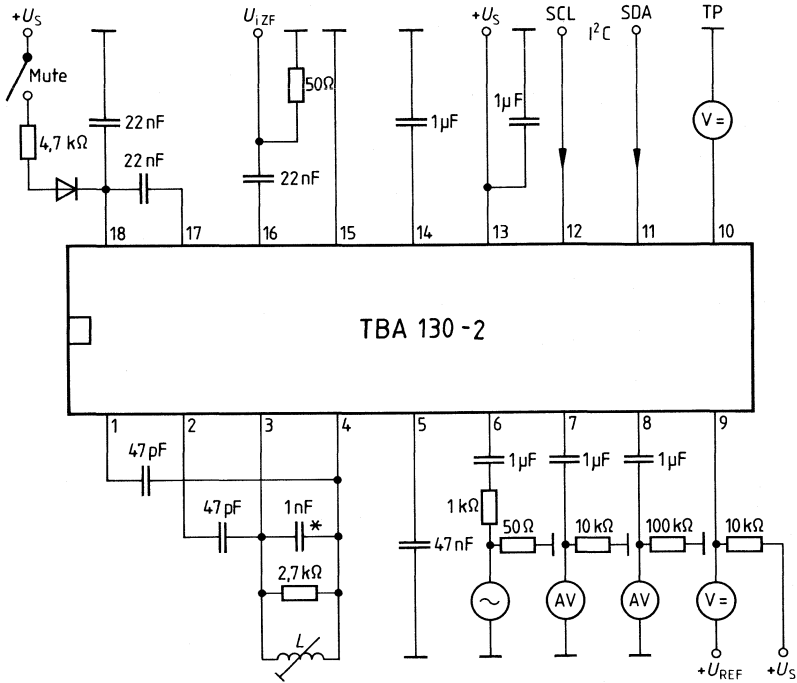
Erweitertes Blockschaltbild Teil 2



Anschlußbelegung

Anschluß	Funktion
1, 2	ZF-Verstärker Ausgang (Emitterfolger)
3, 4	Demodulatorenkreis-Anschluß (Hochohmiger Eingang – Steilheit der S-Kurve durch externen Widerstand zwischen Anschluß 3 und 4 festlegbar.)
5	Anschluß für Deemphasis-Kondensator (Ein Längswiderstand von 11 k Ω ist integriert.)
6	NF-Eingang der SCART-Schnittstelle
7	NF-Ausgang der SCART-Schnittstelle (Emitterfolger)
8	NF-Ausgang (Emitterfolger)
9	Sprache-/Musikschalter (Offener Kollektor; max. 1 mA!)
10	Testanschluß (Zugang zum Lautstärkesteller)
11	Daten Ein-/Ausgang der I ² C-Bus Steuerung
12	Clock-Frequenz-Eingang der I ² C-(Inter-IC)-Bus Steuerung
13	Speisespannung
14	Interne Referenzspannung (typisch 6 V)
15	Masse
16	ZF-Eingang (Eingang des Begrenzerverstärkers; Innenwiderstand zwischen Anschluß 16 und 18 typisch 800 Ω)
17	Arbeitspunktrückführung des Begrenzerverstärkers (Abblockung des ZF-Verstärkers mit HF-tauglichen Kondensatoren notwendig!)
18	Arbeitspunktrückführung des Begrenzerverstärkers und Fußpunkt; Muteeingang (Abblockung des ZF-Verstärkers mit HF-tauglichen Kondensatoren notwendig!)

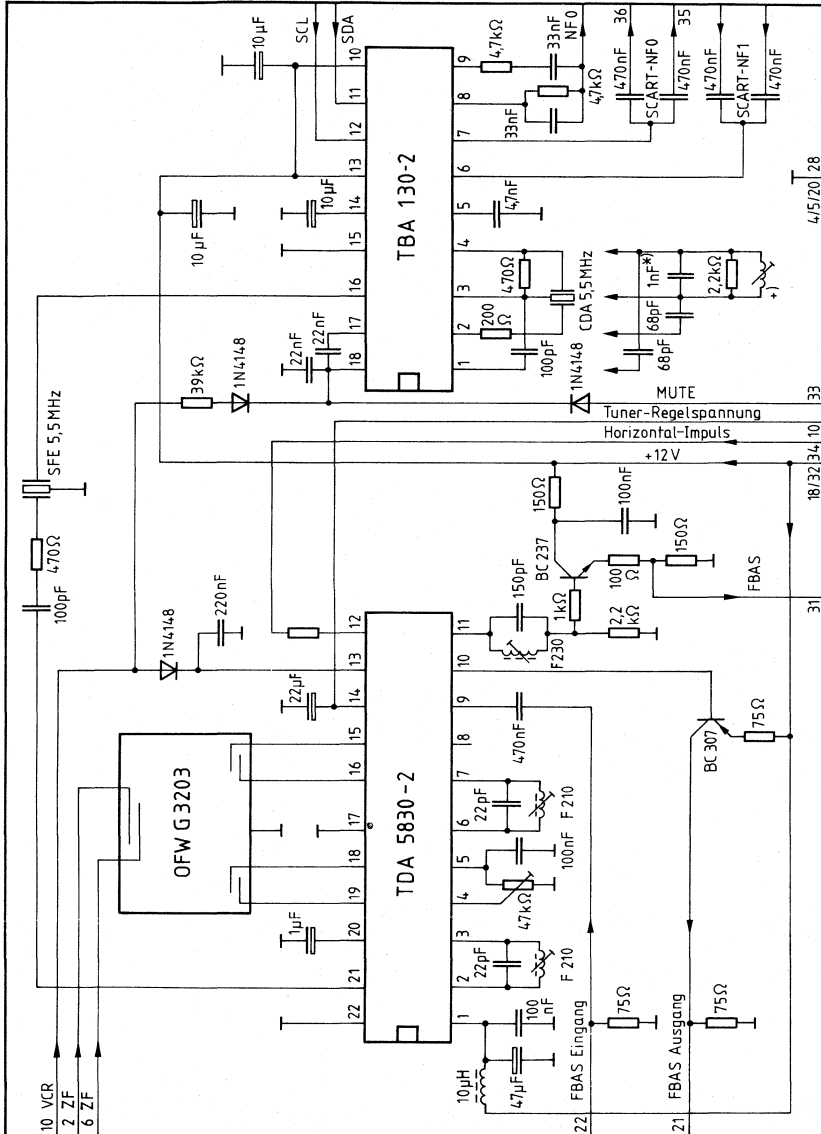
Meßschaltung



$L = 10$ Windungen, $0,2 \text{ CuL}$; $Q_B \approx 25$
 z. B. Vogt Bausatz 5171200000

* STYROFLEX - Kondensator

Anwendungsschaltung



*) $L = 10$ Windungen, $0,2 \text{ CuL}$; $Q_0 \approx 25$
 z. B. Vogt Bausat 517 12000 00
 **) STYROFLEX®-Kondensator

Software-Festlegung

Es wird folgendes Datenformat verwendet:

1) **Chip-Adresse**

MSB	1	0	0	0	0	0	0	0	LSB	Ack.
-----	---	---	---	---	---	---	---	---	-----	------

MSB wird zuerst gesendet.

2) **Daten-Bytes mit Subadressen**

a) Lautstärke

MSB	1	0	V_{05}	V_{04}	V_{03}	V_{02}	V_{01}	V_{00}	LSB
	1	0	X	X	X	X	X	X	

Das zweite Byte muß mitübertragen werden.
 V_{x5} = MSB
 V_{x0} = LSB

1	0	0	0	0	0	0	0	0	min. Lautstärke
1	0	1	1	1	1	1	1	1	max. Lautstärke

b) SCART-Stell-Byte

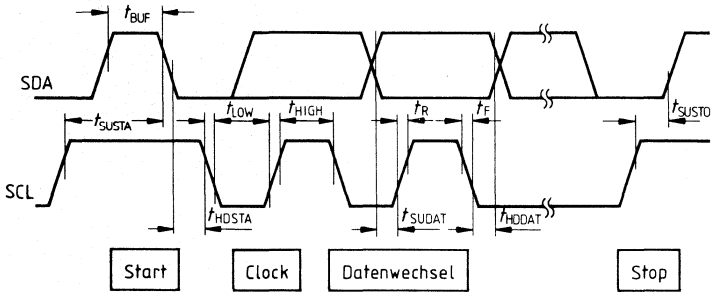
MSB	0	1	SC	X	X	X	X	X	LSB
-----	---	---	----	---	---	---	---	---	-----

SC = 1 SCART-Wiedergabe; SCART-Eingang mit NF-Ausgang verbunden.
 SC = 0 Normalbetrieb

c) NF-Stell-Byte

MSB	0	0	M	X	S/M	X	X	X	LSB
-----	---	---	---	---	-----	---	---	---	-----

S/M = 0 Anschluß 9 hochohmig
 S/M = 1 Anschluß 9 niederohmig
 M = 1 Muting für NF-Ausgang
 M = 0 NF-Ein

I²C-Bus-Zeitdiagramm

t_{SUSTA}	Vorbereitungszeit (Start)
t_{HDSTA}	Haltezeit (Start)
t_{HIGH}	H-Impulsbreite (Clock)
t_{LOW}	L-Impulsbreite (Clock)
t_{SUDAT}	Vorbereitungszeit (Datenwechsel)
t_{HDDAT}	Haltezeit (Datenwechsel)
t_{SUSTO}	Vorbereitungszeit (Stop)
t_{BUF}	Bus frei Zeit
t_{F}	Abfallzeit
t_{R}	Anstiegszeit

Alle Zeiten beziehen sich auf U_{IH} und U_{IL} -Werte

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TBA 229-2	Q 67000-A 8037	DIP 16

Der Baustein enthält zwei getrennte Begrenzerverstärker mit FM-Demodulatoren und separaten NF-Ausgängen.

- Hohe AM-Unterdrückung in einem sehr breiten Eingangsspannungsbereich
- Hohe Empfindlichkeit
- Sehr hohe Symmetrie

Schaltungsbeschreibung

Der Baustein enthält zwei getrennte FM-Ton-ZF-Teile für Fernseh-Stereo-Anwendungen oder für Mehrnormenempfänger. Jeder FM-Teil besteht aus einem achtstufigen symmetrischen Begrenzerverstärker mit nachfolgendem Koinzidensdemodulator und einem NF-Vorverstärker mit einem niederohmigen Ausgang. Der Baustein zeichnet sich durch wesentlich verbesserte AM-Unterdrückungseigenschaften bei kleinen Eingangssignalen aus und einer sehr niedrigen Frequenzablage zwischen k_{min} und AM_{min} .

Grenzdaten

		min.	max.	
Speisespannung	U_S	0	16	V
Referenzstrom	I_{REF}	0	2	mA
ZF-Eingangsspannung	$U_{i,ZF\ eff}$	0	600	mV
Gleichspannungen	$U_{9, 10, 11}$	0	U_{REF}	V
	$U_{14, 15, 16}$	0	U_{REF}	V
Gleichströme	$I_{1, 2, 4, 5, 7, 8}$	0	2	mA
Sperrschichttemperatur	T_j		150	°C
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$		80	K/W

Funktionsbereich

Speisespannung	U_S	10,5	15,75	V
Umgebungstemperatur	T_U	0	70	°C
Frequenz	f_i	0,1	12	MHz

Kenndaten

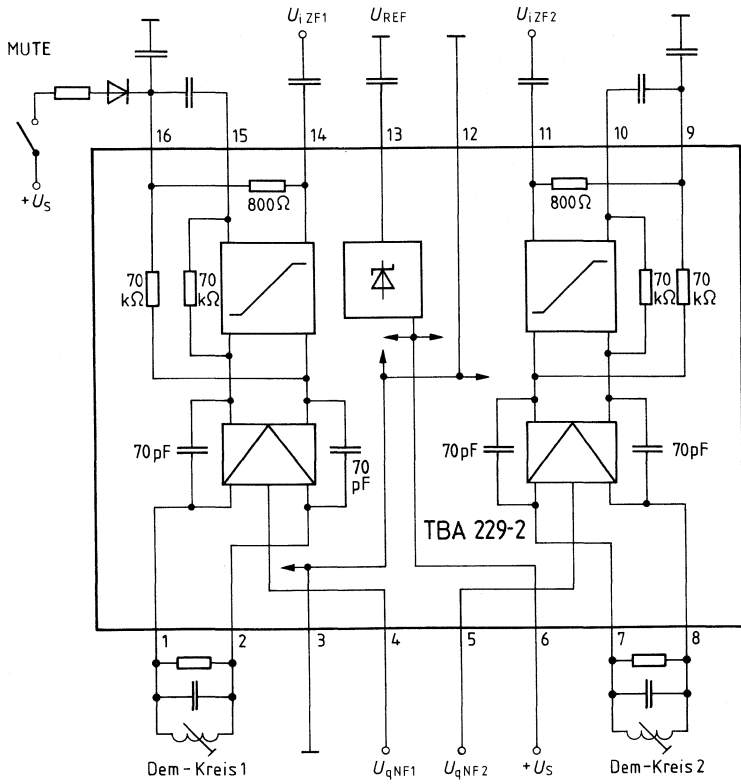
$U_S = 12 \text{ V}$; $T_U = 25 \text{ °C}$; $U_{iZf14\text{eff}} = 10 \text{ mV}$; $f_{iZf11,14} = 5,5 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $\Delta f = \pm 30 \text{ kHz}$
 (sofern nicht anders angegeben)

		min.	typ.	max.	
Stromaufnahme	I_S	25	35	42	mA
Eingangsspannung für Begrenzungseinsatz	$U_{i11\text{eff}}$		30	60	μV
$U_{q4,5} = -3 \text{ dB}$	$U_{i14\text{eff}}$		30	60	μV
Ausgangsspannung	$U_{q4\text{eff}}$		510	720	mV
	$U_{q5\text{eff}}$		510	720	mV
Gleichspannungsanteil	$U_{q4} =$		6		V
$\Delta f = 0$; $k = k_{\text{min}}$	$U_{q5} =$		6		V
Klirrfaktor	k_4, k_5		0,5	1	%
$k = k_{\text{min}}$					
AM-Unterdrückung	a_{AM4}	60	70		dB
$U_{i\text{eff}} = 1 \text{ mV}$; $m = 30 \%$	a_{AM5}	60	70		dB
Übersprechdämpfung					
$f_{iZf11} = 5,5 \text{ MHz}$; $\Delta f_{11} = 0 \text{ kHz}$; $U_{i11\text{eff}} = 4 \text{ mV}$; $U_{i14\text{eff}} = 10 \text{ mV}$	$\ddot{u}_{K1-2} = U_{q4}/U_{q5}$	60			dB
$f_{iZf11} = 5,74 \text{ MHz}$; $\Delta f_{14} = 0 \text{ kHz}$; $U_{i11\text{eff}} = 4 \text{ mV}$; $U_{i14\text{eff}} = 10 \text{ mV}$	$\ddot{u}_{K1-2} = U_{q4}/U_{q5}$	60			dB
Referenzspannung	$U_{13} =$	5,4	6	6,6	V
Schaltspannung Muting					
EIN (NF AUS)	U_{16}	8		U_S	V
AUS	U_{16}	0		3	V

Designhinweise

Eingangswiderstand	$R_{i1,2}$	20			k Ω
	$R_{i7,8}$	20			k Ω
Ausgangswiderstand	$R_{q4,5}$			100	Ω
Eingangsimpedanz	$Z_{i11,14}$		800		Ω
ZF-Restspannung	$U_{q4,5}(\text{ZF})$		15		mV
Brummunterdrückung	$a_{q\text{Brumm}}$		32		dB
$\Delta f_S = 100 \text{ Hz}$; $U_{S\text{eff}} = 500 \text{ mV}$; U_S/U_{q4} ; U_S/U_{q5}					
Frequenzablage $AM_{\text{min}} - k_{\text{min}}$	Δf		± 10		kHz

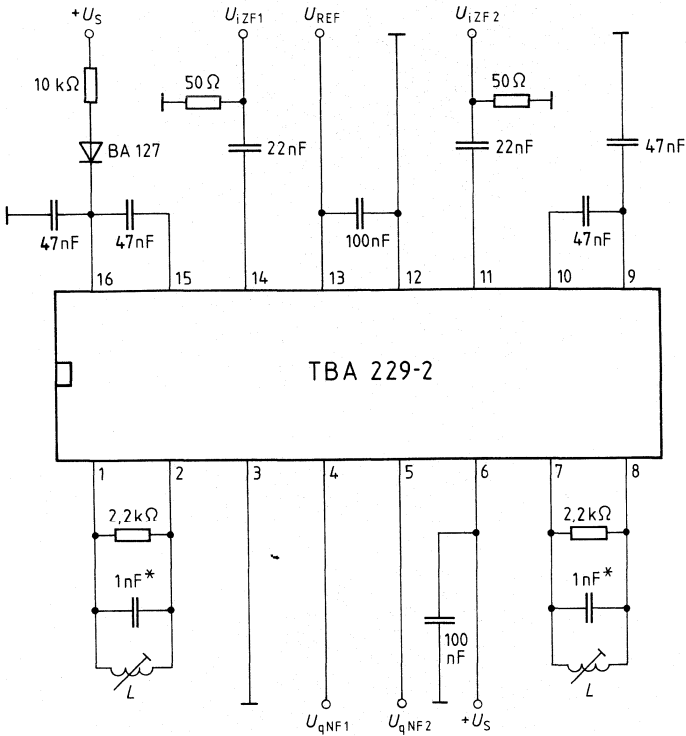
Blockschaltbild



Anschlußbelegung

Anschluß	Funktion
1, 2	Demodulatorkreis-Anschluß ZF 1 (hochohmiger Eingang – Steilheit der S-Kurve durch externen Widerstand zwischen Anschluß 1 und 2 festlegbar)
3	Masse
4	NF-Ausgang ZF 1 (Emitterfolger)
5	NF-Ausgang ZF 2 (Emitterfolger)
6	Speisespannung
7, 8	Demodulatorkreis-Anschluß ZF 2 (hochohmiger Eingang – Steilheit der S-Kurve durch externen Widerstand zwischen Anschluß 1 und 2 festlegbar)
9	Arbeitspunktrückführung des Begrenzerverstärkers und Fußpunkt ZF 2 (Abblockung des ZF-Verstärkers mit HF-tauglichen Kondensatoren notwendig!)
10	Arbeitspunktrückführung des Begrenzerverstärkers ZF 2 (Abblockung des ZF-Verstärkers mit HF-tauglichen Kondensatoren notwendig!)
11	ZF 2-Eingang (Eingang des Begrenzerverstärkers ZF 2; Innenwiderstand zwischen Anschluß 9 und 11 typisch 800 Ω)
12	Masse
13	interne Referenzspannung (typisch 6 V)
14	ZF 1-Eingang (Eingang des Begrenzerverstärkers ZF 1; Innenwiderstand zwischen Anschluß 14 und 16 typisch 800 Ω)
15	Arbeitspunktrückführung des Begrenzerverstärkers ZF 1 (Abblockung des ZF-Verstärkers mit HF-tauglichen Kondensatoren notwendig!)
16	Arbeitspunktrückführung des Begrenzerverstärkers und Fußpunkt ZF 1 (Abblockung des ZF-Verstärkers mit HF-tauglichen Kondensatoren notwendig!)

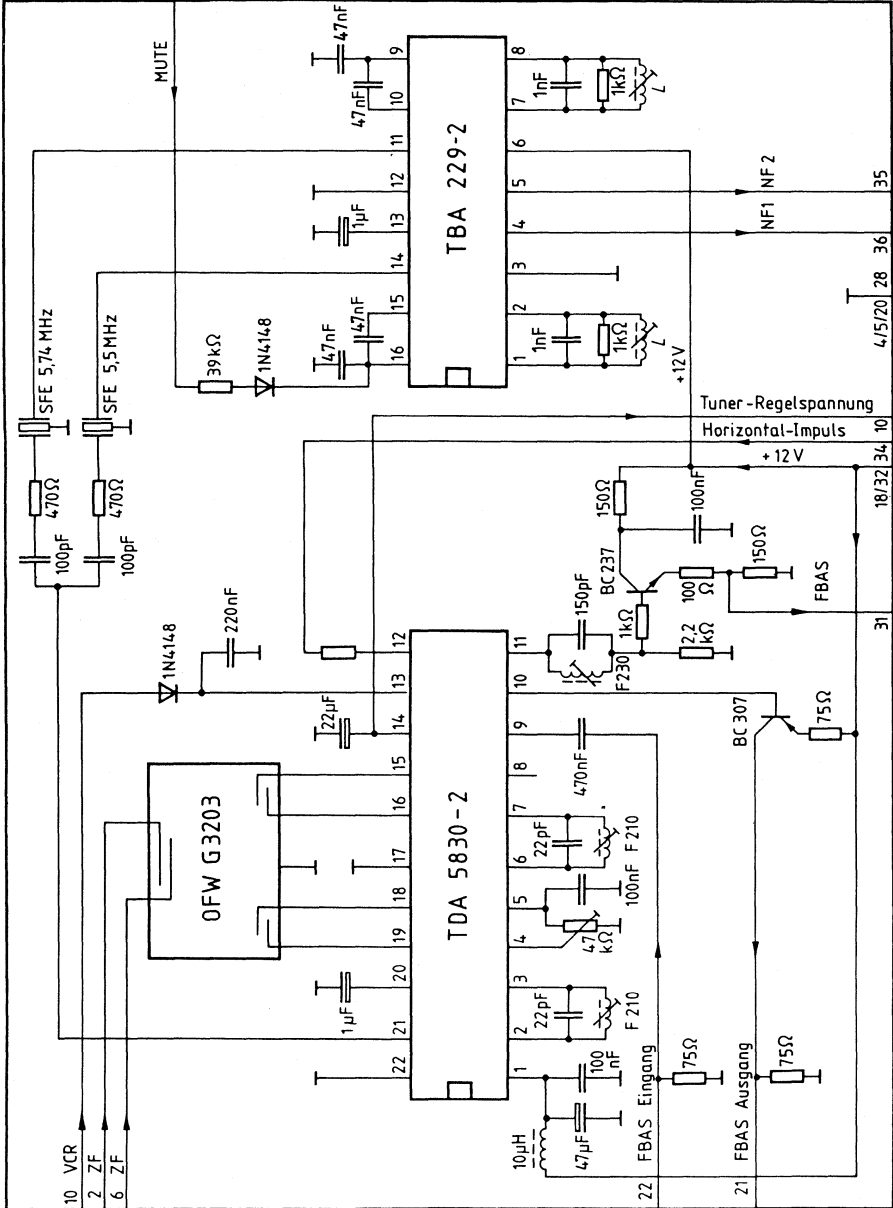
Meßschaltung



$L = 10 \text{ Wdg. } 0,2 \text{ CuL, } Q_B \approx 25$
 z. B. Vogt Bausatz 517 12 000 00

* STYROFLEX-Kondensator

Anwendungsschaltung



L = 10 Wdg. 0.2 Cui. $C_B \approx 25$
z. B. Vogt Baueinsatz 517 12.000.00

Typ	Bestellnummer	Gehäuse
TBA 1440 G	Q 67000-A 1022	DIP 16

Hochverstärkender geregelter Video-ZF-Verstärker mit gesteuertem Demodulator, niederohmi- gen Videoausgängen für positiv und negativ gerichtetes Signal, getastete Regelung und Tuner- Regelverzögerung.

TBA 1440 G für PNP-Tuner

- Hoher Integrationsgrad
- Großer Regelumfang
- Hohe Eingangsempfindlichkeit
- Geringe 1,07-MHz-Störungen
- Positiv und negativ gerichtetes Signal
- Weiß- und Schwarzwerte getrennt einstellbar
- Sehr gutes Abstimmverhalten

Grenzdaten

Speisespannung	U_S	15 ¹⁾	V
Spannungen	U_4	5	V
	U_5	20	V
	U_{14}	5	V
	R_{8-9}	≤ 20	Ω
Ohmscher Widerstand zwischen 8 und 9	T_J	150	$^{\circ}\text{C}$
Sperrschichttemperatur	T_S	-40 bis 125	$^{\circ}\text{C}$
Lagertemperatur			
Wärmewiderstand			
System-Umgebung	$R_{th\ su}$	90	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 15	V
Umgebungstemperatur	T_U	-25 bis 60	$^{\circ}\text{C}$

¹⁾ kurzzeitig 16,5 V

Kenndaten

$U_{13} = 13 \text{ V}$; $f_{\text{ZF}} = 38,9 \text{ MHz}$; $T_U = 25 \text{ }^\circ\text{C}$;

alle Werte gegen Masse gemessen, soweit nicht anders angegeben

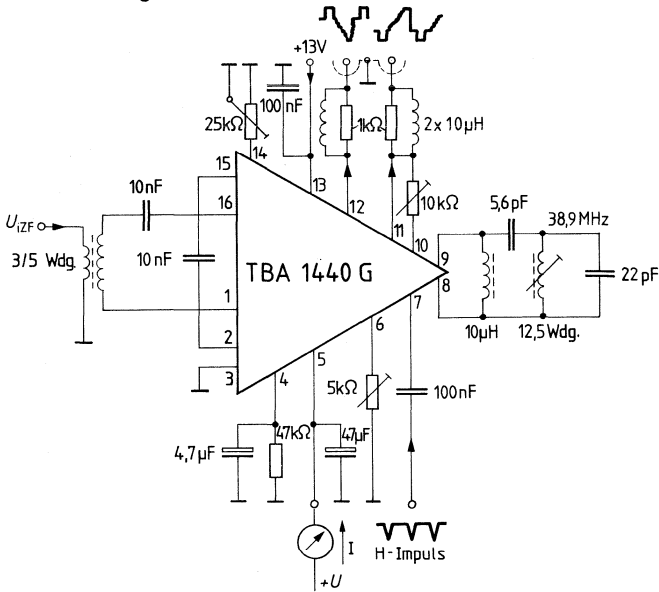
		min.	typ.	max.	
Stromaufnahme	I_{13}	33	42	61	mA
Gleichspannung am Ausgang 11 $U_{13} = 15 \text{ V}$; $U_i = 0$	U_{11}		5,5		V
$R_{14-3} = \infty$	U_{11}		9,6		V
$R_{14-3} = 0$					
Gleichspannung am Ausgang 12 $U_{13} = 15 \text{ V}$; $U_i = 0$	U_{12}		1,9		V
$R_{14-3} = \infty$	U_{12}		3,5		V
$R_{14-3} = 0$					
Weißwertänderung	$\Delta U_{11}/\Delta U_{13}$		100		mV/V
	$\Delta U_{12}/\Delta U_{13}$		20		mV/V
Widerstand für $\Delta U_{11} = 1 \text{ V}$	R_{14-3}		8,5		k Ω
Tastschwelle $U_{10} = \text{Synchronimpulspegel}$ bei $R_{10-11} = 0$	$U_{10} = U_{11}$		1,9		V
Stellwiderstand für Synchronimpulspegel- änderung von 1 V	R_{10-11}		2,4		k Ω
Synchronimpulspegel bei fehlendem oder asynchronem Tastimpuls (Spitzenregelung)	$U_{11 \text{ synchron}}$		0,5		V
Videoausgangsspannung	U_{VIDEO}		3,0		V
Regelstrom für Tunervorstufe $U_5 > 2 \text{ V}$	I_5	10	15		mA
(10 dB nach Tuner-Regeleinsatz)					
ZF-Regelspannung für max. Verstärkung	U_4	0		0,5	V
für min. Verstärkung	U_4	2,5		5	V
Tastimpulsspannung	$-U_7$	2		5	V
ZF-Reste (Grundwelle)	$U_{11}; U_{12}$		10		mV
Ausgangsstrom nach Masse	$I_{11} - I_{12}$			5	mA
nach Plus	$I_{11} - I_{12}$			-1	mA
Eingangswiderstand bei max. Verstärkung	Z_{1-16}		1,8/2		k Ω /pF
bei min. Verstärkung	Z_{1-16}		1,9/0		k Ω /pF
Eingangsspannung ¹⁾ für $U_{11 \text{ SS}} = 3 \text{ V}$	U_i	70	100	200	μV
Videobandbreite (-3 dB)	B_{VIDEO}	6	7		MHz
Regelumfang	ΔV		55		dB
Intermodulationsabstand (1,07 MHz) bezogen auf den Farbträger ²⁾	a		45		dB
Ausgangsimpedanz	$Z_{q \text{ 8-9}}$		2/2,5		k Ω /pF

¹⁾ Nach Meßschaltung $U_i = \text{eff. Synchronimpulspegel}$, gemessen an 60 Ω

²⁾ Meßpegel $a_{\text{TT}} = -3 \text{ dB}$

$a_{\text{TT}} = -20 \text{ dB}$ bezogen auf den Bildträger

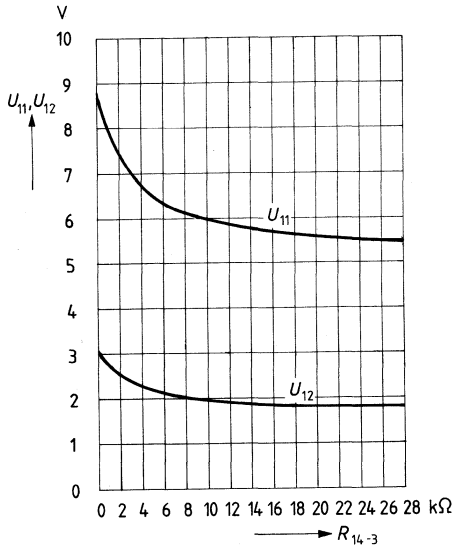
Meßschaltung



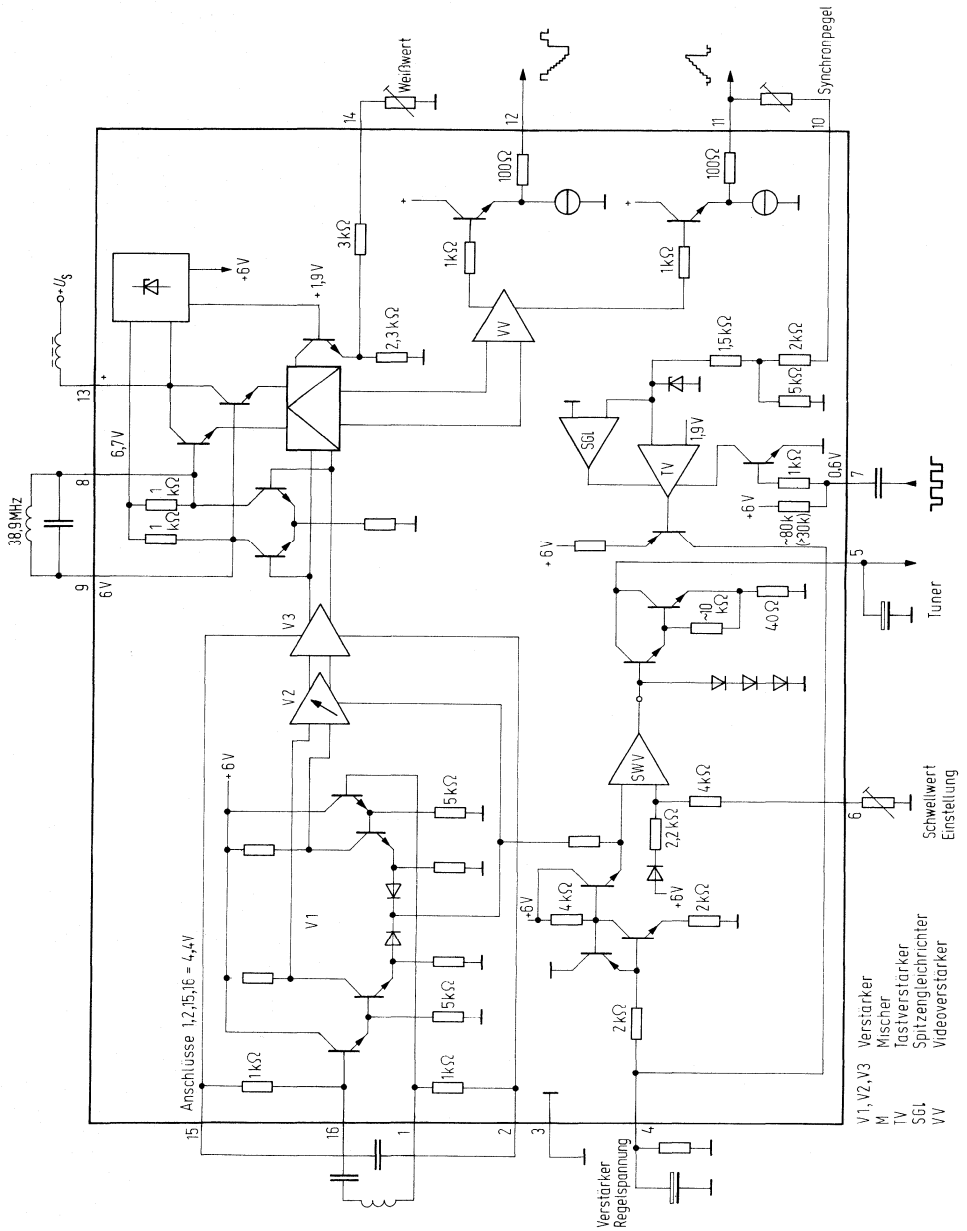
Ausgangsgleichspannung

$$U_{11}, U_{12} = f(R_{14-3})$$

$$U_S = 13 \text{ V}; R_{10-11} = \infty$$



Blockschaltbild

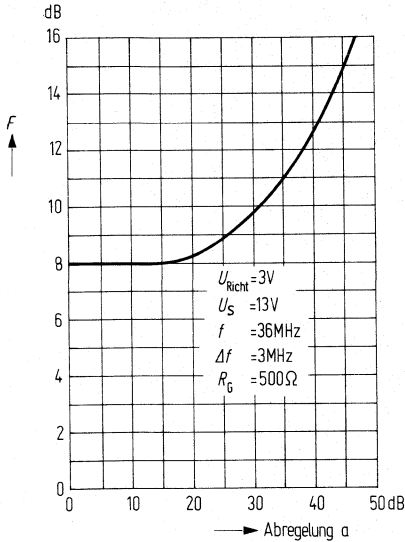


Rauschverhalten $F = f(a)$

(videofrequent gemessen)

$U_S = 13 \text{ V}$; $f = 36 \text{ MHz}$; $\Delta f = 3 \text{ MHz}$;

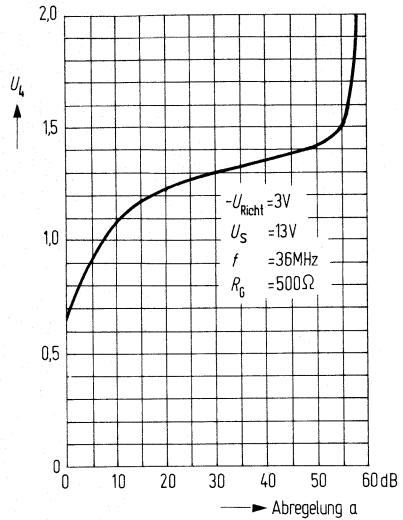
$R_G = 500 \Omega$; $-U_{\text{Richt}} = 3 \text{ V}$



Regelspannungsverlauf $U_k = f(a)$

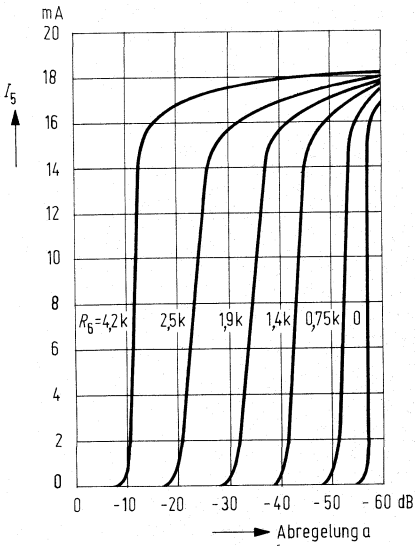
$-U_{\text{Richt}} = 3 \text{ V}$; $U_S = 13 \text{ V}$; $f = 36 \text{ MHz}$;

$R_G = 500 \Omega$



Tuner-Regelstrom $I_5 = f(a)$

$R_6 = \text{Parameter}$



Typ	Bestellnummer	Gehäuse
TCA 440	Q 67000-A 669	DIP 16

AM-Empfängerschaltung für LW, MW und KW in batterie- und netzgespeisten Rundfunkempfängern. Sie enthält eine geregelte HF-Vorstufe, Mischer, getrennten Oszillator sowie einen geregelten ZF-Verstärker. Durch interne Stabilisierung sind alle Kenngrößen nahezu unabhängig von der Versorgungsspannung. Bei Einsatz in hochwertigen Rundfunkgeräten ist TDA 4001 dem TCA 440 vorzuziehen.

- Getrennt regelbare Vorstufe
- Multiplikativer Gegentakt-Mischer mit getrenntem Oszillator
- Hohe Großsignal-Festigkeit ab 4,5 V Versorgungsspannung
- Gegenkopplungs-Regelung mit 100 dB Regelumfang (5stufig)
- Anschluß für Abstimmanzeige-Instrument
- Einfache Außenbeschaltung

Grenzdaten

Speisespannung	U_s	15	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	120	K/W

Funktionsbereich

Speisespannung	U_s	4,5 bis 15	V
Umgebungstemperatur	T_U	-15 bis 80	°C

Kenndaten

$U_S = 9 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$; $f_{\text{HF}} = 600 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$

Gesamtstromaufnahme

HF-Pegeländerung für $\Delta U_{\text{NF}} = 6 \text{ dB}$
 $m = 80 \%$ $\Delta U_{\text{NF}} = 10 \text{ dB}$

I_S	10,5	mA
ΔV_{HF}	65	dB
ΔV_{HF}	80	dB

NF-Ausgangsspannung für $U_{\text{I, HF}}$
 (symmetrisch gemessen an 1–2)

für $m = 80 \%$

$U_{\text{I, HF}} = 20 \mu\text{V}$
 $U_{\text{I, HF}} = 1 \text{ mV}$
 $U_{\text{I, HF}} = 500 \text{ mV}$

$U_{\text{NF eff}}$	140	mV
$U_{\text{NF eff}}$	260	mV
$U_{\text{NF eff}}$	350	mV

für $m = 30 \%$

$U_{\text{I, HF}} = 20 \mu\text{V}$
 $U_{\text{I, HF}} = 1 \text{ mV}$
 $U_{\text{I, HF}} = 500 \text{ mV}$

$U_{\text{NF eff}}$	50	mV
$U_{\text{NF eff}}$	100	mV
$U_{\text{NF eff}}$	130	mV

Eingangsempfindlichkeit

(gemessen an 60Ω ; $f_{\text{HF}} = 1 \text{ MHz}$; $m = 30 \%/0 \%$; $R_G = 540 \Omega$)

bei Signal-Rauschabstand $\frac{S+N}{N} = 6 \text{ dB}$
 (gem. nach DIN 45405)

$U_{\text{I, HF}}$	1	μV
--------------------	---	---------------

$\frac{S+N}{N} = 26 \text{ dB}$

$U_{\text{I, HF}}$	7	μV
--------------------	---	---------------

$\frac{S+N}{N} = 58 \text{ dB}$

$U_{\text{I, HF}}$	1	mV
--------------------	---	----

HF-Teil

Eingangsfrequenz

Ausgangsfrequenz ($f_{\text{ZF}} = f_{\text{OSZ}} - f_{\text{HF}}$)

Regelumfang

Eingangsspannung (bei 600 kHz und $m = 80 \%$)

für Übersteuerungsbeginn ($k_{\text{NF}} = 10 \%$)

symmetrisch gemessen an den Anschlüssen 1 und 2

(Trägermittelwert)

ZF-Unterdrückung zwischen 1–2 und 15

HF-Eingangsimpedanz

a) unsymmetrische Kopplung

bei $V_{\text{HF max}}$

bei $V_{\text{HF min}}$

b) symmetrische Kopplung

bei $V_{\text{HF max}}$

bei $V_{\text{HF min}}$

Mischer-Ausgangsimpedanz

(Anschlüsse 15 oder 16)

f_{HF}	0 bis 50	MHz
f_{ZF}	460	kHz
ΔV_U	38	dB

$U_{\text{I, HF SS}}$	2,6	V
$U_{\text{I, HF eff}}$	0,5	V
a_{ZF}	20	dB

Z_i	2/5	k Ω /pF
Z_i	2,2/1,5	k Ω /pF

Z_i	4,5	k Ω /pF
Z_i	4,5/1,5	k Ω /pF
Z_q	250/4,5	k Ω /pF

ZF-Teil

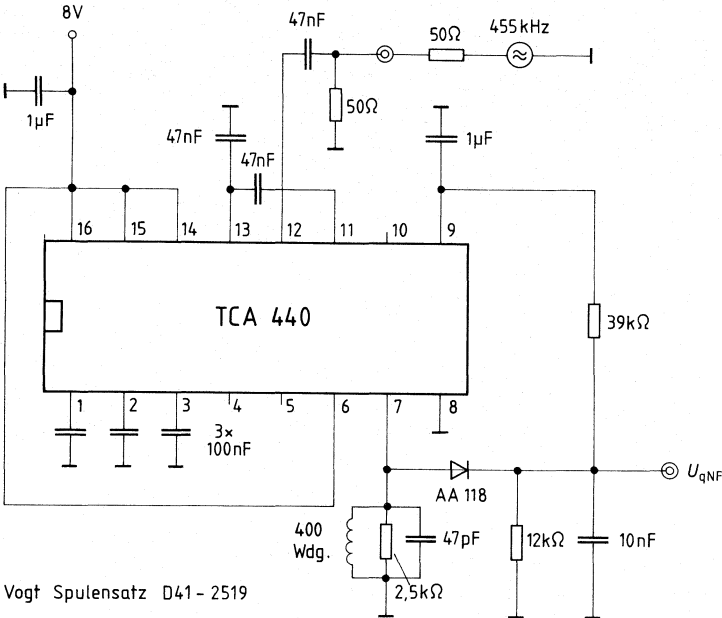
Eingangsfrequenz	$f_{i,ZF}$	0 bis 2	MHz
Regelumfang bei 460 kHz	ΔV_U	62	dB
Eingangsspannung (Trägermittelwert) bei V_{min} für Übersteuerungsbeginn ($k_{NF} = 10\%$), gemessen an Anschluß 12 (60 Ω gegen Masse; $f_{i,ZF} = 460$ kHz; $m = 80\%$; $f_{mod} = 1$ kHz)	$U_{ZF\text{ eff}}$	200	mV
NF-Ausgangsspannung für $U_{i,ZF}$ an 60 Ω (Anschluß 12)			
$U_{i,ZF} = 30\ \mu\text{V}$; $m = 80\%$; $f_{mod} = 1$ kHz	$U_{7\text{ NF eff}}$	50	mV
$U_{i,ZF} = 3\ \text{mV}$; $m = 80\%$; $f_{mod} = 1$ kHz	$U_{7\text{ NF eff}}$	200	mV
$U_{i,ZF} = 3\ \text{mV}$; $m = 30\%$; $f_{mod} = 1$ kHz	$U_{7\text{ NF eff}}$	70	mV
$U_{i,ZF} = 200\ \mu\text{V}$; $m = 30\%$; $f_{ZF} = 455$ kHz; $f_{q,NF} = 1$ kHz	$U_{7\text{ NF eff}}$	35 bis 70	mV
ZF-Eingangsimpedanz (unsymmetrische Kopplung)	Z_i	3/3	k Ω /pF
ZF-Ausgangsimpedanz	Z_{q7}	200/8	k Ω /pF

Anzeigeeinstrument:

Empfohlene Instrumente: 500 μA ($R_i = 800\ \text{k}\Omega$)
300 μA ($R_i = 1,5\ \text{k}\Omega$)

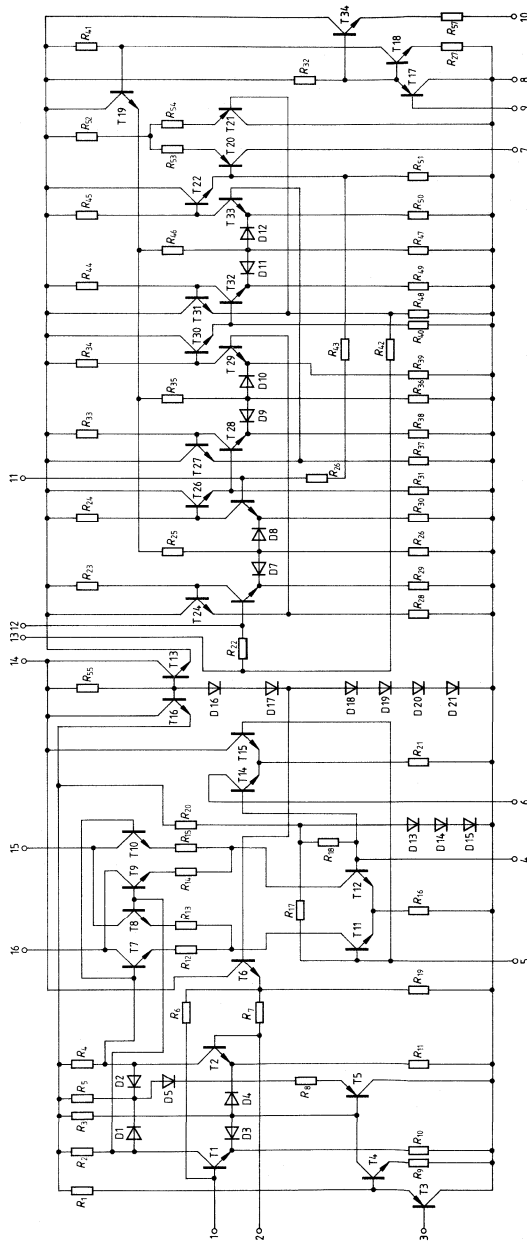
Für die Aussteuerungsanzeige steht eine Spannungsquelle von maximal 600 mV_{EMK} und ein Innenwiderstand von 400 Ω zur Verfügung.

Meßschaltung zur Messung der Ausgangsspannung

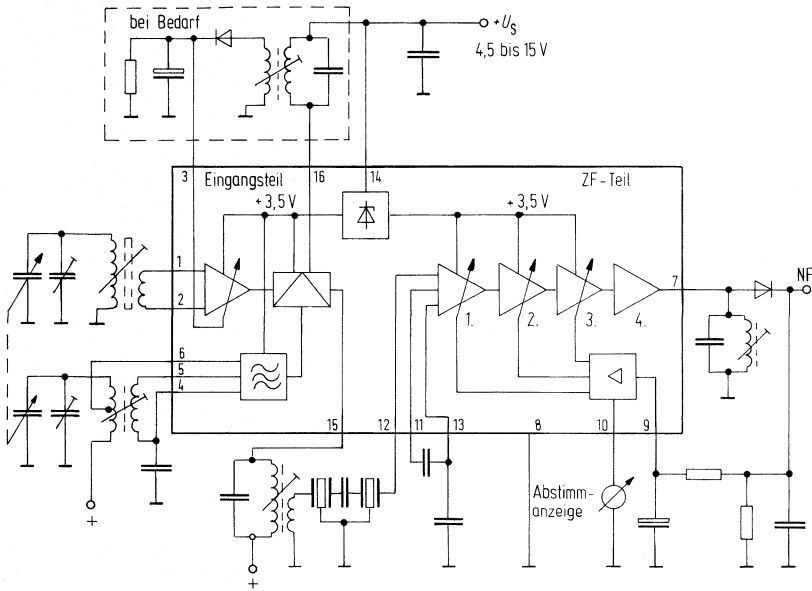


Vogt Spulensatz D41 - 2519

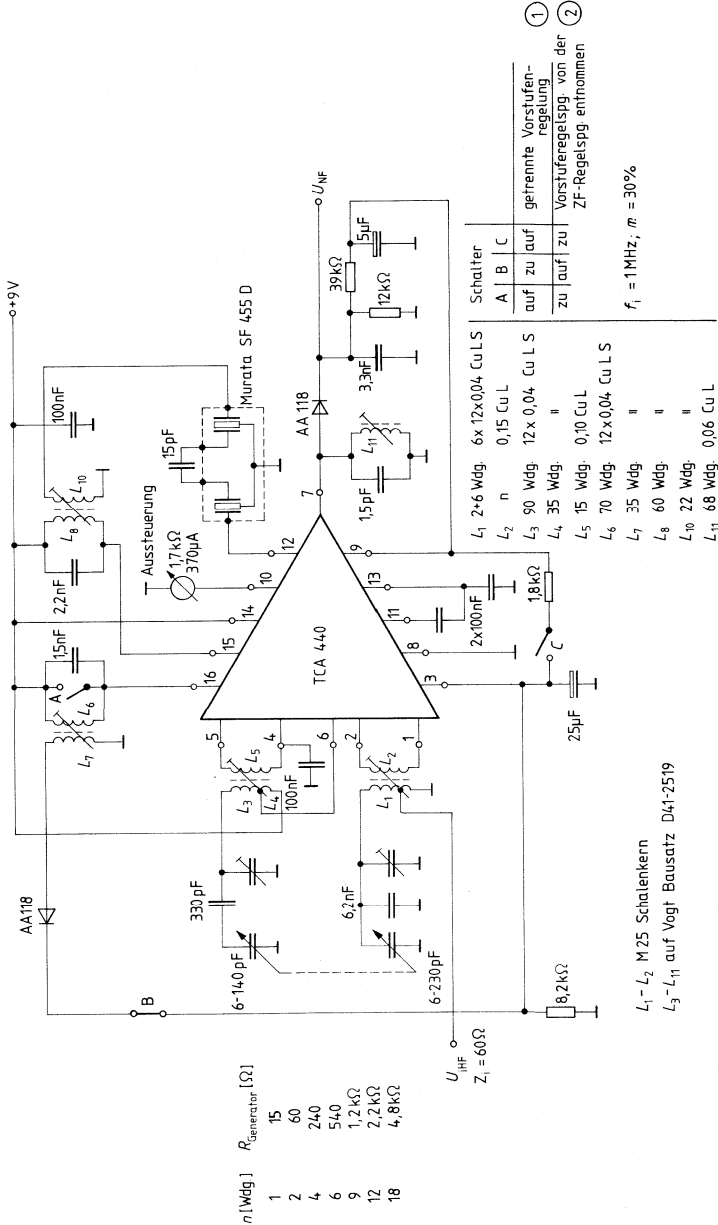
Schaltbild



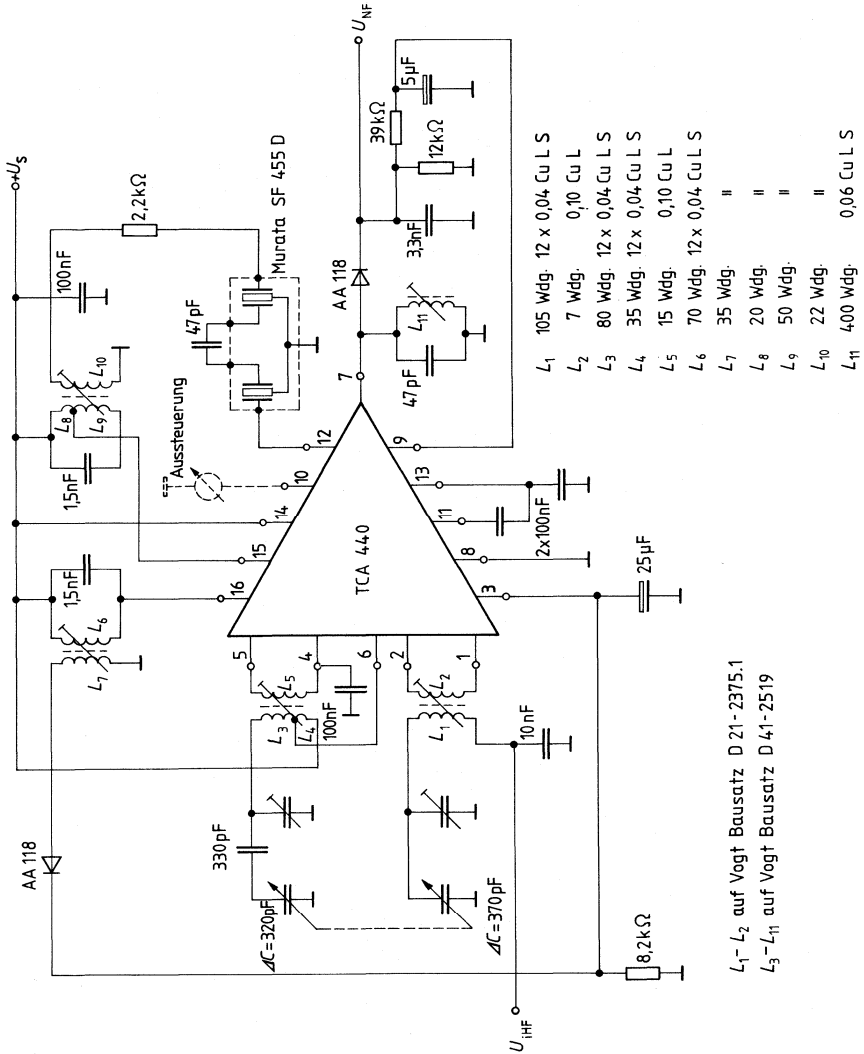
Blockschaltbild



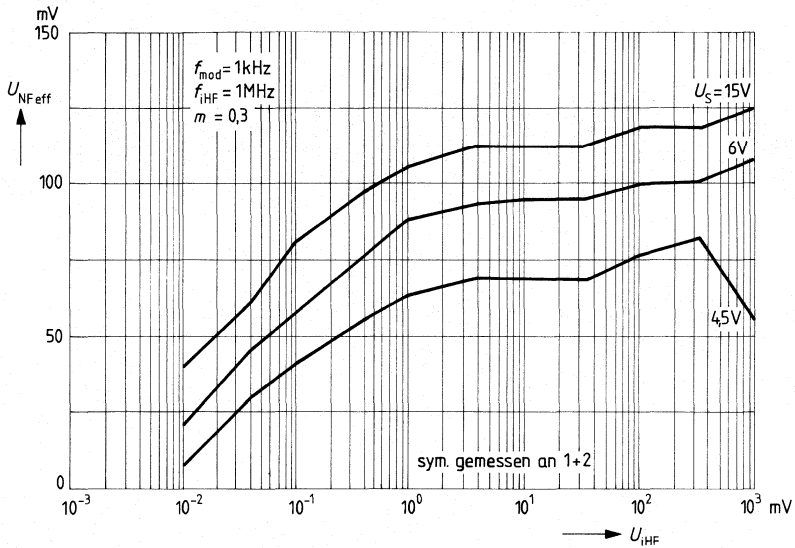
Meßschaltung für Rauschabstand



Anwendungsbeispiel für MW mit TCA 440



NF-Ausgangsspannung $U_{NF\text{eff}} = f(U_{i,HF})$

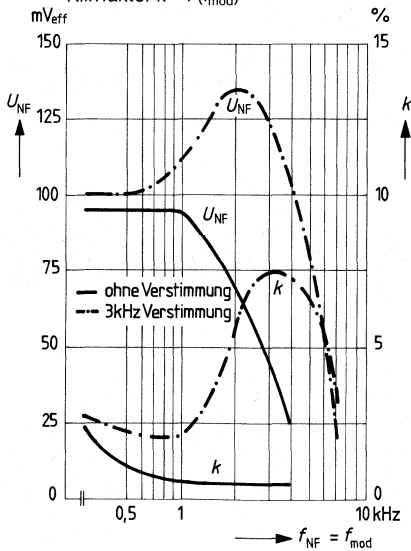


Anwendungsbeispiel für Mittelwelle

NF-Ausgangsspannung

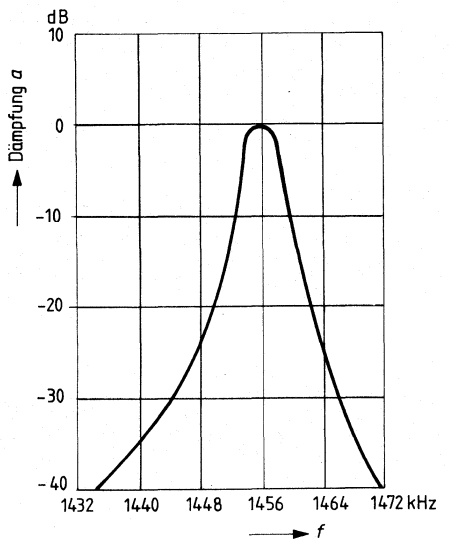
$U_{NF} = f(f_{NF})$

Klirrfaktor $k = f(f_{\text{mod}})$



Durchlaßkurve $a = f(f)$

gemessen von Schaltungseingang bis Ausgang



Klirrfaktor als Funktion der Verstimmung

$k = f(\Delta f)$ ($f_{\text{mod}} = \text{Parameter}$)

$U_S = 9 \text{ V}$

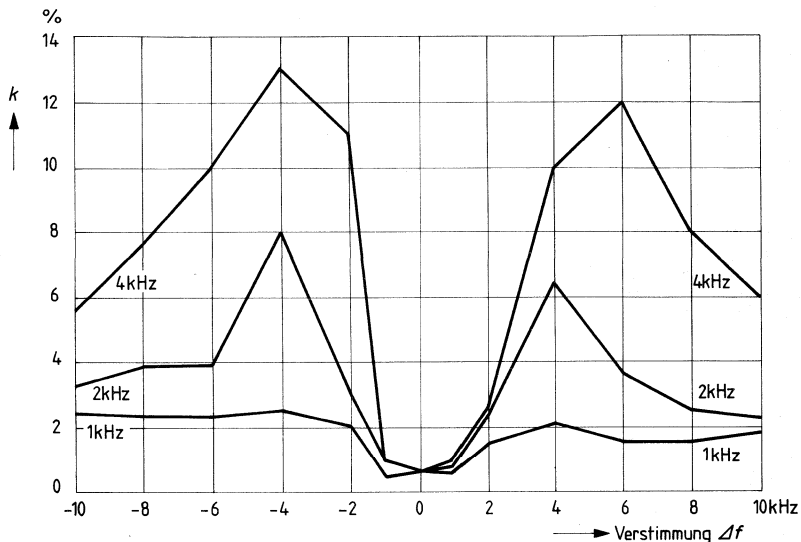
$f_{\text{OSZ}} = 1,455 \text{ MHz} \pm \Delta f$

$m = 30 \%$

$f_{\text{i,HF}} = 1 \text{ MHz}$

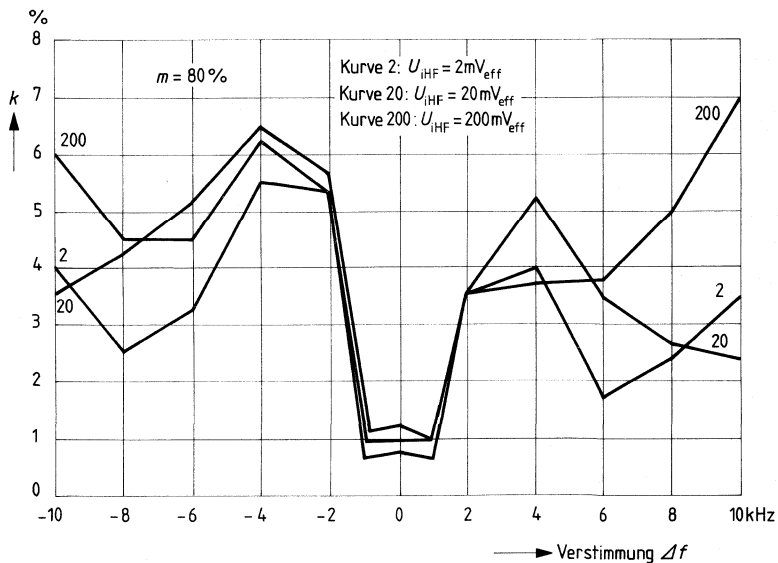
$f_{\text{ZF}} = 455 \text{ kHz}$

$U_{\text{i,HF}} = 20 \text{ mV}_{\text{eff}}$



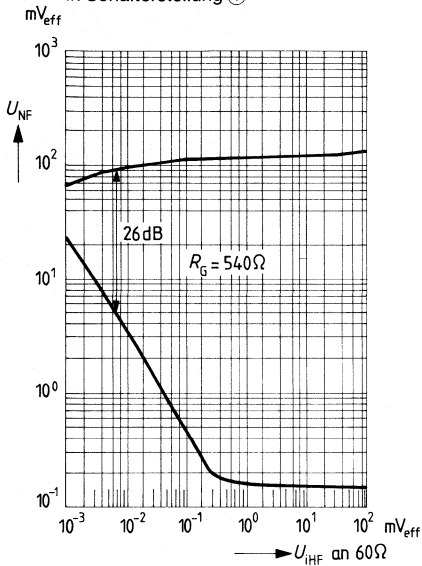
Klirrfaktor als Funktion der Verstimmung

$k = f(\Delta f)$ ($U_{\text{i,HF}} = \text{Parameter}$)



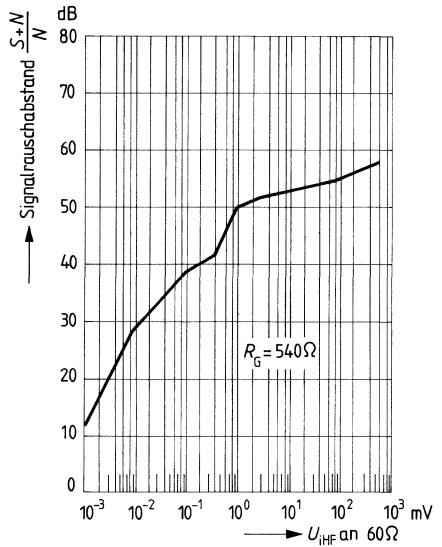
**NF-Ausgangsspannung,
Rauschspannung**

$U_{NF} = f(U_{iHF})$
in Schalterstellung ①



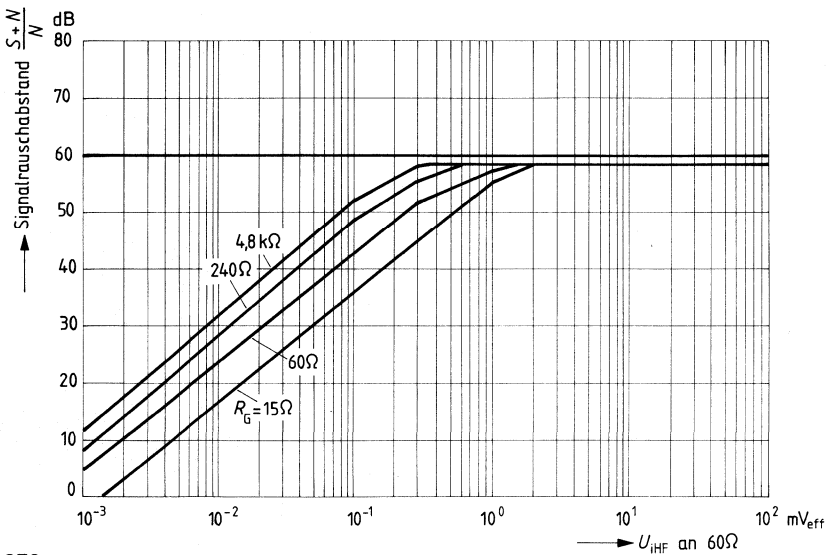
Signal-Rauschabstand

$\frac{S+N}{N} = f(U_{iHF})$
in Schalterstellung ②



Signal-Rauschabstand $\frac{S+N}{N} = f(U_{iHF})$

(Generatorimpedanz = Parameter)
in Schalterstellung ①

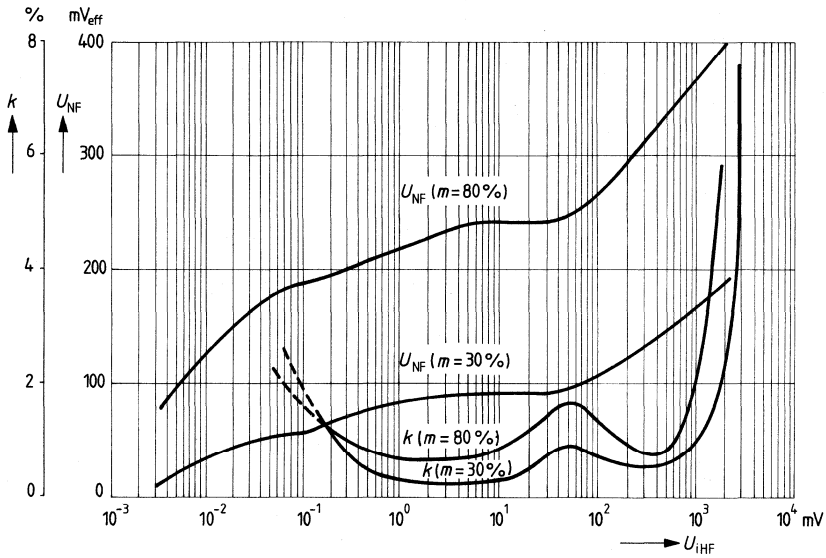


Meßwerte zum Anwendungsbeispiel für MW

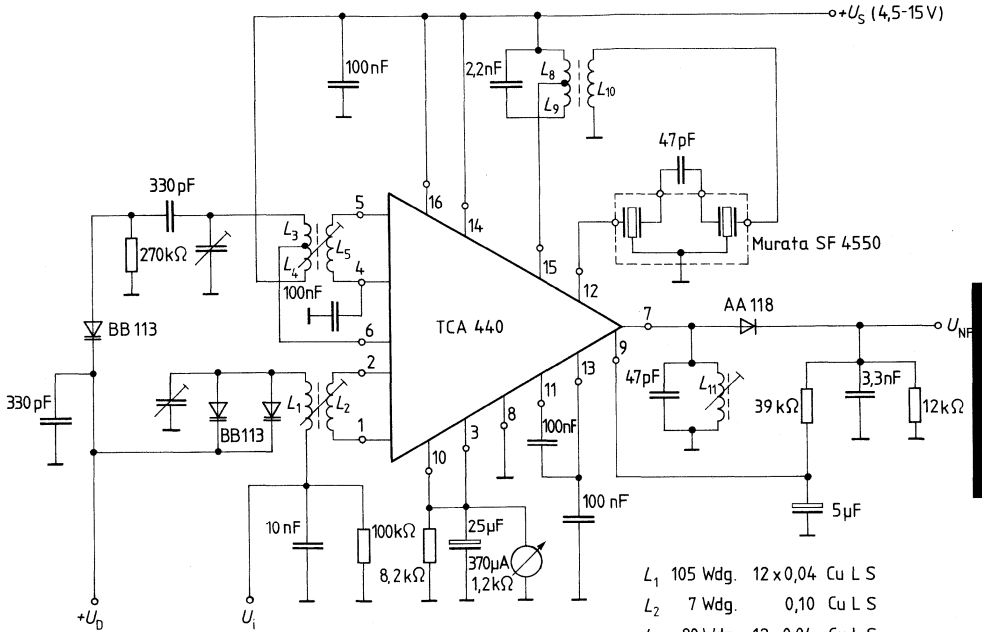
Klirrfaktor $k = f(U_{iHF})$; **NF-Ausgangsspannung** $U_{NF} = f(U_{iHF})$

symmetrisch gemessen an den Anschlüssen 1 und 2

$f_i = 1 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $f_{ZF} = 455 \text{ kHz}$; $U_S = 9 \text{ V}$



Anwendungsbeispiel für MW für BB 113 Kapazitätsdioden

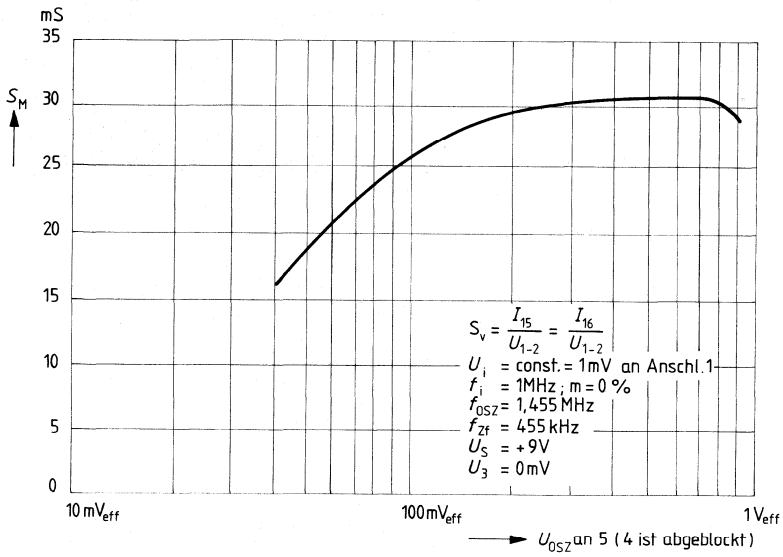


$L_1 - L_2$ auf Vogt Bausatz D 21-2375 1
 $L_3 - L_{11}$ auf Vogt Bausatz D 41-2519

$U_D = 8,5\text{ V} \rightarrow f_e = 800\text{ kHz}$
 $U_D = 30\text{ V} \rightarrow f_e = 1620\text{ kHz}$

L_1	105 Wdg.	12 x 0,04	Cu L S
L_2	7 Wdg.	0,10	Cu L S
L_3	80 Wdg.	12 x 0,04	Cu L S
L_4	35 Wdg.	"	"
L_5	15 Wdg.	0,10	Cu L S
L_6	20 Wdg.	12 x 0,04	Cu L S
L_7	50 Wdg.	"	"
L_{10}	22 Wdg.	"	"
L_{11}	400 Wdg.	0,06	Cu L

Mischsteilheit $S_M = f(U_{OSZ})$

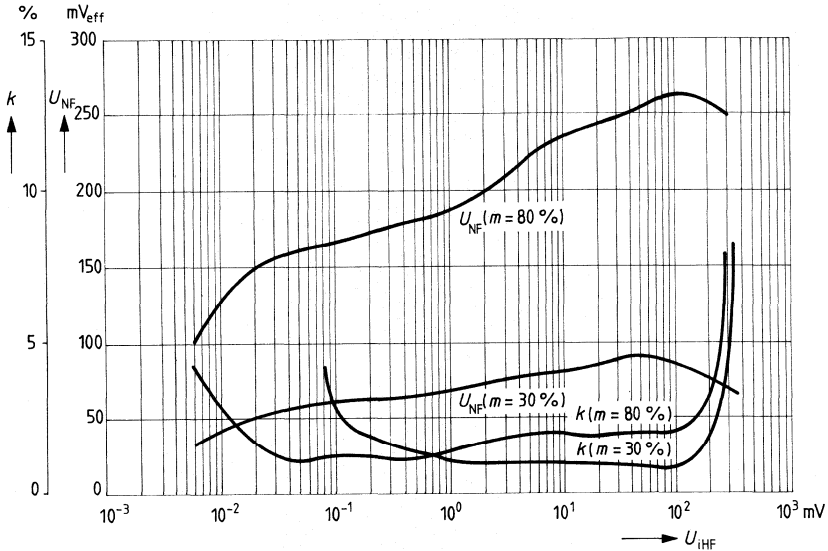


Meßwerte für Anwendungsbeispiel MW mit BB 113 Diode

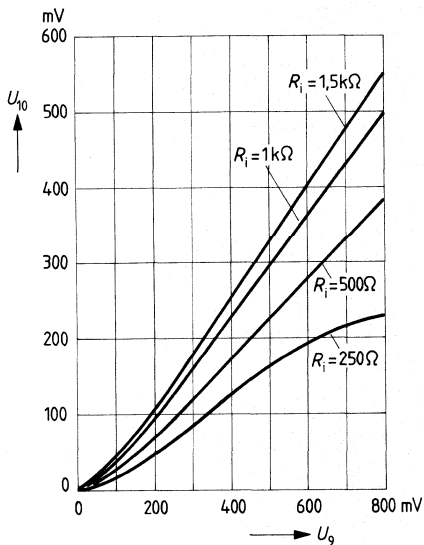
NF-Ausgangsspannung, Klirrfaktor = $f(U_{iHF})$

$f_1 = 1 \text{ MHz}; f_{\text{mod}} = 1 \text{ kHz}; f_{\text{ZF}} = 455 \text{ kHz}$

$U_S = 9 \text{ V}; U_{iHF}$ symmetrisch gemessen an den Anschlüssen 1 und 2



Abstimmanzeigespannung $U_{10} = f(\text{ZF-Regelspannung } U_9)$



Parameter: Impedanz des Drehspulinstrumentes

Beispiele für Drehspulmeßgeräte

R_i	Endausschlag
1,5 k Ω	100 μA
1,5 k Ω	170 μA
2 k Ω	200 μA
350 Ω	500 μA

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TCA 4500 A	Q 67000-A 1471	DIP 16

Der TCA 4500 A arbeitet nach dem PLL-Prinzip und verfügt über eine variable Basisbreiten-Einstellung. Im TCA 4500 A wurde die Empfindlichkeit gegenüber den dritten Harmonischen von Pilotton und Hilfsträgerfrequenz durch Wahl geeigneter digital erzeugter Signale im PLL- und Decoderzweig eliminiert.

- Geringer Klirrfaktor
- Gute Unterdrückung des ARI-Hilfsträgers und der Harmonischen des Pilottons
- Benötigt keine Spulen

Grenzdaten

Speisespannung	U_S	16	V
Lampenspannung (Lampe „AUS“)	U_7	30	V
Lampenstrom	I_7	100	mA
Basisbreiten-Einstellspannung	U_{11}	10	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstände System-Umgebung	$R_{th\ SU}$	90	K/W

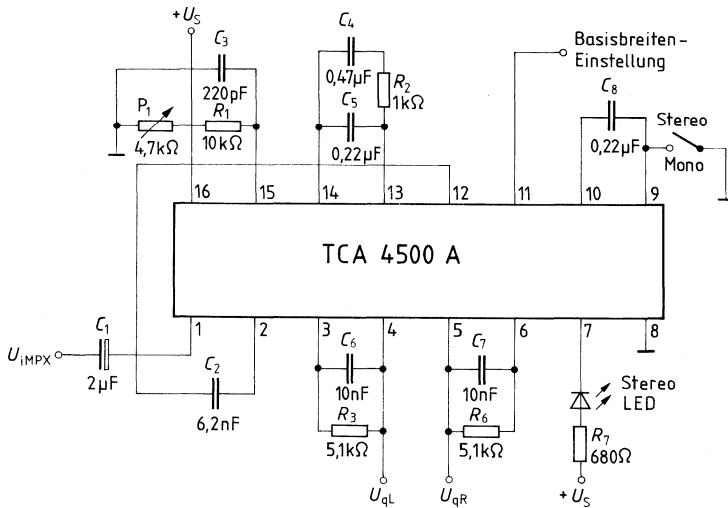
Funktionsbereich

Speisespannung	U_S	8 bis 16	V
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten
 $U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}; U_{I(\text{MPX})} = 2,5 \text{ V}_{\text{SS}}; f_{\text{mod}} = 1 \text{ kHz}; U_{\text{Pilot}} = 10 \% U_i$

		min.	typ.	max.	
Stromaufnahme $I_T = 0$	I_{16}		35		mA
Kanaltrennung (Stereo) ohne Abgleich	a	30			dB
optimaler Abgleich	a_{opt}	40			dB
Spannungsverstärkung je Kanal	V	0,8	1	1,2	
Klirrfaktor $U_{\text{SS}} = 2,5 \text{ V}$	k			0,3	%
$U_{\text{SS}} = 1,5 \text{ V}$	k		0,2		%
Signal-Rauschabstand gemäß DIN 45405	$a_{\text{S/N}}$		85		dB
Effektivwert 20 Hz – 15 kHz	$a_{\text{S/N}}$		90		dB
19-kHz-Unterdrückung	a		31		dB
38-kHz-Unterdrückung	a		50		dB
Unterdrückung der Harmonischen des ARI 57-kHz-Pilottons	a		60		dB
Unterdrückung der Harmonischen des Hilfsträgers 76 kHz	a		45		dB
114 kHz	a		50		dB
152 kHz	a		50		dB
Eingangsspannung für Stereo-Schaltswelle (19-kHz-Eingangssignal für Lampe „EIN“)	U_{eff}	12	16	20	mV
Hysterese für die Stereo-Schaltswelle	H_y		6		dB
Änderung des Spannungspotentials bei Mono-/Stereo-Umschaltung	$\Delta U_{\text{qL}}, \Delta U_{\text{qR}}$		5	20	mV
Einstellspannung für Basisbreitenregelung 3 dB-Trennung	U_{11}		0,7		V
30 dB-Trennung	U_{11}		1,7		V
Minimale Kanaltrennung $U_{11} = 0$	a			1	dB
Unsymmetrie im Kanalgleichlauf bei Mono	$\Delta U_{\text{qL,R}}$			0,3	dB
Netzbrummunterdrückung	a_{Brumm}		55		dB
Eingangswiderstand	R_{i1}		50		k Ω
Ausgangswiderstand	$R_{\text{q4}}, R_{\text{q5}}$		100		Ω
Strom für Basisbreiteneinstellung	I_{11}			-300	μA
Fangbereich	$\Delta I/I_0$		± 5		%

Meßschaltung



Anschlußbelegung

Anschluß	Funktion
1	Eingang
2	Vorverstärker-Ausgang
3	L-Verstärker Eingang
4	L-Kanal Ausgang
5	R-Kanal Ausgang
6	R-Verstärker Eingang
7	Stereoanzeige
8	Masse
9	Schaltswelle
10	Schaltswelle
11	19 kHz-Ausgang/Basisbreiteneinstellung
12	Modulator-Eingang
13	Filter
14	Filter
15	Oszillator RC-Netzwerk
16	Speisespannung + U_5

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TCA 4511	Q 67000-A 1648	DIP 18

Der Schaltkreis decodiert die senderseitige Stereoinformation in die beiden Lautsprecher-signale L und R. Stereosender werden mittels Lampe angezeigt. Ein kontinuierliches Überblenden von Stereo auf Mono ist möglich. Die Schaltfrequenzen werden mittels PLL aufbereitet. Der Stereodecoder arbeitet im Zeitmultiplexbetrieb (Schalter).

- Gute Kanaltrennung
- Spulenlose Anwendungsschaltung möglich
- Automatisch regelbare Basisbreite
- Gute Unterdrückung des ARI-Hilfsträgers und der Harmonischen des Pilottons

Grenzdaten

Speisespannung	U_S	18	V
Lampenspannung	U_{LP}	18	V
Strom für Stereoanzeigelampe	I_{LP}	50	mA
$U_{18} \cdot I_{LP} \leq 300 \text{ mW}$			
Minimal Spannung an allen Anschlüssen	U	0	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstände			
System-Umgebung	$R_{th\text{SU}}$	78	K/W
System-Gehäuse	$R_{th\text{SG}}$	45	K/W

Funktionsbereich

Speisespannung	U_S	8 bis 18	V
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten

$$U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$$

	min.	typ.	max.	
Gesamtstromaufnahme (FM-Betrieb) (S1 geschlossen)		14	20	mA
Gesamtstromaufnahme (AM-Betrieb) (S1 offen)		10	15	mA
Lampenstrom Einstellbereich $U_{18} \cdot I_{LP} \leq 300 \text{ mW}$	10		25	mA

Eingangsverstärker

OP-Eingangssignal	U_{16SS}		1,6	V
OP-Ausgangssignal ¹⁾	U_{14SS}	U_{16}		V
Eingangswiderstand	R_i	90	125	k Ω
Gegenkoppelwiderstand	R_K		10	k Ω
Referenzspannung	U_{13}		1,75	V

Stereomatrix

Ausgangsspannung (Stereo) ^{1, 6)} für modulierten Ausgang	U_{qNFSS}	0,9	1,2	1,6	V
Ausgangsspannung (Mono) ^{2, 6)} (L oder R moduliert)	U_{qNFSS}	0,45	0,6	0,8	V
Ausgangswiderstand	R_q		1,5	2	k Ω
Übersprechdämpfung ¹⁾ $f_{NF} = 1 \text{ kHz}$	a_0	34	40		dB
Absenkung 19 kHz Prüfsch. 1	a_{19}	30	32		dB
Absenkung 38 kHz Prüfsch. 1	a_{38}	30	40		dB
Absenkung 57 kHz Prüfsch. 1	a_{57}	30	45		dB
Absenkung 76 kHz Prüfsch. 1	a_{76}	30	40		dB
Brummspannungs-Unterdrückung ³⁾	a_{Brumm}	40	45		dB
Störspannung ⁴⁾	$U_{Stör}$		30	80	μV
Klirrfaktor ^{1, 6)} $f_{NF} = 1 \text{ kHz}$	k			0,5	%
Kanalgleichheit (Balance) ²⁾	B			0,5	dB
Schaltknacken Mono/Stereo (S1 geschlossen/offen)	$\Delta U_9, \Delta U_{10}$			60	mV

Oszillator

Ausgangswiderstand für f_{OSZ} -Messung	R_{qB}		200		k Ω
Oszillatorgrundfrequenz	f_{OSZ}		19		kHz
Fang- und Haltebereich ¹⁾	$f_{F/H}$	$\pm 0,4$	± 1	$\pm 2,0$	kHz
Abgleichwiderstand	R_{OSZ}	13		18	k Ω
$f_{OSZ} = 19 \text{ kHz}$					
Oszillator in Funktion (S1 geschlossen)	U_{18}	1,0			V
Abschalten des Oszillators ⁶⁾ (S1 offen)	U_{18}			0,4	V

¹⁾ Anmerkungen siehe Seite 382.

Kenndaten

$$U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$$

Phasenvergleiche

Eingangsspannung¹⁾
Eingangswiderstand
Eingangsspannung

	min.	typ.	max.	
U_{5SS}	0,5	0,7	0,9	V
R_5		3,3		k Ω
U_{5SS}			1,6	V

Stereoschalter

Schaltschwelle Stereo EIN⁵⁾
 $f = 19 \text{ kHz}$

U_{IPTSS}		30	55	mV
-------------	--	----	----	----

Schaltschwelle Stereo AUS⁵⁾
 $f = 19 \text{ kHz}$

U_{IPTSS}	12	15		mV
-------------	----	----	--	----

Hysterese

H_y	3	6	9	dB
-------	---	---	---	----

Mono-/Stereo-Überblendung

Mono

$$U_H = U_8 = 0,5 \text{ V}^7)$$

a_0	3	6	9	dB
-------	---	---	---	----

Stereo

$$U_H = U_8 = 0,9 \text{ V}^7)$$

a_0	34			dB
-------	----	--	--	----

Anmerkungen

¹⁾ $U_i = 1,2 \text{ V}_{SS}$ MPX; $U_H \geq 1 \text{ V}$; S1 geschlossen; $f_{NF} = 1 \text{ kHz}$

²⁾ $U_i = 1,2 \text{ V}_{SS}$ MPX; S1 offen; $f_{NF} = 1 \text{ kHz}$

³⁾ $U_S = 12 \text{ V} + U_{Stör}$; $U_{Stör} = 200 \text{ mV}_{eff}$; 200 Hz

⁴⁾ CCIR DIN 45405; unbewertet; S1 offen

⁵⁾ S1 geschlossen

⁶⁾ Nach TP mit $f_g = 6,5 \text{ kHz}$; Absenkung 36 dB/Oktave

⁷⁾ $U_{16} = 0,75 \text{ V}_{SS}$ MPX; S1 geschlossen; $f_{NF} = 1 \text{ kHz}$

⁸⁾ Der Oszillator ist abgeschaltet, wenn an den IC bei Anschluß 18 eine Spannung von kleiner oder gleich 0,4 V angelegt wird oder S1 offen ist.

Schaltungsbeschreibung

Das MPX-Signal kann mit dem OP in Amplitude und Phase korrigiert werden. An den Anschluß 15 wird dazu ein RC-Glied geschaltet.

Nachfolgend erfolgt die Verarbeitung der (L+R)- und (L-R)-Signale in getrennten Stufen. Das (L-R)-Signal wird demoduliert und kann über die Mono-/Stereo-Überblendung um den Faktor a reduziert werden. In der abschließenden Matrixschaltung wird dem demodulierten Signal a (L-R) das Summensignal (L+R) zuaddiert. Dies geschieht nach den folgenden Formeln:

$$\begin{aligned}(L+R) + a(L-R) &= L(1+a) + R(1-a) \\ (L+R) - a(L-R) &= L(1-a) + R(1+a)\end{aligned}$$

$$0 \leq a \leq 1$$

Mono Überblendung Stereo

Die derart entstandenen Ausgangssignale werden den beiden externen RC-Tiefpässen zur Deemphasis zugeführt.

Die zur Demodulation des (L-R)-Signals nötige Frequenz wird mittels Phase Locked-Loop (PLL) aus einem Teiler gewonnen. Der Oszillator wird mit dem am Anschluß 5 angelegten Piloton mittels Phasenvergleich 1 synchronisiert. Ein weiterer Phasenvergleich 2 gibt die Information Mono oder Stereo ab. Damit wird die Stereoanzeigelampe geschaltet und leuchtet auf, wenn ein Stereosignal ausreichender Größe am Eingang anliegt. Ferner wird die (L-R)-Abschwächung beseitigt.

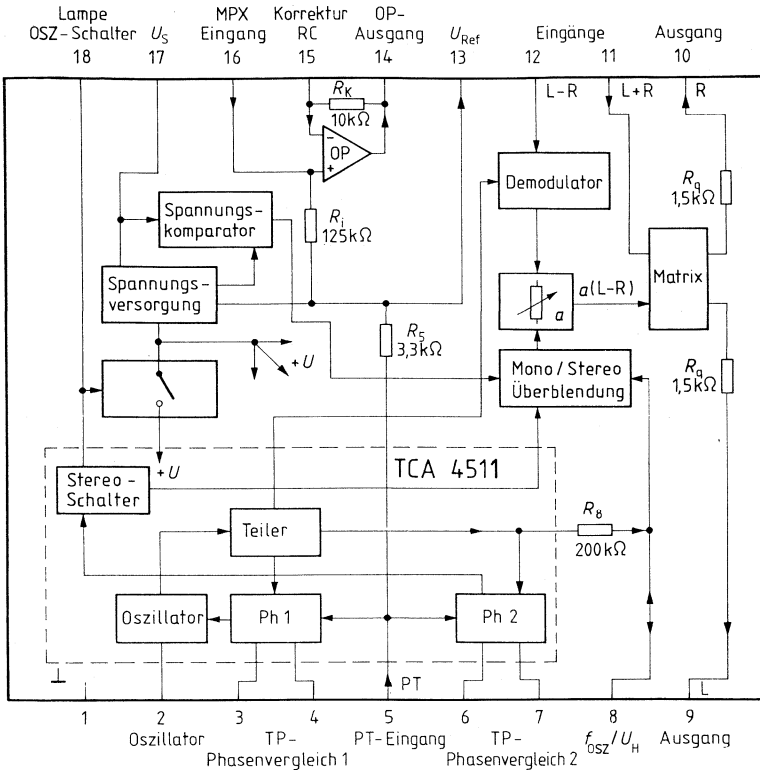
Ist der Schalter S1 geöffnet, schaltet der IC den Oszillator ab, wodurch über den Stereoschalter und Mono-/Stereo-Überblendung das (L-R)-Signal unterdrückt wird. Der Betriebsstrom wird damit reduziert. Da der Oszillator bei offenem S1 nicht schwingt, können nun AM-Empfangssignale ohne Störung über den IC geleitet werden.

Ist der Anschluß 8 unbeschaltet, so kann dort die Oszillatorfrequenz gemessen werden. Für die normale Funktion wird an den Anschluß die Überblendspannung U_H angelegt, oder der Anschluß muß mit einem Kondensator abgeblockt werden, sonst beeinträchtigt die Oszillatorfrequenz das Übersprechen.

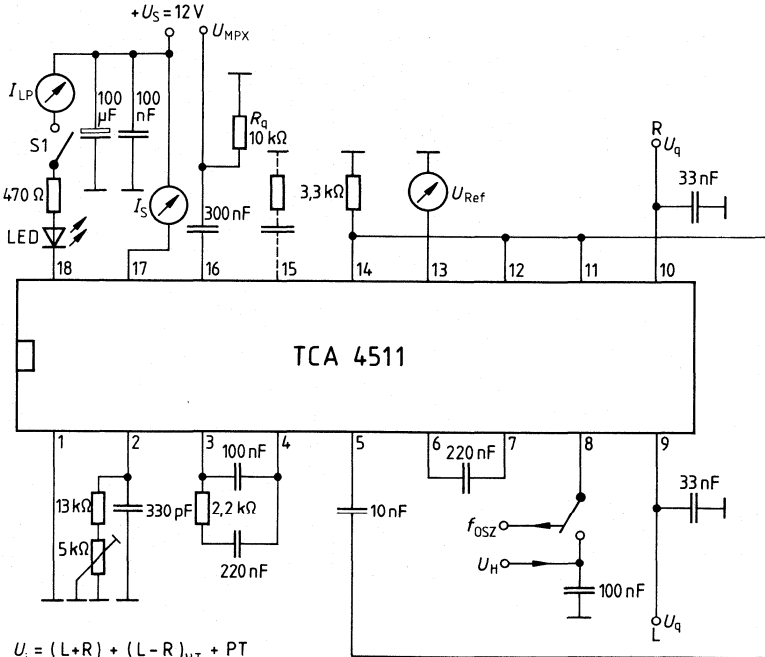
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	Oszillator RC
3	TP-Phasenvergleich 1
4	TP-Phasenvergleich 1
5	Pilotton (PT) Eingang
6	TP-Phasenvergleich 2
7	TP-Phasenvergleich 2
8	f_{osz} Ausgang/Stereo-Mono Überblendung U_H
9	Ausgang L
10	Ausgang R
11	(L+R)-Eingang
12	(L+R)-Eingang
13	Referenzspannung
14	Ausgang OP
15	- Eingang OP
16	+ Eingang OP
17	Speisespannung
18	Lampenanschluß/Oszillator-Schalter

Blockschaltbild



Prüfschaltung

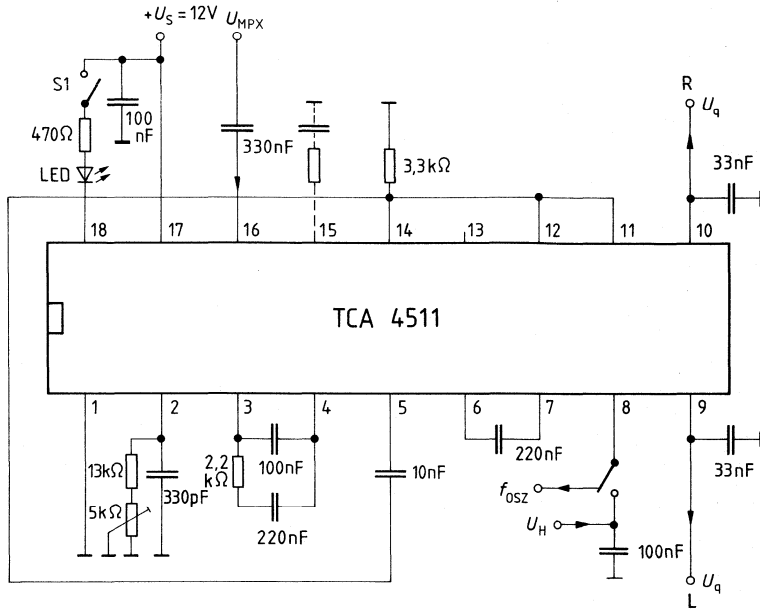


$$U_1 = (L+R) + (L-R)_{HT} + PT$$

$L = 100\% ; R = 0\%$ oder
 $R = 100\% ; L = 0\%$

S1 offen = AM
 S1 geschlossen = FM

Anwendungsschaltung



S1 offen = AM
 S1 geschlossen = FM

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 1037	Q 67000-A 1229	SIP 9

NF-Leistungsverstärker für den Einsatz in Geräten der Unterhaltungselektronik. Der große Betriebsspannungsbereich ermöglicht vielseitigen Einsatz. Der Verstärker arbeitet im Gegentakt-B-Betrieb und wird im SIP-9-Gehäuse geliefert. Die eingebaute Sicherung schützt den IC vor thermischer Überlastung.

- Großer Betriebsspannungsbereich 4 V bis 28 V
- Hohe Ausgangsleistung bis 8 W
- Großer Ausgangsstrom bis 2,5 A
- Einfache Montage

Grenzdaten

Speisespannung $R_L \geq 16 \Omega$	U_S	30	V
$R_L \geq 8 \Omega$	U_S	24	V
$R_L \geq 4 \Omega$	U_S	20	V
Ausgangsspitzenstrom (nicht periodisch)	I_q	3,5	A
Ausgangsstrom (periodisch)	I_q	2,5	A
Sperrschichttemperatur ¹⁾	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstände			
Sperrschicht-Gehäuse	$R_{th JG}$	12	K/W
System-Umgebung	$R_{th SU}$	70	K/W

Funktionsbereich

Speisespannung	U_S	4 bis 28	V
Umgebungstemperatur	T_U	-25 bis 85	°C

¹⁾ Darf auch als Augenblickswert nicht überschritten werden.

Kenndaten

bezogen auf Meßschaltung

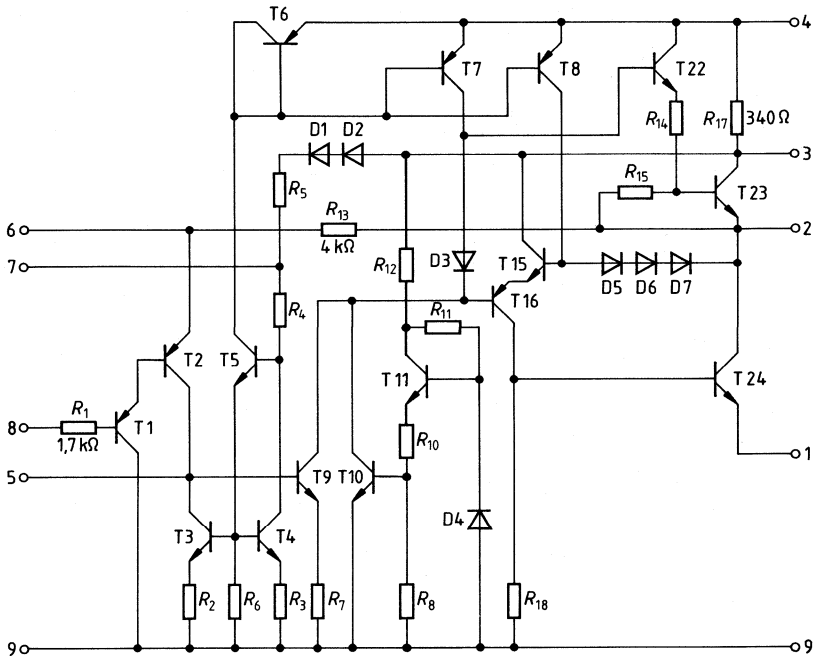
1. $U_S = 12 \text{ V}$; $R_L = 4 \Omega$; $C_1 = 1000 \mu\text{F}$; $f_i = 1 \text{ kHz}$; $T_U = 25^\circ\text{C}$

		min.	typ.	max.	
Ausgangsruhespannung	U_{q2}	5,4	6,0	6,6	V
Ruhestromaufnahme	$I_3 + I_4$		12	20	mA
Eingangsgleichstrom	I_{i8}		0,4	4	μA
Ausgangsleistung $k = 1 \%$	P_q	2,5	3,5		W
$k = 10 \%$	P_q	3,5	4,5		W
Spannungsverstärkung mit Gegenkopplung	V_U	37	40	43	dB
Leerlaufspannungsverstärkung	V_{U0}		80		dB
Klirrfaktor	k		0,2		%
$P_q = 0,05$ bis $2,5 \text{ W}$					
Rauschspannung bezogen auf Eingang	U_R		3,8	10	μV_S
$f_i = 3 \text{ Hz}$ bis 20 kHz					
Fremdspannung nach DIN 45405	U_N		2,5		μV
bezogen auf den Eingang	K_{SVR}		48		dB
Netzbrummunterdrückung					
$f = 100 \text{ Hz}$					
Frequenzbereich (-3 dB)					
$C_4 = 560 \text{ pF}$	f	40		20000	Hz
$C_4 = 1000 \text{ pF}$	f	40		10000	Hz
Eingangswiderstand	R_{i8}	1	5		M Ω

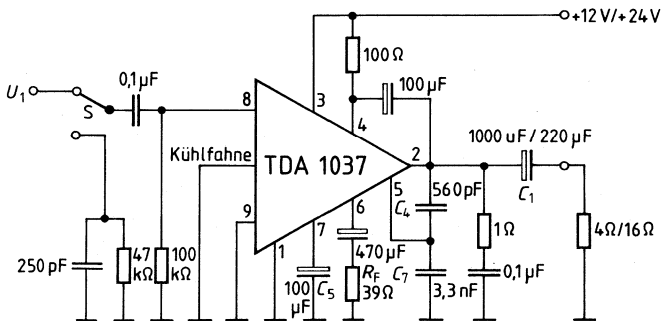
2. $U_S = 24 \text{ V}$; $R_L = 16 \Omega$; $C_1 = 220 \mu\text{F}$; $f_i = 1 \text{ kHz}$; $T_U = 25^\circ\text{C}$

Ausgangsruhespannung	U_{q2}	11	12	13	V
Ruhestromaufnahme	$I_3 + I_4$		18	30	mA
Eingangsgleichstrom	I_{i8}		0,8	8	μA
Ausgangsleistung $k = 1 \%$	P_q		3,5		W
$k = 10 \%$	P_q	4,5	5,0		W
Spannungsverstärkung mit Gegenkopplung	V_U	37	40	43	dB
Leerlaufspannungsverstärkung	V_{U0}		80		dB
Klirrfaktor	k		0,2	0,5	%
$P_q = 0,05$ bis 3 W					
Rauschspannung bezogen auf Eingang	U_R		5	15	μV_S
$f_i = 3 \text{ Hz}$ bis 20 kHz					
Fremdspannung nach DIN 45405	U_N		3,8		μV
bezogen auf den Eingang	K_{SVR}		40		dB
Netzbrummunterdrückung					
$f = 100 \text{ Hz}$					
Frequenzbereich (-3 dB)					
$C_4 = 560 \text{ pF}$	f	40		20000	Hz
$C_4 = 1000 \text{ pF}$	f	40		10000	Hz
Eingangswiderstand	R_{i8}	1	5		M Ω

Schaltbild

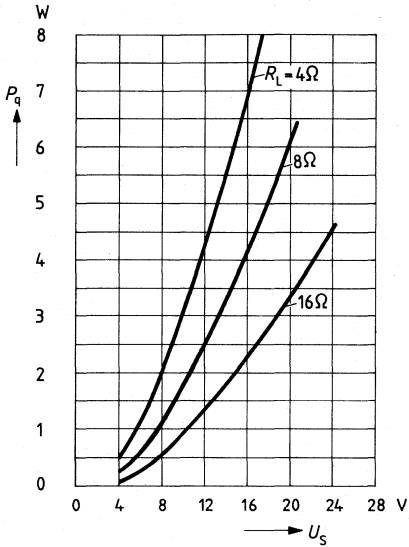


Meßschaltung

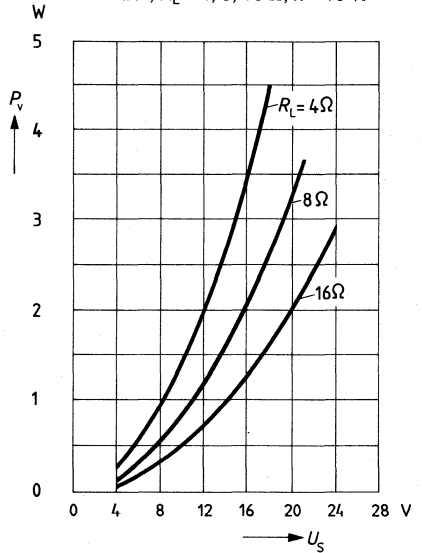


S geschlossen für Rauschmessung

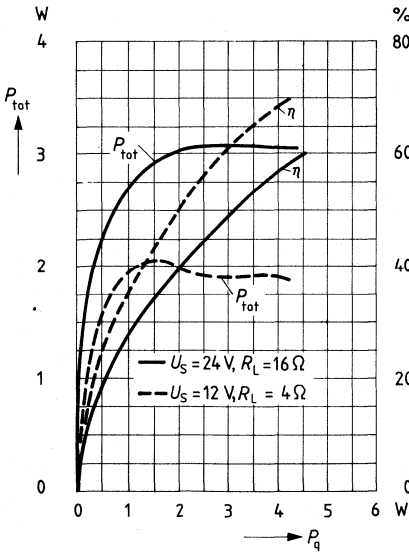
Ausgangsleistung $P_q = f(U_S)$
 $k = 10\%$; $R_L = 4, 8, 16\ \Omega$; $f = 1\ \text{kHz}$



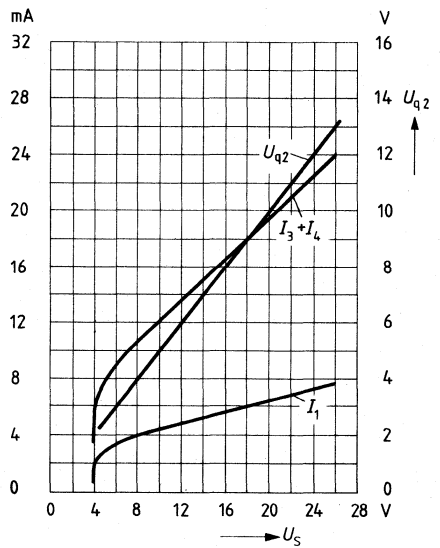
Max. Verlustleistung $P_v = f(U_S)$
 bei sinusförmiger Ansteuerung
 $f = 1\ \text{kHz}$; $R_L = 4, 8, 16\ \Omega$; $k = 10\%$



Gesamtverlustleistung P_{tot}
Wirkungsgrad $\eta = f(P_q)$
 $k = 10\%$; $f = 1\ \text{kHz}$



Ruhestromaufnahme, Ruhestrom
der Ausgangstransistoren
Ausgangsruhespannung $= f(U_S)$

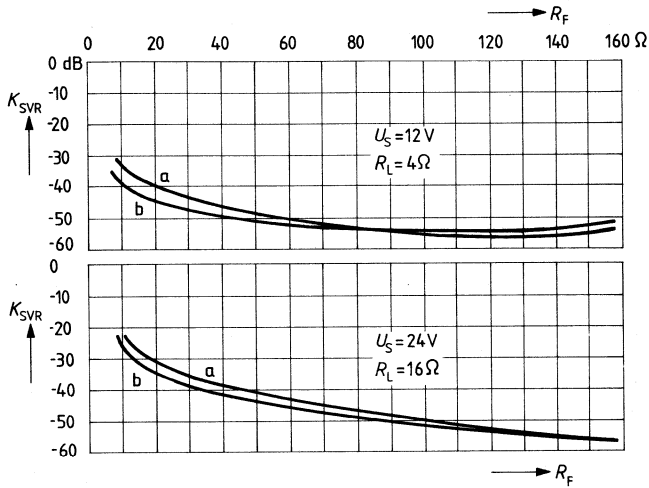


Netzbrummunterdrückung = f (Widerstand R_F)

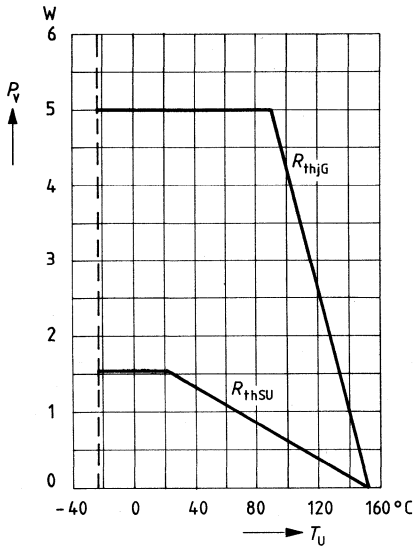
$f_{\text{Brumm}} = 100 \text{ Hz}; C_S = 100 \mu\text{F}$

a: Eingang kurzgeschlossen

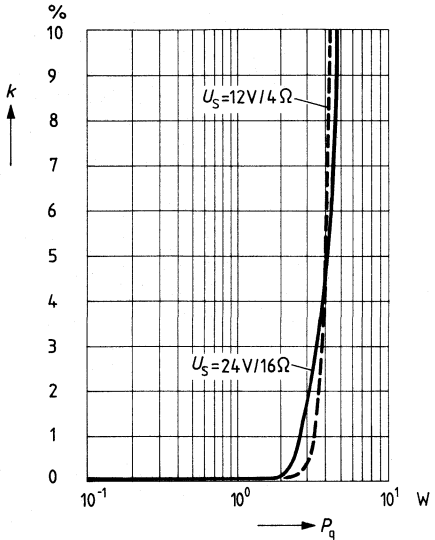
b: Eingang offen



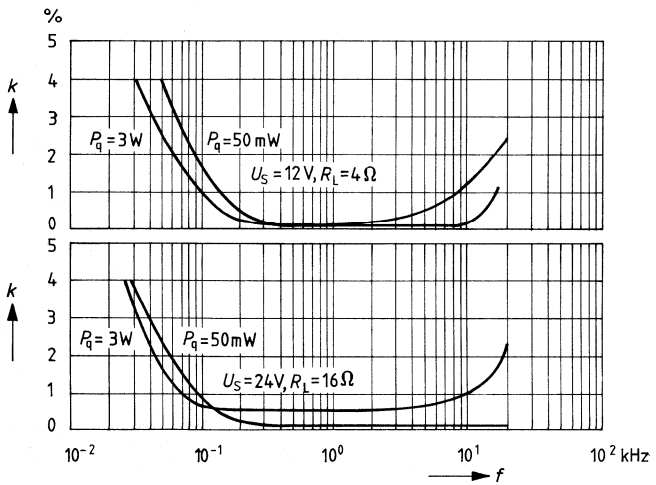
Max. Gesamtverlustleistung $P_v = f(T_U)$



Klirrfaktor $k = f(P_q)$
 $f = 1 \text{ kHz}$

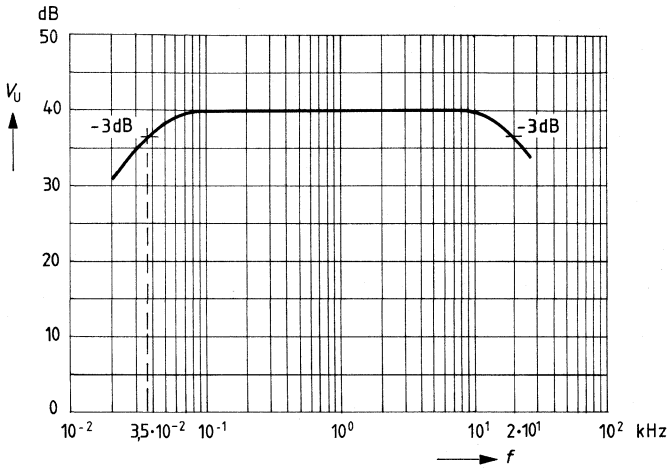


Klirrfaktor $k = f(f)$



Verstärkung $V_U = f(f)$

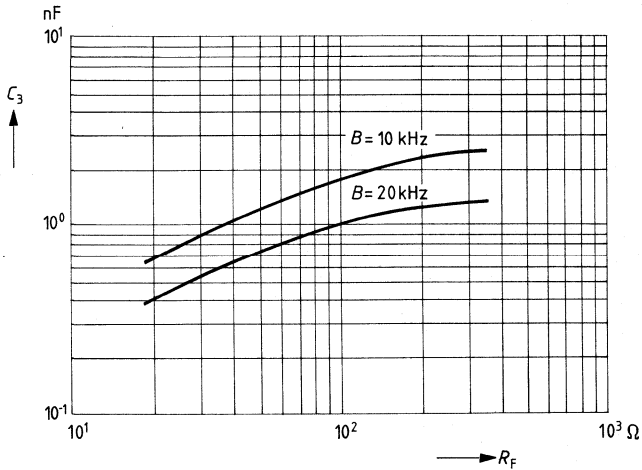
$U_S = 12\text{ V}; R_L = 4\ \Omega$



Bandbreite $C_3 = f(R_F)$

$U_S = 12\text{ V}; R_L = 4\ \Omega; V_U = 40\text{ dB}$

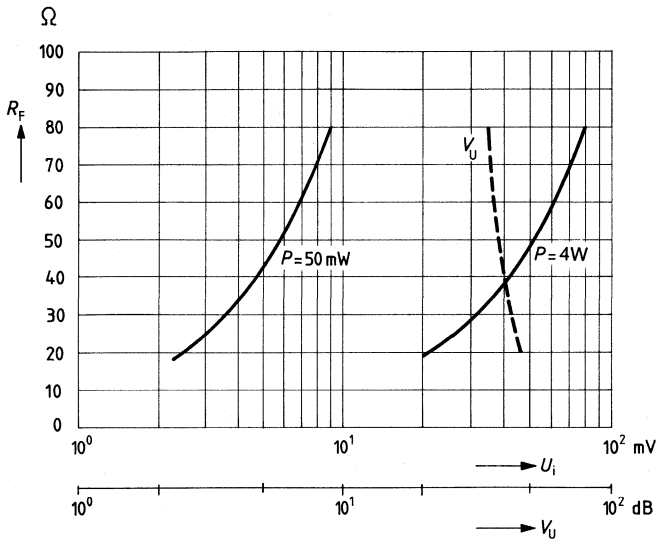
$C_1 = 5 \cdot C_4$



Ausgangsleistung $P = f(R_F \text{ und } U_i)$

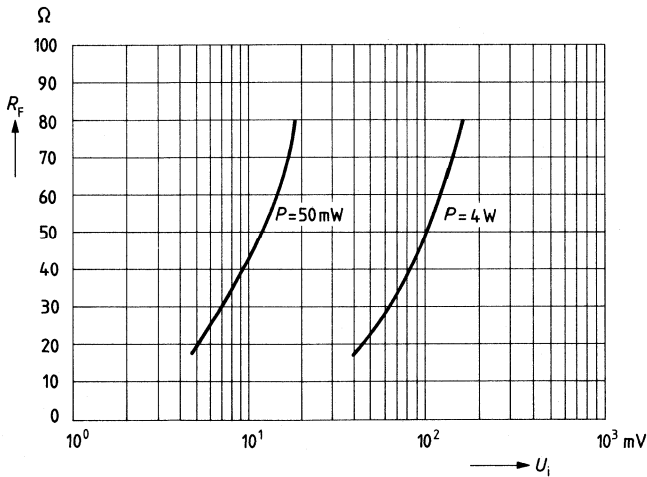
Verstärkung $V_U = f(R_F \text{ und } U_i)$

$U_S = 12 \text{ V}; R_L = 4 \Omega; f = 1 \text{ kHz}$



Ausgangsleistung $P = f(R_F \text{ und } U_i)$

$U_S = 24 \text{ V}; R_L = 16 \Omega; f = 1 \text{ kHz}$



FM-ZF-Verstärkerschaltung mit Demodulator für Rundfunkempfänger

TDA 1047

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 1047	Q 67000-A 1091	DIP 18

FM-ZF-Verstärker für Rundfunkgeräte mit achtstufigem Verstärker und symmetrischem Koinzidenzdemodulator. Der TDA 1047 bietet zusätzlich Instrumentenanschluß zur Amplitudenanzeige, wahlweise positiv oder negativ gehende Mono-Stereo-Schaltspannung, AFT-Ausgang (Gegentakt-Strom-Ausgang) mit Abschaltautomatik, über mehr als 40 dB Eingangspegelbereich einstellbare Rauschsperr (Squelch), die außerdem auf Verstimmung anspricht.

- Hervorragende Begrenzungseigenschaften
- Sehr gute Frequenzkonstanz der Wandlerkennlinie
- Großer Betriebsspannungsbereich 4 bis 18 V
- Geringe Stromaufnahme
- Rauschsperr extern einstellbar
- Sehr geringe Peripherieschaltung

Grenzdaten

Speisespannung	U_S	18	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\,su}$	90	K/W

Funktionsbereich

Speisespannung	U_S	4 bis 18	V
Frequenz	f	0 bis 15	MHz
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten

$U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$; $f_i = 10,7 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $\Delta f = \pm 75 \text{ kHz}$; $Q_B \approx 20$
bezogen auf Meßschaltung

		min.	typ.	max.	
Stromaufnahme					
$I_{14} = 0$	I_{12}	9	12	15	mA
Spannung zur Feldstärkeanzeige					
$R_{14} = 3,3 \text{ k}\Omega$					
$U_{i,\text{eff}} = 160 \text{ mV}$	U_{14}	1,6	2,0		V
$U_{i,\text{eff}} = 16 \text{ }\mu\text{V}$	U_{14}		10	20	mV
Strom	I_{14}			3,6	mA
Spannung für Squelch-Einstellung (näherungsweise log.)					
$U_{i,\text{eff}} = 8 \text{ mV}$	U_{15}		0		V
$U_{i,\text{eff}} = 16 \text{ }\mu\text{V}$	U_{15}	2,2	2,5		V
Strom	I_{15}			3,6	mA
NF-Ausgangsgleichspannung	U_7		2,1		V
NF-Ausgangsspannung	$U_{7,\text{eff}}$	270	300		mV
$U_i = 10 \text{ mV}$; $k = 0,4 \%$					
Interner Gleichstrom des Ausgangs-Emitterfolgers	I_7	180	200		μA
Klirrfaktor ¹⁾					
$U_i = 10 \text{ mV } ^1)$	k		0,4	0,8	%
Eingangsspannung für Begrenzungseinsatz ²⁾	U_i		30	50	μV
Eingangswiderstand	$R_{i,18}$	10			k Ω
NF-Ausgangswiderstand ³⁾ (Emitterfolger-Ausgang)	$R_{q,7}$		0,3	1	k Ω
Einsatzschwelle der verstimmabhängigen Rauschsperrschleife (bez. auf $f = 10,7 \text{ MHz}$)	Δf		± 100	± 150	kHz
Schaltsschwelle für AFT-AUS	U_2			20	mV
Eingangswiderstand	$R_{i,2}$	40	100		k Ω
Spannung für AFT-AUS	U_3	0,8			V
Stromhub des AFT-Ausgangs	Δ_5		± 150		μA
ZF-Ausgangsspannung bei Begrenzung	$U_{8-11 \text{ SS}}$		500		mV
Eingangswiderstand für Demodulatorkreis	R_{9-10}		5,4		k Ω
Empfohlene Spannung am Demodulatorkreis ⁴⁾	$U_{9-10 \text{ SS}}$		500		mV
Schaltsschwelle für NF-AUS	U_{13}		0,85	0,95	V
NF-EIN	U_{13}	0,5	0,6		V
Hysteresese für Schaltsschwelle	ΔU_{13}		120	200	mV
Innenwiderstand für NF-Abschaltzeitkonstante	$R_{q,6}$		500		Ω
AM-Unterdrückung	a_{AM}	60			dB
$U_i = 10 \text{ mV}$; $m = 30 \%$					
Signal-Störabstand	$a_{\text{S/N}}$	70			dB
$U_i = 10 \text{ mV}$					
NF-Unterdrückung bei Stummschaltung	a_{NF}		60		dB
$U_i = 10 \text{ mV}$					

¹⁾ Anmerkungen siehe Seite 399.

Anmerkungen

- 1) Bei Verwendung eines Bandfilters: $k_{\max} = 0,3 \%$
- 2) Begrenzungseinsatz für $U_{\text{NF}} = -3 \text{ dB}$
- 3) Beschaltung des Anschlusses 7 mit einem Widerstand von minimal $2,7 \text{ k}\Omega$ nach Masse verringert den Ausgangswiderstand R_q .
- 4) Die empfohlene Spannung am Demodulatorkreis U_{9-10} ist einstellbar durch die Kondensatoren C_{8-9} und C_{10-11} . Dadurch werden auch die Spannungen U_{14} und U_{15} beeinflusst.

Wird der Schleifer des Potentiometers P auf Masse gelegt, ist die feldstärkeabhängige Rauschsperrung außer Betrieb.

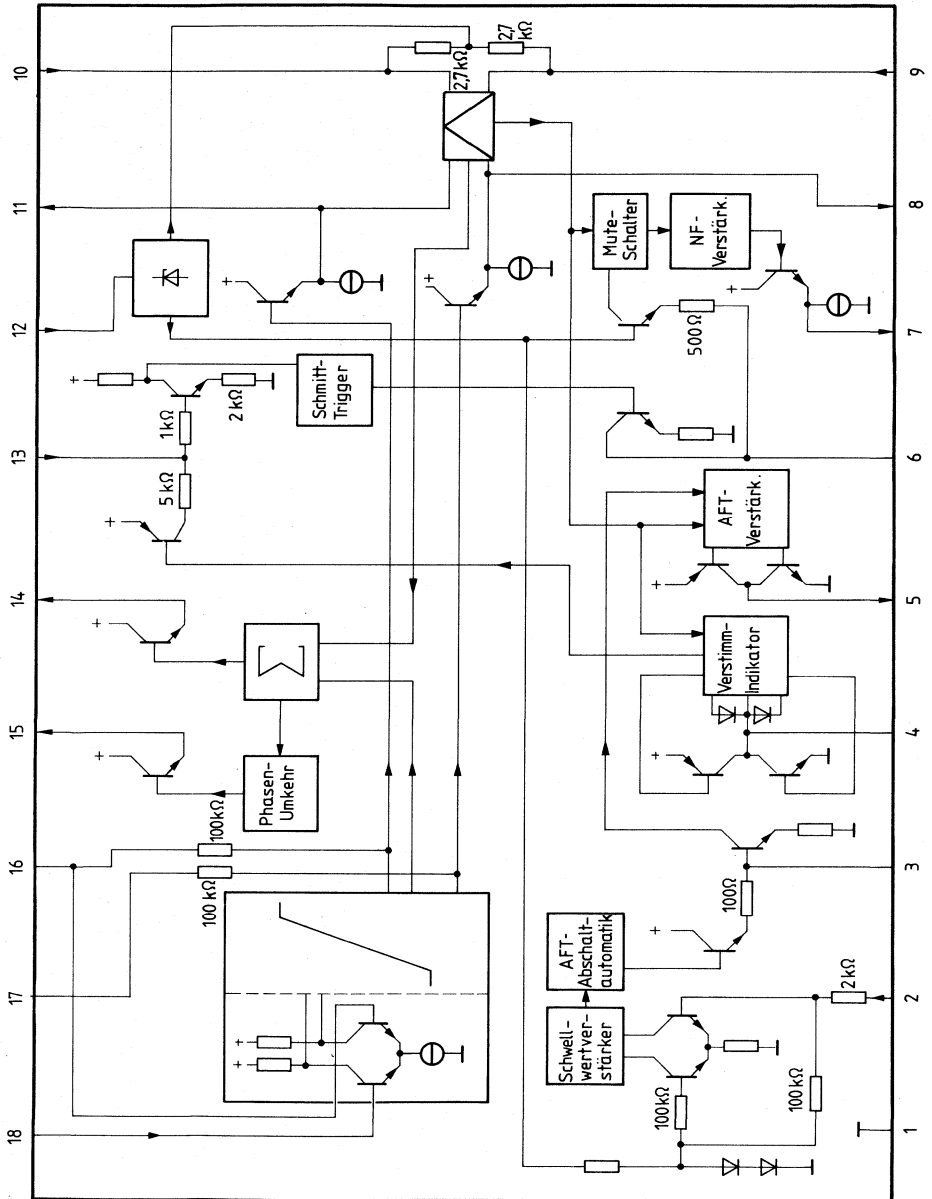
Wird Anschluß 13 auf Masse gelegt, sind sowohl feldstärke- als auch verstimmabhängige Rauschsperrung außer Betrieb gesetzt.

Die Beschaltung des Anschlusses 6 mit einem Widerstand gegen $+12 \text{ V}$ bewirkt – bei „Squelch ein“ –, daß das Rauschen zwischen den Sendern mehr oder weniger stark hörbar wird. Je größer der Widerstand, desto stärker die Absenkung des Rauschanteils ($\geq 10 \text{ k}\Omega$).

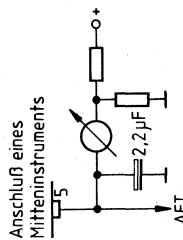
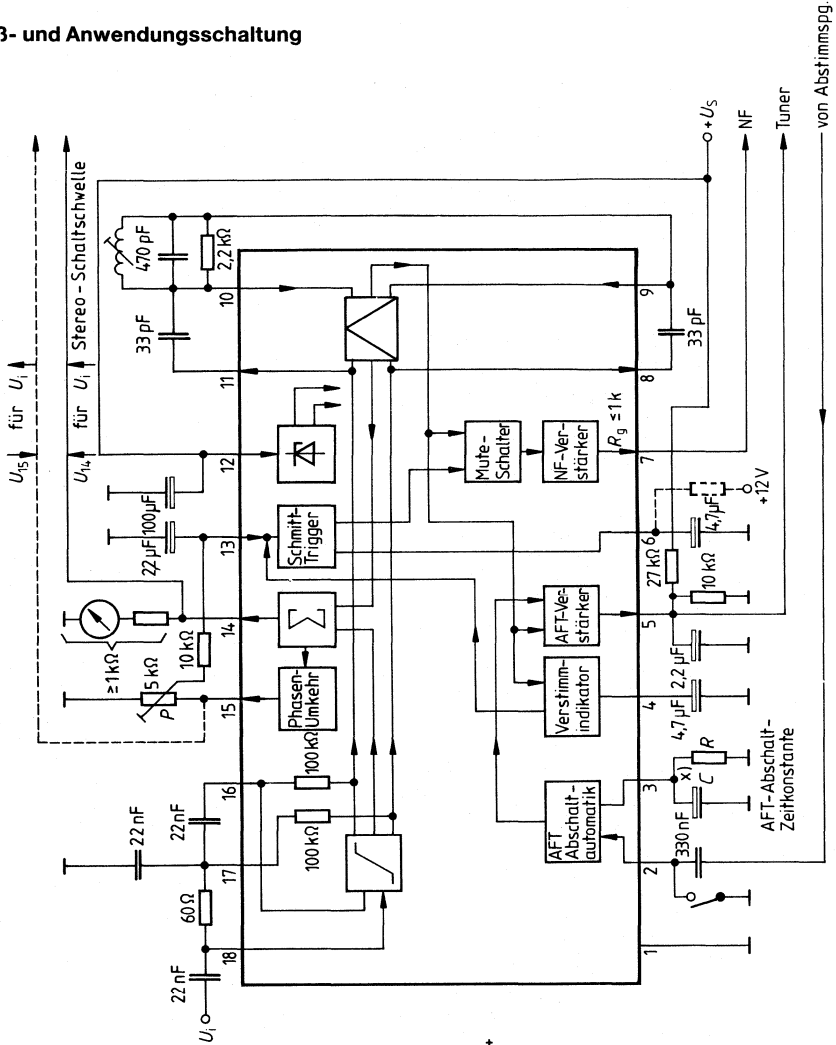
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	Sensor-Eingang für AFT-Abschaltung
3	AFT-Abschalt-Zeitkonstante
4	Tiefpaßkondensator für verstimmabhängige NF-Abschaltung
5	AFT-Ausgang (Gegentaktstrom-Ausgang)
6	Tiefpaßkondensator zur Unterdrückung des Abschaltknackens bei Verstimmung und zu kleiner Feldstärke
7	NF-Ausgang (Emitterfolger mit Konstantstromquelle)
8	Begrenzerverstärker-Ausgang
9 } 10 }	Phasenschieberkreis
11	Begrenzerverstärker-Ausgang
12	Speisespannung $+ U_s$
13	Abschalter-Eingang für amplituden-abhängige Abschaltung
14	Instrumentenanschluß und Stereo-Schaltspannung (pos. gehend)
15	Squelch- und Stereo-Schaltspannung (neg. gehend)
16 } 17 }	Arbeitspunkt-Rückführungen des ZF-Verstärkers
18	ZF-Eingang

Blockschaltbild



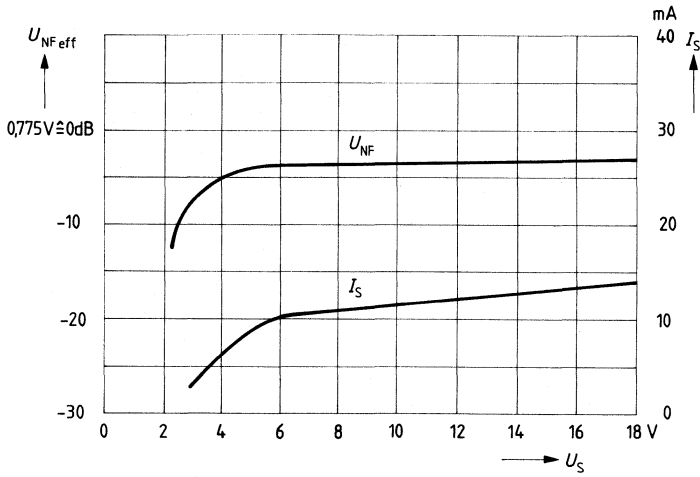
Meß- und Anwendungsschaltung



x) z. B. $R = 100 \text{ k}\Omega$
 $C = 10 \text{ }\mu\text{F}$ } 1s

NF-Ausgangsspannung, Gesamtstromaufnahme = $f(U_S)$

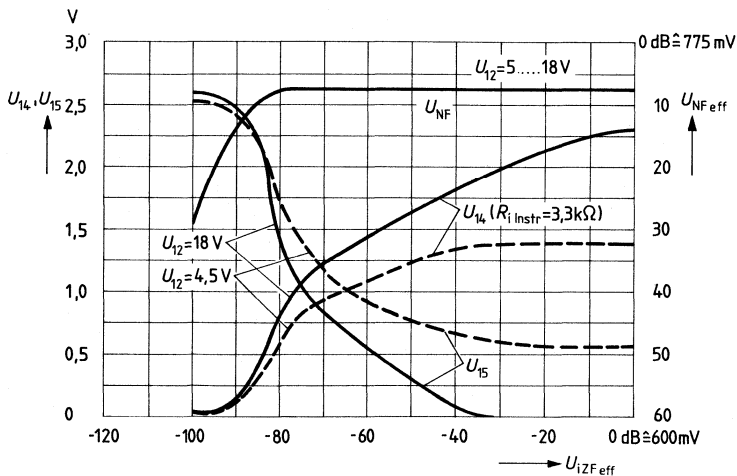
$U_{iZF} = 60 \text{ mV}_{\text{eff}}$ breitbandig. Anschluß 13 an Masse. $U_{9-10} = 500 \text{ mV}_{\text{SS}}$



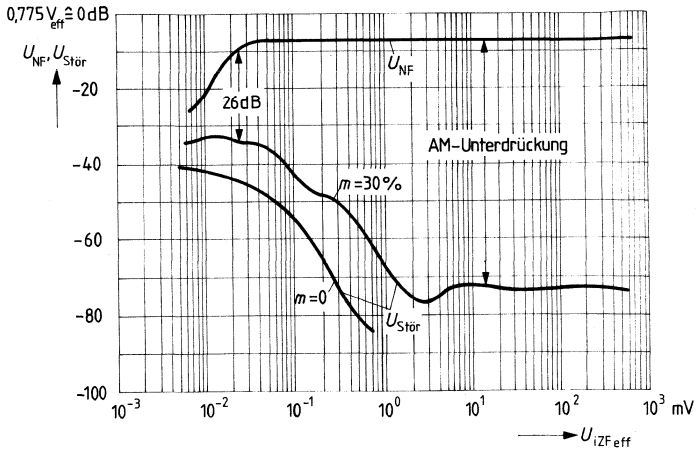
NF-Ausgangs-, Instrument-, Squelch-Spannung = $f(U_{iZF})$

$U_{i2} = 15 \text{ V}$; $f = 10,7 \text{ MHz}$; $\Delta f = \pm 75 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$

$U_{9-10} = 500 \text{ mV}_{\text{SS}}$, breitbandig über 100 nF gemessen, $k = 0,4 \%$



NF-Ausgangsspannung, Störspannung $U_{NF}, U_{Stör} = f(U_{iZF})$
 $f = 10,7 \text{ MHz}; \Delta f = \pm 75 \text{ kHz}; U_{i2} = 15 \text{ V}$



Typ	Bestellnummer	Gehäuse
TDA 1048 G	Q 67000-A 1090	DIP 16

Die integrierte Schaltung TDA 1048 G enthält einen in der Verstärkung regelbaren Gegentakt-Verstärker, einen Demodulator und einen elektronischen Lautstärkeregl. Die NF-Ausgänge sind auf Masse bezogen und gegen Brumm der Speisespannung stabilisiert.

Der IC TDA 1048 G ist besonders für den Einsatz im Tonteil von Fernsehgeräten nach französischer Norm geeignet (Amplitudenmodulation).

- Hohe Eingangsempfindlichkeit
- Verzerrungsarme Regelung
- Verzerrungsarme Demodulation
- Lautstärkeregelung mittels Gleichspannung
- Intern stabilisierte Speisespannung

Grenzdaten

Speisespannung	U_S	16,5	V
Ausgangsstrom	I_{11}	5	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	90	K/W

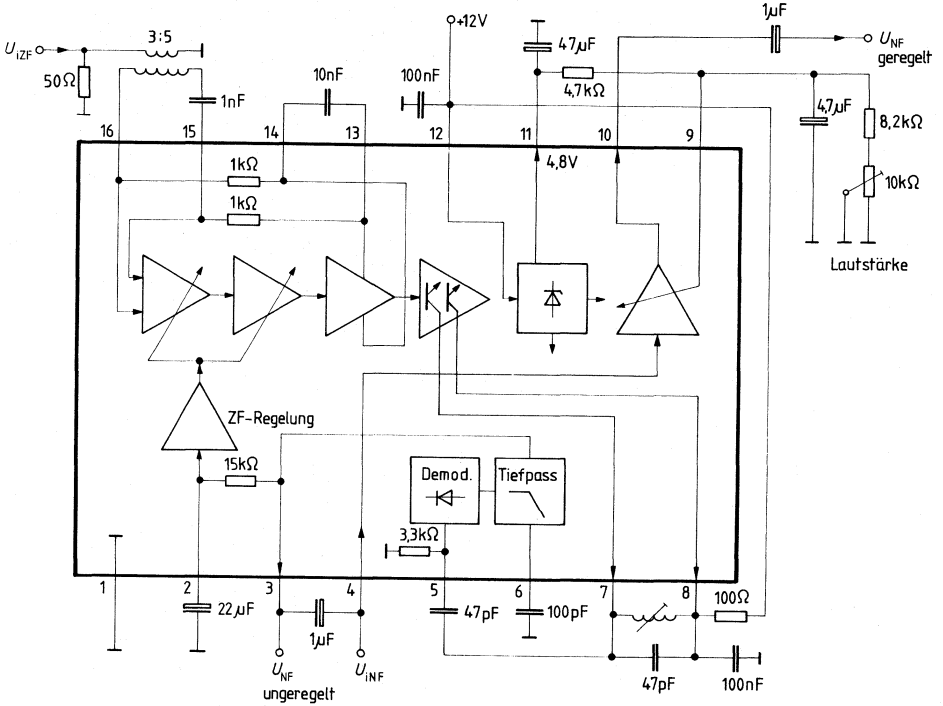
Funktionsbereich

Speisespannung	U_S	10 bis 15	V
Umgebungstemperatur	T_U	-0 bis 60	°C

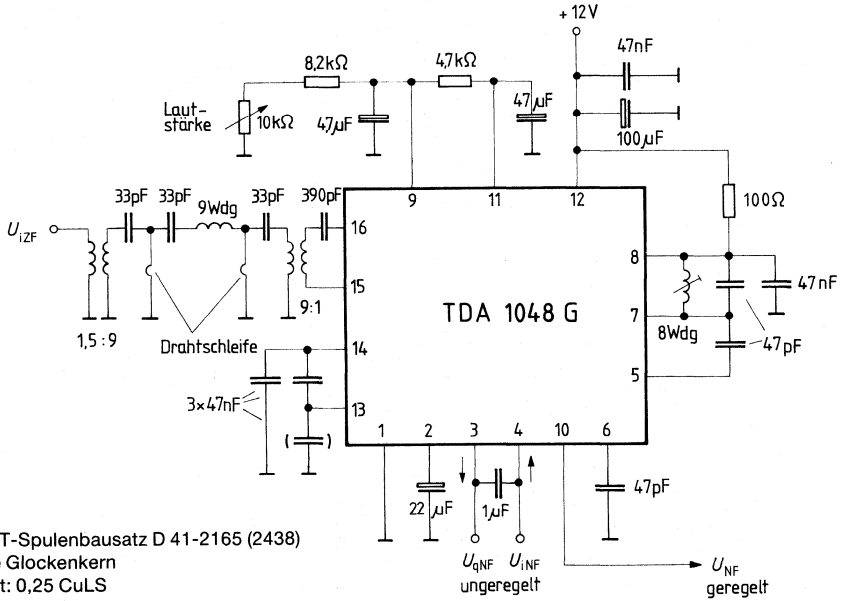
Kenndaten
 $U_S = 12 \text{ V}; f_i = 40 \text{ MHz}; f_{\text{mod}} = 1 \text{ kHz}; T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
Gesamtstromaufnahme	$I_{12} + I_7 + I_8$	29	37	45	mA
Ausgleichsströme des Verstärkers	$I_7 = I_8$		4		mA
Differenz $\leq 100 \text{ mV}$ an $100 \text{ } \Omega$					
Eingangsspannung für Regeleinsatz	U_i	100			μV
Regelumfang	ΔV	50	60		dB
NF-Ausgangsspannung	$U_{q10 \text{ eff}}$	0,9	1,2	1,5	V
NF-Ausgangsgleichspannung	U_{10}	3,7	4,4	5,1	V
Klirrfaktor	k		1,3	2,0	%
Ausgangswiderstand	R_{q3}		200	300	Ω
	R_{q10}		50	100	Ω
Lastwiderstand	R_{L3}	3,3			k Ω
	R_{L10}	3,3			k Ω
Stabilisierte Spannung	U_{11}	4,4		5,8	V
Lautstärke-Regelhub	ΔU_{10-4}	70	80		dB
Verstärkung des NF-Teils	ΔV_{10-4}	6	7		dB
$R_{\text{Pot}} \geq 10 \text{ k}\Omega$					
Eingangswiderstand	R_{i4}	6,5			k Ω
Potentiometerwiderstand für -30 dB Abregelung	R_{Pot}	4,5	5	5,3	k Ω

Meßschaltung und Blockschaltbild



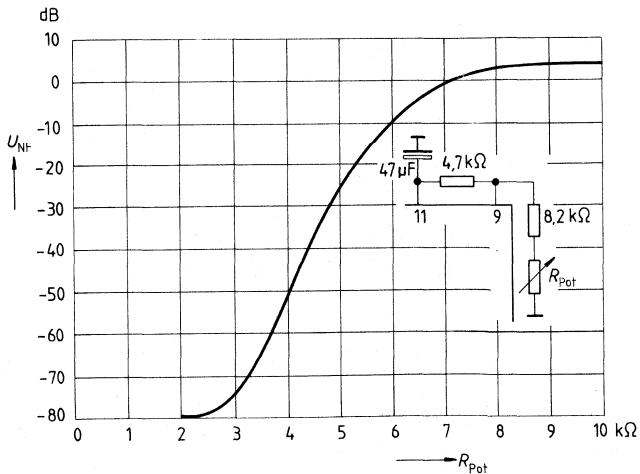
Anwendungsschaltung für $f_{i,ZF} = 39,2 \text{ MHz}$



VOGT-Spulenbausatz D 41-2165 (2438)
 ohne Glockenkern
 Draht: 0,25 CuLS

NF-Ausgangsspannung = $f(R_{Pot})$

$U_S = 12 \text{ V}$



**Bipolare Schaltung
MOS-Handling**

Typ	Bestellnummer	Gehäuse
TDA 2048	Q 67000-A 1773	DIP 18

Der TDA 2048 enthält einen vierstufigen AM-Breitbandverstärker, einen Begrenzer und Mischer zur synchronen Demodulation von AM modulierten Signalen. Der NF-Teil enthält normgerechte VCR-Anschlüsse für CCIR- und französische Norm, einen zuschaltbaren CCIR-Eingang sowie einen Lautstärkeregler.

- Hohe Eingangsempfindlichkeit
- Verzerrungsarme Regelung
- Verzerrungsarme Demodulation
- Lautstärkeregelung mittels Gleichspannung
- Intern stabilisierte Speisespannung

Grenzdaten

Speisespannung	U_S	16,5	V
Schaltspannung	U_e	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_e	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	70	K/W

Funktionsbereich

Speisespannung	U_S	10 bis 15	V
Frequenzbereich	f	10 bis 60	MHz
Regelspannung	U_R	0 bis 5	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$; $f_{i,ZF} = 39,2\text{ MHz}$; $f_{\text{mod}} = 1\text{ kHz}$

		min.	typ.	max.	
Gesamtstromaufnahme	I_7		40	60	mA
Stabilisierte Spannung	U_3	5,4	6	6,6	V
Regelumfang	ΔV	60			dB
ZF-Regelspannung	V_{max} V_{min}	U_2		0,9	V
		U_2		5	V
Eingangsspannung für Regeleinsatz	$U_{17, 18}$		50		μV
Max. ZF-Eingangsspannung	$U_{17, 18}$			150	mV
$k \leq 5\%$; $m = 80\%$					
NF-Ausgangsspannung					
$U_{i,ZF\text{ eff}} = 10\text{ mV}$, $m = 30\%$					
(ungeregelt CCIR)	$U_{6\text{ eff}}$	400	600	800	mV
(ungeregelt französisch)	$U_{11\text{ eff}}$	66	100	133	mV
(geregelt, $U_5 = 0,8 \times U_3$)	$U_{4\text{ eff}}$		300		mV
Klirrfaktor	$U_{i,ZF} = 10\text{ mV}$, $m = 30\%$			1	%
	$U_{i,ZF} = 10\text{ mV}$, $m = 80\%$			4	%
Klirrfaktor Lautstärkenregler und OP 1				1	%
$U_{12} = 150\text{ mV}$, $U_5 = 0,8 U_3$					
Eingangsspannung (Wiedergabe CCIR)	$U_{6\text{ eff}}$		600		mV
(Wiedergabe französisch)	$U_{14\text{ eff}}$		100		mV
(CCIR-Betrieb)	$U_{10\text{ eff}}$		100		mV
Lautstärke Regelhub	ΔV_{LR}	80			dB
Spannung am Lautstärkesteller					
für max. Lautstärke	U_5			$0,8 \times U_3$	V
für min. Lautstärke	U_5	0			V
Schaltswellen					
VCR-Wiedergabe (CCIR, französisch)	$U_{2, 13}$	8		15	V
Schaltstrom					
VCR-Wiedergabe (CCIR, französisch)	$I_{2, 13}$	0		0,3	mA
Schaltswelle (CCIR-Betrieb)	U_{16}	0		1	V
Schaltstrom (CCIR-Betrieb)	I_{16}	0		0,5	mA
Schaltswelle (VCR-Aufnahme, französisch)	U_{13}	0		5	V
Übersprechdämpfung an abgeschalteten NF-Eingängen	a_{NF}	60			dB
Verstärkung Anschluß 12, 14 zu Anschluß 6	V_{NF}		6		
Anschluß 12, 14 zu Anschluß 4	V_{NF}		3		

Zusätzliche Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$

(nicht durch Serienmessung abgesichert)

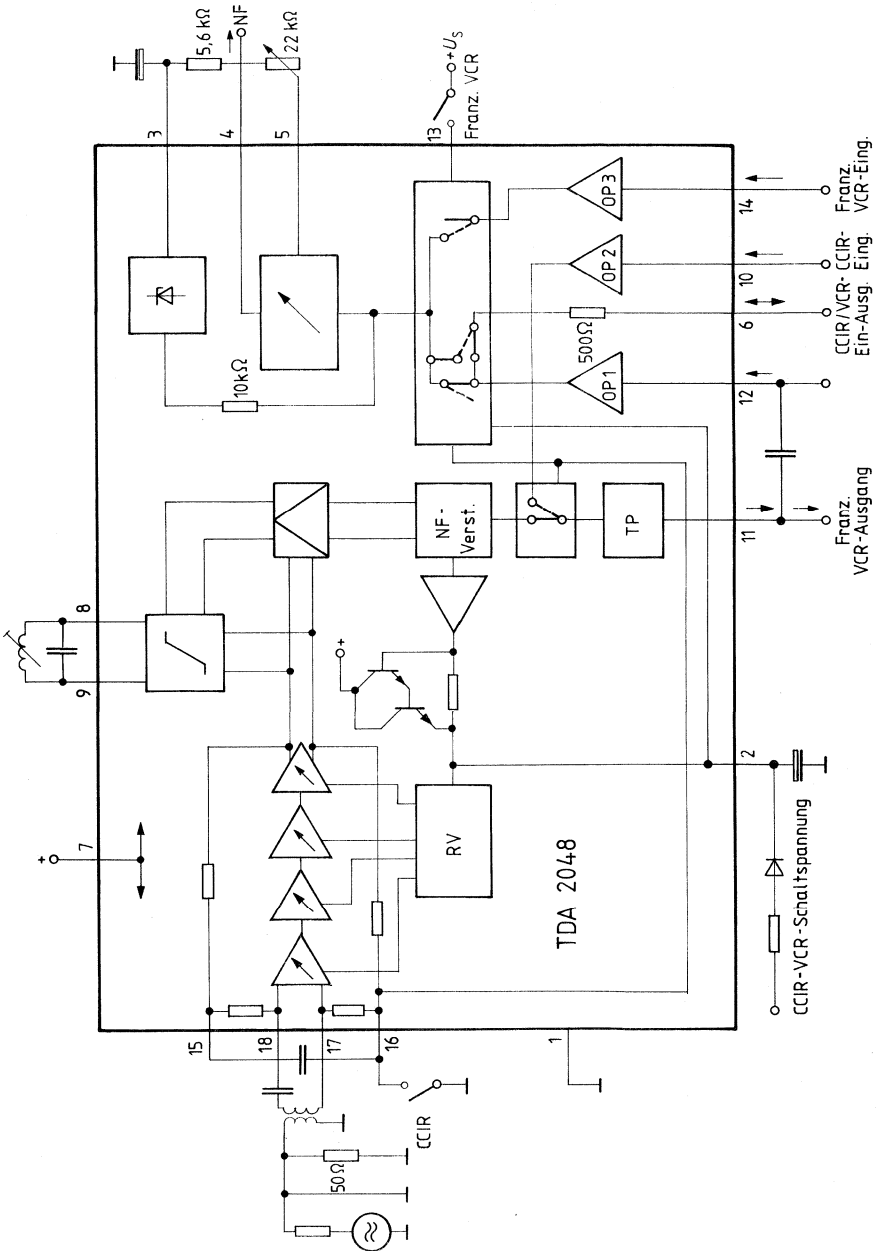
Eingangswiderstand	R_{i12}	10			k Ω
Eingangswiderstand (CCIR-Wiedergabe)	R_{i10}	10			k Ω
Eingangswiderstand (VCR-Wiedergabe)	$R_{i6, 14}$	10			k Ω
Ausgangswiderstand (VCR-Aufnahme)	$R_{q6, 11}$			200	Ω
NF-Ausgangswiderstand	R_{q11}			200	Ω
NF-Ausgangswiderstand	R_{q4}			200	Ω

Wahrheitstabelle

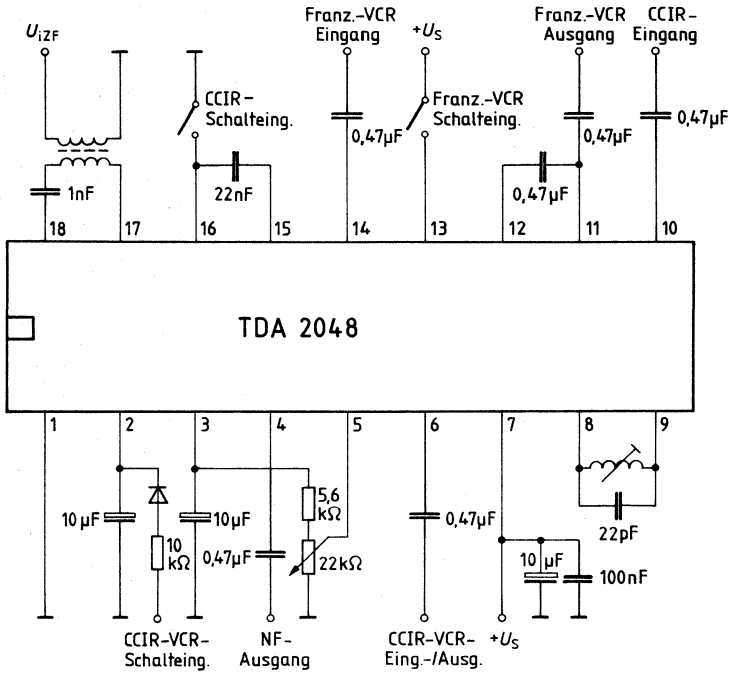
	Schalteingänge			Funktionen					Betriebsart	
	CCIR An-schluß 16	CCIR VCR An-schluß 2	Franz. VCR An-schluß 13	Franz. VCR An-schluß 11	OP 1 An-schluß 12	OP 2 An-schluß 10	OP 3 An-schluß 14	CCIR VCR Ein-Ausgang An-schluß 6		
	I	0	0	EIN	EIN	AUS	AUS	Aufnahme-ZF	ZF-Empfang	
	II	L	0	AUS	EIN	EIN	AUS	Aufnahme CCIR	CCIR-Wiedergabe	
	III	0	0	AUS	AUS	AUS	AUS	Wiedergabe VCR	Wiedergabe CCIR-VCR	
	IV	0	H	EIN	EIN	AUS	EIN	Aufn. franz. VCR	Wiederg. franz. VCR u. Teletext (Antiope)	
	V	L	0	AUS	AUS	EIN	EIN	Aufnahme CCIR	Teletext (CCIR)	
vorgesehener Betrieb										
				entspricht Betriebsart						
			L		I					
			0		I					
			L		I					
			L		IV					
			H		III					
			L		III					
			H		III					
			L		II					
			0		II					
			L		II					
			L		II					
			H		V					
			0		III					
			L		III					
			H		III					
			X		III					
			X		nicht zugelassen					
			X							

0 ≙ offen
L ≙ gegen Masse
H ≙ gegen + U_s
X ≙ beliebig

Blockschaltbild und Meßschaltung



Anwendungsschaltung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 2148	Q 67000-A 2476	DIP 14

Geregelter AM-ZF-Verstärker mit Quasi-Synchron-Gleichrichter und integraler Mittelwertregelung für französische Ton-ZF-Anwendungen.

- Hohe Eingangsempfindlichkeit
- Geringe Außenbeschaltung
- Geringe Verzerrungen
- Echte SCART-Schnittstelle
- Teilkompatibel zu TDA 2460

Grenzdaten

Speisespannung	U_S	16	V
Regelspannung	U_6	4	V
Gleichspannungen	$U_{4,5,8}$	0 bis U_S	V
	$U_{10,11}$	0 bis U_S	V
	$U_{12,13}$	U_{REF} bis U_S	V
	$I_{7,9}$	-1 bis 2	mA
Gleichströme	I_3	2	mA
Referenzstrom	$I_{4,5\text{eff}}$	300	mV
ZF-Eingangsspannung	T_j	150	°C
$m = 80\%$	T_s	-40 bis 125	°C
Sperrschichttemperatur			
Lagertemperatur			
Wärmewiderstand			
System-Umgebung	$R_{th\text{SU}}$	80	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 15,75	V
Frequenzbereich	f	15 bis 45	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$; $f_{ZF} = 39,2\text{ MHz}$; $f_{mod} = 1\text{ kHz}$

		min.	typ.	max.	
Stromaufnahme	I_S		38		mA
Referenzspannung	U_3	5,4	6	6,6	V
Eingangsspannung für Regeleinsatz	$U_{1,4,5}$		40	80	μV
$U_{q9} = -3\text{ dB}$; $m = 80\%$					
Regelumfang	ΔV		66		dB
$U_{q9} = \pm 3\text{ dB}$; $m = 80\%$					
SCART-Ausgangsspannung	U_{q9}		800		mV
$m = 80\%$; $U_{iZF} = 1\text{ mV}$					
Geregelte NF-Ausgangsspannung	U_{q7}		800		mV
$U_8 = 0,8 U_{REF}$					
Gleichspannungsanteil	U_9		4,1		V
$U_{iZF} = 1\text{ mV}$; $m = 0\%$					
Klirrfaktor	U_7		6		V
$U_{iZF} = 1\text{ mV}$; $m = 30\%$					
$U_8 = 0,8 U_{REF}$					
$m = 80\%$					
Regelumfang Lautstärkeregelung	$k_{(9)}$		0,3		%
$U_8 = 0,8 U_{REF}$					
$m = 80\%$					
Regelumfang Lautstärkeregelung	$k_{(7)}$		0,3		%
$U_8 = 0,8 U_{REF}$					
$m = 80\%$					
Regelumfang Lautstärkeregelung	$k_{(9)}$		1		%
$U_8 = 0,8 U_{REF}$					
$m = 80\%$					
Regelumfang Lautstärkeregelung	$k_{(7)}$		1		%
$U_8 = 0,8 U_{REF}$					
$m = 80\%$					
Verstärkung SCART-Eingang/NF-Eingang	ΔV	80			dB
$U_8 = 0\text{ V} \dots 0,8 U_{REF}$					
Verstärkung SCART-Eingang/NF-Eingang	V_{11-7}		0		dB
$U_8 = 0,8 U_{REF}$					
Eingangsspannung SCART	$U_{11\text{ eff}}$			2	V

Designhinweise

Eingangswiderstand	$R_{1,4,5}$		1,8		k Ω
Ausgangswiderstand	$R_{q12,13}$		6,6		k Ω
Eingangswiderstand	$R_{1,11}$	20			k Ω
Eingangsstrom	I_{i8}			15	μA
Ausgangswiderstand	R_{q9}			200	Ω
Ausgangswiderstand	R_{q7}			200	Ω
Übersprechdämpfung	a_{11-7}	60			dB
$U_{i0} = 5\text{ V}$; $U_{11\text{ eff}} = 2\text{ V}$					
Regelstromverhältnis für Schnelladeschaltung/ Integral-Regelung	Δi_6		140		

Schaltspannungen

SCART-Aufnahme	U_{10L}	0		5	V
Wiedergabe	U_{10H}	8		U_S	V
MUTE AUS	U_{14L}	0		0,8	V
EIN	U_{14H}	2		U_S	V

Schaltströme

SCART-Aufnahme	I_{10L}	-1		0	μA
Wiedergabe	I_{10H}	30		150	μA
MUTE AUS	I_{14L}	-1		0	μA
EIN	I_{14H}	10		50	μA
EIN	I_{14H}	80		250	μA

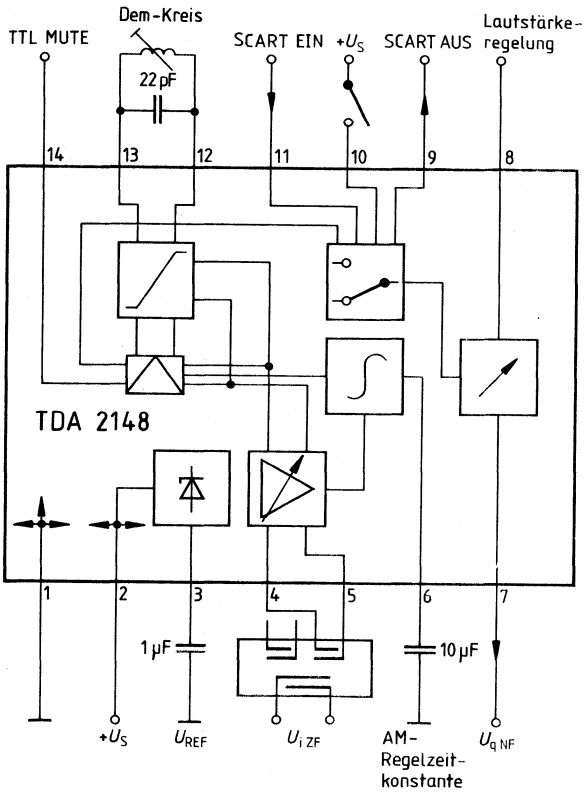
Schaltungsbeschreibung

Der IC enthält für die französische Fernsehnorm einen vierstufigen, kapazitiv gekoppelten Regelverstärker mit nachfolgendem Quasi-Synchrondemodulator. Die Regelspannungserzeugung erfolgt über eine integrale Mittelwertregelung. Das so erhaltene NF-Signal wird vorverstärkt und sowohl dem SCART-Ausgang als auch dem Aufnahme-/Wiedergabe-Umschalter zugeführt. Danach schließt sich ein Lautstärkesteller mit einem niederohmigen NF-Ausgang an.

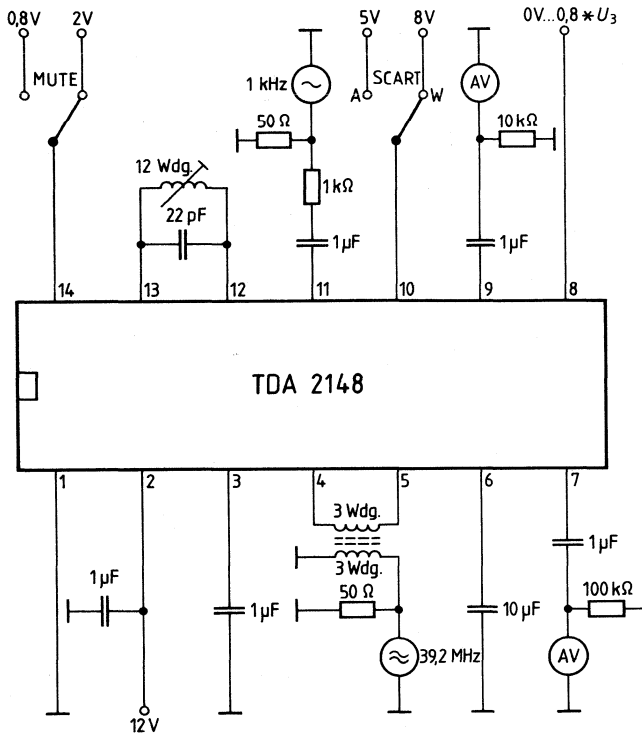
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	+ U_s
3	Referenzspannung
4	ZF-Eingang
5	ZF-Eingang
6	Regelzeitkonstante AM-Verstärker
7	NF-Ausgang
8	Lautstärkestellspannung für NF-Ausgang
9	SCART-NF-Ausgang
10	SCART-A/W-Schalter
11	SCART-NF-Eingang
12	Demodulatorkreis
13	Demodulatorkreis
14	MUTE-Schalter

Blockschaltbild



Prüf- und Meßschaltung



AV = Audivoltmeter

Vereinfachte Außenbeschaltung für den Demodulatorschaltkreis TDA 2148

Der AM (Doppelseitenband) – Demodulatorkreis TDA 2148 läßt eine vereinfachte Außenbeschaltung zu.

Der genannte neue Ton-Demodulator-Schaltkreis, entwickelt für den Einsatz in TV-L-Norm und Multistandard-Geräten, bietet dem Anwender folgenden Vorteil:

Kosteneinsparung durch den Wegfall des Trägerselektionskreises (L, C) und dem damit verbundenen Abgleich (Zeit).

Der Kreis, der Bestandteil der Trägeraufbereitung ist, wird durch die ausgezeichneten Capture-Ratio-Eigenschaften des Begrenzers überflüssig.

Capture Ratio definiert das Vermögen eines Begrenzerverstärkers, ein Nutzsignal von einem in der Amplitude geringeren Störsignal zu unterscheiden.

In diesem spezifischen Teil stellen die Modulationsseitenbänder das Störsignal und der Träger das Nutzsignal (gewünschter Schalträger) dar.

Selbst im Falle einer 100-%-Modulation (Frankreich 80 %) beträgt der Abstand der Seitenbänder zu Träger 6 dB.

Das System gewährleistet eine sichere Funktion. Dies zeigen auch die Messungen bezüglich:

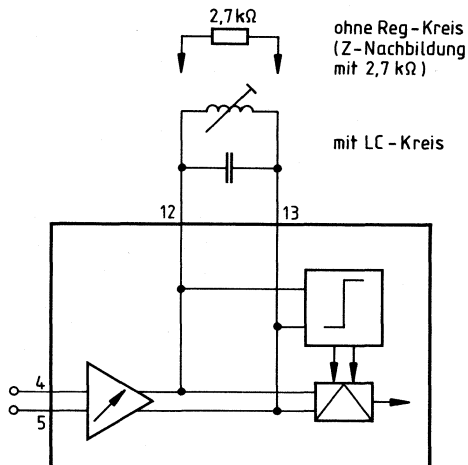
Klirrfaktor

Rauschen

Signal/Rauschabstand

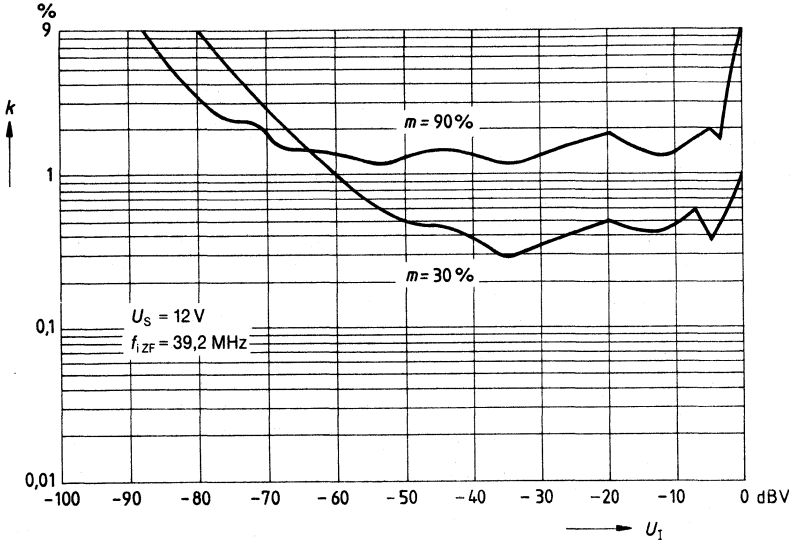
im Vergleich mit/ohne Regenerationskreis. Lediglich der Regeleinsatzpunkt verschiebt sich um 2 dB.

Beschaltung des AM-Demodulators

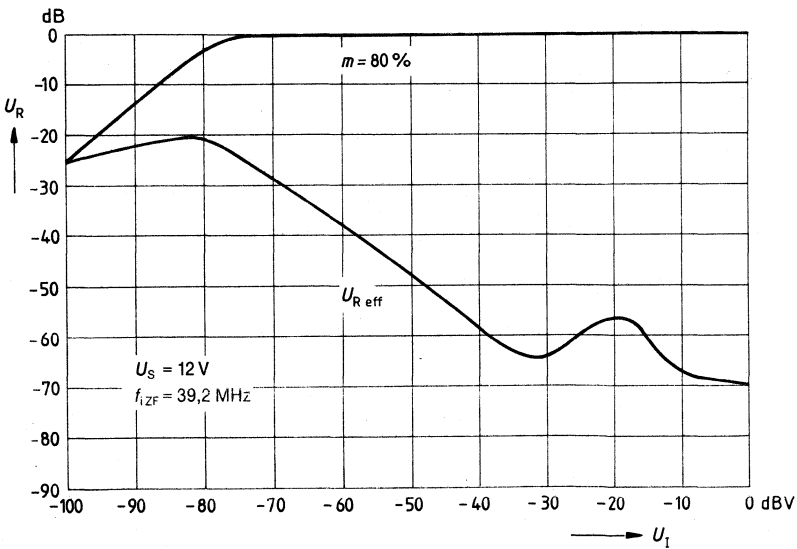


Beschaltung mit LC-Kreis

Klirrfaktor = f (Eingangsspannung)
Standardbesetzung

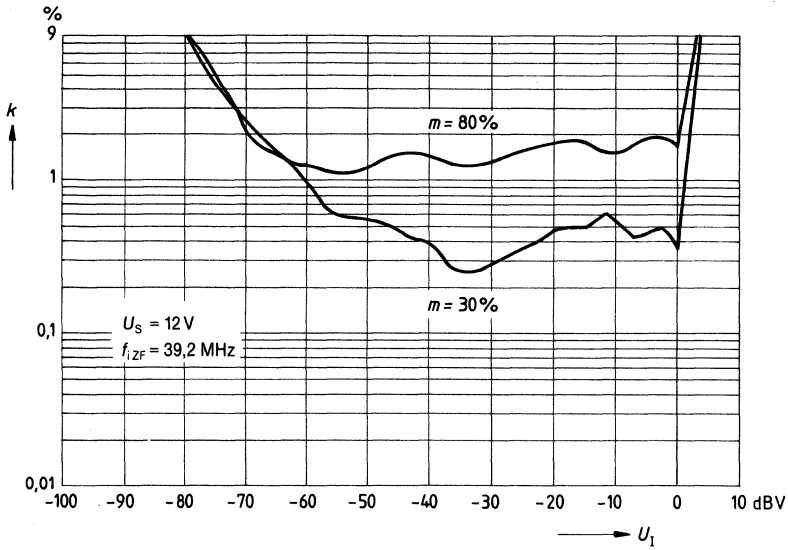


Empfindlichkeit, Rauschen = f (Eingangsspannung)
Standardbesetzung

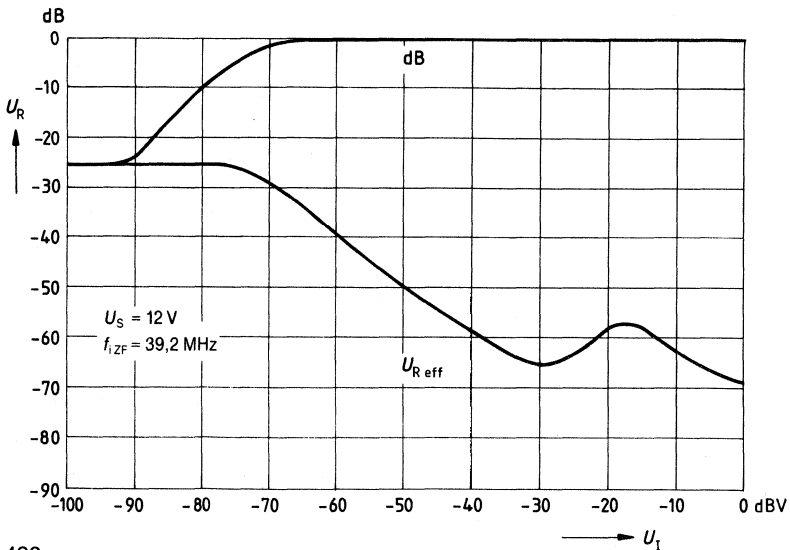


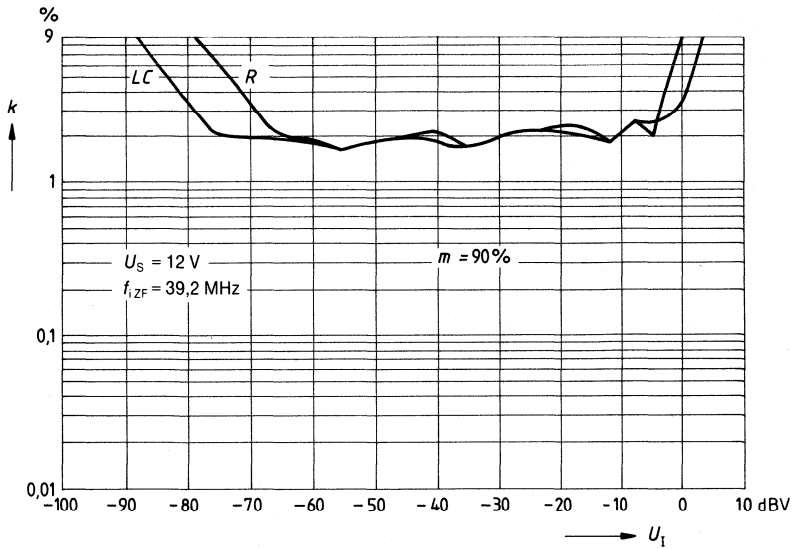
Beschaltung mit $R = 2,7 \text{ k}\Omega$

Klirrfaktor = f (Eingangsspannung)
Standardbeschaltung



Empfindlichkeit, Rauschen = f (Eingangsspannung)
Standardbeschaltung



Beschaltung mit $R = 2,7 \text{ k}\Omega$ Klirrfaktor = f (Eingangsspannung)

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 2450-2	Q 67000-A 8022	DIP 16

Hochverstärkender, geregelter Video-ZF-Verstärker mit gesteuertem Demodulator für Positiv- und Negativmodulation mit niederohmigem, positivem Videoausgang, abschaltbarer getasteter Regelung oder Spitzenregelung und Tunerregelverzögerung. Sowohl die Regelrichtung als auch der Videoausgang sind je nach Modulationsart umschaltbar.

- Standard B/G, L-tauglich für positiv- und negativmoduliertes ZF-Signal bei gleicher Polarität am Videoausgang
- Schnelle Spitzenweißregelung mit zwangsgesteuerter Entladung bei Programmwechsel
- Umschaltung zwischen getasteter und Spitzenregelung (VCR-Betrieb) bei B/G-Norm
- Tastung mit positivem oder negativem Tastimpuls bei B/G-Norm
- Hoher Integrationsgrad
- Großer Regelumfang
- Sehr hohe Eingangsempfindlichkeit
- Geringe Intermodulationsstörungen
- Verbesserte L-Norm-Regeleigenschaften bei Datensignalen (Antiope)
- Sehr gutes Abstimmverhalten

Grenzdaten

Speisespannung	U_S	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	70	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 15,8	V
ZF-Frequenzbereich	f	15 bis 75	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$$U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$$

		min.	typ.	max.	
Stromaufnahme	I_{11}		55		mA
Stab. Referenzspannung	U_{12}		6,0		V ₋
Regelstrom für Tuner	I_{14}		4,0		mA
$U_{14} = 0,5 U_{11}$					
Tuner-Regelersatz	$U_{13/10}$	0		4,0	V ₋
Tastimpulsspannung					
pos. Tastimpuls	U_1	4,0		U_S	V
neg. Tastimpuls	U_1	-10		-4,0	V
Eingangsspannung bei V_{\max}	$U_{15/16}$		30	60	μV
$U_{3\text{SS}} = 3 \text{ V}$					
Regelumfang	ΔV		66		dB
Videoausgangsspannung (pos.)	$U_{3\text{SS}}$		3,0		V
$R_L = \infty$					
Synchronimpulspegel	U_3		2,0		V ₋
Gleichspannung $U_2 = 4 \text{ V}; U_{15/16} = 0$					
bei neg. Modulation	$U_{3/10}$		5,3		V ₋
bei pos. Modulation	$U_{3/10}$		2,0		V ₋
Ausgangsstrom					
nach Masse über R	I_3		-5,0		mA
nach Plus $U_3 = 7 \text{ V}$	I_3		2,0		mA
ZF-Regelspannung					
V_{\max}	$U_{2/10}$	0			V ₋
V_{\min}	$U_{2/10}$			4	V ₋
Schaltspannung (H)	U_4	3,0		U_S	V
\triangleq L-Norm					
Schaltspannung (L)	U_4	0		0,9	V
\triangleq B/G-Norm oder offen					
Schaltspannung (H)	U_6	3,0		U_S	V
\triangleq Spitzenregelung					
Schaltspannung (L)	U_6	0		0,9	V
\triangleq getasteter Regelung oder offen					

Anwendungshinweise*)

Eingangsimpedanz (int. Tiefpaß)	Z_7		4,7/30		k Ω /pF
Eingangsimpedanz	$Z_{15/16}$		1,8/2		k Ω /pF
Ausgangsimpedanz	$Z_{8/9}$		6,6/2		k Ω /pF
Ausgangswiderstand	R_3		150		Ω
ZF-Reste (Grundwelle)	U_3		10		mV
Videobandbreite (-3 dB)	B_{VIDEO}		6		MHz
Intermodulationsabstand	a		50		dB
bezüglich f_{T}					
(Farbtonstörungen)					

*) Meßtechnisch nicht erfaßt

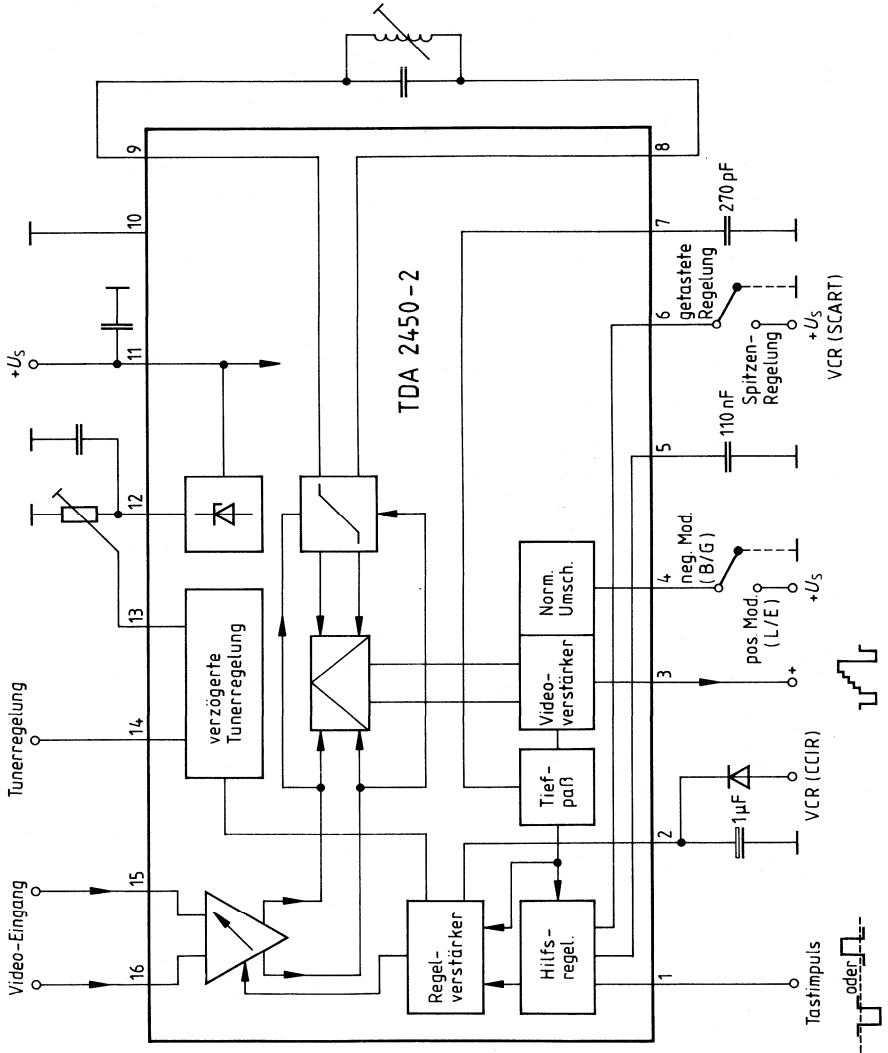
Schaltungsbeschreibung

Der integrierte Schaltkreis beinhaltet einen vierstufigen, regelbaren AM-Verstärker, einen Begrenzer und Mischer zur synchronen Demodulation von positiv und negativ modulierten ZF-Signalen sowie einen Verstärker für das Video-Ausgangssignal. Zur Regelung wird das positive Videosignal herangezogen. Diese ist für Spitzen- und getastete Regelung umschaltbar. Über einen Schwellwertverstärker wird aus der Regelspannung eine verzögerte Tunerregelung abgeleitet.

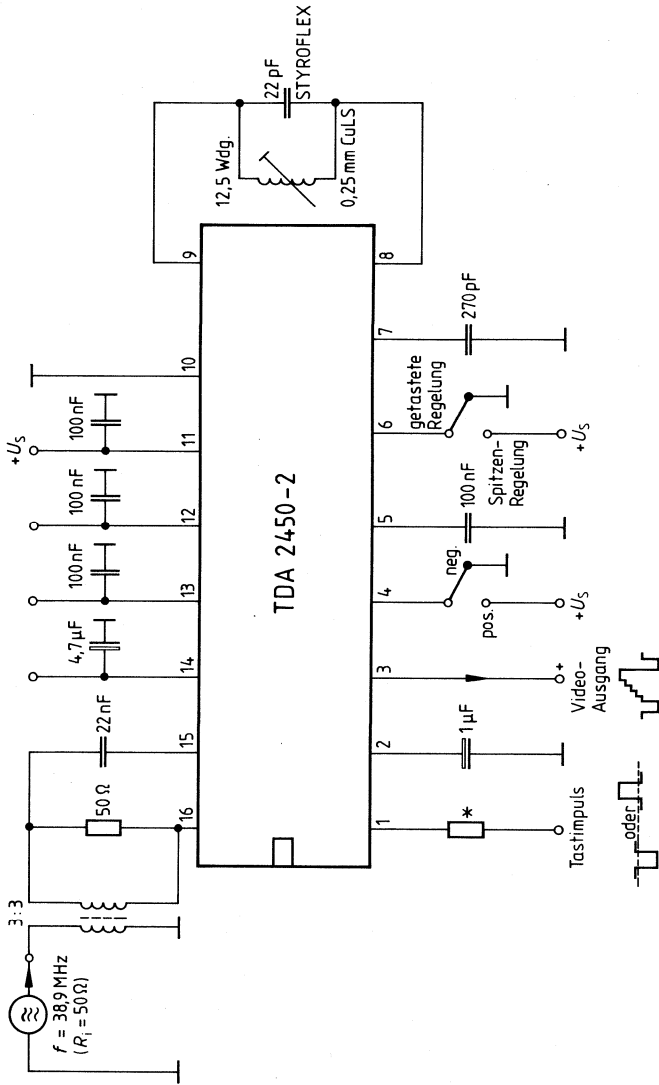
Anschlußbelegung

Anschluß	Funktion
1	Tastimpuls
2	Regelzeitkonstante (Hauptregelung)
3	Positiver Video-Ausgang
4	Normumschalter G/L
5	Regelzeitkonstante (Hilfsregelung)
6	Umschaltung Spitzen-/getastete Regelung (G-Norm)
7	Tiefpaß-Kondensator ($b = 100 \text{ kHz}$)
8	Demodulatorkreis
9	Demodulatorkreis
10	Masse
11	Speisespannung
12	Referenzspannung
13	Regeleinsatz
14	Tunerregelung
15	Video-ZF-Eingang
16	Video-ZF-Eingang

Blockschaltbild



Meßschaltung



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 2460	Q 67000-A 2422	DIP 20

Geregelter AM-ZF-Verstärker mit Quasi-Synchronegleichrichter und integraler Mittelwertregelung für französische Ton-ZF, Begrenzerverstärker mit FM-Demodulator, NF-Teil mit SCART-Aus- und Eingang, Lautstärkereglern und NF-Ausgang.

- Umschaltbar für B/G und L-Norm-Ton
- Integrale Regelung bei AM-Ton
- Normgerechte SCART-Schnittstelle
- Hohe Empfindlichkeit bei AM und FM
- Geringe Verzerrungen

Grenzdaten

Speisespannung	U_S	16	V
Regelspannung	U_{19}	4	V
Referenzstrom	I_{REF}	2	mA
Gleichspannungen	$U_{3,4,7,10}$	U_S	V
	$U_{17,18,1}$	U_S	V
	$U_{11,12,13}$	U_{REF}	V
	$U_{5,6}$	U_{REF} bis U_S	V
	$I_{2,20}$	-1 bis 2	mA
Gleichströme	$I_{8,9}$	2	mA
	$U_{17/18 \text{ eff}}$	300	mV
ZF-Eingangsspannung AM $m = 80 \%$			
ZF-Eingangsspannung FM	$U_{i13 \text{ eff}}$	600	mV
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung			
	R_{thSU}	58	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 15,75	V
Frequenzbereich AM	f_{AM}	15 bis 45	MHz
Frequenzbereich FM	f_{FM}	0,1 bis 12	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 12 \text{ V}$; $T_U = 25^\circ \text{C}$

		min.	typ.	max.	
Stromaufnahme	I_S	48	61	75	mA
Referenzspannung	U_{16}	5,4	6	6,6	V

AM-Teil $f_{iZf} = 39,2 \text{ MHz}$; $f_{mod} = 1 \text{ kHz}$

Eingangsspannung für Regeleinsatz

 $m = 80 \%$; U_2 (bei $U_{17/18} = 1 \text{ mV}$) -3 dB

Regelumfang

 $m = 80 \%$; U_2 (bei $U_{17/18} = 1 \text{ mV}$) $\pm 3 \text{ dB}$

Ausgangsspannung (SCART)

 $U_{iZf} = 1 \text{ mV}$; $m = 80 \%$

Geregelte NF-Ausgangsspannung

 $U_1 = 0,8 U_{REF}$; $U_{iZf} = 1 \text{ mV}$; $m = 80 \%$

Gleichspannungsanteil

 $U_{iZf} = 1 \text{ mV}$; $m = 0$

Klirrfaktor

 $U_{iZf} = 1 \text{ mV}$; $U_1 = 0,8 U_{REF}$ $m = 30 \%$ $m = 80 \%$

		min.	typ.	max.	
Eingangsspannung für Regeleinsatz	$U_{1,17/18}$		40	80	μV
Regelumfang	ΔV	60	66		dB
Ausgangsspannung (SCART)	$U_{q2 \text{ eff}}$	700	800	900	mV
Geregelte NF-Ausgangsspannung	$U_{q20 \text{ eff}}$	650	800	950	mV
Gleichspannungsanteil	U_{q2}	3,5	4,0	4,5	V ₋
	U_{q20}	5	6	7	V ₋
Klirrfaktor	k_2		0,3	1	%
	k_{20}		0,3	1	%
	k_2		1	2,5	%
	k_{20}		1	2,5	%

FM-Teil $f_{iZf} = 5,5 \text{ MHz}$; $f_{mod} = 1 \text{ kHz}$

Eingangsspannung für

Begrenzungsersatz ($U_{q2} = -3 \text{ dB}$) $\Delta f = \pm 50 \text{ kHz}$

Ausgangsspannung (SCART)

 $\Delta f = \pm 50 \text{ kHz}$; $U_{iZf} = 10 \text{ mV}$

Geregelte NF-Ausgangsspannung

 $U_1 = 0,8 U_{REF}$

Gleichspannungsanteil

 $U_{iZf} = 10 \text{ mV}$; $\Delta f = 0$; k_{min}

Klirrfaktor

 $\Delta f = \pm 12,5 \text{ kHz}$; $U_{iZf} = 10 \text{ mV}$

Klirrfaktor geregelter NF-Ausgang

 $U_1 = 0,8 U_{REF}$

AM-Unterdrückung

 $U_{iZf} = 500 \mu\text{V}$; $m = 30 \%$

		min.	typ.	max.	
Eingangsspannung für Begrenzungsersatz	$U_{1,13 \text{ eff}}$		40	80	μV
Ausgangsspannung (SCART)	$U_{q2 \text{ eff}}$	850	1200		mV
Geregelte NF-Ausgangsspannung	$U_{q20 \text{ eff}}$	850	1200		mV
Gleichspannungsanteil	U_{q2}	3,6	4,1	4,6	V ₋
	U_{q20}	5	6	7	V ₋
Klirrfaktor	k_2		0,2	0,3	%
Klirrfaktor geregelter NF-Ausgang	k_{20}		0,2	0,3	%
AM-Unterdrückung	a_{AM}	60	70		dB

Kenndaten $U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
NF-Teil					
Regelumfang Lautstärkerregelung $U_1 = 0 \text{ V} \dots 0,8 U_{\text{REF}}$	ΔV	80	85		dB
Verstärkung SCART-Eingang/NF-Ausgang $U_1 = 0,8 U_{\text{REF}}$	U_{4-20}	-1	0	1,5	dB
Eingangsspannung SCART	$U_{i4 \text{ eff}}$	2			V
Schaltspannung SCART					
Wiedergabe	U_3	8		U_S	V
Aufnahme	U_3	0		5	V
Schaltspannung Muting					
EIN (NF aus)	U_{11}	0		1	V
AUS	U_{11}	5		U_S	V
Schaltspannung FM	U_7	0		0,8	V
AM	U_7	2,5		6	V

Designhinweise

Eingangswiderstand	$R_{i8,9}$	22			k Ω
Ausgangswiderstand	$R_{q2,20}$			200	Ω
Eingangsimpedanz	$Z_{11,13}$		800		Ω
ZF-Restspannung	$U_{q2,20(\text{ZF})}$		t.b.f.		mV
Frequenzablage AM _{min} /k _{min} f _{FM} -Teil			± 10		kHz
Eingangswiderstand	$R_{17/18}$		1,8		k Ω
Ausgangswiderstand	$R_{5/6}$		6,6		k Ω
Eingangswiderstand	R_4	20			k Ω
Eingangsstrom	I_1			15	μA
Übersprechdämpfung $U_3 = 5 \text{ V}$; $U_{4 \text{ eff}} = 2 \text{ V}$	a_{4-20}	60			dB
Regelstromverhältnis für Schnelladeschaltung/Integral-Regelung	Δi_9		140		

Schaltströme

SCART-Aufnahme	I_{3L}	-1		0	μA
SCART-Wiedergabe $U_3 = 8 \text{ V}$	I_{3H}	30		150	μA
MUTE					
AUS	I_{11H}	-1		0	μA
EIN	I_{11L}	3		50	μA
AM/FM-Schalter					
FM	I_{7L}	-1		0	μA
AM ($U_7 = 5 \text{ V}$)	I_{7H}	80		250	μA

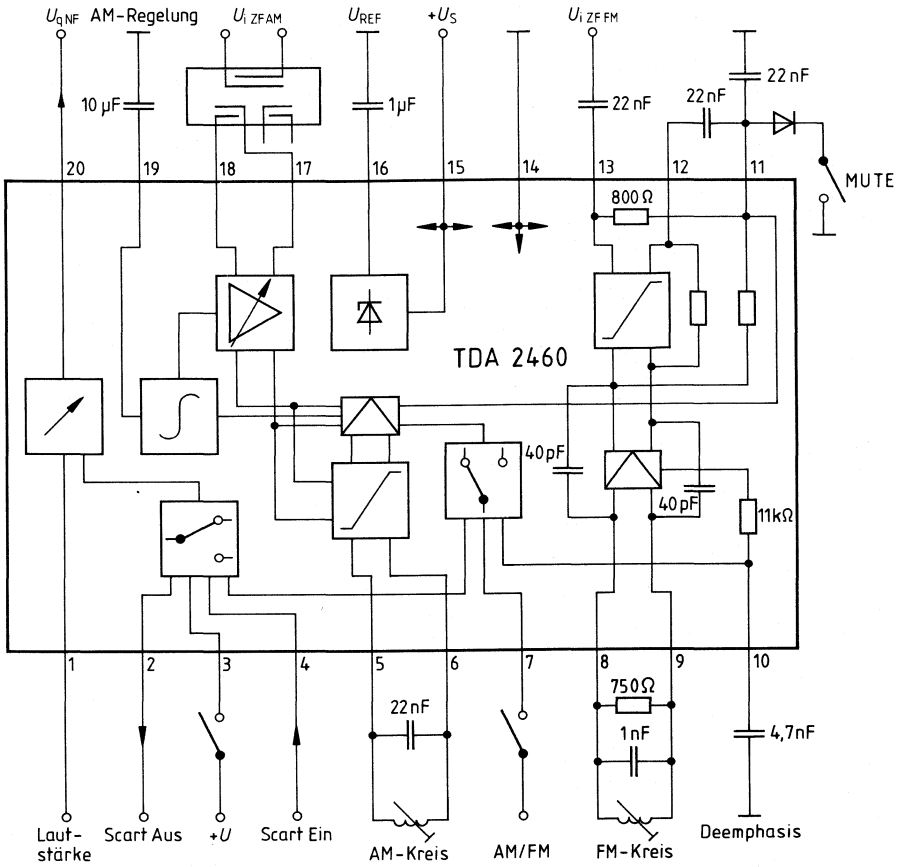
Schaltungsbeschreibung

Der Baustein enthält für die französische Ton-ZF-Norm einen vierstufigen, kapazitiv gekoppelten Regelverstärker mit nachfolgendem Quasi-Synchrondemodulator, eine integrale Mittelwertregelspannungserzeugung und einen NF-Verstärker. Im FM-Teil ist ein achtstufiger, symmetrischer Begrenzerverstärker mit einem Koinzidenzmodulator und ein NF-Vorverstärker mit einem Anschluß für den Deemphasiskondensator enthalten. Die beiden NF-Quellen werden über einen Anlogschalter der SCART-Buchse und einem Aufnahme-/Wiedergabe-Umschalter dem Lautregler zugeführt.

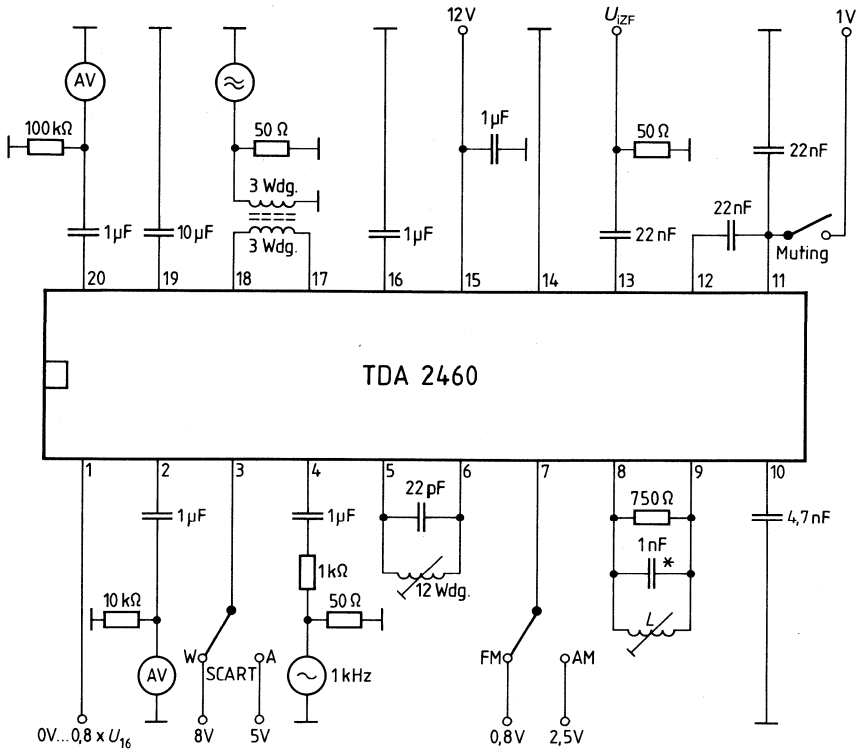
Anschlußbelegung

Anschluß	Funktion
1	Lautstärkestellspannung für NF-Ausgang
2	SCART-NF-Ausgang
3	SCART-A/W-Schalter
4	SCART-NF-Eingang
5	Demodulatorkreis AM
6	Demodulatorkreis AM
7	AM/FM-Umschalter
8	Demodulatorkreis FM
9	Demodulatorkreis FM
10	Deemphasis FM
11	Arbeitspunktrückführung FM und Muting
12	Arbeitspunktrückführung FM
13	ZF-Eingang FM
14	Masse
15	+ U_s
16	Referenzspannung
17	ZF-Eingang AM
18	ZF-Eingang AM
19	Regelzeitkonstante AM-Verstärker
20	NF-Ausgang

Blockschaltbild



Prüf- und Meßschaltung



L = 10 Windungen, 0,2 CuL; $Q_0 \approx 25$
z. B. Vogt Bausatz 5171200000

* STYROFLEX - Kondensator
AV = Audiovoltmeter

Vereinfachte Außenbeschaltung für den Demodulatorschaltkreis TDA 2460

Der AM (Doppelseitenband) – Demodulatorkreis TDA 2460 läßt eine vereinfachte Außenbeschaltung zu.

Der genannte neue Ton-Demodulator-Schaltkreis, entwickelt für den Einsatz in TV-L-Norm und Multistandard-Geräten, bietet dem Anwender folgenden Vorteil:

Kosteneinsparung durch den Wegfall des Trägerselektionskreises (L, C) und dem damit verbundenen Abgleich (Zeit).

Der Kreis, der Bestandteil der Trägereaufbereitung ist, wird durch die ausgezeichneten Capture-Ratio-Eigenschaften des Begrenzers überflüssig.

Capture Ratio definiert das Vermögen eines Begrenzerverstärkers, ein Nutzsignal von einem in der Amplitude geringeren Störsignal zu unterscheiden.

In diesem spezifischen Teil stellen die Modulationsseitenbänder das Störsignal und der Träger das Nutzsignal (gewünschter Schalträger) dar.

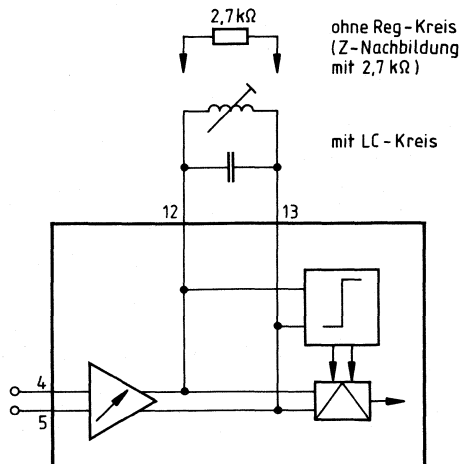
Selbst im Falle einer 100-%-Modulation (Frankreich 80 %) beträgt der Abstand der Seitenbänder zu Träger 6 dB.

Das System gewährleistet eine sichere Funktion. Dies zeigen auch die Messungen bezüglich:

- Klirrfaktor
- Rauschen
- Signal/Rauschabstand

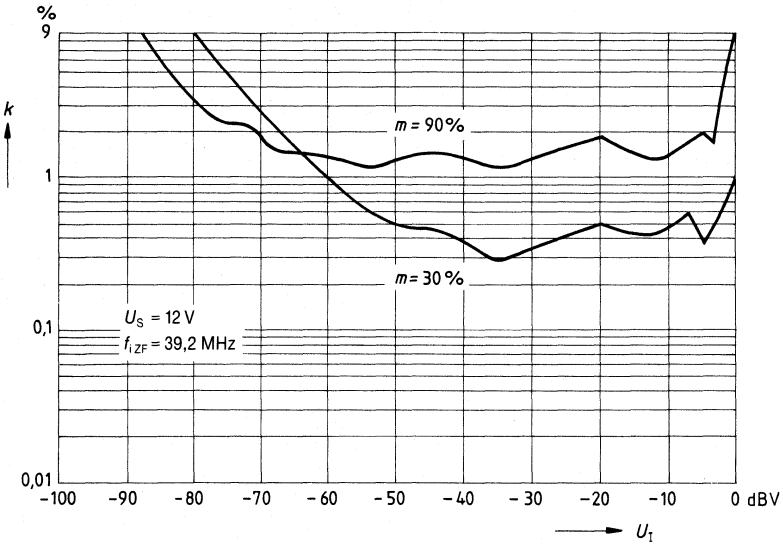
im Vergleich mit/ohne Regenerationskreis. Lediglich der Regeleinsatzpunkt verschiebt sich um 2 dB.

Beschaltung des AM-Demodulators

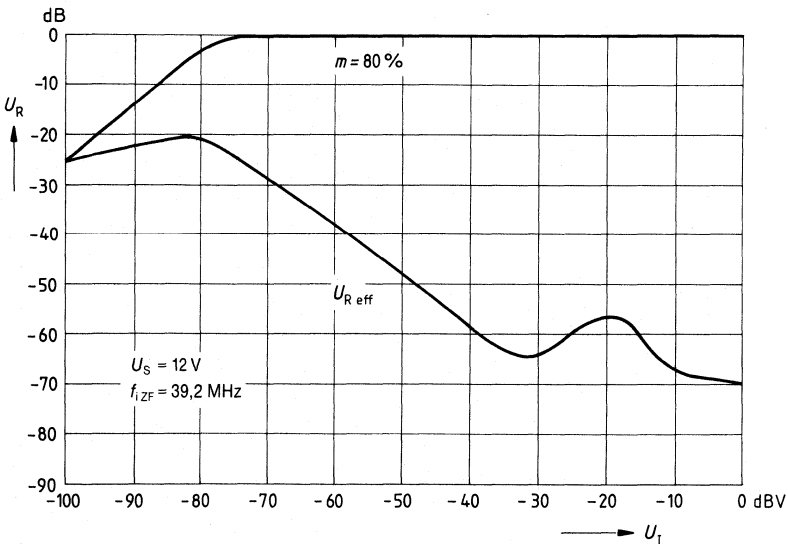


Beschaltung mit LC-Kreis

Klirrfaktor = f (Eingangsspannung)
Standardbeschaltung

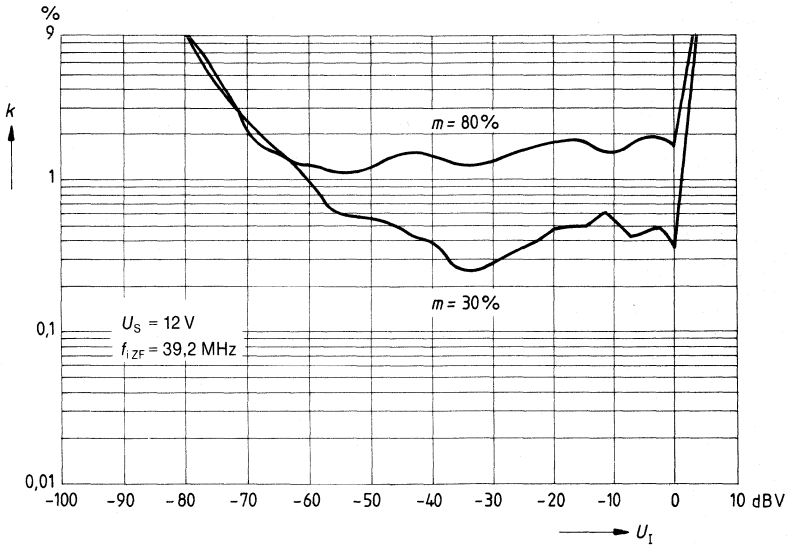


Empfindlichkeit, Rauschen = f (Eingangsspannung)
Standardbeschaltung

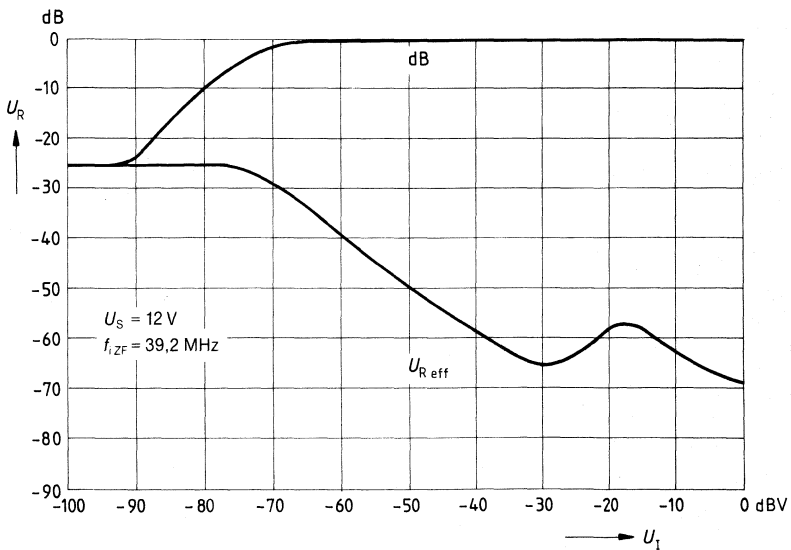


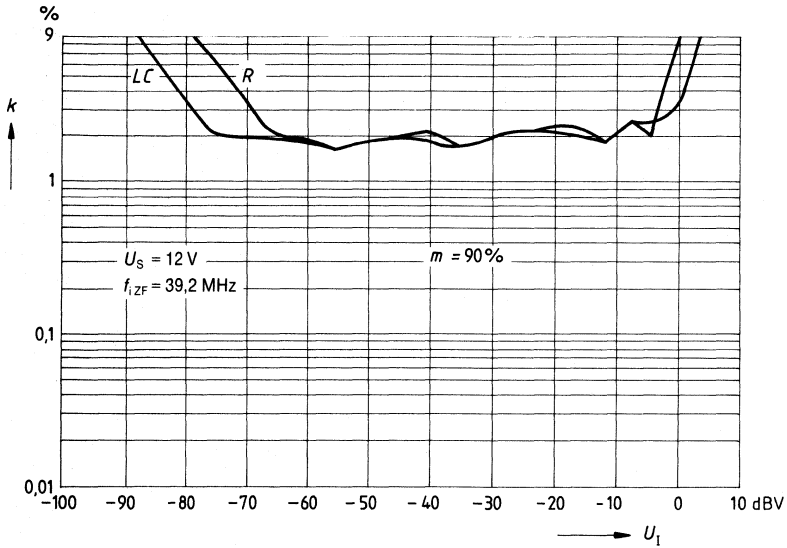
Beschaltung mit $R = 2,7 \text{ k}\Omega$

Klirrfaktor = f (Eingangsspannung)
Standardbeschaltung



Empfindlichkeit, Rauschen = f (Eingangsspannung)
Standardbeschaltung



Beschaltung mit $R = 2,7 \text{ k}\Omega$ Klirrfaktor = f (Eingangsspannung)

Typ	Bestellnummer	Gehäuse
TDA 4001	Q 67000-A 1779	DIP 18

Der Empfängerbaustein TDA 4001 dient zur Frequenzumsetzung, Verstärkung und Demodulation eines AM-modulierten Signals. Außerdem liefert er ein Suchlaufstoppsignal.

- Interne Demodulation
- Suchlaufstoppsignal
- Kleiner Klirrfaktor
- Sehr geringe ZF-Reste am NF-Ausgang
- 2stufig integrierter Tiefpaß

Grenzdaten

Speisespannung	U_S	15	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	70	K/W

Funktionsbereich

Speisespannung	U_S	7 bis 15	V
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$; $U_{\text{HF eff}} = 1\text{ mV}$; $R_g = 50\ \Omega$; $f_{\text{HF}} = 1\text{ MHz}$;
bezogen auf Meßschaltung

		min.	typ.	max.	
Stromaufnahme			15		mA
NF-Ausgangsspannung	$m = 0,8\ \%$		800		mV
	$m = 0,3\ \%$		300		mV
	$m = 0,8\ \%$; $U_{\text{HF eff}} = 15\ \mu\text{V}$	150		320	mV
20 lg $\left(\frac{U_1}{U_2}\right)$	$U_1 = U_{\text{q NF}}$ bei 30 mV			3	dB
	$U_2 = U_{\text{q NF}}$ bei 1 mV				
Klirrfaktor	$m = 0,8\ \%$			2	%
	$m = 0,3\ \%$			1	%
	$m = 0,8\ \%$; $U_{\text{HF eff}} = 30\text{ mV}$			5	%
Signal-Rauschverhältnis	$m = 0,3\ \%$; $U_{\text{HF eff}} = 10\ \mu\text{V}$		6		dB
	$m = 0,3\ \%$; $U_{\text{HF eff}} = 1\text{ mV}$		46		dB
Referenzspannung			4,8		V
Oszillatorspannung			100		mV
Zählerausgangsspannung			100		mV
Eingangsimpedanz HF-Eingang			10/1,5		k Ω /pF
ZF-Verstärker			3,3/1,5		k Ω /pF
AFC-Offsetstrom ohne Signal				± 10	μA
AFC-Offsetstrom über gesamten Regelbereich				± 10	μA
AFC-Ausgangsstrom				± 80	μA
	$f_{\text{HF}} = 1\text{ MHz} \pm 3\text{ kHz}$				
Suchlaufstop-Ausgangsstrom			2		mA
Suchlaufstop-Ausgangsspannung				0,4	V
Suchlaufstop-Ausgangsspannung	$U_{\text{HF}} = 0\text{ V}$	11			V
	$f_{\text{HF}} > 1\text{ MHz} + 3\text{ kHz}$	11			V
	$f_{\text{HF}} < 1\text{ MHz} - 3\text{ kHz}$	11			V

Anwendungshinweise

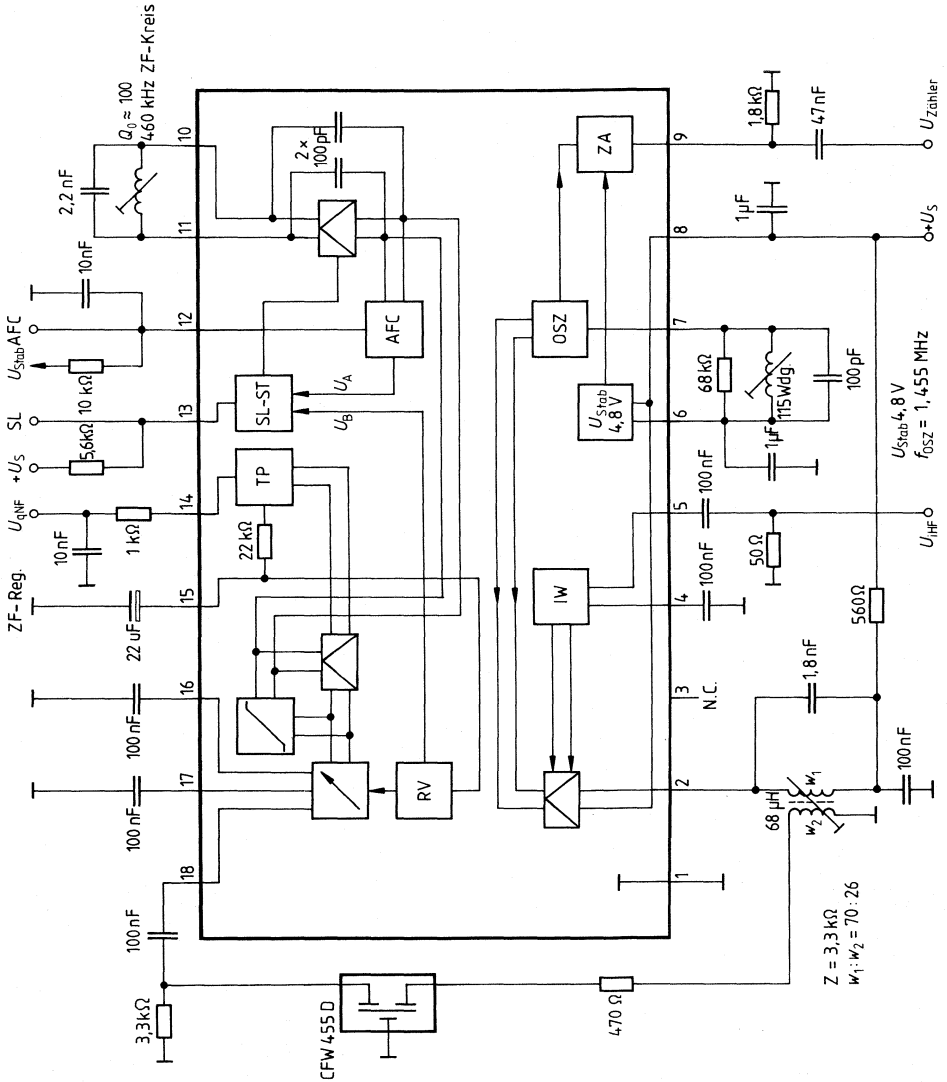
(bei Serienmessung nicht erfaßt)

ZF-Unterdrückung	a_{ZF}	40		dB
3-dB-Grenzfrequenz des integrierten TP	f_G	5		kHz
Mischverstärkung	V_M	30		dB
Regeleinsatz ZF-Verstärker	$U_{\text{I ZF eff}}$	100		μV
Regelumfang ($\Delta U_{\text{q NF}} = 6\text{ dB}$)	a	60		dB
Eingangsempfindlichkeit $U_{\text{q NF}}$ bei $U_{\text{HF}} \geq 0,7 U_{\text{q NF}}$	$U_{\text{HF eff}}$	30		μV
bei $U_{\text{HF}} = 1\text{ mV}$				

Schaltungsbeschreibung

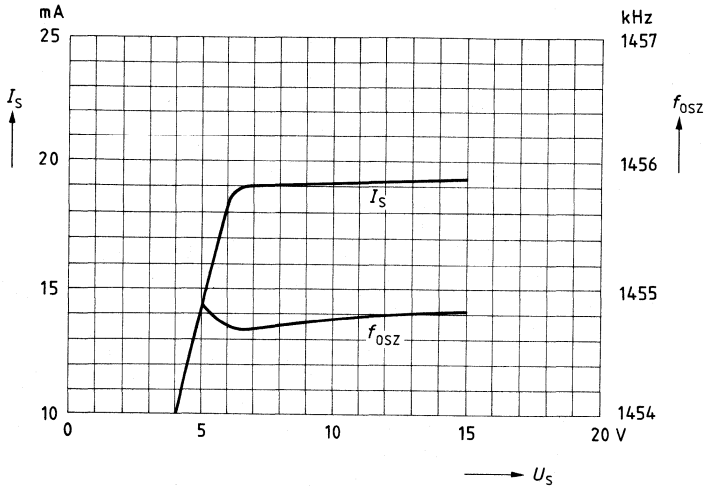
Das Eingangssignal gelangt über einen Impedanzwandler auf den symmetrischen Mischer und wird mit dem geregelten Oszillatorsignal zur ZF gemischt. Diese wird über eine externe Selektion dem geregelten ZF-Verstärker zugeführt. Das verstärkte ZF-Signal und der aufbereitete Träger werden im nachfolgenden Synchronmodulator zur NF umgesetzt. Die so gewonnene NF gelangt über einen 2stufigen Tiefpaß zum NF-Ausgang. Vom Begrenzerverstärker wird der Träger zur Ansteuerung eines Koinzidenzmodulators verwendet und liefert so bei Sollabstimmung und ausreichender Feldstärke die Bedingung für das Suchlaufstoppsignal.

Blockschaltbild und Meßschaltung



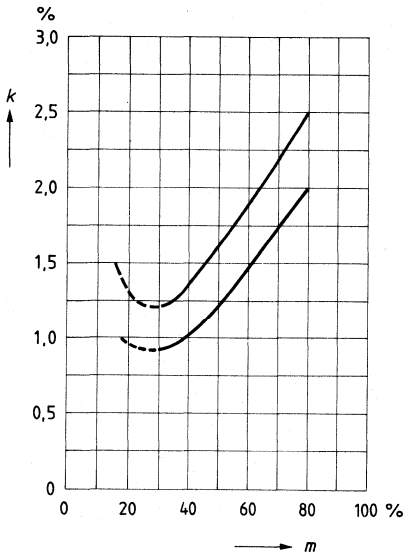
Stromaufnahme $I_S = f(U_S)$

$f_{OSZ} = f(U_S)$

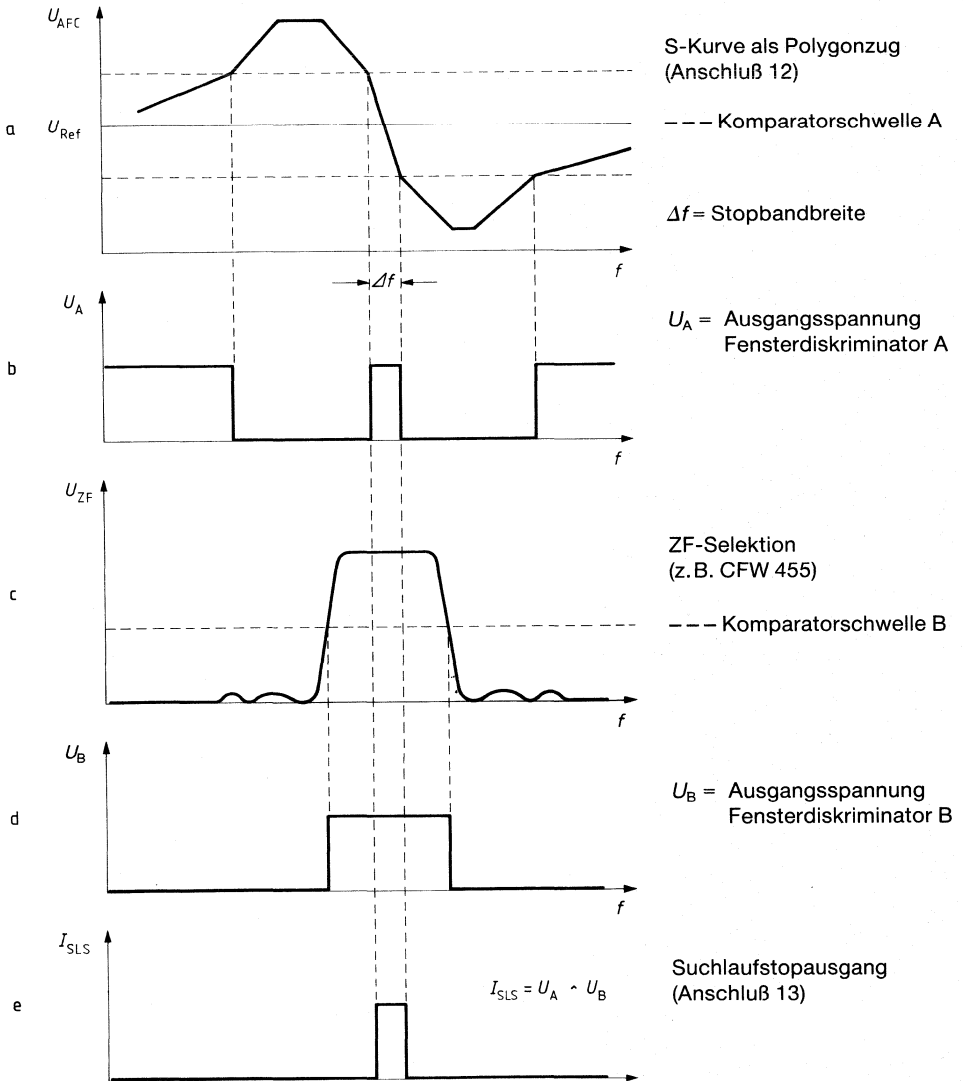


Klirrfaktor $k = f(m)$

$U_S = 15$ V; $f_{mod} = 1$ kHz; $U_i = 1$ mV



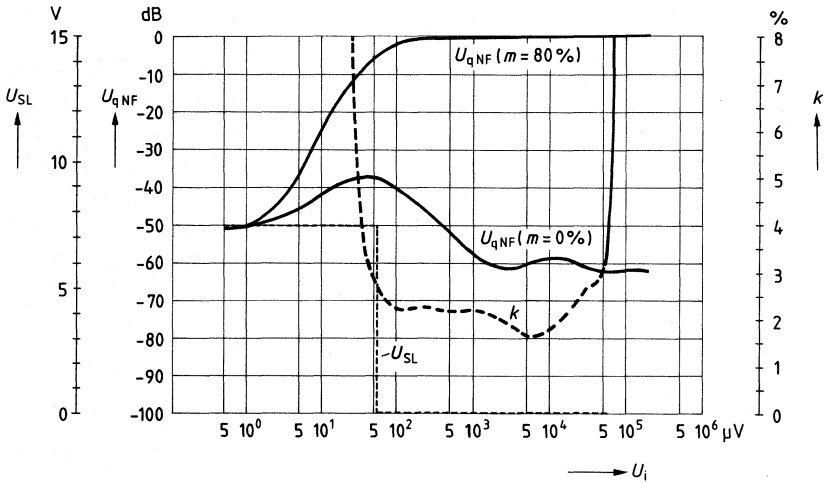
Ableitung des AM-SL-Stop-Kriteriums



NF-Ausgangsspannung, Klirrfaktor, Suchlaufstopp = $f(U_i)$

$U_S = 15 \text{ V}$; $f_{\text{mod}} = 1 \text{ kHz}$; $f_i = 1 \text{ MHz}$

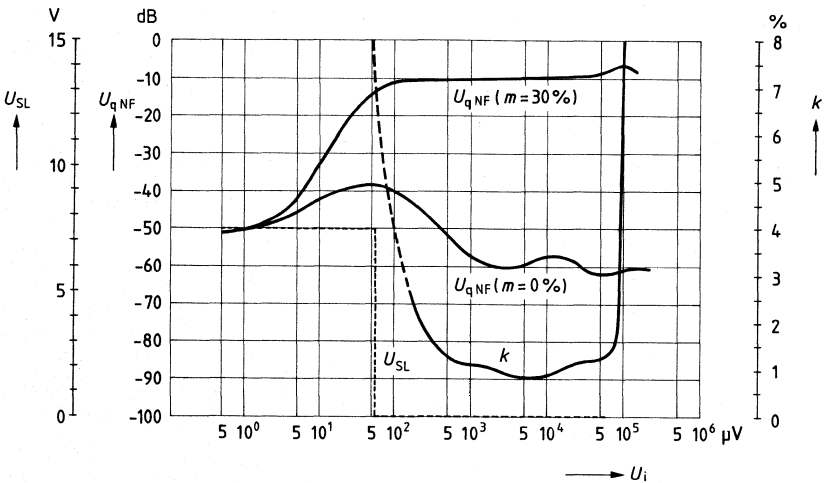
$0\text{dB} \hat{=} 775 \text{ mV}_{\text{eff}}$



NF-Ausgangsspannung, Klirrfaktor, Suchlaufstopp = $f(U_i)$

$U_S = 15 \text{ V}$; $f_{\text{mod}} = 1 \text{ kHz}$; $f_i = 1 \text{ MHz}$

$0\text{dB} \hat{=} 775 \text{ mV}_{\text{eff}}$



Typ	Bestellnummer	Gehäuse
TDA 4050 B	Q 67000-A 1373	DIP 8

Die integrierte Schaltung TDA 4050 eignet sich als Infrarot-Vorverstärker in Fernbedienungen für Rundfunk- und Fernsehgeräte.

Der IC enthält eine geregelte Vorstufe mit nachfolgender Verstärkerstufe sowie einen Schwellenwertverstärker. Die Schaltung ist weitgehend symmetrisch.

- Interne Regelspannungsgewinnung
- Hohe Großsignalfestigkeit
- Kurzschlußfester Signalausgang
- Einfache Beschaltung für ein aktives Bandfilter
- Einfachste Außenbeschaltung

Grenzdaten

Speisespannung	U_S	16 ¹⁾	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\,SU}$	140	K/W

Funktionsbereich

Speisespannung	U_S	9 bis 16	V
Umgebungstemperatur	T_U	0 bis 70	°C
Eingangsfrequenz	f_i	0 bis 100	kHz

¹⁾ kurzzeitig 17,5 V

Kenndaten

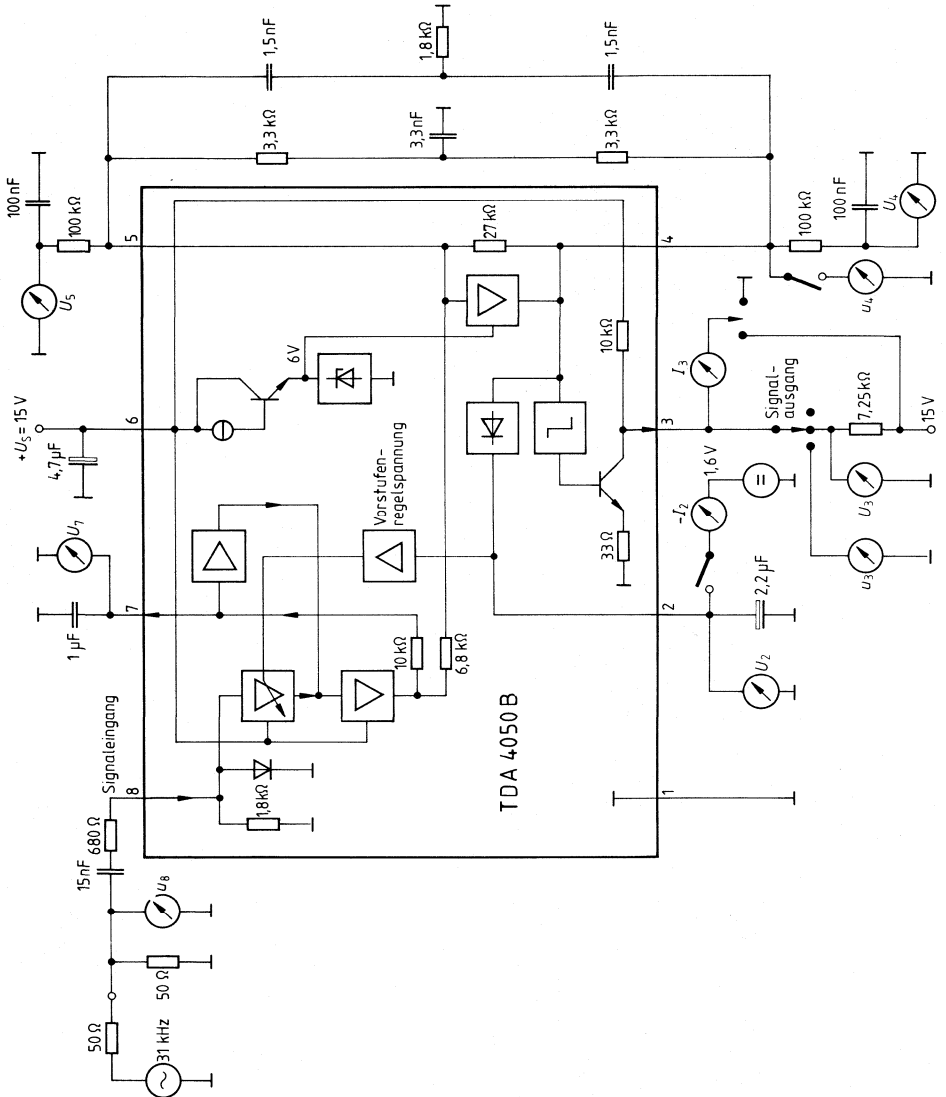
$U_S = 15 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$; $f_{IR} = 31 \text{ kHz}$; bezogen auf Meßschaltung

		min.	typ.	max.	
Stromaufnahme	I_6	6	9	12	mA
$R_L \geq 10 \text{ k}\Omega$					
Eingangsspannung für Regelbeginn	$U_{B \text{ eff}}$		50		μV
Eingangsspannung für Ausgangssignal	$U_{B \text{ eff}}$			85	μV
Filterausgangsspannung (im Regelbereich)	$U_{4 \text{ eff}}$	350	450	550	mV
Verstärkung	$V_{4/8}$	74	77	85	dB
Verstärkung	$V_{3/4}$		21		dB
Gesamt-Regelumfang	ΔV	74	77	85	dB
Regelspannung ohne Eingangssignal	U_2	1325	1425	1525	mV
Regelspannung	U_2	1,5		2,1	V
$U_{B \text{ eff}} = 100 \mu\text{V}$					
Regelspannung	U_2	1,9		2,45	V
$U_{B \text{ eff}} = 10 \text{ mV}$					
Regelspannung	U_2	2,1		2,6	V
$U_{B \text{ eff}} = 1 \text{ V}$					
Arbeitspunkte	$U_{4/5/7}$	2,2		2,8	V
Ausgangsstrom	I_{Q3}		20		mA
$U_3 = U_S$					
Ausgangsgleichspannung für L-Pegel	U_{3L}		150	500	mV
Ausgangsgleichspannung für H-Pegel	U_{3H}	14,6			V
Ladestrom	$-I_2$	0,4		1,0	mA
$U_{B \text{ eff}} = 100 \text{ mV}$, $U_2 = 1,6$					
Entladestrom	I_2	0,4		3,0	μA
$U_{B \text{ eff}}$ von 1 mV nach 0 ($T = 50 \text{ ms}$)					
Eingangswiderstand	R_{18}		1,8		k Ω
Ausgangswiderstand	R_{Q3}		10		k Ω
Soll-Impedanz des Doppel-T-Gliedes am Anschluß 4 (unsymm. nach Masse)	R_4	2			k Ω

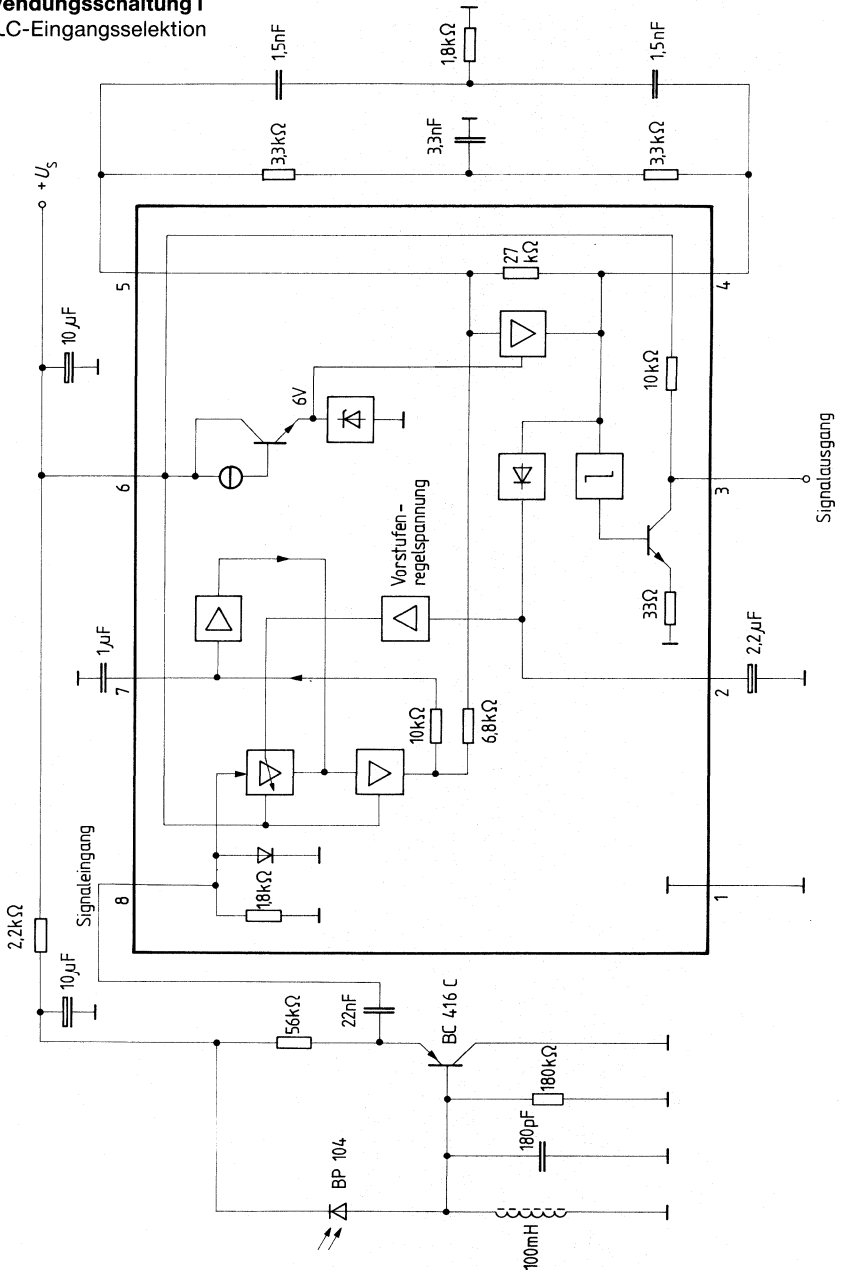
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	Anschluß für Kapazität zur Vorstufen-Regelung
3	Ausgang Schwellenwertverstärker
4	Ausgang aktives Filter
5	Eingang aktives Filter
6	Speisespannung, positiv
7	Abblockung der Arbeitspunktregelung
8	Signaleingang

Meßschaltung und Blockschaltbild

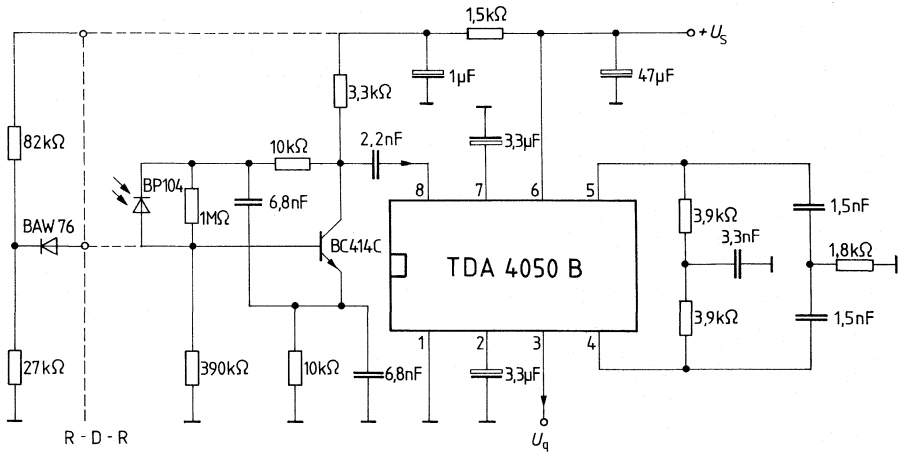


Anwendungsschaltung I
mit LC-Eingangsselektion



Anwendungsschaltung II

ohne Spule



Anmerkungen

Schaltung I verwendet einen LC-Schwingkreis und ist wegen der hohen Selektivität (ca. 3 kHz Bandbreite bei -3 dB) qualitativ besser.

Schaltung II zeigt die kostengünstigere spulenlose Lösung mit breitbandiger Eingangsselektion. Die Anforderungen bezüglich Gleichlicht- und Großsignalverhalten können durch eine Widerstands-Diodenbeschaltung (RDR) gesteigert werden.

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 4110 X	Q 67000-A 2428	S0-20 L

Der monolithisch integrierte Baustein beinhaltet ein komplettes AM-Empfangsteil, bestehend aus Tuner, ZF-Teil, AM-Demodulator und Instrumentenspannungsaufbereitung für die Feldstärkeanzeige. Weiter ist ein FM-ZF-Teil, bestehend aus Begrenzerverstärker, FM-Demodulator und FM-Feldstärkeaufbereitung mitintegriert. Den letzten Teil bildet ein nach dem PLL-Prinzip arbeitender Stereodecoder.

- Erstmals AM-Teil, FM-ZF-Schaltung und FM-Stereodecoder in **einem IC**
- Minimale Außenbeschaltung
- Kleine Versorgungsspannung
- Großer Funktionsbereich
- Reduzierte Stromaufnahme bei AM-Betrieb
- Wenig Störstellen durch symmetrischen Mischer und Oszillator bei AM

Grenzdaten

Speisespannung	U_s	12	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C

Funktionsbereich

Speisespannung	U_s	1,8 bis 10	V
Umgebungstemperatur	T_U	-20 bis 70	°C

Kenndaten

$U_S = 3V$; $T_U = 25^\circ C$

AM-Teil

$f_{iHF} = 1 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$

Speisestrom

NF-Ausgangsspannung

$m = 0,8\%$

$m = 0,3\%$

Klirrfaktor

$U_{i\text{eff}} = 3 \text{ mV}$

$m = 0,8\%$

$m = 0,3\%$

Regelumfang

$\Delta U_q = 6 \text{ dB}$

Signal-Rauschabstand

$m = 0,3\%$

$U_{i\text{eff}} = 1 \mu\text{V}$

$U_{i\text{eff}} = 20 \mu\text{V}$

$U_{i\text{eff}} = 1 \text{ mV}$

Obere Schwingfrequenz des Oszillators

Eingangsimpedanz der Vorstufe

Eingangsimpedanz der ZF

Regelinsatz Vorstufe

Regelinsatz ZF

Regelumfang Vorstufe

Regelumfang ZF

Großsignalfestigkeit

$k = 10\%$

	min.	typ.	max.	
$I_{S\text{AM}}$			10	mA
$U_{q\ 16\ \text{eff}}$		80		mV
$U_{q\ 16\ \text{eff}}$		30		mV
k_{AM}		2		%
k_{AM}		1		%
ΔV		70		dB
$a_{S/N}$		t.b.f.		dB
$a_{S/N}$		t.b.f.		dB
$a_{S/N}$		t.b.f.		dB
f_{OSC}	10			MHz
$Z_{i\text{AM}}$		2/1,5		k Ω /pF
$Z_{i\text{ZF}}$		3,3		k Ω
$U_{i\text{eff}}$		t.b.f.		μV
$U_{i\text{ZF}}$		t.b.f.		mV
ΔV_{HF}		t.b.f.		dB
ΔV_{ZF}		t.b.f.		dB
$U_{i\text{HF eff}}$	150			mV

FM-Teil

$f_{i\text{ZF}} = 10,7 \text{ MHz}$; $f_{\text{mod}} = 1 \text{ kHz}$

Speisestrom

NF-Ausgangsspannung

$\Delta f = \pm 15 \text{ kHz}$; $U_i = 1 \text{ mV}$

Klirrfaktor

$\Delta f = \pm 15 \text{ kHz}$; $U_i = 1 \text{ mV}$

Gleichspannungsanteil

Begrenzungseinsatz

$U_{q\text{NF}} = 3 \text{ dB}$

Eingangsimpedanz

$I_{S\text{FM}}$			10	mA
$U_{q\ \text{eff}}$		50		mV
k_{FM}			1	%
$U_{q\ =}$		t.b.f.		V
$U_{i\text{ZF eff}}$		50		μV
$Z_{i\text{FM}}$		500		Ω

Stereo-Teil

Speisestrom

Mono ohne Lampe

Ausgangsspannung

Mono

Eingangsspannung

Mono/Stereo

Übersprechdämpfung

Klirrfaktor

Mono/Stereo

Störabstand

Mono/Stereo

Harmonische Dämpfung

19/38 kHz

Piloteingangsspannung

Lampe AN

Lampe AUS

Lampenstrom

I_S			15	mA
$U_{q\ \text{eff}}$		100		mV
$U_{i\text{eff SS}}$			250	mV
a		30		dB
k_{St}		0,5		%
$a_{S/N}$		60		dB
a_{rej}		20		dB
$U_{\text{Pilot ON}}$		10		mV
$U_{\text{Pilot OFF}}$		5		mV
I_L		20		mA

Standard Stereo Eingangssignal

$U_{(L+R)} = 135 \text{ mV}$; $U_{\text{Pilot eff}} = 15 \text{ mV}$;

Modulation größer 1 kHz

Schaltungsbeschreibung

AM-Teil

Der AM-Teil enthält im Tuner einen geregelten Eingangsteil (Eingang Anschluß 2) mit eigener Zeitkonstante (Anschluß 3), einen Oszillator (Anschluß 19), der bis etwa 10 MHz verwendet werden kann und einen Mischer, der die Eingangsfrequenz f_i mit der Oszillatorfrequenz f_{OSZ} zur AM-ZF-Frequenz f_{ZF} (an Anschluß 4) nach $f_{ZF} = f_{OSZ} - f_i$ umsetzt. Der Oszillator und der Mischer sind zur Reduktion von Störstellen streng symmetrisch aufgebaut. Nach einer externen Selektion in einem LC-Kreis (weitab) und einem Keramikfilter (z. B. SFZ 455: Nahbereich) gelangt die ZF-Spannung auf den geregelten ZF-Verstärker (Eingang Anschluß 8) mit eigener Regelzeitkonstante (Anschluß 7). Dieser Verstärkerteil ist C-gekoppelt, was eine Minimierung von niederfrequenten Störungen bedingt. Nach dieser Aufbereitung schließt sich die Demodulation und eine Siebung von ZF-Resten an. Danach steht das NF-Signal entkoppelt an Anschluß 16 zur Verfügung. Die Instrumentenspannung (Anschluß 17) wird aus der ZF-Regelspannung abgeleitet.

FM-Teil

Der FM-ZF-Teil (Eingang Anschluß 18) besteht aus einem C-gekoppelten Begrenzerverstärker mit Bandpaßcharakteristik ($f_0 \approx 10$ MHz) und dem unsymmetrischen Demodulator. Dieser benötigt zur 90°-Phasendrehung einen galvanisch getrennten LC-Kreis zwischen Anschluß 6 und Masse (Anschluß 1). Das NF-Ausgangssignal (Anschluß 16) ist gleichspannungsgemäß von der S-Kurve, die separiert als AFC-Spannung dienen kann, überlagert. Die Instrumentenspannung (Anschluß 17) wird aus dem Begrenzerverstärker abgeleitet.

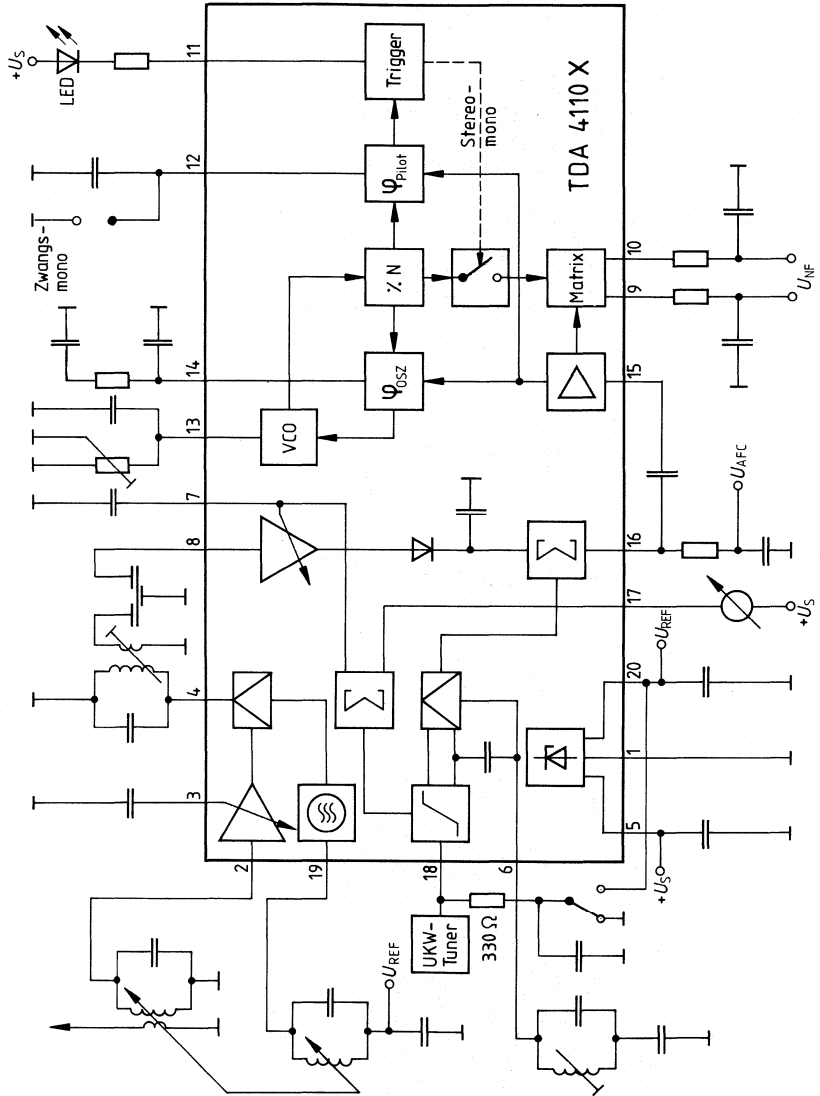
Stereodecoder-Teil

Der Eingangsverstärker des Stereodecoderteils (Anschluß 15) ist über einen Kondensator an den NF-Ausgang (Anschluß 16) angekoppelt und versorgt die beiden Phasenvergleichsstufen. Die zugehörigen Zeitkonstanten liegen an Anschluß 14 (PLL-Phasenregelkreis) und Anschluß 12 (Triggerzeitkonstante). Anschluß 13 ist mit der einstellbaren Oszillatorzeitkonstante nach Masse beschaltet. Anschluß 11 ist ein offener Kollektor-Ausgang zur Ansteuerung einer Stereoanzeige, während Anschluß 9 und Anschluß 10, mit den beiden Deemphasis-RC-Gliedern beschaltet, bei Stereoempfang, die R- und L-Information abgibt. Beim AM- und FM-Mono-Empfang wird der Decoderausgang automatisch auf Mono umgeschaltet. Eine Zwangsmonofunktion erhält man durch Kurzschließen von Anschluß 12 nach Masse.

Anschlußbelegung

Anschluß	Funktion
1	Masse
2	AM-FM-Eingang
3	AM-Vorstufenregelzeitkonstante
4	AM-Mischer Ausgang
5	Speisespannung
6	FM-Phasenschieberkreis
7	AM-ZF-Regelzeitkonstante
8	AM-ZF-Eingang
9	NF-Ausgang
10	NF-Ausgang
11	Stereoindikator
12	Triggerfilter
13	Oszillatorzeitkonstante
14	Loopfilter
15	Stereodecoder-Eingang
16	NF-Ausgang
17	Instrumentenspannung
18	FM-ZF-Eingang
19	AM-Oszillator
20	Referenzspannung

Blockschaltbild/Anwendungsschaltung



Typ	Bestellnummer	Gehäuse
TDA 4200-3	Q 67000-A 2456	DIP 18

Der TDA 4200-3 ist ein FM-ZF-Baustein mit Demodulator, der speziell für den Einsatz in Autoradios entwickelt wurde. Für Suchlaufanwendungen ist die Empfindlichkeit des Eingangverstärkers einstellbar. Außerdem wird ein Suchlaufstopimpuls abgegeben. Der TDA 4200-3 findet bevorzugt in Autoradios und Heimempfängern Anwendung, die zur Abstimmung ein Suchlaufstoppsignal (SLS) benötigen.

- siebenstufiger Begrenzerverstärker
- Produktdemodulator
- AFC-Ausgang
- Feldstärkeabhängige Lautstärkeregelung
- Suchlaufstopimpulserzeugung
- Einstellbare MUTE-Tiefe

Schaltungsbeschreibung

Der integrierte Schaltkreis enthält einen siebenstufigen Begrenzerverstärker mit Demodulator und unregelmäßigem NF-Ausgang. Eine Anhebung des Begrenzungseinsatzes um ca. 44 dB ist durch externe Beschaltung möglich. Das NF-Signal kann in einem Bereich nahe dem Begrenzungseinsatz kontinuierlich um max. 39 dB abgesenkt werden. Damit wird das sonst übliche Aufrauschen vermieden.

Es stehen ein Feldstärkeausgang, invertierter Feldstärkeausgang, AFC-Ausgang und offener Kollektor-Ausgang, der im Nulldurchgang der Demodulatorkennlinie stromführend wird, zur Verfügung.

Beim Einsatz in kombinierten AM- und FM-Teilen ist es möglich, das AM-NF-Signal in den Anschluß 3 des TDA 4200-3 einzuspeisen und über die MUTE-Stufe auf den Ausgang 5 durchzuschleifen. Die MUTE-Stufe wird dabei über den Schalter S an $U_{S\ AM}$ gelegt, wodurch gleichzeitig die MUTE-Funktion abgeschaltet wird.

Grenzdaten

MUTE-Eingang	U_2	U_S	V
NF-Eingang	U_3	U_S	V
MUTE-Tiefe	U_4	U_S	V
NF-Ausgang	U_5	U_S	V
SLS-Ausgang	I_6	5	mA
AFC-Ausgang	U_7	U_S	V
Referenzspannung	I_8	5	mA
Phasenschieber	U_9	U_S	V
Phasenschieber	U_{10}	U_S	V
Invertierte Feldstärke	I_{11}	5	mA
Feldstärke	I_{12}	5	mA
NF/ZF-Umschaltung	U_B	U_S	V
Betriebsspannung	U_S	16	V
Begrenzungsseinsatz	U_{15}	U_B	V
AP-Rückführung	U_{16}	U_B	V
AP-Rückführung	U_{17}	U_B	V
ZF-Eingang	U_{18}	U_B	V
Sperrschichttemperatur	T_j	125	°C
Lagertemperatur	T_s	-40 bis 125	°C

Funktionsbereich

Speisespannung	U_S	7,5 bis 15	V
ZF-Teil, Demodulator	f_{ZF}	0,4 bis 15	MHz
Gesamtschaltung	f	5 bis 15	MHz
NF ($U_{qNF} = 1$ dB)	f_{NF}	0,02 bis 150 kHz	
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten

$U_S = 8,5 \text{ V}$; $U_{i\text{ZF eff}} = 10 \text{ mV}$; $f_{i\text{ZF}} = 10,7 \text{ MHz}$; $\Delta f = \pm 75 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $Q_B \approx 20$; $T_U = 25^\circ \text{C}$;
Abgleich bei $I_7 = 0$; Prüfschaltung 1

		Prüfbedingungen	min.	typ.	max.	
Stromaufnahme	I_{14}			27	33	mA
Spannung am Feldstärkeausgang	U_{12}	$U_{i\text{eff}} = 50 \text{ mV}$	2,7		3,7	V
	U_{12}	$U_{i\text{eff}} = 0 \text{ V}$		0	0,1	V
Spannung am invertierten Feldstärkeausgang	U_{11}	$U_{i\text{eff}} = 5 \text{ mV}$	0,1	0,7	1,3	V
	U_{11}	$U_{i\text{eff}} = 0 \text{ V}$	3,0	3,8	4,5	V
NF-Ausgangsspannung	$U_{q5\text{ eff}}$		270	380	520	mV
Klirrfaktor bei FM-ZF-Betrieb	k	Anschluß 13 offen; $I_{\text{AFC}} = 0$ $U_{q5} - 3 \text{ dB}$		0,7	1,5	%
Eingangsspannung für Begrenzungseinsatz	$U_{i\text{ZF eff}}$			15	30	μA
AM-Unterdrückung	a_{AM}	$m = 30 \%$	60			dB
Signal-Störabstand	$a_{\text{S/N}}$		70			dB
Stromhub des AFC-Ausgangs	ΔI_7	$f = f_i \pm 50 \text{ kHz}$		± 110		μA
AFC-Offset	Δf_{off}	$U_i = 20 \mu\text{V} \dots 10 \text{ mV}$			± 15	kHz
Suchlauf-Stop-Fenster	Δf_{SLS}	$R_{7-8} = 22 \text{ k}\Omega$		± 18		kHz
Suchlauf-Stop-Schwelle	$U_{i\text{SLS}}$	$U_6 = U_{\text{S}/2}$			70	μV
Stabilisierte Spannung	U_8		3,6	4,1	4,6	V
Einstellbereich des Begrenzungseinsatzes über Anschluß 15	$U_{i\text{ZF}}$	$U_{15} = 0$; $U_{15} = U_{\text{REF}}$		44		dB
NF-MUTE	a_{NF}	$U_2 = 0$; $R_{4-1} = \infty$	3	7	11	dB
	a_{NF}	$U_2 = 0$; $R_{4-1} = 0$	31	39	47	dB
Spannung für NF-MUTE AUS	U_2		0,75	0,5		V
NF-Ausgangsspannung	$U_{q5\text{ eff}}$	$U_{i3\text{ eff}} = 200 \text{ mV}$; $U_{13} = 0$	250	320	400	mV
Klirrfaktor	k	$U_{i3\text{ eff}} = 500 \text{ mV}$; $U_{13} = 0$			1	%
Suchlauf-Stop „Low“	U_6				1,3	V
Suchlauf-Stop „High“	U_6		7			V

Anwendungshinweise

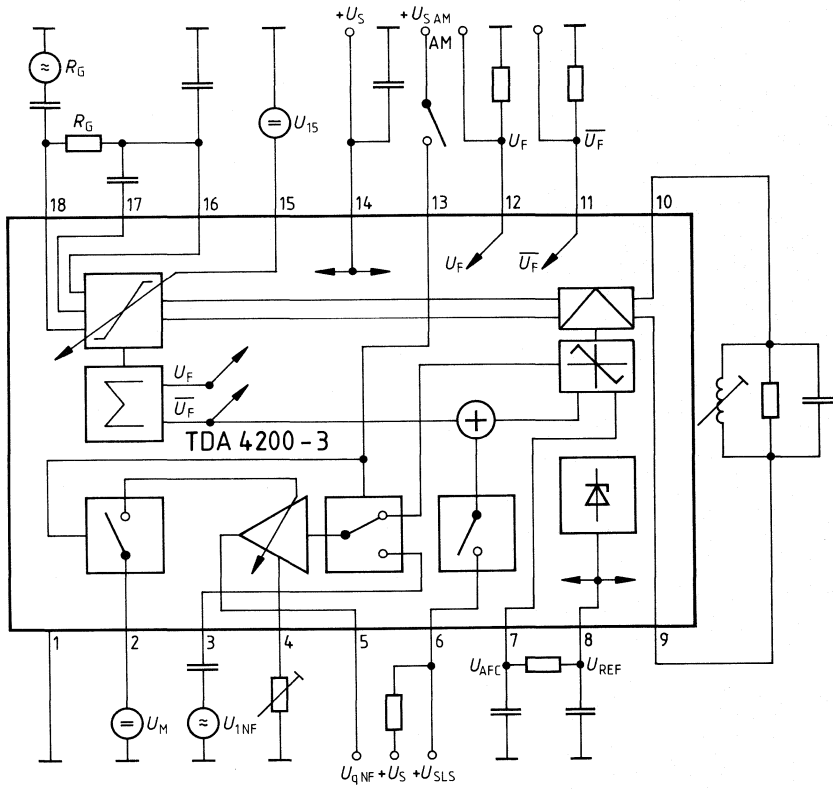
(bei Serienmessung nicht erfaßt)

NF-Ausgangsgleichspannung	U_{q5}	2,8	3,8	4,8	V
Interner Gleichstrom des Ausgangs-Emitterfolgers	I_5	0,75	1		mA
Eingangswiderstand für Demodulatorkreis	R_{9-10}	27	35		k Ω
Eingangswiderstand	R_{i3}	75	100	125	k Ω

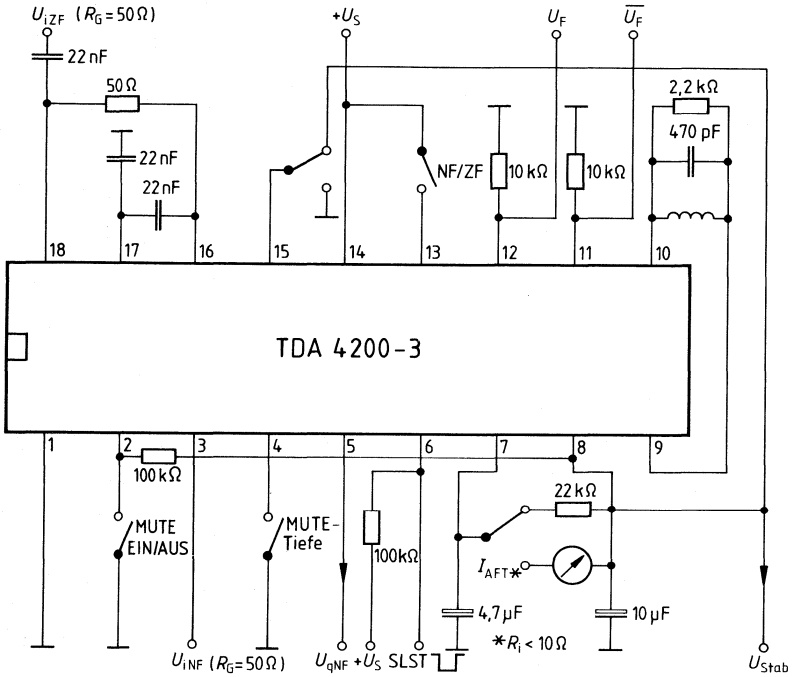
Anschlußbelegung

Anschluß	Funktion
1	Masse: Die Kondensatoren der Arbeitspunktrückführung, der U_S - und der U_{REF} -Abblockung sind direkt auf Anschluß 1 zu legen.
2	MUTE-Eingang für eine (meist aus der Feldstärkeausgangsspannung gewonnene) Gleichspannung, welche die NF-Ausgangsspannung um die eingestellte MUTE-Tiefe (Anschluß 4) absenkt. Bei $U_2 = 0V$ erfolgt maximale, bei $U_2 \geq 0,75 V$ keine Absenkung.
3	NF-Eingang für ein externes NF-Signal, das bei aktiver NF-Umschaltung die Ausgangsstufe durchläuft und am NF-Ausgang (Anschluß 5) anliegt.
4	MUTE-Tiefeneinstellung: Mit einem Widerstand gegen Masse läßt sich die gewünschte MUTE-Tiefe einstellen. $R = 0$ ergibt maximale (ca. 39 dB), $R = \infty$ minimale (ca. 7 dB) Absenkung der NF-Ausgangsspannung.
5	NF-Ausgang für die demodulierte FM-ZF oder die an Anschluß 3 eingespeiste NF.
6	Suchlaufstopp(SLS)-Ausgang schaltet durch, wenn die Eingangsfeldstärke größer als die SLS-Schwelle ist und die Eingangsfrequenz innerhalb des SLS-Fensters liegt.
7	AFC-Ausgang: Ein Gegentaktstrom-Ausgang, der über einen Widerstand gegen eine feste Spannungsquelle (z. B. U_{REF}) bezogen wird. Die am Widerstand entstehende Spannung ist proportional der Verstimmung gegenüber der Soll-Eingangsfrequenz und kann für Nachstimmzwecke verwendet werden.
8	Referenzspannung: Sollte gegen Anschluß 1 HF-mäßig abblockt werden. Auf sie sind der AFC-Widerstand und der Steller für den Begrenzereinsatz zu beziehen.
9/10	Demodulatorenkreis: Er wird über zwei integrierte Kapazitäten (ca. 40 pF \pm 25 %) angesteuert. Die Kreisspannung sollte ca. 200 mV _{SS} betragen.
11	Invertierter Feldstärkeausgang: Er liefert eine, dem Eingangspegel umgekehrt proportionale Gleichspannung.
12	Feldstärkeausgang: Er liefert eine, dem Eingangspegel proportionale Gleichspannung, die sehr schnell Eingangsspannungsänderungen folgt.
13	NF-Umschaltung: Liegt am Anschluß 13 $U_{S\ AM} (\leq U_{S\ FM})$ wird die extern an Anschluß 3 eingespeiste NF auf den NF-Ausgang durchgeschaltet.
14	Versorgungsspannung: Möglichst HF-mäßig gegen Anschluß 1 abblocken.
15	Begrenzungseinsatz-Stelleingang: Mit einem Potential zwischen U_{REF} und 0V läßt sich der Begrenzungseinsatz um ca. 44 dB variieren.
16/17	Arbeitspunktrückführungen HF-mäßig abblocken. Für gute Gleichtaktunterdrückung sollte Anschluß 16 gegen Anschluß 17 und dieser gegen Masse (Anschluß 1) abblockt werden.
18	ZF-Eingang: An Anschluß 18 wird die frequenzmodulierte ZF-Spannung eingespeist.

Blockschaltbild



Meßschaltung



Typ	Bestellnummer	Gehäuse
TDA 4210-3	Q 67000-A 8008	DIP 18

Der TDA 4210-3 ist ein FM-ZF-Baustein mit Demodulator, der speziell für den Einsatz in Autoradios entwickelt wurde. Für Suchlaufanwendungen ist die Empfindlichkeit des Eingangsverstärkers einstellbar. Außerdem wird ein Suchlaufstopimpuls abgegeben. Zusätzlich ermöglicht eine Identifikationsschaltung eine geeignete Störgrößenunterdrückung zu aktivieren, wenn Multipath-Störungen auftreten. Der TDA 4210-3 findet bevorzugt in Autoradios und Heimempfängern Anwendung, die zur Abstimmung ein Suchlaufstop-Signal (SLS) benötigen und eine Störgrößenunterdrückung aufweisen.

- Multipath-Identifikation
- siebenstufiger Begrenzerverstärker
- Produktdemodulator
- AFC-Ausgang
- Feldstärkeabhängige Lautstärkeregelung
- Suchlaufstopimpulserzeugung
- Einstellbarer Begrenzungseinsatz
- Einstellbare MUTE-Tiefe

Schaltungsbeschreibung

Der integrierte Schaltkreis enthält einen siebenstufigen Begrenzerverstärker mit Demodulator und unregelmäßigem NF-Ausgang. Eine Anhebung des Begrenzungseinsatzes um ca. 44 dB ist durch externe Beschaltung möglich. Das NF-Signal kann in einem Bereich nahe dem Begrenzungseinsatz kontinuierlich um max. 39 dB abgesenkt werden; damit wird das sonst übliche Aufrauschen vermieden.

Zur Störgrößenunterdrückung, die z. B. bei Störungen durch Mehrwegeempfang (Multipath) Verwendung findet, enthält der IC eine Identifikationsschaltung mit extern einstellbarer Zeitkonstante.

Weiter stehen ein Feldstärkeausgang, AFC-Ausgang und offener Kollektor-Ausgang, der im Nulldurchgang der Demodulatorkennlinie stromführend wird, zur Verfügung.

Grenzdaten

Masse	U_1	0	V
MUTE-Eingang	U_2	U_S	V
MUTE-Tiefe	U_3	U_S	V
NF-Ausgang	U_4	U_S	V
SLS-Ausgang	I_5	5	mA
AFC-Ausgang	U_6	U_S	V
Referenzspannung	I_7	5	mA
Phasenschieber	U_8	U_S	V
Phasenschieber	U_9	U_S	V
Feldstärke	I_{10}	5	mA
Identifikations-Ausgang	I_{11}	5	mA
Gleichrichter-Zeitkonstante	U_{12}	U_S	V
Betriebsspannung	U_S	18	V
Identifikations-Eingang	U_{14}	U_8	V
Begrenzungseinsatz	U_{15}	U_8	V
AP-Rückführung	$U_{16, 17}$	U_8	V
ZF-Eingang	U_{18}	U_8	V
Sperrschichttemperatur	T_j	125	°C
Lagertemperatur	T_s	-40 bis 125	°C

Funktionsbereich

Speisespannung	U_S	7,5 bis 15	V
ZF-Teil, Demodulator	f_{ZF}	0,4 bis 15	MHz
Gesamtschaltung	f	0,4 bis 15	MHz
NF ($U_{qNF} = 1$ dB)	f_{NF}	0,02 bis 150	kHz
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten

$U_S = 8,5 \text{ V}$; $U_{iZf\text{ eff}} = 10 \text{ mV}$; $f_{iZf} = 10,7 \text{ MHz}$; $\Delta f = \pm 75 \text{ kHz}$; $f_{\text{mod}} = 1 \text{ kHz}$; $Q_B \approx 20$; $T_U = 25^\circ \text{ C}$;
 Abgleich bei $I_7 = 0$; Prüfschaltung 1

	Prüfbedingungen	min.	typ.	max.	
Stromaufnahme	I_{13}		27	33	mA
Spannung am Feldstärkeausgang	U_{10}	3,0	3,8		V
	U_{10}		0	0,1	V
NF-Ausgangsspannung	$U_{q4\text{ eff}}$	270	380	520	mV
Klirrfaktor bei FM-ZF-Betrieb	k		0,7	1,5	%
Eingangsspannung für Begrenzungseinsatz	$U_{iZf\text{ eff}}$		15	30	μV
AM-Unterdrückung	a_{AM}				dB
Signal-Störabstand	$a_{S/N}$	60			dB
Stromhub des AFC-Ausgangs	ΔI_7		± 110		μA
AFC-Offset	Δf_{off}			± 15	kHz
Suchlauf-Stop-Fenster	Δf_{SLS}		± 18		kHz
Suchlauf-Stop-Schwelle FM	$U_{i\text{ SLS}}$			70	μV
Suchlauf-Stop-Schwelle AM	$U_{i\text{ SLS}}$			500	μV
Stabilisierte Spannung	U_7	3,6	4,1	4,6	V
Einstellbereich des Begrenzungseinsatzes über Anschluß 15	U_{iZf}		44		dB
NF-MUTE	a_{NF}		7	11	dB
	a_{NF}	3	39	47	dB
Spannung für NF-MUTE AUS	U_2		0,5	0,75	V
MP-Empfindlichkeit für Vollaussteuerung an Anschluß 1	$U_{i14\text{ eff}}$		5		mV
Ladestrom Anschluß 12	I_{12}		3		mA
Entladestrom Anschluß 12	I_{12}				
			10		μA

Anwendungshinweise

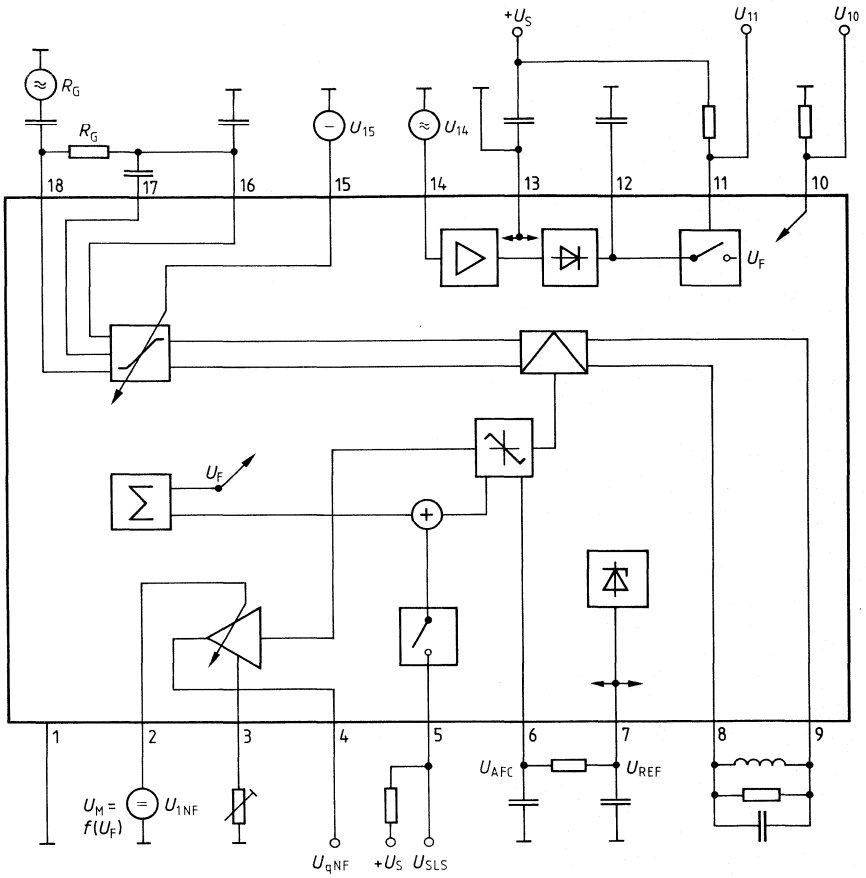
(bei Serienmessung nicht erfaßt)

NF-Ausgangsgleichspannung	U_{q5}	2,8	3,8	4,8	V
Interner Gleichstrom des Ausgangs-Emitterfolgers	I_4	0,75	1		mA
Eingangswiderstand für Demodulatorkreis	R_{9-10}	27	35		k Ω
Suchlauf-Stop „Low“	U_6			1,3	V
Suchlauf-Stop „High“	U_6	7			V

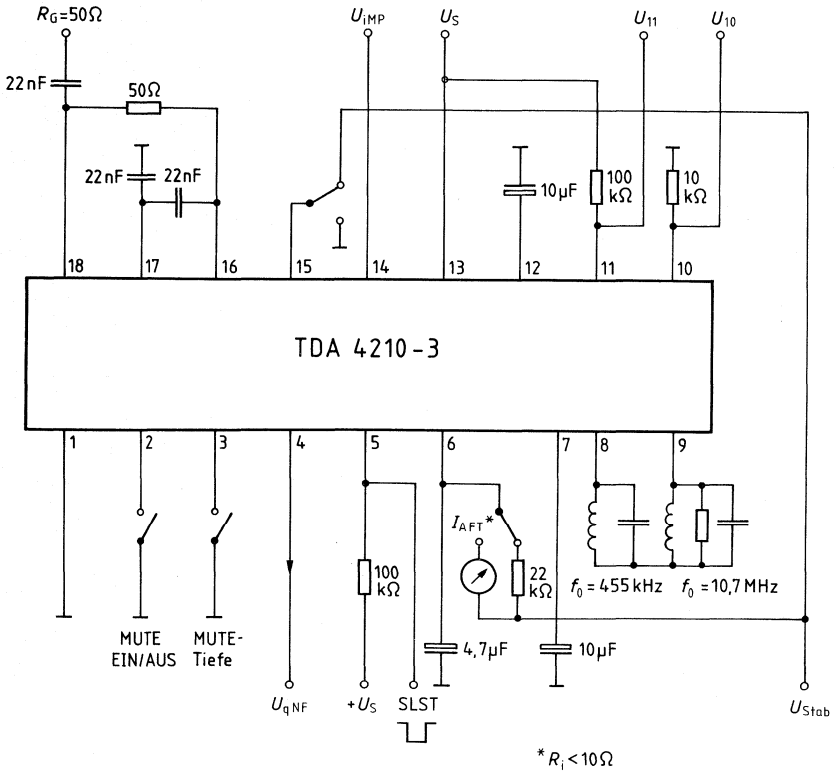
Anschlußbelegung

Anschluß	Funktion
1	Masse: Die Kondensatoren der Arbeitspunktrückführung, der U_S - und der U_{REF} -Abblockung sind direkt auf Anschluß 1 zu legen.
2	MUTE-Eingang für eine (meist aus der Feldstärkeausgangsspannung gewonnene) Gleichspannung, welche die NF-Ausgangsspannung um die eingestellte MUTE-Tiefe (Anschluß 4) absenkt. Bei $U_2 = 0V$ erfolgt maximale, bei $U_2 \geq 0,75 V$ keine Absenkung.
3	MUTE-Tiefeneinstellung: Mit einem Widerstand gegen Masse läßt sich die gewünschte MUTE-Tiefe einstellen. $R = 0$ ergibt maximale (ca. 39 dB), $R = \infty$ minimale (ca. 7 dB) Absenkung der NF-Ausgangsspannung.
4	NF-Ausgang für die demodulierte FM-ZF.
5	Suchlaufstop(SLS)-Ausgang schaltet durch, wenn die Eingangsfeldstärke größer als die SLS-Schwelle ist und die Eingangsfrequenz innerhalb des SLS-Fensters liegt.
6	AFC-Ausgang: Ein Gegentaktstrom-Ausgang, der über einen Widerstand gegen eine feste Spannungsquelle (z. B. U_{REF} bezogen wird. Die am Widerstand entstehende Spannung ist proportional der Verstimmung gegenüber der Soll-Eingangsfrequenz und kann für Nachstimmzwecke verwendet werden.
7	Referenzspannung: Sollte gegen Anschluß 1 HF-mäßig abgeblockt werden. Auf sie sind der AFC-Widerstand und der Steller für den Begrenzereinsatz zu beziehen.
8/9	Demodulatorkreis: Er wird über zwei integrierte Kapazitäten (ca. 40 pF \pm 25 %) angesteuert. Die Kreisspannung sollte ca. 200 mV _{SS} betragen.
10	Feldstärkeausgang: Er liefert eine, dem Eingangsspiegel proportionale Gleichspannung, die sehr schnell Eingangsspannungsänderungen folgt.
11	Identifikations-Ausgang: Ist ein offener NPN-Collektorausgang, der bei Multipath-Störungen eine zusätzliche Zeitkonstante dem Anschluß 2 parallel schaltet oder eine andere Störgrößenunterdrückung aktiviert.
12	Gleichrichter-Zeitkonstante: Sie bestimmt Ansprechgeschwindigkeit und Haltezeit der Identifikation.
13	Versorgungsspannung: Möglichst HF-mäßig gegen Anschluß 1 abblocken.
14	Identifikations-Eingang: Hochohmiger ($R_i \approx 10 k\Omega$) Eingang, dem über einen Hochpaß die Störgrößen auf der Feldstärkeausgangsspannung zugeführt werden.
15	Begrenzungseinsatz-Stelleingang: Mit einem Potential zwischen U_{REF} und 0V läßt sich der Begrenzungseinsatz um ca. 44 dB variieren.
16/17	Arbeitspunktrückführungen HF-mäßig abblocken. Für gute Gleichtaktunterdrückung sollte Anschluß 16 gegen Anschluß 17 und dieser gegen Masse (Anschluß 1) abgeblockt werden.
18	ZF-Eingang: An Anschluß 18 wird die frequenzmodulierte ZF-Spannung eingespeist.

Blockschaltbild



Meßschaltung



Typ	Bestellnummer	Gehäuse
TDA 4282 T	Q 67000-A 1774	DIP 22

Der TDA 4282 T ist ein geregelter AM-Breitbandverstärker mit FM-Demodulator (zur Gewinnung des Intercarrierträgers) und nachfolgendem Ton-ZF-Begrenzerverstärker mit Koinzidenzdemodulator sowie normgerechtem VCR-Anschluß und getrenntem NF-Ausgang mit Lautstärke-regelung.

- Hervorragende Begrenzereigenschaften
- Anschluß für Videorecorder
- Geringe externe Beschaltung
- Lautstärkesteller

Grenzdaten

Speisespannung	U_S	15	V
$t \leq 1 \text{ min}$	U_S	16,5	V
Sperrschichttemperatur	T_J	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th \text{ SU}}$	65	K/W

Funktionsbereich

Speisespannung	U_S	11 bis 15	V
Frequenzbereich AM-Teil	f_{AM}	10 bis 60	MHz
FM-Teil	f_{AM}	0,01 bis 12	MHz
Regelspannung AM-Teil	U_2	0 bis 5	V
Schaltstrom FM-Teil	I_B	0,3 bis 1	mA
Umgebungstemperatur	T_U	0 bis 60	°C

Kenndaten

$U_S = 12V$; $T_U = 25^\circ C$

		min.	typ.	max.	
Gesamtstromaufnahme	I_S		60	80	mA

AM-Teil

Regelumfang	ΔV		55		dB
Regelspannung	U_2	0		5	V
Eingangswiderstand	$R_{i\ 3-4}$		10		k Ω
Eingangsimpedanz bei max. Verstärkung bei min. Verstärkung	$Z_{i\ 20-21}$		1,8/2		k Ω /pF
	$Z_{i\ 20-21}$		1,9/0		k Ω /pF
Ausgangswiderstand	$R_{q\ 6}$		500		Ω
	$R_{q\ 7}$		500		Ω

FM-Teil

$f_Z = 5,5\text{ MHz}$; $f_{mod} = 1\text{ kHz}$

Eingangsimpedanz	$Z_{i\ 9-10}$		800		Ω
AM-Unterdrückung	a_{AM}		42		dB
$U_{i\ 9-10} = 1\text{ mV}$; $\Delta f = 12,5\text{ MHz}$; $m = 30\%$					
Signal-Störabstand	$a_{S/N}$		85		dB
$U_{i\ 9-10} = 10\text{ mV}$					
Eingangsspannung für Begrenzereinsatz	$U_{i\ Begr}$		60		μV
$\Delta f = 30\text{ kHz}$					
Demodulator-Ausgangswiderstand	$R_{q\ 15-16}$		5,4		k Ω
Ausgangswiderstand für VCR Aufnahme	$R_{q\ 12}$			500	Ω
Eingangswiderstand für VCR Wiedergabe	$R_{i\ 12}$	10			k Ω
Deemphasiswiderstand	$R_{i\ 17}$		10		k Ω
NF-Ausgangsspannungen	$U_{q\ 12\ eff}$	300	500		mV
	$U_{q\ 11\ eff}$	200	300		mV
$U_i = 10\text{ mV}$; mit CDA 5,5 MC 10, $R_{q\ 11} = 2,9\text{ k}\Omega$					
$\Delta f = \pm 12,5\text{ kHz}$					
NF-Verstärkung bei VCR-Wiedergabe	$U_{i\ 12-11}$		0,5		
Übersprechen	$U_i = 1\text{ mV}$				
$U_{12\ eff} = 2\text{ V}$					
$U_{12\ eff} = 0,3\text{ V}$					
Regelhub der Lautstärkeregelung ($U_{i8} \leq 0,9\text{ V}$)	$\frac{U_{NF\ max}}{U_{NF\ min}}$	70	85		dB

Schaltungsbeschreibung

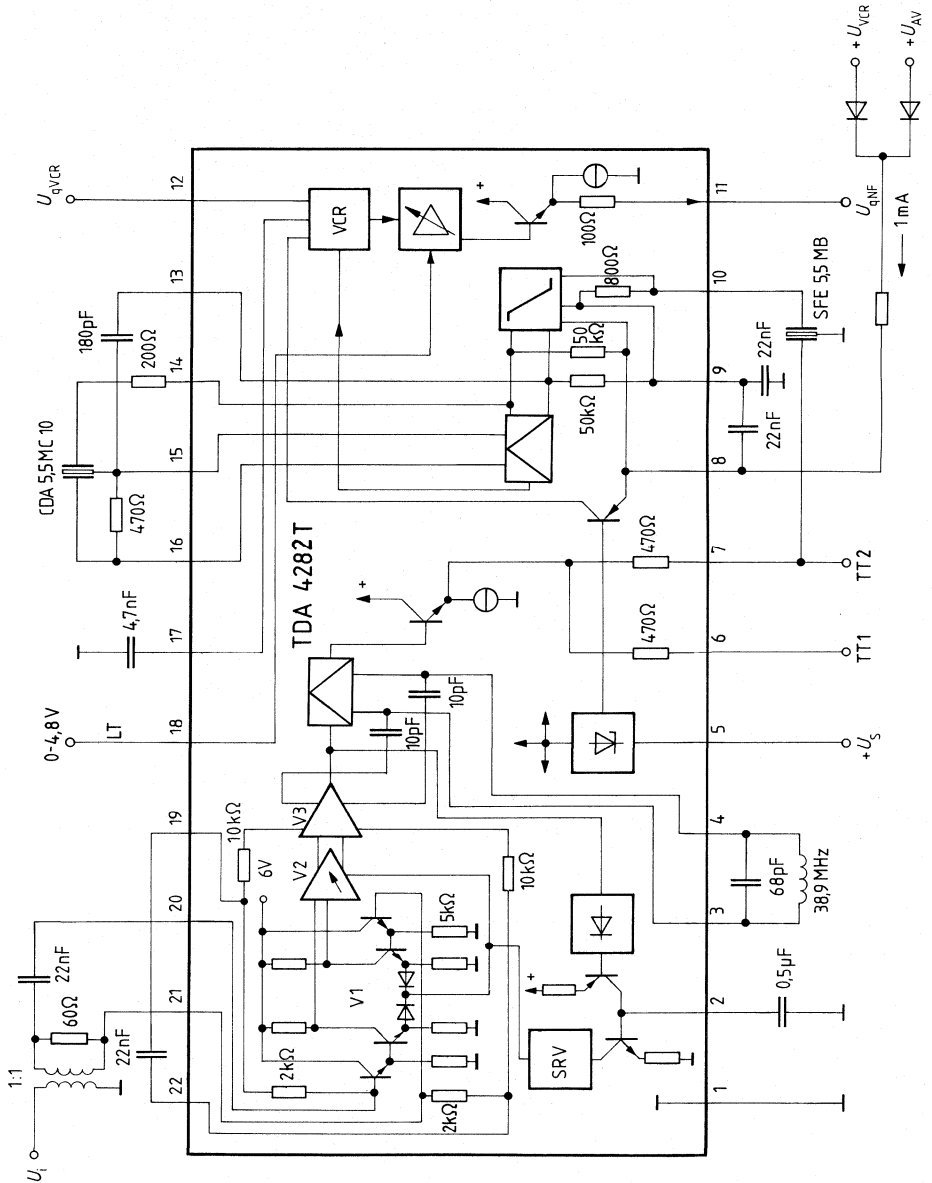
Der TDA 4282 T enthält im wesentlichen zwei Funktionsblöcke:

1. Einen geregelten AM-Verstärker mit einem Spitzengleichrichter zur Regelspannungserzeugung. Der AM-Verstärker steuert einen FM-Demodulator an, an dessen Ausgang der Differenztonträger (38,9 MHz – 33,4 MHz = 5,5 MHz) zur Verfügung steht. Dabei werden die trägernahen Zweiseitenbandanteile unterdrückt. Der 5,5-MHz-Träger gelangt über eine externe Selektion auf den Funktionsblock.
2. Einen FM-Begrenzerverstärker mit Koinzidenzdemodulator, einem normgerechten VCR-Anschluß und einem getrennten NF-Ausgang mit Lautstärkereglern.

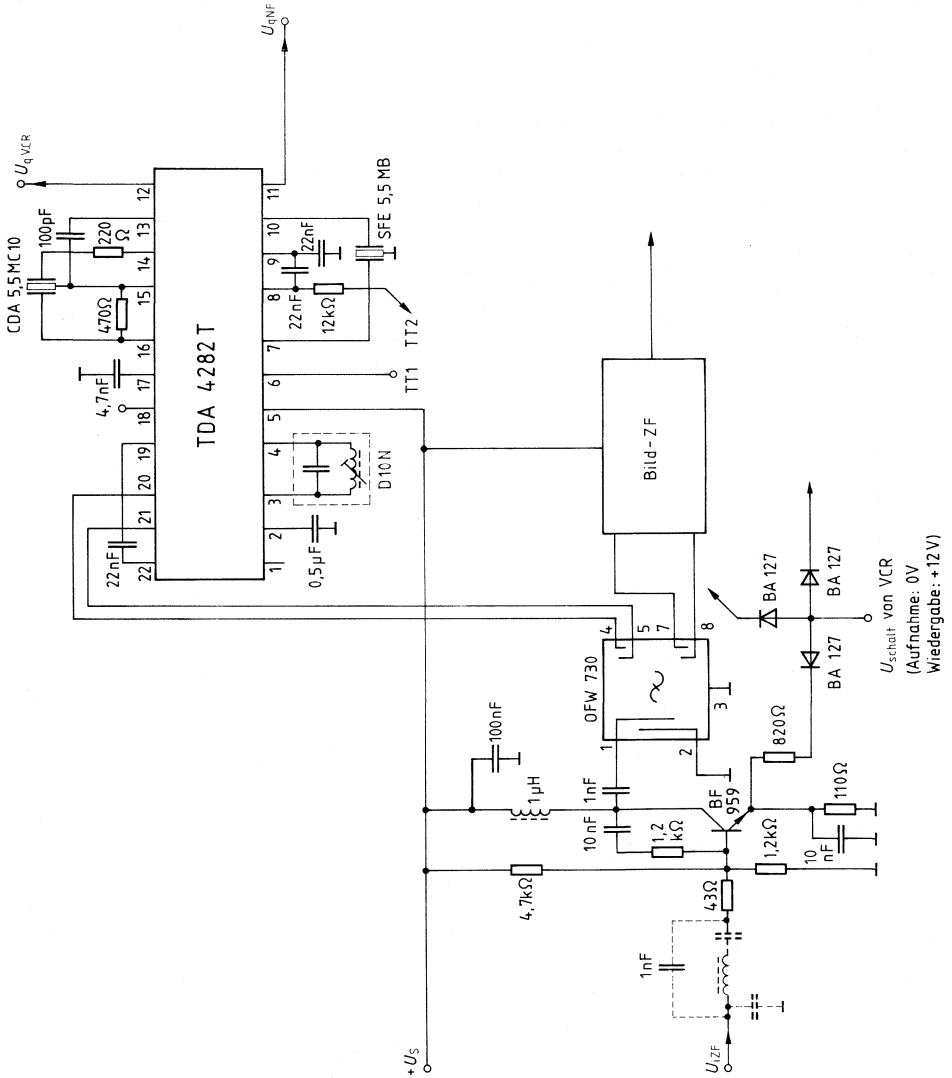
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	AM-ZF-Regelung
3	AM-Verstärker-Demodulator
4	AM-Verstärker-Demodulator
5	Speisespannung (Plus)
6	AM-Verstärker Tonträgerausgang TT1
7	AM-Verstärker Tonträgerausgang TT2
8	Arbeitspunkt-Rückführung FM-ZF-Verstärker
9	Arbeitspunkt-Rückführung FM-ZF-Verstärker
10	FM-ZF-Verstärker ZF-Eingang
11	NF-Ausgang
12	VCR-Anschluß
13	Emitterfolger Ausgang des FM-ZF-Verstärkers
14	Emitterfolger Ausgang des FM-ZF-Verstärkers
15	FM-Verstärker Demodulator
16	FM-Verstärker Demodulator
17	Anschluß für Deemphasisikondensator
18	Lautstärkereglern
19	Arbeitspunkt-Rückführung AM-ZF-Verstärker
20	AM-ZF-Verstärker-Eingang
21	AM-ZF-Verstärker-Eingang
22	Arbeitspunkt-Rückführung AM-ZF-Verstärker

Blockschaltbild und Prüfschaltung



Anwendungsschaltung



Typ	Bestellnummer	Gehäuse
TDA 4290-2	Q 67000-A 1359	} DIP 14
TDA 4290-2 S	Q 67000-A 1359-E 20	

Klangregler zur Einstellung von Lautstärke, Höhen und Tiefen mittels Gleichspannung. Die Lautstärkecharakteristik ist umschaltbar von linear auf physiologisch.

Für Mono-Anwendungen empfehlen wir den TDA 4290-2, für Stereo-Anwendungen steht der TDA 4290-2 S zur Verfügung.

- Geringe Außenbeschaltung
- Großer Signal-Rauschabstand
- Kleiner Klirrfaktor
- Erfüllt die IEC 268-3 Norm

Grenzdaten

Speisespannung	U_S	18	V
Reglereingänge	U_5, U_8, U_{14}	0 bis U_S	V
Eingangssignal	$U_{8\text{eff}}$	3	V
Laststrom	I_2	10	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{\text{th SU}}$	90	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 18	V
Lautstärkeregler	U_5	0 bis $0,51 \times U_2$	V
Frequenzbereich (-1 dB)	f_i	20 bis 20000	Hz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 14 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

Meßschaltung 1

		min.	typ.	max.	
Stromaufnahme	I_S		35	50	mA
Referenzspannung	U_2	4,5	4,85	5,2	V
Eingangswiderstand	R_{i9}	2,9	3,9		k Ω
Ausgangswiderstand	$R_{q3/6}$		200		Ω
Umschaltstrom	I_4		3,5		mA
Eingangsstrom der Stelleingänge	$-I_{5/8/14}$		4	20	μA
$U_{5/8/14} = 0,5 \times U_2$					

Abschwächung

$U_{i\text{eff}} = 300 \text{ mV}; f_i = 1,6 \text{ kHz}; U_8 = 0,5 \times U_2, U_{14} = 0,49 \times U_2, S1 \text{ auf Physiologie}$

$U_5 = 0,51 \times U_2$	$U_{q0} = U_q/U_i$	-3	0	3	dB
$U_5 = 0,41 \times U_2$	U_q/U_{q0}	-17	-15	-13	dB
$U_5 = 0,33 \times U_2$	U_q/U_{q0}	-33	-30	-27	dB
$U_5 = 0,25 \times U_2$	U_q/U_{q0}	-48	-44	-40	dB
Maximale Abschwächung	U_q/U_{q0}	-75	-80		dB

Frequenzgang

$U_{i\text{eff}} = 300 \text{ mV}; U_5 = 0,51 \times U_2, S1 \text{ beliebig}$

Linearität $U_8 = 0,5 \times U_2$ $U_{14} = 0,49 \times U_2, f = 40 \text{ bis } 15000 \text{ Hz}$	U_q/U_{q8}	-3	0	3	dB
Einfluß bei $f = 1 \text{ kHz}$					
Höhen/Tiefen max.	U_q/U_{q0}		2	3	dB
Höhen/Tiefen min.	U_q/U_{q0}	-3	-2		dB
Höhenanhebung	U_q/U_{q80}	+15	+17		dB
$f_i = 15 \text{ kHz}, U_{14} = U_2, U_8 = 0,5 \times U_2$					
Höhenabsenkung	U_q/U_{q80}		-17	-15	dB
$f_i = 15 \text{ kHz}, U_{14} = 0 \text{ V}, U_8 = 0,5 \times U_2$					
Tiefenanhebung	U_q/U_{q80}	+15	+17		dB
$f_i = 40 \text{ Hz}, U_8 = U_2, U_{14} = 0,49 \times U_2$					
Tiefenabsenkung	U_q/U_{q80}		-17	-15	dB
$f_i = 40 \text{ Hz}, U_8 = 0 \text{ V}, U_{14} = 0,49 \times U_2$					
Klirrfaktor	k		0,1	0,5	%
$U_{i\text{eff}} = 300 \text{ mV}, f_i = 40 \text{ Hz bis } 15 \text{ kHz},$ Regler in 0 dB-Stellung					
Fremdspannung	$U_{RS\text{eff}}$		30	50	μV
$f_i = 20 \text{ bis } 20000 \text{ Hz},$ Klangregler in 0-dB-Stellung, Lautstärke -20 dB					

Physiologie Klangregler in 0-dB-Stellung

$U_{i\text{eff}} = 300 \text{ mV}$, S1 auf Physiologie

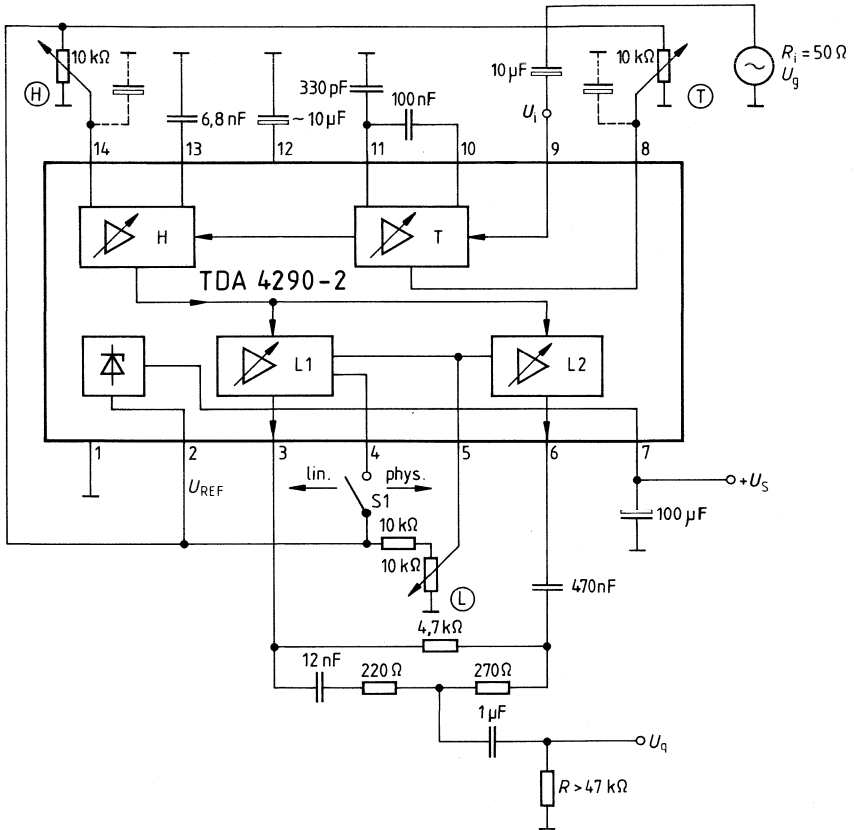
$f = 1,6 \text{ kHz}$		$f = 40 \text{ Hz}$			$f = 15 \text{ kHz}$			
		min.	typ.	max.	min.	typ.	max.	
$U_q/U_{q0} = -15 \text{ dB}$	U_q/U_{q0}	-11,0	- 9,0	- 7,0	-16,5	-13,5	-10,5	dB
$U_q/U_{q0} = -30 \text{ dB}$	U_q/U_{q0}	-20,5	-17,5	-14,5	-28,0	-25,0	-22,0	dB
$U_q/U_{q0} = -45 \text{ dB}$	U_q/U_{q0}	-30,0	-27,0	-24,0	-41,0	-37,0	-33,0	dB

Gleichlauf (Meßschaltung 2)

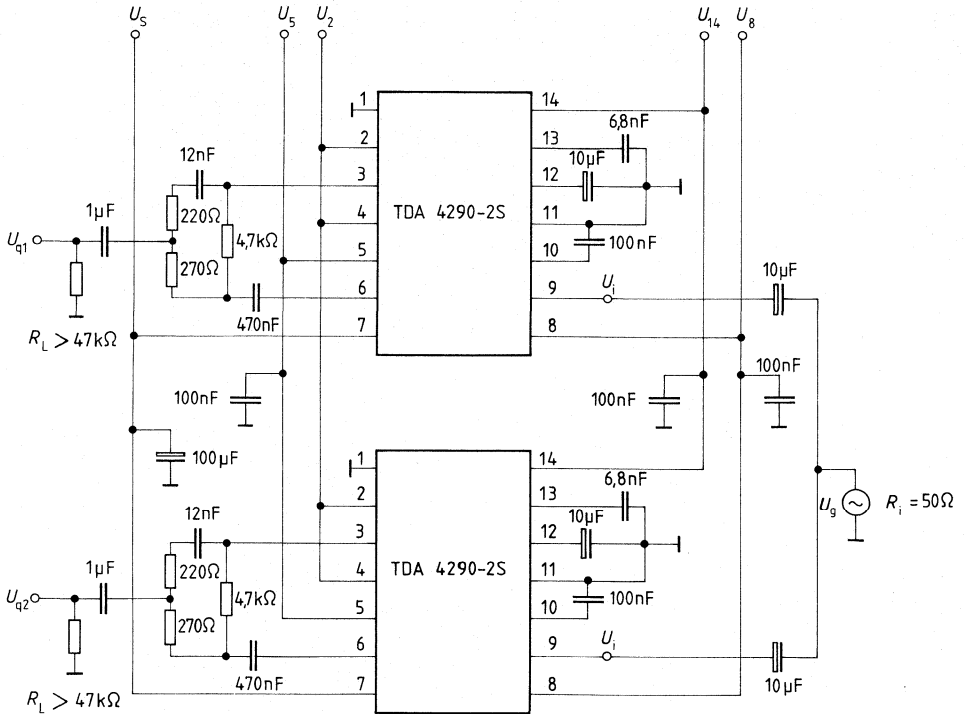
$U_{i\text{eff}} = 300 \text{ mV}$; $f_1 = 1,6 \text{ kHz}$; $U_0 = 0,5 \times U_2$, $U_{14} = 0,49 \times U_2$, S1 auf Physiologie

		min.	typ.	max.	
$U_{q1}/U_i = 0 \text{ dB}$	U_{q1}/U_{q2}	-1	0	1	dB
$U_{q1}/U_i = -15 \text{ dB}$	U_{q1}/U_{q2}	-1,5	0	1,5	dB
$U_{q1}/U_i = -30 \text{ dB}$	U_{q1}/U_{q2}	-2	0	2	dB
$U_{q1}/U_i = -45 \text{ dB}$	U_{q1}/U_{q2}	-2,5	0	2,5	dB
$U_{q1}/U_i = -60 \text{ dB}$	U_{q1}/U_{q2}	-3	0	3	dB

Meßschaltung 1 (Mono-Betrieb)



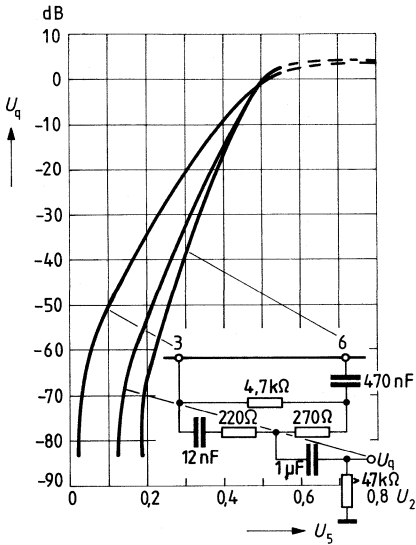
Meßschaltung 2 (Stereo-Betrieb)



Lautstärkecharakteristik mit Physiologie

(Höhen- und Tiefenregler in Linearstellung)

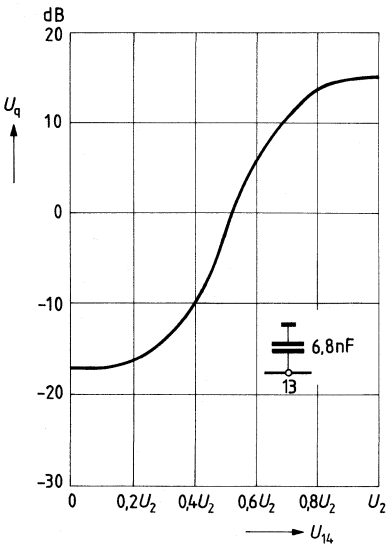
$U_{i\text{eff}} = 300 \text{ mV}$, $f_i = 16 \text{ kHz}$



Höhenregelung

S 1 offen; $U_{i\text{eff}} = 300 \text{ mV}$; Lautstärke = 0 dB

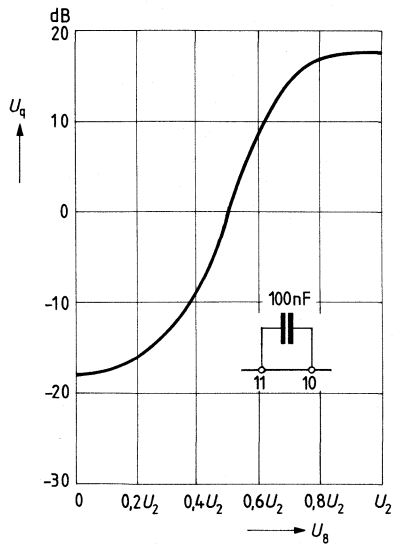
$f_i = 20 \text{ kHz}$



Tiefenregelung

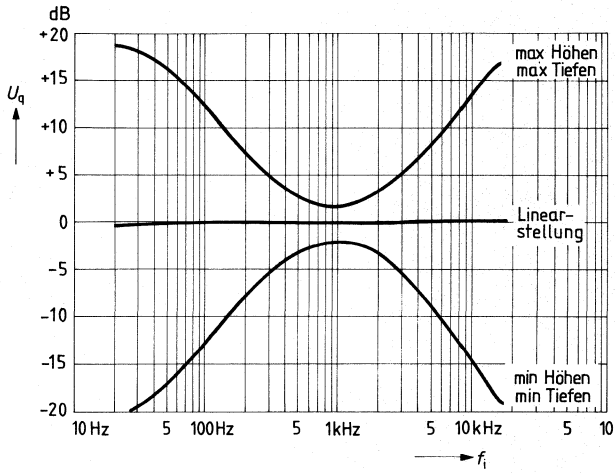
S 1 offen; $U_{i\text{eff}} = 300 \text{ mV}$; Lautstärke = 0 dB

$f_i = 20 \text{ kHz}$



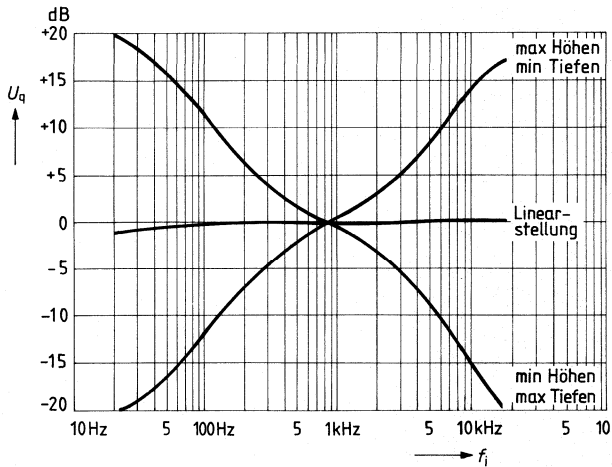
Tiefen- und Höhenregelung

$U_{i, \text{eff}} = 300 \text{ mV} \triangleq 0 \text{ dB}$; S 1 offen

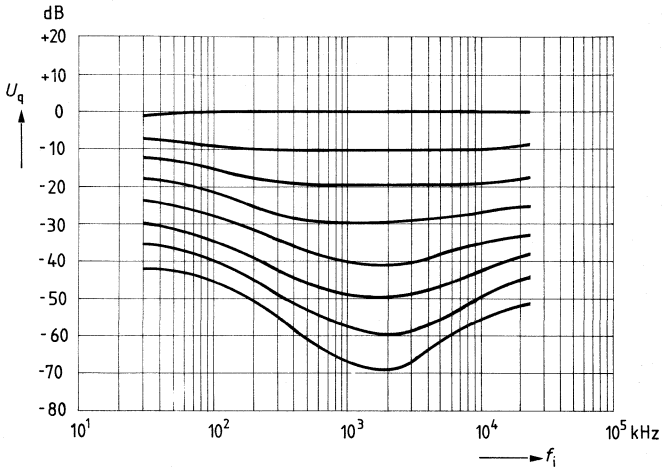


Tiefen- und Höhenregelung

$U_{i, \text{eff}} = 300 \text{ mV} \triangleq 0 \text{ dB}$; S 1 offen

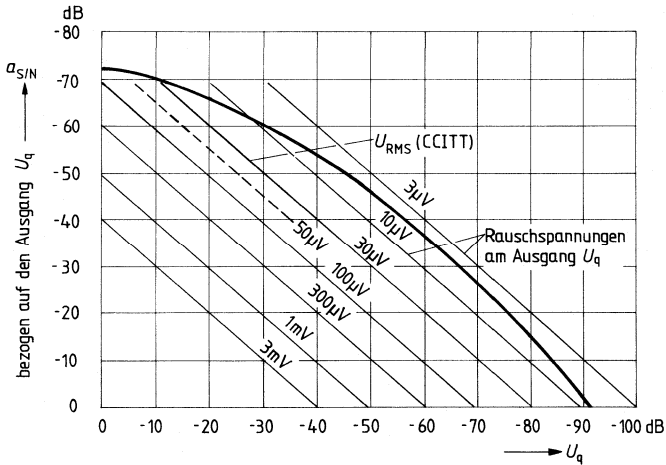


Lautstärke $U_q = f(f_i)$ mit Physiologie
S 1 geschlossen; $U_{i,eff} = 300 \text{ mV} \triangleq 0 \text{ dB}$



Fremdspannungsabstand

Bandbreite 30 Hz ... 20 kHz; $U_{i,eff} = 300 \text{ mV} \triangleq 0 \text{ dB}$; $f_i = 1 \text{ kHz}$
S 1 offen; Höhen- und Tiefenregler in Linearstellung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 4292	Q 67000-A 2197	DIP 24

Stereo-Klangregler zur Steuerung der Höhen, Tiefen, Balance, Lautstärke, Physiologie und Basisbreite der NF-Signale mit Hilfe von Gleichspannungen. Er erfüllt die Normen DIN 45500 und IEC 268-3.

Der Baustein ist speziell für den Einsatz in TV-Stereo-Geräten ausgelegt.

- Geringe Außenbeschaltung
- Kleiner Klirrfaktor
- Große Aussteuerbarkeit

Grenzdaten

Speisespannung	U_{S16}	0 bis 18	V
Referenzstrom	I_{REF}	5	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	70	K/W

Funktionsbereich

Speisespannung	U_{S16}	8 bis 15,75	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $T_U = 25\text{ °C}$

		min.	typ.	max.	
Stromaufnahme	I_{S16}		40	70	mA
$P_1 \dots P_4 = 22\text{ k}\Omega$					
Referenzspannung	U_{REF}	4,5	4,8	5,2	V
Eingangswiderstand	$R_{1,4,22}$	10	14	18	k Ω
Verstärkung bei $U_{24} = U_{REF}^1)$	U_q/U_i	-4	-1	2	dB
$U_{3,2,23} = U_{REF}/2$					
Verstärkung bei $U_{24} = 0^1)$	U_q/U_i	-75	-85		dB
S 3 beliebig; S 4 offen,					
Regelumfang Balance ¹⁾	$V_{B\text{ max}}$	1,5	4	6	dB
$U_{24} = U_{REF}$; $U_{2,3} = U_{REF}/2$	$V_{B\text{ min}}$	-20	-30		dB
Tiefenanhebung ¹⁾	$V_{T\text{ max}}$	+9	+12	+16	dB
$U_3 = U_{REF}$; $f_i = 40\text{ Hz}$					
Tiefenabsenkung	$V_{T\text{ min}}$	-10	-12		dB
$U_3 = 0$; $f_i = 40\text{ Hz}$					
Höhenanhebung ¹⁾	$V_{H\text{ max}}$	+8,5	+11,5	+14,5	dB
$U_2 = U_{REF}$; $f_i = 15\text{ Hz}$					
Höhenabsenkung	$V_{H\text{ min}}$	-10	-12		dB
$U_2 = 0$; $f_i = 15\text{ kHz}$					
Kanaltrennung	a_{lr}	60			dB
S4 offen					
Kanaltrennung gegenphasig	a_{lr}	3	5		dB
S4 geschlossen					
Max. Eingangsspannung					
$U_{2,3} = \text{beliebig}$	$U_{i\text{ off }4,22}$			1	V
$U_{2,3} = U_{REF}/2$	$U_{i\text{ eff }4,22}$			3,5	V
Klirrfaktor ¹⁾	k		0,5	1	%
$U_{2,3} = \text{beliebig}$; $U_{i\text{ eff}} = 1\text{ V}$					
$f_i = 60\text{ Hz bis }12\text{ kHz}$					
Klirrfaktor DIN 45500 ¹⁾	k		0,3	0,6	%
$U_{2,3} = U_{REF}/2$; $U_{i\text{ eff}} = 1\text{ V}$					
Gleichlaufschwankung links - rechts	Δa_{lr}			2	dB
$f_i = 1\text{ kHz}$; $U_q/U_i = 0\text{ bis }40\text{ dB}$					
$f_i = 20\text{ Hz bis }20\text{ kHz}$					
Regler beliebig	Δa_{lr}			4	dB
Fremdspannungsabstand gemäß DIN 45405	$a_{S+N/R}$	73	76		dB
$f_i = 20\text{ Hz bis }20\text{ kHz}$; $U_{i\text{ eff}} = 1\text{ V}$					
Rauschspannung am Ausgang	$U_{R\text{ eff}}$		155	230	μV
$f_i = 20\text{ Hz bis }20\text{ kHz}$; $U_i/U_q = 0\text{ dB}^2)$	$U_{R\text{ eff}}$		10	20	μV
$U_i/U_q = 50\text{ dB}$					
Ausgangswiderstand	$R_{q11,12,14,15}$		0,2	0,3	k Ω
Eingangsströme der Steller	$I_{1,2,3,23,24\text{ ST}}$	-20		0	μA
$U_{SF} = 0\text{ bis }U_{REF}$					
Eingangsströme der Schalter	$I_{i8,18\text{ SCH}}$	-60	-13	0	μA

Die mit ¹⁾ gekennzeichneten Daten werden bei $U_{\text{eff}} = 1\text{ V}$ nur bei $U_S = 15\text{ V} + 5\%$ gehalten. Bei kleinerer U_S wird die max. Eingangsspannung entsprechend kleiner.

²⁾ Eingänge mit 1 k Ω angeschlossen.

Kenndaten $U_S = 15 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
Pegel der Schalter oder offen	U_{SCHH}	$U_{REF} - 1$		U_{REF}	V
Abregeldifferenz der NF-Ausgänge	U_{SCHL}	0		1	V
S 3 offen	ΔU_q	14	21	28	dB
$U_{24} = 3/4 U_{REF}$					
Rauschspannung am Ausgang nach DIN 45405	U_{RSP}		35	50	μV
$f_i = 20 \text{ Hz bis } 20 \text{ kHz}; U_i/U_q = -20 \text{ dB}$					
Geräuschspannung CCIR DIN 45045	U_{RSS}			650	μV
$U_{24} = U_{REF}; U_2 = 0$					
Amplitudenabweichung Höhen, Tiefen in Mittelstellung			$\pm 0,5$	$\pm 1,5$	dB
$U_{23} = U_{REF}/2; f_i = 40 \text{ Hz}, 1 \text{ kHz}, 15 \text{ kHz}$					
Ausgangsspannungsänderung	ΔU_{QLRSS}			300	mV

Anschlußbelegung

Anschluß	Funktion
1	Referenzspannung
2	Höhenregel-Eingang
3	Tiefenregel-Eingang
4	Eingang rechts
5	Eckfrequenz Tiefen
6	Rechts
7	Eckfrequenz Höhen Rechts
8	Schalteingang Physiologie
9	Einsatzfrequenz Basisbreite Rechts
10	Masse
11	Ausgang rechts
12	Ausgang rechts
13	Abblockung
14	Ausgang links
15	Ausgang links
16	Speisespannung
17	Einsatzfrequenz Basisbreite Links
18	Schalteingang Basisbreite
19	Eckfrequenz Höhen Links
20	Eckfrequenz Tiefen
21	Links
22	Eingang links
23	Balance-Regeleingang
24	Lautstärke-Regeleingang

Schaltungsbeschreibung

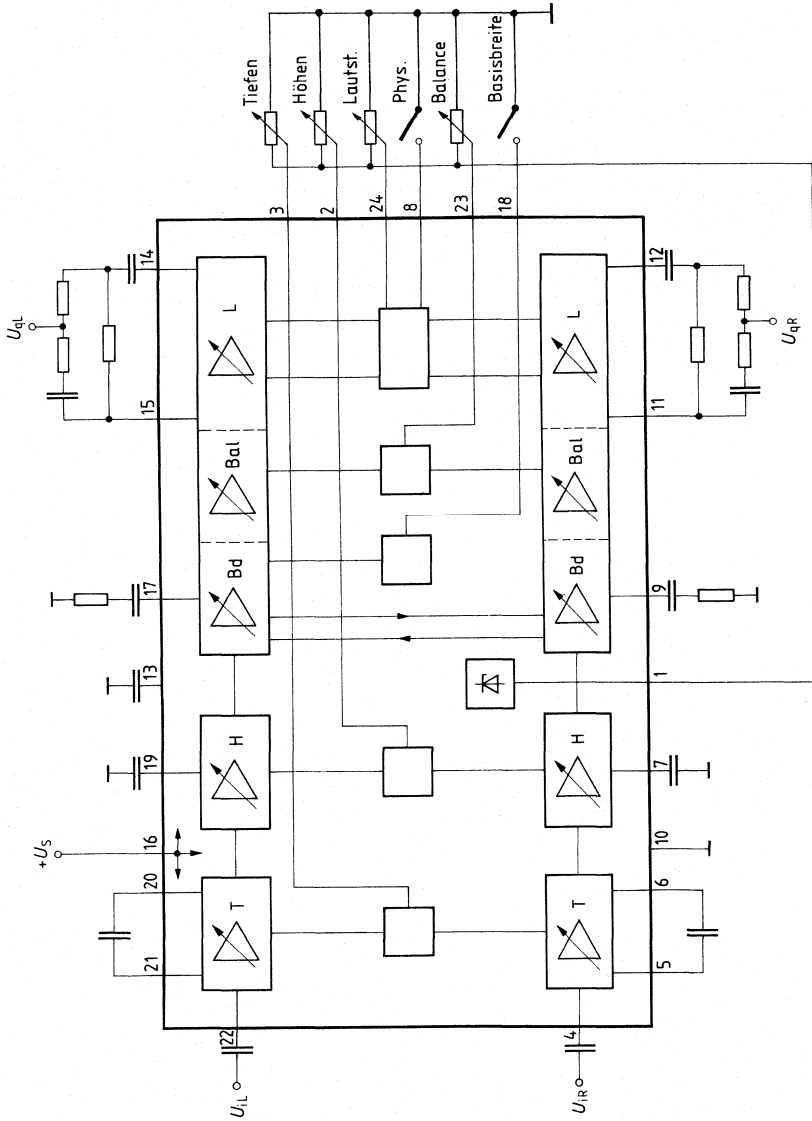
Der Baustein enthält je Stereo-Kanal 5 Operationsverstärker mit elektronischen Potentiometern bzw. Schaltern. Bei Tiefen- und Höhenreglern erreicht man durch Außenbeschaltung mit je einem Kondensator eine einstellbare Anhebung bzw. Absenkung bei tiefen bzw. hohen Frequenzen. Die nachfolgende Stufe ermöglicht eine schaltbare Vergrößerung der Basisbreite. Bei offenem Schalter ist diese Stufe ohne Funktion. Bei geschlossenem Schalter erfolgt ab einer Frequenz von ca. 300 Hz, die von einem externen Kondensator bestimmt wird, ein gegenphasiges Übersprechen von ca. 66%. Da die Balance-Regelung erst anschließend erfolgt, ist der Basisverbreiterungs-Effekt unabhängig von der Balance-Einstellung. Die Lautstärkeregler bestehen aus je zwei, identisch parallel geschalteten Stufen, wobei bei je einer Stufe die Steigerung der Lautstärkecharakteristik auf einen kleineren Wert umgeschaltet werden kann. Durch Beschaltung der beiden Ausgänge mit einem Widerstands-Kondensator-Netzwerk erreicht man eine gehörrichtige (physiologische) Lautstärkeeinstellung. Bei identischer Steigung der Lautstärkecharakteristik beider Ausgänge erhält man eine frequenzunabhängige (lineare) Lautstärkeeinstellung.

Eine Verzögerungsschaltung gibt die NF-Ausgangsspannung nach Anlegen der Speisespannung erst frei, wenn sich die Spannungen im Baustein stabilisiert haben, so daß störende Knackgeräusche vermieden werden.

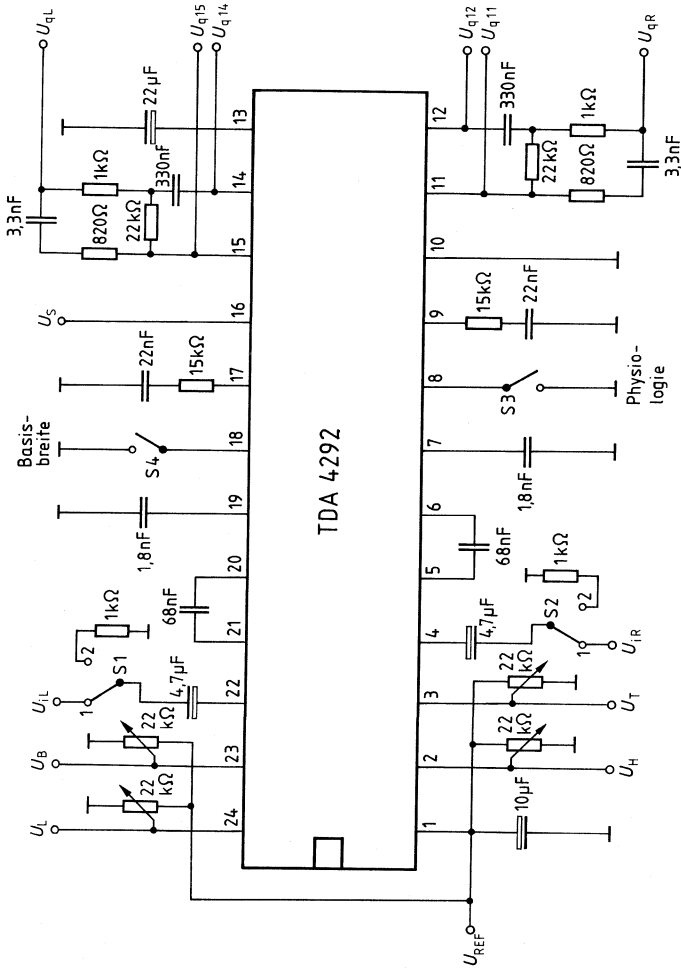
Anschlußbelegung

Anschluß	Funktion
1	Referenzspannung, typisch 4,8 V
2	Stelleingang für Höhenregelung. Stellbereich 0 V bis U_1 . PNP-Transistor-Eingang, der Basistrom fließt heraus.
3	Stelleingang für Tiefenregelung. Eigenschaften wie Anschluß 2.
4	Signal-Eingang rechts. Der Gleichspannungssockel beträgt etwa $U_{16}/2 - 0,7$ V. Der Eingangswiderstand ist frequenzabhängig (minimal bei hohen Frequenzen) und abhängig von der Position des Tiefenstellers (minimal bei voller Anhebung).
5, 6	Anschlüsse für externe Kapazität des rechten Tiefenreglers. $f_{3\text{ dB}} \approx 1/C_{5,6}$.
7	Anschluß für externe Kapazität des rechten Höhenreglers. $f_{3\text{ dB}} \approx 1/C_7$.
8	Schalteingang für Physiologie. Interner Pull-up-Widerstand gegen U_1 vorhanden. Physiologie „EIN“ bei unbeschaltetem Anschluß oder $U_8 \geq U_1 - 1$ V.
9	Anschluß für Netzwerk der Stereo-Basisverarbeitung. Übersprechgrad $\sim 1/R_g$. $f_{3\text{ dB}} = \frac{1}{2\pi C_9 (R_g + 3\text{ k}\Omega)}$
10	Masse
11, 12	NF-Ausgänge rechts. (NPN-Emitterfolger). Bei Physiologie „AUS“ geben beide Ausgänge den gleichen Pegel ab. Bei Physiologie „EIN“ tritt eine von der Lautstärke-Einstellung abhängige Pegeldifferenz auf (Anschluß 11 höheren Pegel).
13	Abblockung für interne DC-Arbeitspunkte. Die Kapazität bestimmt außerdem die Dauer der Einschaltverzögerung bei Anlegen von U_{16} .
14, 15	NF-Ausgänge links. Die Funktion entspricht der von Anschluß 11, 12. (Anschluß 11 \equiv Anschluß 15, Anschluß 12 \equiv Anschluß 14).
16	Speisespannung
17	Wie Anschluß 9, links
18	Schalteingang für Basisbreite. Interner Pull-up-Widerstand gegen U_1 vorhanden. Basisbreite „AUS“ bei unbeschaltetem Anschluß oder $U_{18} \geq U_1 - 1$ V.
19	Wie Anschluß 7, links
20, 21	Wie Anschluß 5, 6, links
22	Eingang links, Eigenschaften wie Anschluß 4.
23	Stelleingang für Balanceregung, Eigenschaften wie Anschluß 2.
24	Stelleingang für Lautstärkeregelung, Eigenschaften wie Anschluß 2.

Blockschaltbild

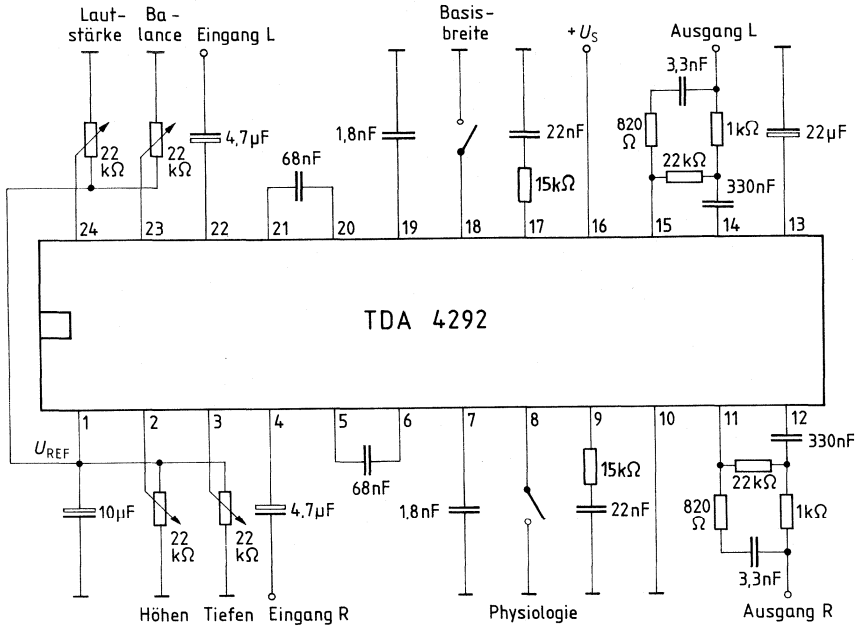


Meßschaltung



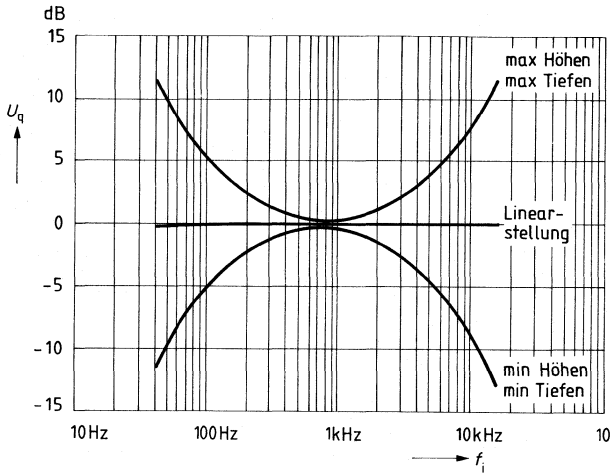
S1, S2 bei Rauschmessung in Position 2

Anwendungsschaltung

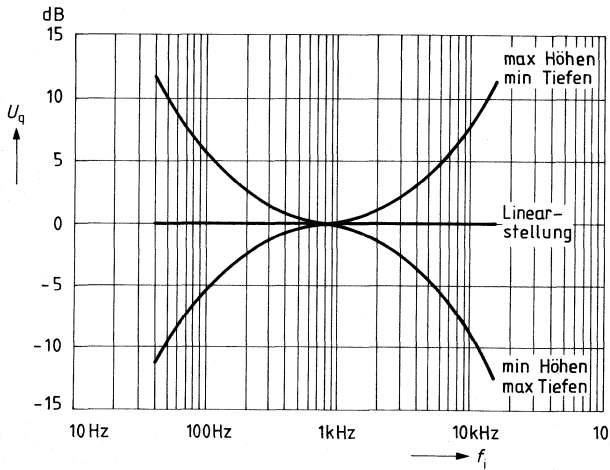


Tiefen- und Höhenregelung

S3 geschlossen, S4 offen

 $U_S = 15\text{ V}$, $U_{i,\text{eff}} = 1\text{ V}$ **Tiefen- und Höhenregelung**

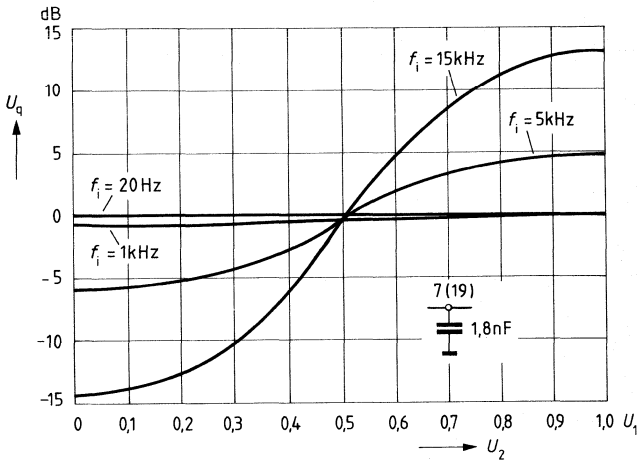
S3 geschlossen, S4 offen

 $U_S = 15\text{ V}$, $U_{i,\text{eff}} = 1\text{ V}$ 

Höhenregler

S3 geschlossen, S4 offen

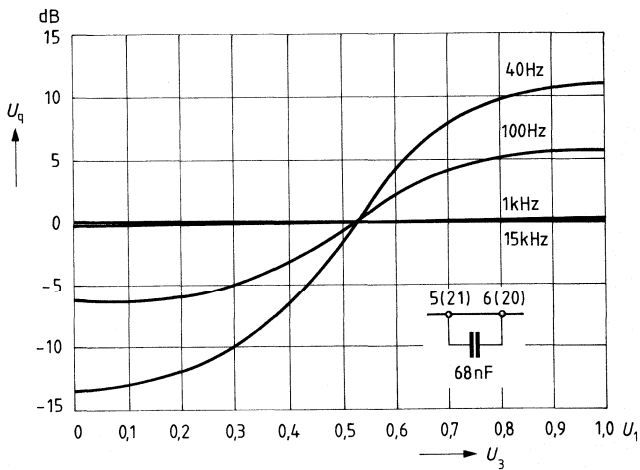
$U_S = 15\text{ V}$, $U_{\text{eff}} = 1\text{ V}$



Tiefenregler

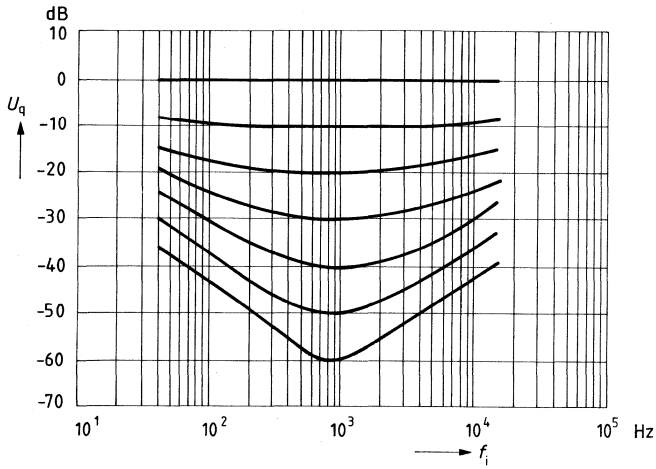
S3 geschlossen, S4 offen

$U_S = 15\text{ V}$, $U_{\text{eff}} = 1\text{ V}$



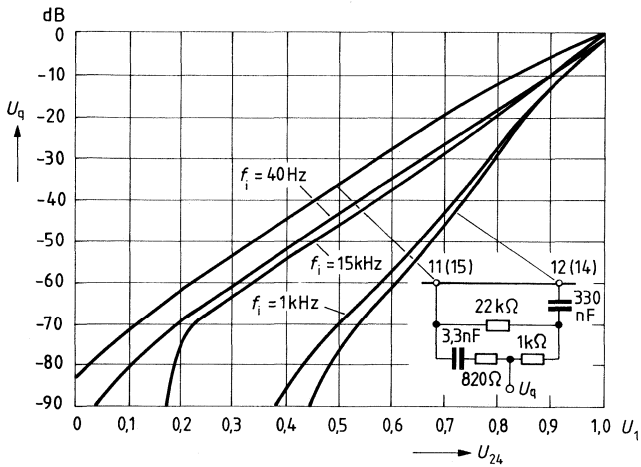
Physiologische Lautstärke-Regelung

$U_S = 15 \text{ V}, U_{i\text{eff}} = 1 \text{ V}$



Lautstärke-Regelung mit Physiologie

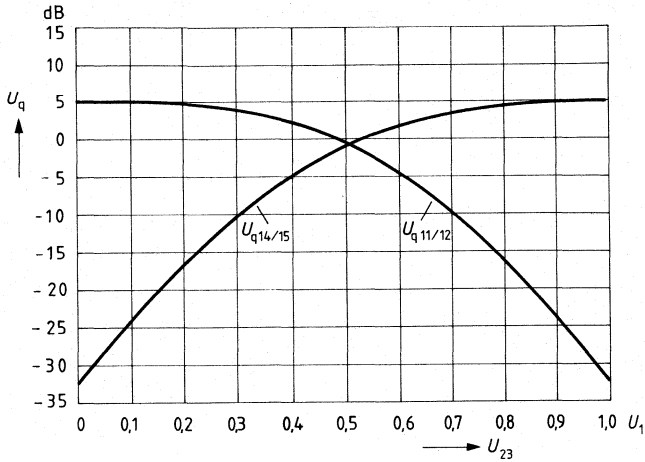
$U_S = 15 \text{ V}, U_{i\text{eff}} = 1 \text{ V}$



Balance

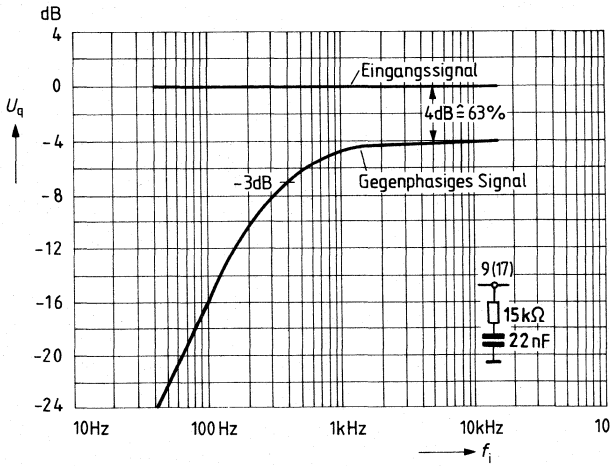
S3 geschlossen, S4 offen

$U_S = 15\text{ V}$, $U_{i,\text{eff}} = 1\text{ V } 0\text{ dB}$



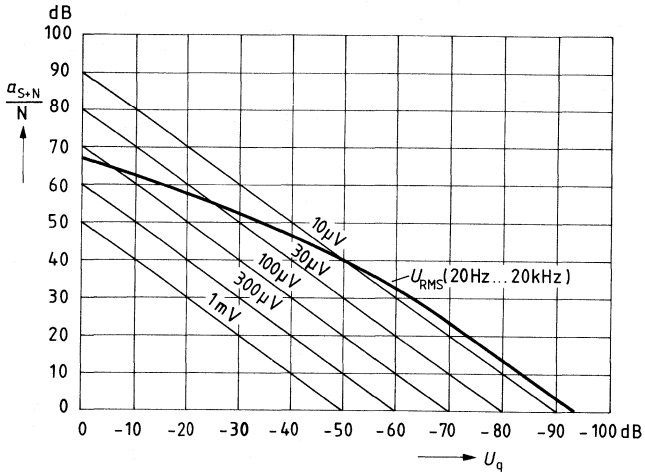
Basisbreite

$U_S = 15\text{ V}$, $U_{i,\text{eff}} = 1\text{ V}$



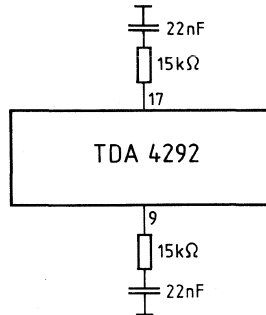
Fremdspannungsabstand

S 3 geschlossen, S 4 offen

 $U_S = 15 \text{ V}$, $U_{i,\text{eff}} = 300 \text{ mV}$ 

Basisbreiten-Schaltung

1.)

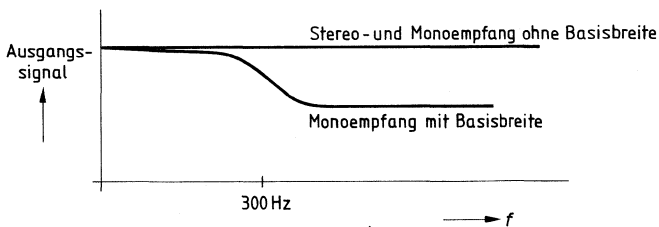


a) Stereoempfang

d. h. normaler linearer Frequenzgang und Stereoeindruck bei kleinem Lautsprecherabstand. Bei Basisbreite EIN wirkt sich der Basisbreiten-Effekt mit der Zeitkonstante $22 \text{ nF}/15 \text{ k}\Omega$ aus, d. h. es erscheint der subjektive Eindruck eines Lautsprecherabstands.

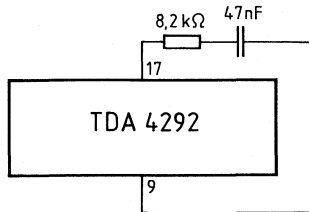
b) Monoempfang (bei Basisbreite „EIN“)

Normaler linearer Frequenzgang und Monoempfang. Bei Basisbreite EIN ab ca. 300 Hz Absenkung der Amplitude um ca. -5 dB . Dies bewirkt eine leichte Höhenabsenkung und das Klangbild wirkt dumpfer und etwas leiser.



Wirkung: Bei Monosignal: Höhen ca. -5 dB
Bei Stereosignal: Übersprechen ab 300 Hz

2.)

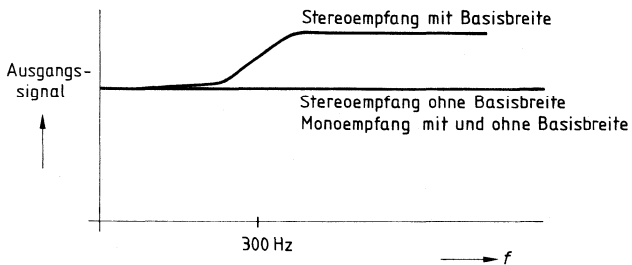


a) **Stereoempfang und Basisbreite EIN**

Die Höhen werden ab 300 Hz um bis zu +5 dB angehoben (Zeitkonstante 8,2 kΩ und 4 nF), d. h. bei eingeschalteter Basisbreite entsteht gleichzeitig eine leichte Klangbild-Verfärbung.

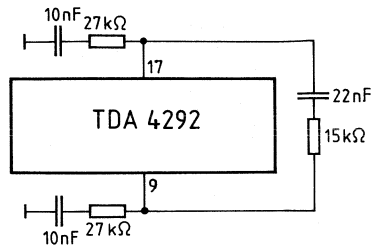
b) **Monoempfang und Basisbreite EIN**

Durch das Einschalten der Basisbreite wird keinerlei Veränderung des Klangbildes bewirkt.



Wirkung: Bei Monosignal: kein Einfluß
Bei Stereosignal: Höhen ca. +5 dB

3.)



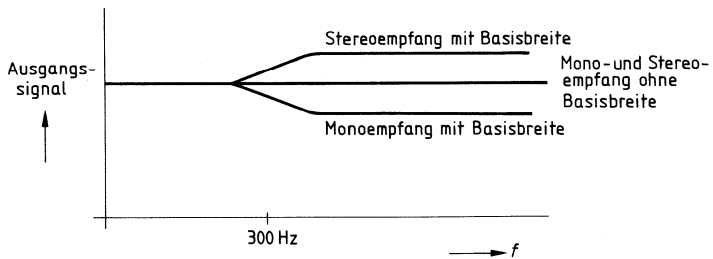
a) **Stereoempfang und Basisbreite EIN**

Anhebung der Höhen ab 300 kHz um +2,5 dB mit den entsprechenden Zeitkonstanten.

b) **Monoempfang und Basisbreite EIN**

Ab ca. 300 Hz Absenkung um ca. -2,5 dB.

Dies bewirkt mit den entsprechenden Zeitkonstanten einen leichten Höhenverlust und macht das Klangbild dunkler und leiser.

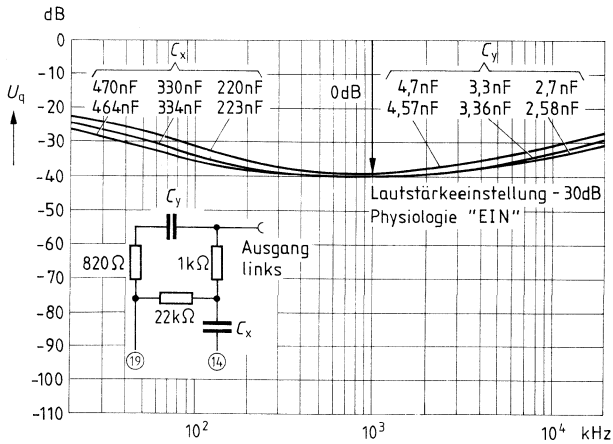


Wirkung: Bei Monosignal: Höhen ca. -2,5 dB

Bei Stereosignal: Höhen ca. +2,5 dB

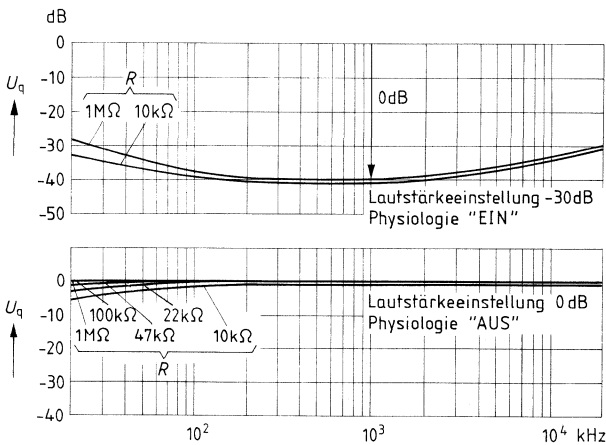
Physiologische Lautstärkeregelung = f (Frequenz, Kapazitätswerte C_x)

V_U -Abweichungen bei verschiedenen Kapazitäten (R_L am Ausgang 1 M Ω .)



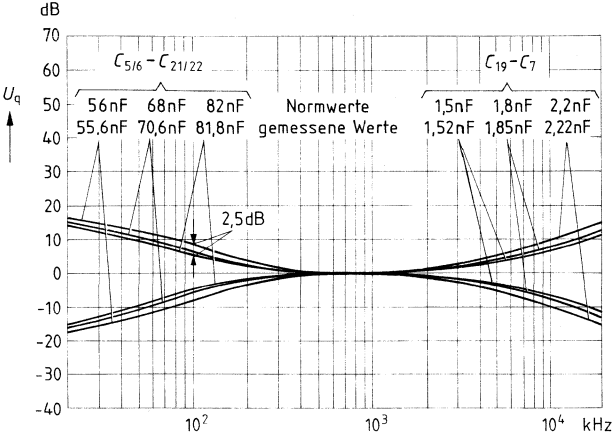
Physiologische Lautstärkeregelung = f (Frequenz, Lastenwiderstand R)

Ausgang belastet mit R ($C_y = 3,3$ nF; $C_x = 680$ nF)



Bass- und Höhenregelung = f (Frequenz)

U_a -Abweichungen bei verschiedenen Kapazitäten (Last am Ausgang 1 M Ω)



Frequenzänderung durch Bauelementetoleranzen

● Tiefensteller

Kondensator	Anschluß 21/20 – 5/6	$C = 68 \text{ nF}$
68 nF – 20 %	$V_U = + 1,5 \text{ dB}$	
68 nF	$V_U = 0 \text{ dB}$	100 Hz
68 nF + 20 %	$V_U = - 1 \text{ dB}$	

● Höhensteller

Kondensator	Anschluß 19 – 7	$C = 1,8 \text{ nF}$
1,8 nF – 20 %	$V_U = - 1 \text{ dB}$	
1,8 nF	$V_U = 0 \text{ dB}$	10 Hz
1,8 nF + 20 %	$V_U = + 1,5 \text{ dB}$	

● Physiologienetzwerk

Kondensator für die Tiefenanhebung		$C_x = 330 \text{ nF}$
330 nF – 30 %	$V_U = - 3 \text{ dB}$	
330 nF	$V_U = 0 \text{ dB}$	$f = 100 \text{ Hz}$
330 nF + 40 %	$V_U = + 2 \text{ dB}$	

Kondensator für die Höhenanhebung		$C_y = 3,3 \text{ nF}$
3,3 nF – 20 %	$V_U = 1 \text{ dB}$	
3,3 nF	$V_U = 0 \text{ dB}$	$f = 10 \text{ kHz}$
3,3 nF + 40 %	$V_U = + 2 \text{ dB}$	

● Abschlußwiderstand

$R_A = 10 \text{ k}\Omega$	$V_U = - 5 \text{ dB}$	
$R_A = 22 \text{ k}\Omega$	$V_U = - 2,5 \text{ dB}$	
$R_A = 47 \text{ k}\Omega$	$V_U = - 1 \text{ dB}$	20 Hz
$R_A = 100 \text{ k}\Omega$	$V_U = - 0,5 \text{ dB}$	
$R_A = 1 \text{ M}\Omega$	$V_U = - 0 \text{ dB}$	

Typ	Bestellnummer	Gehäuse
TDA 4601	Q 67000-A 2379	SIP 9
TDA 4601 D	Q 67000-A 2390	DIP 18 L9 (Anschluß 6 und Anschluß 10 bis 18 mit Masse verbunden)

Die integrierte Schaltung TDA 4601; D übernimmt in freischwingenden Sperrwandlernetzteilen sowohl die Ansteuerung, Regelung und Überwachung des Schalttransistors als auch den Schutz des gesamten Netzteils. Im Störfall wird ein Ansteigen der Sekundärspannung verhindert. Durch einen weiteren Regelbereich und eine hohe Spannungskonstanz bei starker Laständerung sind neben dem Einsatzgebiet Fernsehempfänger, Videorecorder, Hifi-Geräte und Aktivboxen, auch Netzteile für professionelle Anwendungen realisierbar.

- Direkte Ansteuerung des Schalttransistors
- Geringer Anlaufstrom
- Rückläufige lineare Überlastkennlinie
- Kollektorstrom-proportionale Basisstromeinprägung
- Schutzschaltung für Störfall

Grenzdaten

		min.	max.	
Speisespannung	U_9	0	20	V
Spannungen				
Referenzausgang	U_1	0	6	V
Nulldurchgangs-Identifikation	U_2	-0,6	0,6	V
Regelverstärker	U_3	0	3	V
Kollektorstromnachbildung	U_4	0	8	V
Blockiereingang	U_5	0	8	V
Basisstromabschalter	U_7	0	U_9	V
Basisstromverstärkerausgang	U_8	0	U_9	V
Ströme				
Nulldurchgangs-Identifikation	$I_{1,2}$	-5	5	mA
Regelverstärker	$I_{1,3}$	-3	3	mA
Kollektorstromnachbildung	$I_{1,4}$	0	5	mA
Blockiereingang	$I_{1,5}$	0	5	mA
Basisstromabschalter	$I_{q,7}$	-1	1,5	A
Basisstromverstärkerausgang	$I_{q,8}$	-1,5	0	A
Sperrschichttemperatur	T_1		125	°C
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstände				
System-Umgebung	TDA 4601	$R_{th, SU}$	70	K/W
System-Gehäuse	TDA 4601	$R_{th, SG}$	15	K/W
System-Umgebung ¹⁾	TDA 4601 D	$R_{th, SU}$	60	K/W
System-Umgebung ²⁾	TDA 4601 D	$R_{th, SU, 1}$	44	K/W
Funktionsbereich				
Speisespannung	U_9	7,8 bis 18		V
Gehäusetemperatur	T_G	0 bis 85		°C
Umgebungstemperatur ³⁾	T_U	0 bis 70		°C

¹⁾ Gehäuse eingelötet in Platine ohne Kühlfläche

²⁾ Gehäuse eingelötet in Platine mit kupferkaschierter 35 μ Auflage, Kühlfläche 25 cm²

³⁾ $R_{th, SU, 1} = 44$ K/W und $P_V = 1$ W

Kenndaten

$T_U = 25\text{ }^\circ\text{C}$; gemäß Meßschaltung 1 und Diagramm

	min.	typ.	max.	
Anlaufbetrieb				
Stromaufnahme (U_1 noch nicht geschaltet)				
$U_9 = 2\text{ V}$	I_9		0,5	mA
$U_9 = 5\text{ V}$	I_9	1,5	2,0	mA
$U_9 = 10\text{ V}$	I_9	2,4	3,2	mA
Einschaltzeitpunkt für U_1	U_9	11,0	11,8	V

Normalbetrieb

$U_9 = 10\text{ V}$; $U_{\text{Regel}} = -10\text{ V}$; $U_{\text{Takt}} = \pm 0,5\text{ V}$; $f = 20\text{ kHz}$;
Tastverhältnis 1:2 nach erfolgtem Einschaltvorgang

Stromaufnahme					
$U_{\text{Regel}} = -10\text{ V}$	I_9	110	135	160	mA
$U_{\text{Regel}} = 0\text{ V}$	I_9	50	75	100	mA
Referenzspannung					
$I_1 < 0,1\text{ mA}$	U_1	4,0	4,2	4,5	V
$I_1 = 5\text{ mA}$	U_1	4,0	4,2	4,4	V
Temperaturkoeffizient der Referenzspannung	TK_1		10^{-3}		1/K
Regelspannung $U_{\text{Regel}} = 0\text{ V}$	U_3	2,3	2,6	2,9	V
Kollektorstromnachbildungsspannung					
$U_{\text{Regel}} = 0\text{ V}$	U_4^*	1,8	2,2	2,5	V
$U_{\text{Regel}} = 0\text{ V}/-10\text{ V}$	ΔU_4^*	0,3	0,4	0,5	V
Klemmspannung	U_5	6,0	7,0	8,0	V
Ausgangsspannungen					
$U_{\text{Regel}} = 0\text{ V}$	U_{q7}^*	2,7	3,3	4,0	V
$U_{\text{Regel}} = 0\text{ V}$	U_{q8}^*	2,7	3,4	4,0	V
$U_{\text{Regel}} = 0\text{ V}/-10\text{ V}$	ΔU_{q8}	1,6	2,0	2,4	V
Rückkoppelspannung	U_2		0,2		V

Schutzbetrieb

$U_9 = 10\text{ V}$; $U_{\text{Regel}} = -10\text{ V}$; $U_{\text{Takt}} = \pm 0,5\text{ V}$; $f = 20\text{ kHz}$; Tastverhältnis 1:2

Stromaufnahme					
$U_5 < 1,9\text{ V}$	I_9	14	22	28	mA
Abschaltspannung					
$U_5 < 1,9\text{ V}$	U_{q7}	1,3	1,5	1,8	V
Abschaltspannung					
$U_5 < 1,9\text{ V}$	U_4	1,8	2,1	2,5	V
Blockiereingang					
Blockierspannung	U_5	$\frac{U_1}{2} - 0,1$	$\frac{U_1}{2}$		V
Speisespannung für U_8 gesperrt	U_9	6,7	7,4	7,8	V
$U_{\text{Regel}} = 0\text{ V}$					
U_1 aus (bei weiterem Absenken von U_9)	ΔU_9	0,3	0,6	1,0	V

*) nur Gleichanteil

Kenndaten

$T_U = 25\text{ °C}$; gemäß Meßschaltung 2

	min.	typ.	max.	
Einschaltzeit (Sekundärspannung)		350	450	ms
Spannungsänderung bei S3 = geschlossen $\Delta N_3 = 20\text{ W}$		100	500	mV
Spannungsänderung bei S2 = geschlossen $\Delta N_2 = 15\text{ W}$		500	1000	mV
Standby-Betrieb bei S1 = offen Sekundärnutzlast = 3 W		20	30	V
	70	75		kHz
		10	12	VA

Die Kühlbedingungen sind unter Berücksichtigung der Grenzdaten (T_G ; T_j ; $R_{th\ SG}$; $R_{th\ SU}$) zu optimieren.

Schaltungsbeschreibung

Der IC kontrolliert, steuert und schützt den Schalttransistor in Sperrwandler-Netzteilen bei Anlauf-, Normal-, Überlast- und gestörtem Betrieb.

Im Störfall wird die Ansteuerung des Schalttransistors gesperrt und ein Spannungsanstieg auf der Sekundärseite verhindert.

I. Anlaufverhalten

Während des Anlaufs (Einschaltens) werden nacheinander drei Betriebszustände durchlaufen.

1. Aufbau einer internen Referenzspannung

Sie versorgt den Spannungsregler und bewirkt die Aufladung des Koppelkondensators zum Schalttransistor. Bis zu einer Speisespannung von $U_9 \approx 12\text{ V}$ bleibt die Stromaufnahme $I_9 < 3,2\text{ mA}$.

2. Freigabe der internen Spannungsversorgung – Referenzspannung $U_1 = 4\text{ V}$

Diese Spannung wird schlagartig bei $U_9 \approx 12\text{ V}$ eingeschaltet und bildet für alle Baugruppen des IC bis auf die Steuerlogik eine thermisch stabile und überlastfreie Stromversorgung.

3. Freigabe der Steuerlogik

Unmittelbar mit der Referenzspannung wird über ein weiteres Stabilisierungsglied die Stromversorgung der Steuerlogik eingeschaltet, damit ist der IC betriebsbereit.

Diese Anlauffolge wurde notwendig, um die Ladung des Koppelkondensators zum Schalttransistor zu garantieren. Dann erst ist ein exaktes Schalten des Transistors gewährleistet.

II. Normalbetrieb/Regelbetrieb

Am Eingang Anschluß 2 werden die Nulldurchgänge der von der Rückkoppelspule eingespeisten Frequenz registriert und an die Steuerlogik weitergegeben. Am Anschluß 3 (Regeleingang, Überlast und „Standby“-Kennung) werden die gleichgerichteten Amplitudenänderungen der Rückkoppelspule aufgenommen. Der Regelverstärker arbeitet mit einer Eingangsspannung von angenähert 2 V und einem Querstrom von $\approx 1,4$ mA. Die Überlastkennung begrenzt in Verbindung mit dem Kollektorstromnachbilder Anschluß 4 den Regelbereich des Regelverstärkers in Abhängigkeit von der internen Spannungsfrequenz. Die Nachbildung des Kollektorstromes erfolgt durch ein externes RC-Glied am Anschluß 4 und intern festgelegten Schwellspannungen. Bei Vergrößerung der Kapazität (10 nF) vergrößert sich der größtmögliche Kollektorstrom des Schalttransistors (Umkehrpunkt). Damit ist der gewünschte Regelbereich festgelegt. Der Regelumfang liegt zwischen einer auf 2 V geklemmten Gleichspannung und einer sägezahnförmig ansteigenden Wechselfspannung, die bis auf eine maximale Amplitude von 4 V (Referenzspannung) sich verändern kann. Bei sekundärer Lastminderung bis etwa 20 Watt wird die Schaltfrequenz erhöht (≈ 50 kHz) mit fast konstantem Tastverhältnis (1:3). Bei weiterer sekundärer Lastverkleinerung bis etwa 1 Watt ändert sich neben der Schaltfrequenz (≈ 70 kHz) zusätzlich das Tastverhältnis auf ca. 1:11. Gleichzeitig nimmt der Kollektorspitzenstrom auf < 1 A ab.

Im Trigger werden die Ausgangspegel des Regelverstärkers, der Überlastkennung und des Kollektorstromnachbilders verglichen und an die Steuerlogik weitergegeben. Mit Anschluß 5 besteht eine zusätzliche Blockiermöglichkeit. Bei Spannungen am Anschluß 5 von

$$\leq \frac{U_{REF}}{2} - 0,1 \text{ V wird der Ausgang Anschluß 8 gesperrt.}$$

In Abhängigkeit von der Anlaufschaltung, der Nulldurchgangsidentifikation und der Freigabe durch den Trigger werden in der Steuerlogik „Flip-Flops“ gesetzt, die den Basisstromverstärker und den Basisstromabschalter steuern. Der Basisstromverstärker gibt den sägezahnförmigen U_4 -Spannungsverlauf an den Ausgang Anschluß 8 weiter. Zwischen Anschluß 8 und Anschluß 7 wurde eine Stromgegenkopplung mit einem externen Widerstand ($R = 0,68 \Omega$) eingeführt. Der Widerstandswert bestimmt die maximale Amplitude des Basisansteuerstromes für den Schalttransistor.

III. Schutzbetrieb

Der Basisstromabschalter, durch die Steuerlogik veranlaßt, klemmt den Ausgang Anschluß 7 auf 1,6 V und sperrt somit die Ansteuerung des Schalttransistors. Diese Schutzmaßnahme wird ausgelöst, wenn entweder die Speisespannung am Anschluß 9 einen Wert $\leq 6,7$ V annimmt oder wenn am Anschluß 5 Spannungen $\leq \frac{U_{REF}}{2} - 0,1$ V auftreten.

Bei Kurzschluß der sekundären Wicklungen des Schaltnetztes regelt der IC auf einen sich wiederholenden Abfrage-Zustand hin. Bei sekundär völlig lastfreiem Betrieb wird der IC auf ein kleines Tastverhältnis gesetzt. Die Gesamtleistungsaufnahme des Schaltnetztes wird somit in beiden Betriebszuständen auf $N = 6 \dots 10$ Watt gehalten. Nach dem Sperren des Ausganges, das bei einer Speisespannung von $\leq 6,7$ V erfolgt, wird bei weiterem Verkleinern um $\Delta U_0 = 0,6$ V die Referenzspannung (4 V) abgeschaltet.

Schutzbetrieb im Störfall an Anschluß 5

Zum Schutz gegen Störungen wie primäre Unterspannungen und/oder sekundäre Überspannung (z. B. durch Parameteränderungen von Bauelementen des Schaltnetzteils) kann folgende Anwendung realisiert werden:

● Schutzbetrieb mit periodischer Abfrage

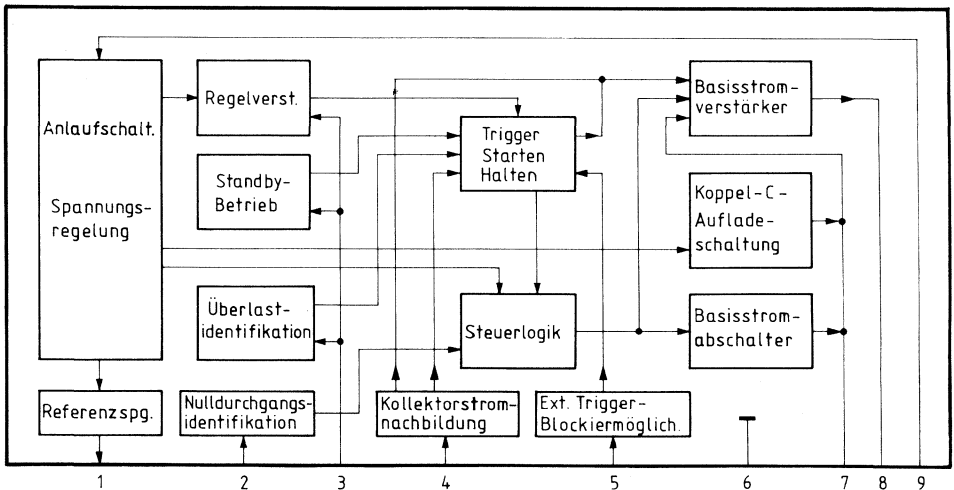
Im Störfall werden durch Unterschreiten der Schutzwelle U_5 von typisch $U_1/2$ die Ausgangsimpulse an Anschluß 8 gesperrt. Die Stromaufnahme des IC reduziert sich ($I_9 \geq 14 \text{ mA}$ bei $U_9 = 10 \text{ V}$).

Bei entsprechend **hochohmigem** Anlaufwiderstand^{*)} sinkt dann die Versorgungsspannung U_9 unter die minimale Abschaltswelle (5,7 V) für die Referenzspannung U_1 . Als Folge wird U_1 abgeschaltet.

Wegen der nochmals reduzierten Stromaufnahme des IC ($I_9 \leq 3,2 \text{ mA}$ bei $U_9 \leq 10 \text{ V}$) kann die Versorgungsspannung wieder bis zur Einschaltswelle $U_9 \geq 12,3 \text{ V}$ ansteigen, die Schutzwelle an Anschluß 5 wird freigegeben und das Schaltnetzteil versucht einzuschalten.

Bei noch oder wieder anliegendem Störfall ($U_5 \leq U_1/2 - 0,1 \text{ V}$) wird das Einschalten durch obigen periodischen Schutzbetrieb unterbrochen, d. h. Anschluß 8 sperrt, U_9 sinkt usw.

Blockschaltbild



*) in Anwendungsschaltung 1 10 k Ω /3 W

IV. Einschalten im Weitbereich (90 V~ bis 270 V~)-Netzteil (Anwendungsschaltung 2)

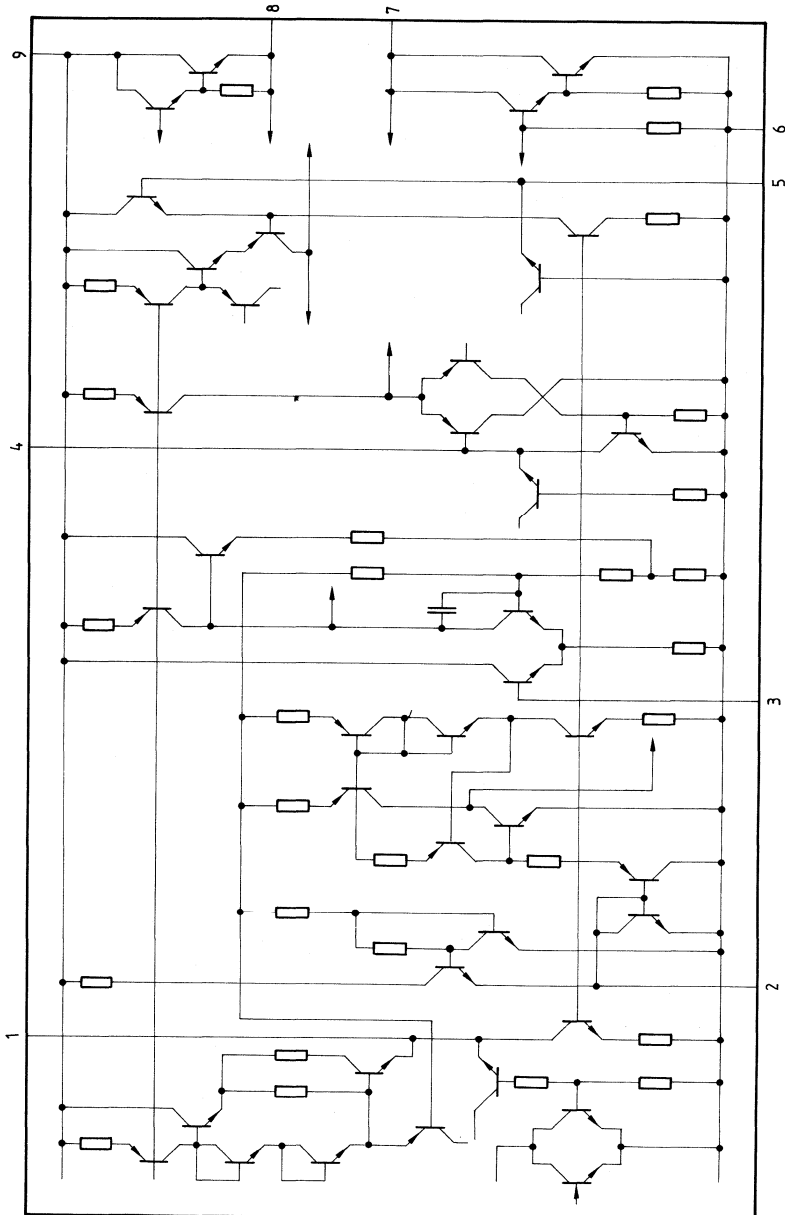
Freischwingende Sperrwandler als Weitbereich-Netzteile benötigen eine von der gleichgerichteten Netzspannung unabhängige Stromversorgung der TDA 4601, weshalb der Wickelsinn der Wicklung 11/13 der Sekundärseite des Sperrwandlertrafos entspricht. Das Einschalten wird dadurch erschwert, daß die TDA 4601 solange durch die Anlaufschaltung versorgt werden muß, bis die gesamte Last-Sekundärseite aufgeladen ist. Dies führt vor allem bei niedriger Netzspannung zu langen Einschaltzeiten.

Bei Verwendung der Anlaufonderschaltung (gestrichelt gezeichnet) wird diese Zeit verkürzt. Die unregelte Phase der Rückkoppel-Regelwicklung 15/9 wird dabei als Einschalthilfe verwendet. Der Transistor T1 sperrt nach dem Einschalten, wenn die Wicklung 11/13 die Stromversorgung der TDA 4601 übernommen hat, so daß eine Beeinflussung des Regelkreises während des Betriebes ausgeschlossen ist.

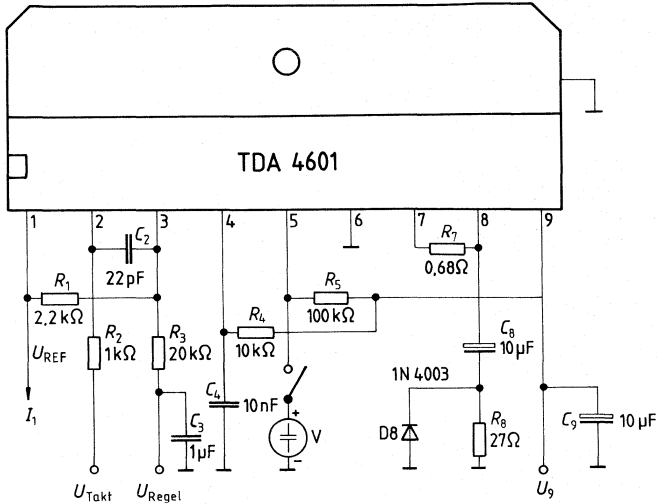
Anschlußbelegung

Anschluß	Funktion
1	U_{REF} -Ausgang
2	Nulldurchgangsidentifikation
3	Eingang Regelverstärker, Überlastverstärker
4	Kollektorstromnachbildung
5	Anschlußmöglichkeit für zusätzliche Schutzschaltung
6	Masse (starr mit Insel verbunden)
7	Gleichspannungsausgang zur Ladung des Koppelkondensators
8	Impulsausgang – Ansteuerung des Schalttransistors
9	Stromversorgung

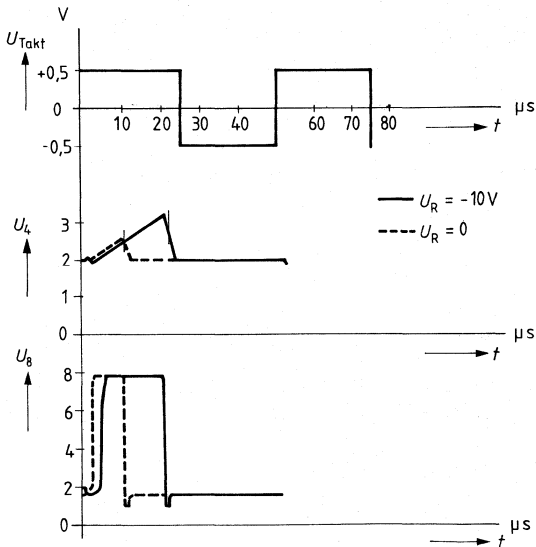
Schaltbild



Prüf- und Meßschaltung 1



Meßdiagramm: Überlastbetrieb



Zu Anwendungsschaltung 1

Schutzschaltung auch im Störfall gegen sekundäre Spannungserhöhung

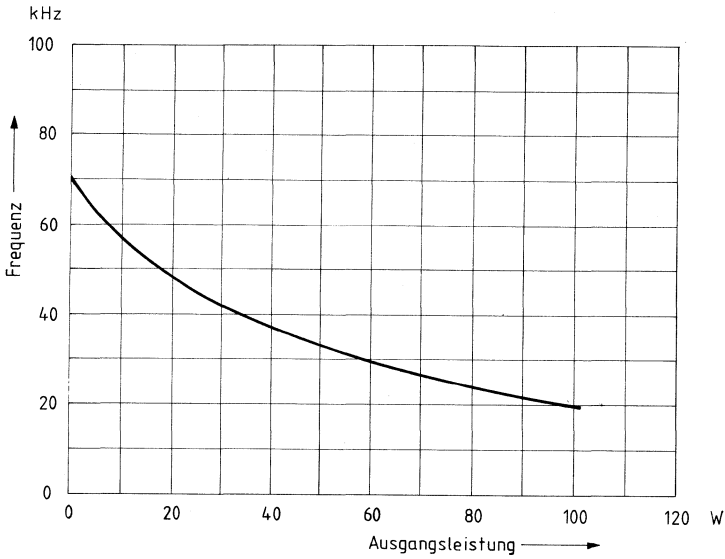
Diese Schaltungsvariante ist bei Standby-Betrieb bedingt notwendig. Wenn Schalter S1 offen, und die Sekundärseite mit nur 1 bis 5 Watt belastet wird, tritt eine Spannungsüberhöhung sekundär von ca. 20 % auf.

Im Störfall, (z. B. wenn das Potentiometer 10 k Ω (2) Wackelnieten hat, wenn der Kondensator 1 μ F Kapazitätsverlust zeigt oder wenn der 12-k Ω -Widerstand hochohmig geworden ist und einen Wert von 32 k Ω angenommen hat), schützt die Standardabschaltung nur über den Umkehrpunkt. Im Störfall wird damit in die Sekundärseite bis zur Erreichung des Umkehrpunktes Energie gepumpt, die nicht abklingen kann und die 150-V-Spannung bis auf den doppelten Wert hochschnellen läßt (Gefährdung der sekundären Elkos).

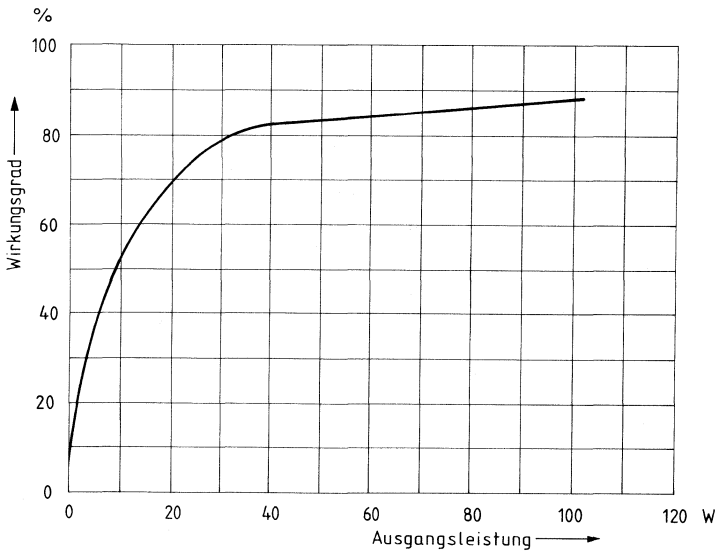
Diese zusätzliche Schutzschaltung greift direkt an der Regelwicklung 9/15, die den Energiestoß als überhöhte Spannung erkennt, an und nimmt über den Widerstand 56 Ω und den Gleichrichter 1N4001 den negativen Anteil ab und speichert diesen in dem Kondensator 10 nF. Übersteigt die Amplitude die Spannung der Z-Diode BZX 83/39 wird der Anschluß 5 unter die Abschalt-schwelle gezogen und die Ausgabe von weiteren Steuerimpulsen aus Anschluß 8 unterbrochen. Die Spannungsüberhöhung auf der Sekundärseite im Störfall nimmt nunmehr maximale Werte von ca. 30 % an.

Zusätze zur Prüf- und Meßschaltung 2

Frequenz in Abhängigkeit der Ausgangsleistung

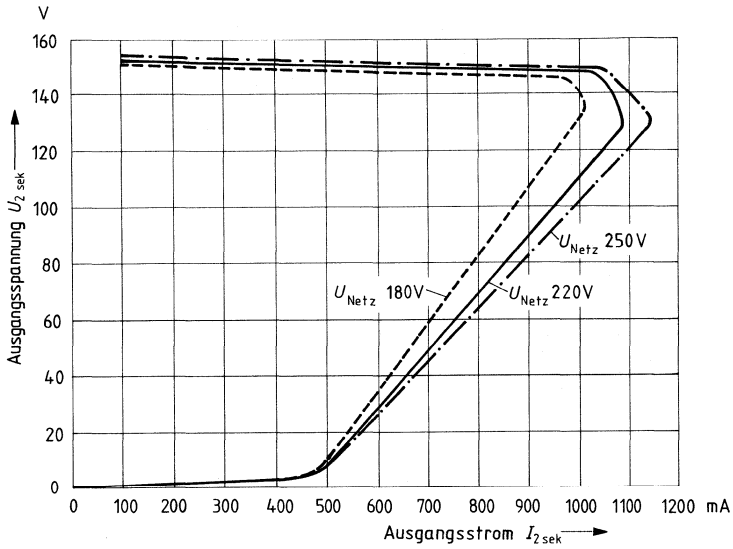


Wirkungsgrad in Abhängigkeit der Ausgangsleistung

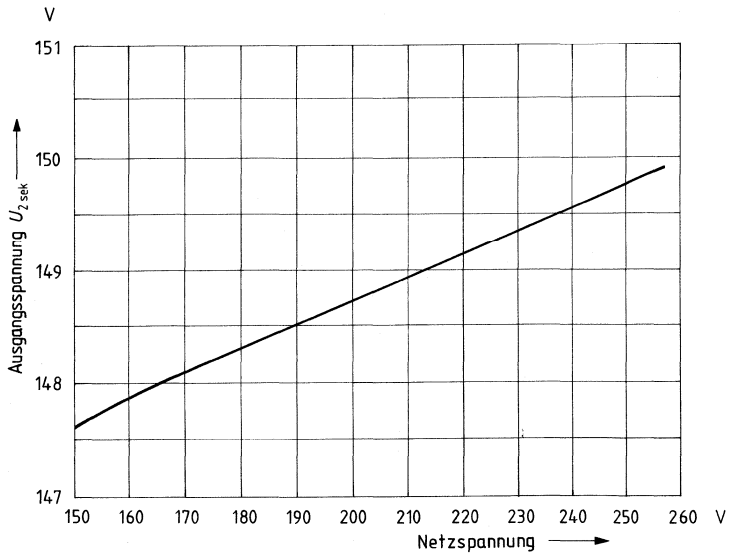


Zusätze zur Prüf- und Meßschaltung 2

Lastverhalten $U_{2\text{sek}} = f(I_{2\text{sek}})$

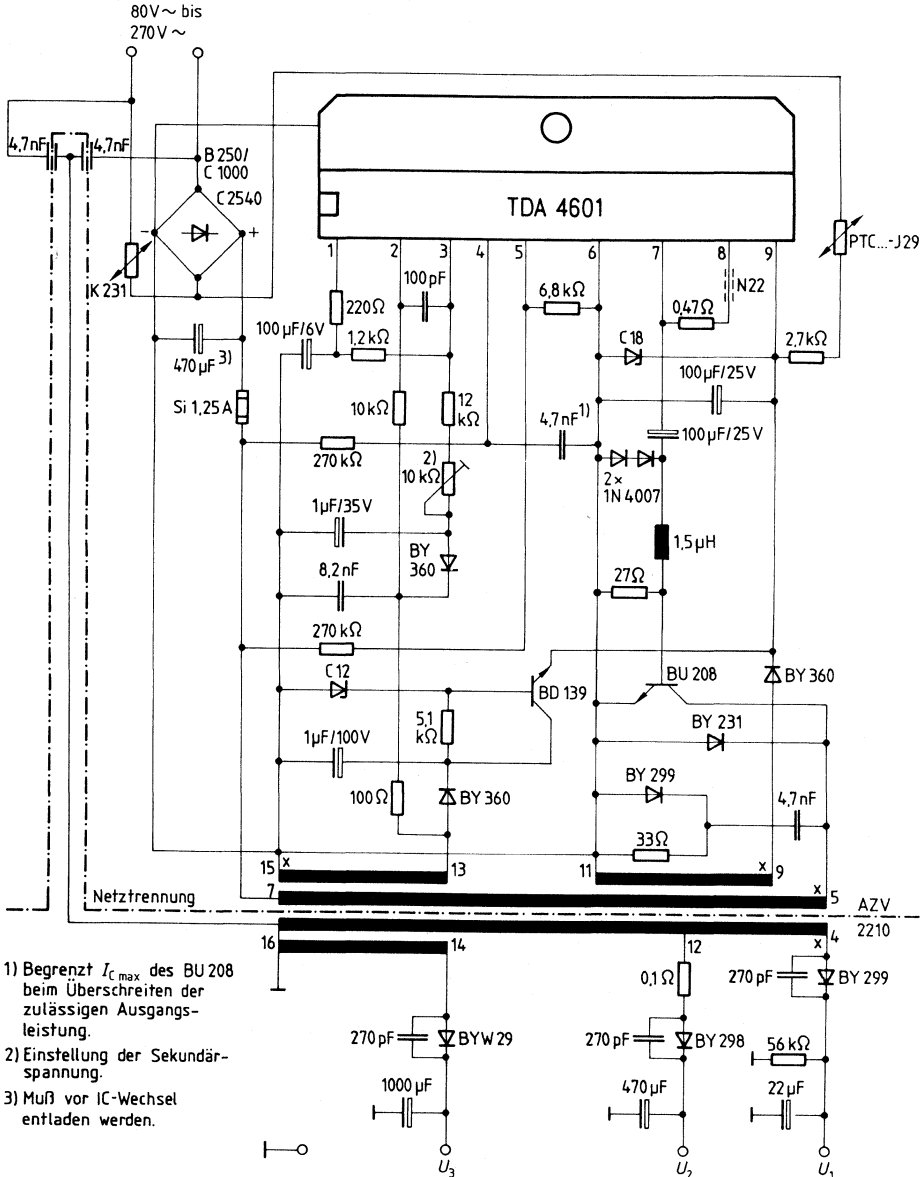


Ausgangsspannung $U_{2\text{sek}}$ bei Netzänderung



Anwendungsschaltung 2

Weitbereich von 80V~ bis 270V~



Zu Anwendungsschaltung 2

Weitbereich-Schaltnetzteil

Die Siebung der gleichgerichteten Wechselspannung wurde um eine sichere, brummfreie Versorgung bei $U_{\text{Netz}} = 80 \text{ V}_{\sim}$ zu haben auf $470 \mu\text{F}$ erhöht. Die Versorgung des IC ist wie die Sekundärseite von der stabilisierten Phase abgegriffen. Um einen sicheren Anlauf des SNT bei der unteren Netzspannung zu gewährleisten, wurde von der Wicklung 13/15 die nichtstabilisierte Phase als Anlaufhilfe (BD 139) verwendet, die im eingeschwungenen Betrieb mit Hilfe der Z-Diode C 12 ausgeschaltet wird.

Zur Verbesserung des Schaltverhaltens des BU 208 über den ganzen Spannungsbereich (80 bis 270 V_{\sim}) war im Vergleich zur 220 V_{\sim} -Standardschaltung eine Änderung der Kollektor-Emitter-Beschaltung notwendig. Um den BU 208 frei von Inversbetrieb zu halten, ist die Diode BY 231 notwendig. Bei Schaltzeiten mit einer Sekundärleistung $< 75 \text{ W}$ kann diese Diode integriert werden (BU 208D).

Der IC TDA 4601 selbst wurde im Vergleich zum IC TDA 4600-2 bezüglich des Abschaltens bei Unterspannung am Anschluß 5 verbessert. Der IC TDA 4601 erhielt zusätzlich am Anschluß 5 einen Differenz-Verstärker-Eingang, der ein exaktes Abschalten des Anschluß 8-Ausganges mit Hysterese bewirkt. Für Weitbereich-Schaltnetzteile wird deshalb der TDA 4601 statt des TDA 4600-2 empfohlen. Die Forderung nach Weitbereich-Schaltnetzteilen ($80\text{--}270 \text{ V}_{\sim}$) mit 120 W Sekundärleistung bei gleichbleibender Qualität wie die Standardschaltung bei 220 V_{\sim} ist ohne Zeitaufwand nicht realisierbar.

Wärmewiderstand

Umgebungsbezogener Wärmewiderstand R_{thJU1} (normiert)
als Funktion der Seitenlänge l einer quadratischen
kupferkaschierten Kühlfläche ($35 \mu\text{m}$ Kupferauflage)

$$R_{thJU}(l=0) = 60 \text{ K/W}$$

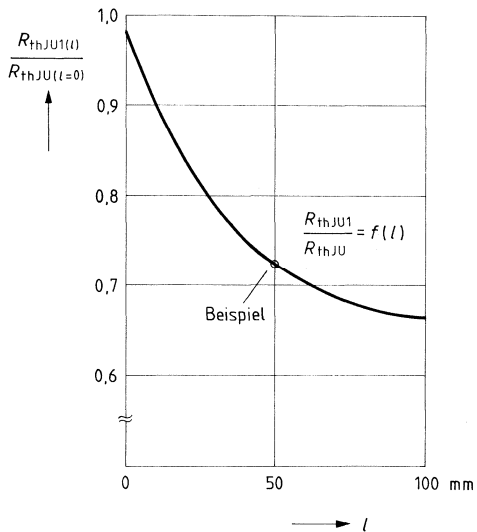
$$\vartheta_U \leq 70 \text{ °C}$$

$$P_V = 1 \text{ W}$$

Platine senkrecht

Schaltkreis senkrecht

ruhende Luft



Zu Anwendungsschaltung 3

Vollisolierter, klemmkontakterter Kaltleiter für Schaltnetzteilanwendungen mit erhöhtem Anlaufstrom

Der neuentwickelte Kaltleiter **Q63100-P2462-J29** wurde für Schaltnetzteile konzipiert, kann aber auch in anderen elektronischen Schaltungen eingesetzt werden, die ihre Versorgungsspannung beispielsweise direkt aus der gleichgerichteten Netzspannung beziehen und einen erhöhten Einschaltstrom benötigen. Beim Einsatz im millionenfach bewährten Sperrwandlernetzteil für Fernsehgeräte konnte durch den Einsatz des neuen Kaltleiters im Hilfsstromzweig eine Leistungseinsparung von immerhin 2 W erreicht werden. Diese Verbesserung des Wirkungsgrades wirkt sich im Standby-Betrieb von Fernsehgeräten besonders günstig aus.

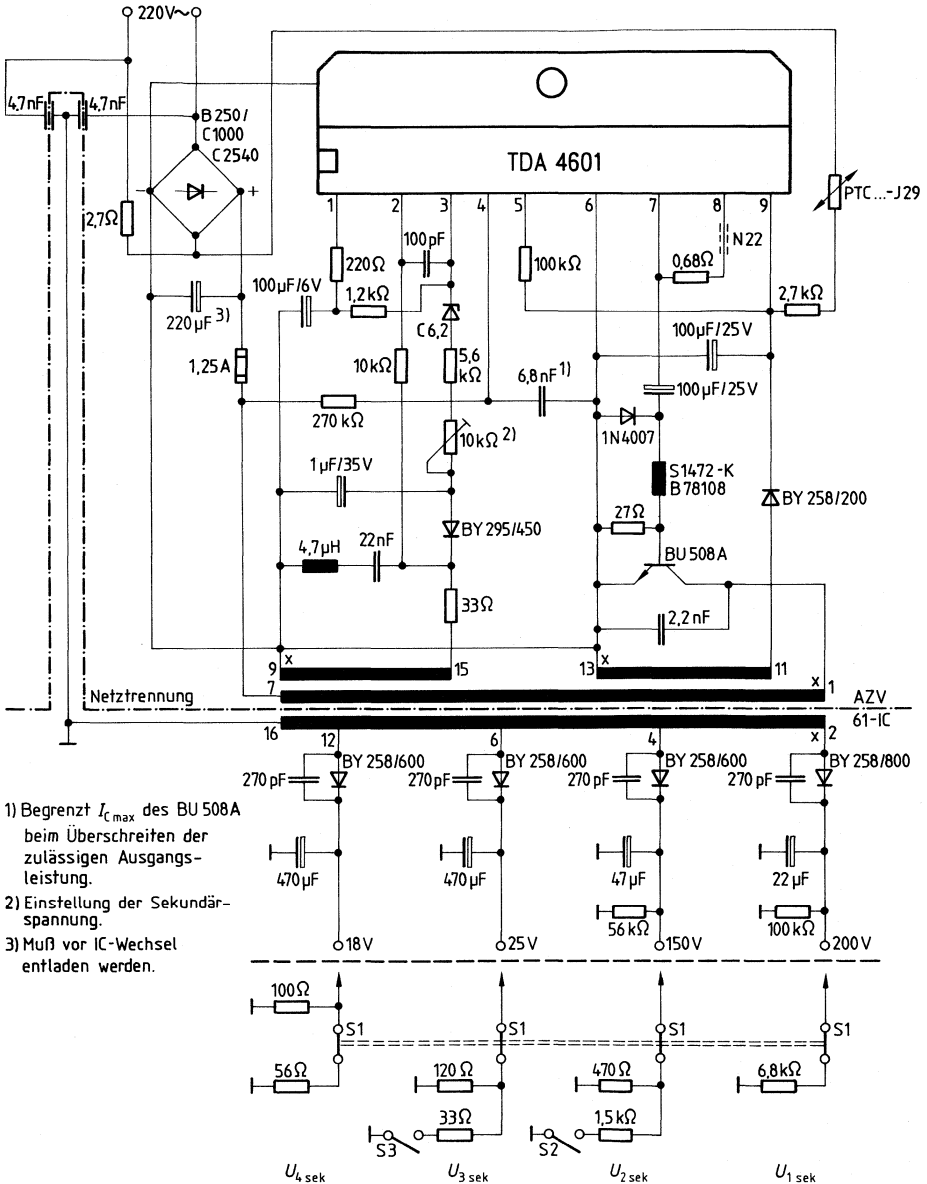
Der zum Anlauf benötigte Strom fließt nur 6 bis 8 s bis zum Erreichen der Kaltleiter-Betriebs-temperatur. Die kleine Wärmekapazität des Kaltleiters macht die Schaltung bereits nach 2 s wieder voll funktionsfähig. Als weiterer Vorteil ergibt sich eine verbesserte Kurzschlußfestigkeit der Anordnung. Die Klemmkontaktierung ermöglicht eine praktisch unbegrenzte Schalthäufigkeit und damit hohe Zuverlässigkeit. Das flammhemmende Kunststoffgehäuse und die geringen Abmessungen sind weitere Vorzüge des neuen Kaltleiters.

Technische Kurzdaten

Durchbruchspannung bei $T_U = 60\text{ °C}$
 Widerstand bei $T_U = 25\text{ °C}$
 Widerstandstoleranz
 Kippstrom (typ)
 Reststrom bei $U_{A,max}$
 Maximale Anwendungsspannung
 Bezugstemperatur (typ)
 Temperaturkoeffizient (typ)
 Maximaler Betriebsstrom
 Lagertemperatur

$U_{D,eff}$	350	V
R_{25}	5	k Ω
ΔR_{25}	25	%
I_K	20	mA
I_R	2	mA
$U_{A,max,eff}$	265	V
T_b	190	°C
TK_R	26	%/K
I_{max}	0,1	A
T_s	-25 bis 125	°C

Schaltung 4



- 1) Begrenzt $I_{c\max}$ des BU 508A beim Überschreiten der zulässigen Ausgangsleistung.
- 2) Einstellung der Sekundärspannung.
- 3) Muß vor IC-Wechsel entladen werden.

Zu Anwendungsschaltung 4

Verbesserte Lastregelung und verbessertes Kurzschlußverhalten

Das Einschalten erfolgt wie Schaltung 3.

Als Schalttransistor wurde aus Preisgründen ein BU 508A gewählt.

Für sicheren Standby-Betrieb wurde die Kapazität zwischen Anschluß 2 und Anschluß 3 auf 100 pF erhöht.

Die Z-Diode C 6,2 überträgt die Regelspannung ΔU_R direkt an Anschluß 3, wodurch eine bessere Lastregelung erzielt wird.

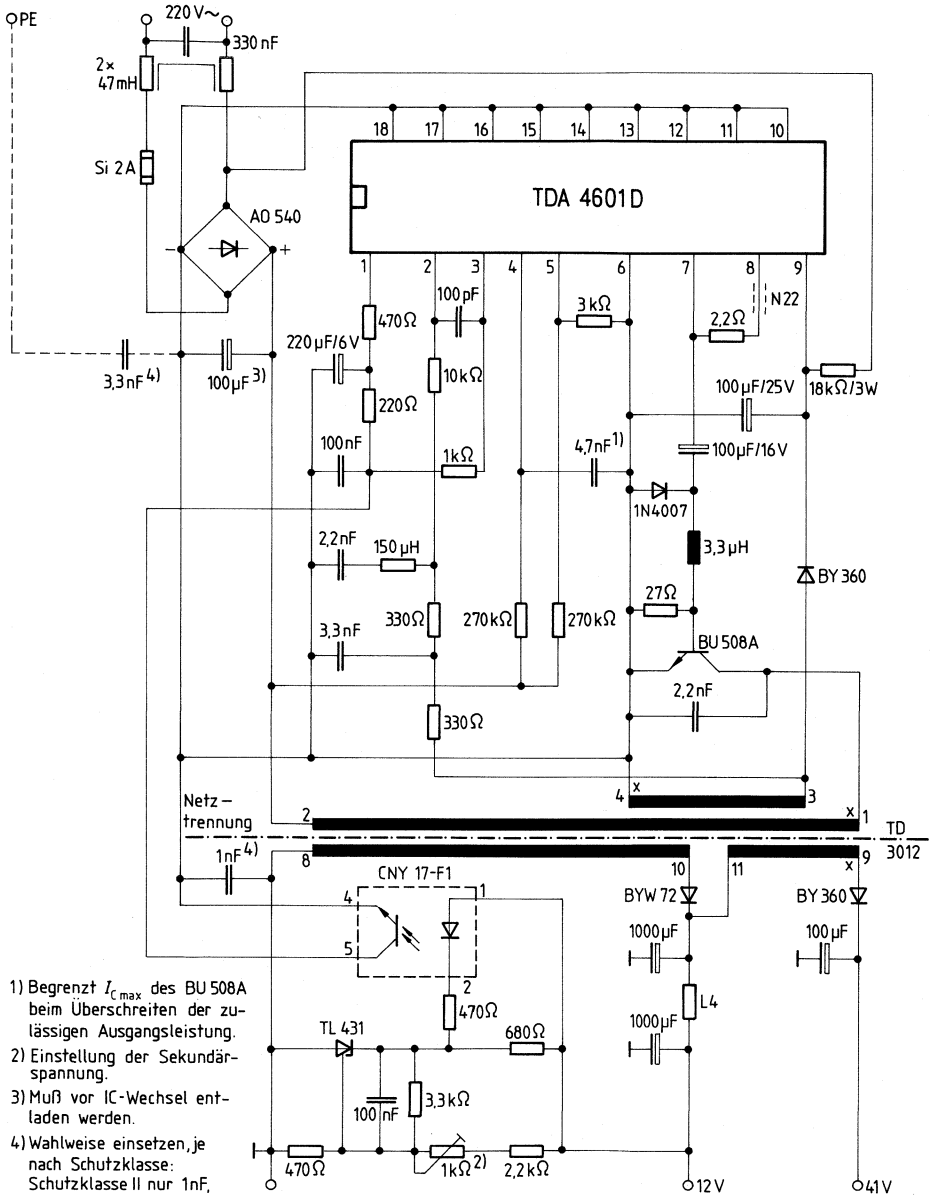
Der Aufbau und die Koppelverhältnisse verschiedener Sperrwandlertrafos führten manchmal zu Überschwinger-Spektren, die sich über die Rückkoppelwicklung 9/15, trotz des RC-Dämpfungsgliedes von $33 \Omega \times 22 \text{ nF}$ und des $10\text{-k}\Omega$ -Widerstandes, bis an den Nulldurchgangsindikator-Eingang (Anschluß 2) durchsetzten und den IC zu Doppel- und Mehrfach-Impulsen anregten. Doppel- und Mehrfach-Impulse aber führen zur magnetischen Sättigung des Sperrwandlertrafos und damit zur Gefährdung des Schaltnetztes (SNT).

Die Überschwinger werden besonders angeregt, wenn große Leistungen übertragen werden, was in der Nähe des Umkehrpunktes eintritt. Das SNT aber regelt bei jeder Überlast oder bei jedem Kurzschluß über den Umkehrpunkt seine abgegebene Leistung auf ein Minimum.

Durch die Induktivität $4,7 \mu\text{H}$ wurde in Verbindung mit der Kapazität 22 nF ein Saugkreis aufgebaut, dessen Resonanz der Eigenschwingung des Transformators entspricht und über den $33\text{-}\Omega$ -Widerstand die entstehenden Überschwinger kurzschließt.

$$\left(f = \frac{1}{2\pi\sqrt{LC}} \approx 500 \text{ kHz} \right)$$

Schaltung 5



- 1) Begrenzt I_{Cmax} des BU 508A beim Überschreiten der zulässigen Ausgangsleistung.
- 2) Einstellung der Sekundärspannung.
- 3) Muß vor IC-Wechsel entladen werden.
- 4) Wahlweise einsetzen, je nach Schutzklasse:
Schutzklasse II nur 1nF,
Schutzklasse I mit Schutzleiter nur 3,3nF.

Zu Anwendungsschaltung 5

Hochstabilisierte Sekundärseite

Für kommerzielle Stromversorgungen werden vor allem hochkonstante niedere Spannungen und hohe Ströme benötigt, die mittels des Sperrwandler-Prinzips allerdings nur bedingt realisierbar sind, wegen der großen Wirtschaftlichkeit aber eingesetzt werden. Bedingung für einen Sperrwandler mit galvanischer Netztrennung und hochkonstanter Sekundärseite ist, daß die Regelinformation direkt von der Sekundärseite erfolgt. Nur zwei Möglichkeiten sind hierfür bekannt, entweder mittels eines vom Sperrwandlertrafo magnetisch getrennten Übertragers oder mittels eines Optokopplers. Mit der Entwicklung des CNY 17 ist es gelungen, einen betriebssicheren, langzeitkonstanten und für galvanische Netztrennung geeigneten Baustein herzustellen.

Der IC TDA 4601 D, ein Folgetyp des IC TDA 4600 D, ist funktionskompatibel zu seinem Vorgänger und steuert genauso wie diese das freischwingende Sperrwandler-Netzteil. Der Eingang für die Regelinformation erfolgt am Anschluß 3, wo der Vergleich mit der von Anschluß 1 stammenden Referenzspannung und der vom Optokoppler mitgeteilten Regelinformation stattfindet und in eine Frequenz-Impulsbreiten-Regelung umgesetzt wird.

Die bisherige Rückkoppel- und Regelinformationswicklung ist nicht notwendig. Die Rückkoppelinformation (Nulldurchgang) wird aus der Wicklung 3/4 –Versorgungswicklung – entnommen. Um von Störeinflüssen am Anschluß 2 frei zu sein, wurde die Zeitkonstanten-Kette $330 \Omega/3,3 \text{ nF}$ und $330 \Omega/2,2 \text{ nF}$ in Reihe mit $150 \mu\text{H}$ eingesetzt. Das LC-Glied stellt für die Überschwinger des Sperrwandlertrafos einen Saugkreis dar und wirkt für diese als Kurzschluß.

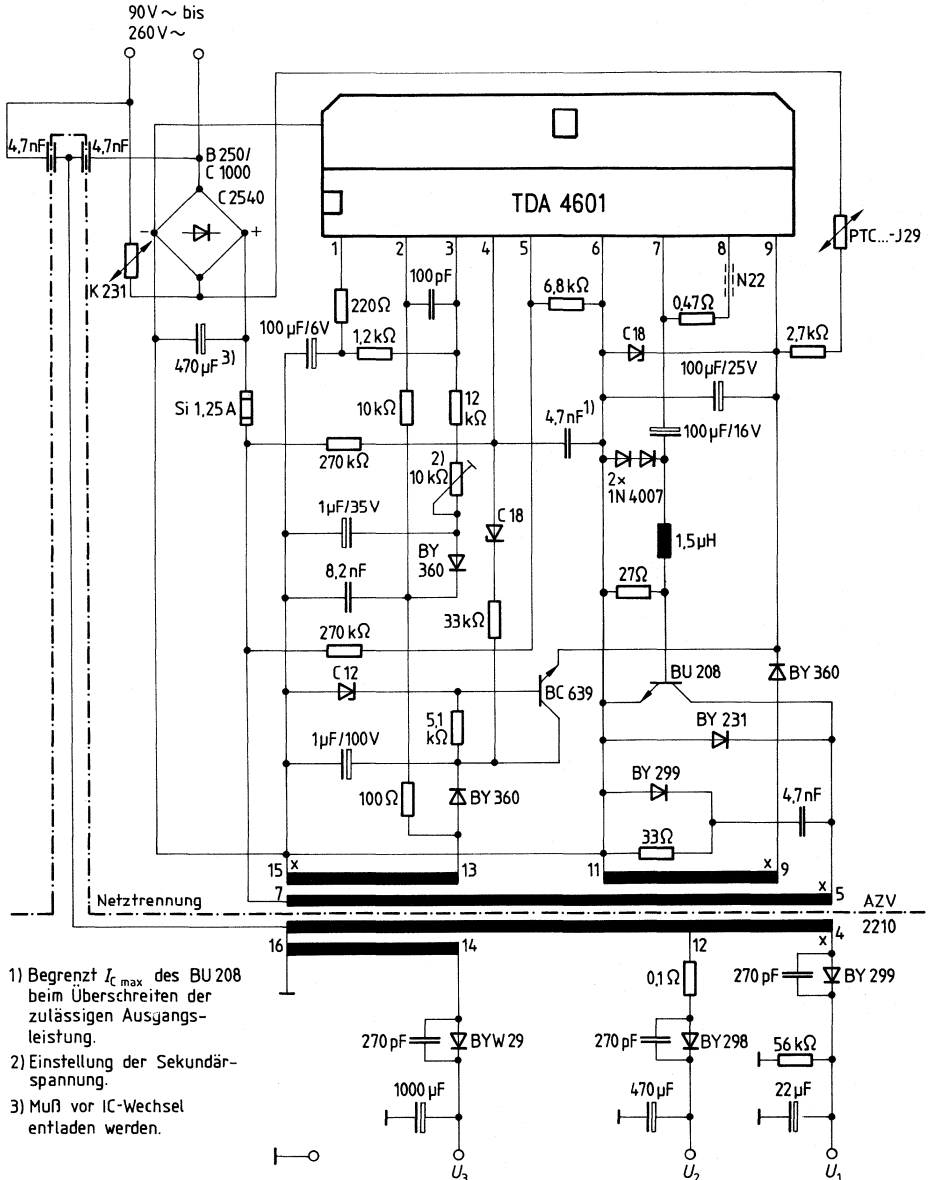
Zu Anwendungsschaltung 6

Weitbereich – Steckerschaltnetzteil bis 30 W

Steckernetzteile waren bisher aufgrund ihres Volumens und ihres Gewichtes auf Sekundärleistungen von 6 W und einer eingeengten Primärspannung begrenzt.

Mit dem hier vorgestellten netzgetrennten Weitbereich-Sperrwandler mit variabler Frequenz wurde eine Sekundärleistung von 30 W möglich. Der kompakte Aufbau hat ein Gewicht von ca. 400 g. Der gesamte Netzbereich von 90 V \sim bis 260 V \sim wird auf der Sekundärseite mit $\pm 1,5\%$ stabilisiert. Lastschwankungen werden zwischen 0,1 A und 2 A mit 5 % ausgeregelt. Der Ausgang (Sekundärseite) ist überlast-, kurzschluß- und leerlaufsicher.

Schaltung 7



- 1) Begrenzt $I_{C,max}$ des BU 208 beim Überschreiten der zulässigen Ausgangsleistung.
- 2) Einstellung der Sekundärspannung.
- 3) Muß vor IC-Wechsel entladen werden.

Zu Anwendungsschaltung 7

Weitbereich – Schaltnetzteil mit reduzierendem Kollektorspitzenstrom $I_{C\ BU\ 208}$ bei steigender Netzspannung (variabler Umkehrpunkt)

Weitbereich Netzteile müssen bei Netzspannungen $U_{\sim} = 90$ bis 260 V dimensioniert werden. Der Abstand zwischen dem max. Kollektorstrom $I_{C\ BU\ 208\ max}$ und dem höchstmöglichen Grenzstrom $I_{C\ BU\ 208\ grenz}$, der zur magnetischen Sättigung des Sperrwandlertrafos führt und durch die Primärinduktivität Wicklung 5/7 fließt, muß bei $U_{\sim\ min}$ bestimmt werden ($I_{C\ BU\ 208\ grenz} \geq 1,2 \times I_{C\ BU\ 208\ max}$). Danach ist die übertragbare Leistung des Sperrwandlertrafos und dessen Größe bei $U_{\sim\ max}$ festzulegen. Der Kollektorstrom $I_{C\ BU\ 208\ max}$ im Umkehrpunkt ist in der Standardschaltung für alle Netzspannungen annähernd konstant. Die übertragbare Leistung auf der Sekundärseite aber wächst im Umkehrpunkt im Verhältnis mit der angelegten gleichgerichteten steigenden Netzspannung (**Figur 1 u. 2**).

Im Weitbereich-Netzteil tritt ein Netzspannungsverhältnis $270/90 = 3/1$ auf, was auf der Sekundärseite zu einer Verdopplung der übertragbaren Leistung führt, d. h. im Weitbereich-Schaltnetzteil mußte ein viel zu großer Sperrwandlertrafo eingesetzt werden.

Der Umkehrpunkt, der das Schaltnetzteil bei Überlast oder Kurzschluß schützt, wird aus der Zeitkonstante am Anschluß $4 \tau_4 = 270\ k\Omega \times 4,7\ nF$ bestimmt und damit die größtmögliche Impulsbreite festgelegt.

Mit Einführung des Widerstandes $33\ k\Omega$ wird diese Zeitkonstante in Abhängigkeit der an der Wicklung 13/15 anliegenden und durch die Diode BY 360 gleichgerichteten und durch die Kapazität $1\ \mu F$ gesiebtten Regelspannung verkleinert, d. h. die Impulszeit verkürzt. Mit der Z-Diode C 18 wird festgelegt, ab welcher Netzspannung der Einfluß der Zeitkonstanten-Korrektur beginnt. Die Änderung der gleichgerichteten Spannung der Wicklung 13/15 ist proportional der Änderung der gleichgerichteten Netzspannung!

Mit den vorgegebenen Werten wurde der Kollektorspitzenstrom im Umkehrpunkt $I_{C\ BU\ 208}$ von 5,2 A bei $U_{\sim} = 90\ V$ auf 3,3 A bei $U_{\sim} = 270\ V$ reduziert. Die übertragbare Leistung im Umkehrpunkt bleibt durch den eingestellten Einsatzpunkt der Umkehrpunkt-Korrektur ab $U_{\sim} = 125\ V$ bis $U_{\sim} = 270\ V$ konstant (hervorgehobene Kurve in Figur 2).

Lastverhalten

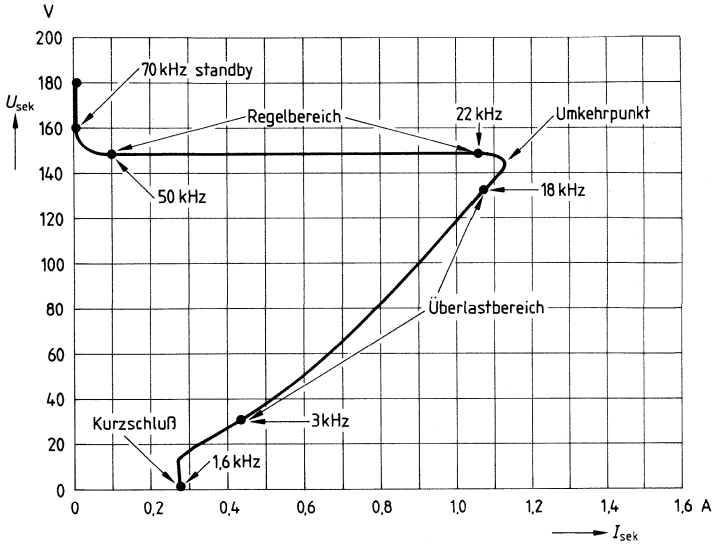


Bild 1

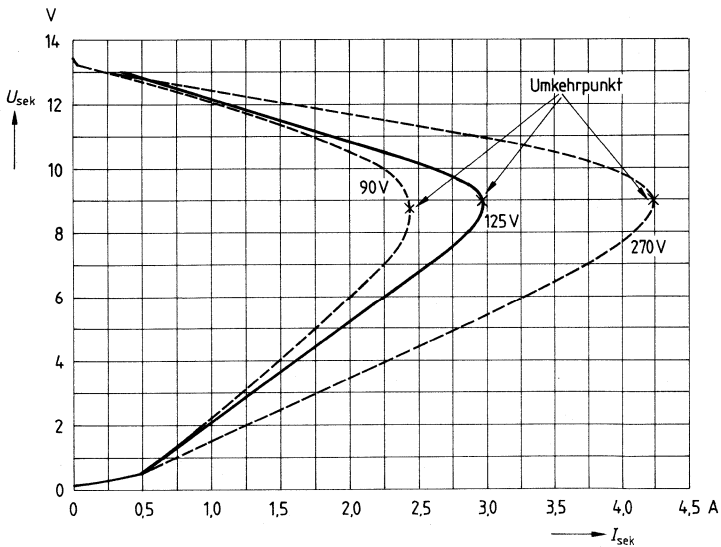


Bild 2

Typ	Bestellnummer	Gehäuse
TDA 4930	Q 67000-A 2156	SIP 9

Der TDA 4930 arbeitet als Stereo- bzw. Brückenverstärker der B-Klasse für NF-Signale. Er enthält Schutzschaltungen gegen Übertemperatur und gegen Überlast.

- Universelle Anwendung als Stereoverstärker oder Brückenverstärker
- Großer Speisespannungsbereich
- Geringste Außenbeschaltung
- Ausgänge AC und DC kurzschlußfest

Grenzdaten

Speisespannung	U_S	32	V
Ausgangsspitzenstrom	$I_1; I_{9SS}$	2,5	A
Eingangsspannung	$U_2; U_3; U_7$	-0,3 bis U_S	V
Sperrschichttemperatur	T_J	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Gehäuse	R_{thSG}	6	K/W

Funktionsbereich

Speisespannung	U_S	8 bis 26	V
$R_L \geq 8 \Omega$	U_S	8 bis 22	V
$R_L = 4 \Omega$	T_G	-20 bis 85	°C
Gehäusetemperatur			
$P_V = 10 \text{ W}$			

Kenndaten $U_S = 19 \text{ V}; T_G = 25^\circ \text{C}$

		Prüf- schalt.	min.	typ.	max.	
Ruhestromaufnahme						
$U_i = 0$	I_5	1		30	60	mA
Ausgangsspannung						
$U_i = 0$	$U_{q9;1}$	1	9	9,5	10	V
Eingangswiderstand ¹⁾	$R_{i7;3}$	1		20		k Ω
Ausgangsleistung						
$f = 1 \text{ kHz}$						
Stereo-Betrieb						
$k = 1 \%$	$P_{q9;1}$	1	7	8		W
$k = 10 \%$	$P_{q9;1}$	1	9	10		W
Brücken-Betrieb						
$k = 1 \%$	$P_{q9;1}$	2	14	16		W
$k = 10 \%$	$P_{q9;1}$	2	18	20		W
Netzbrummunterdrückung ²⁾	a_{SVR}	1	40	46		dB
$f_R = 100 \text{ Hz}; U_n = 0,5 \text{ V}$						
Stromaufnahme	I_5	1		1,5		A
$P_9 = P_1 = 10 \text{ W}; f_i = 1 \text{ kHz}$						
Wirkungsgrad	η	1		70		%
$P_9 = P_1 = 10 \text{ W}; f_i = 1 \text{ kHz}$						
Klirrfaktor	k	1		0,2	0,5	%
$P_{9/1} = 0,05 - 6 \text{ W}$						
$f_i = 40 \text{ Hz bis } 15 \text{ kHz}$						
Übersprechdämpfung	a_0	1		50		dB
$f_i = 1 \text{ kHz};$						
$P_9 \text{ oder } P_1 = 10 \text{ W}$						
Übertragungsbereich ³⁾	B	1		40 Hz bis 60 kHz		
Fremdspannung ($B = 30 \text{ Hz} - 20 \text{ kHz}$)	U_N	1		5		μV
nach DIN 45 405						
bezogen auf den Eingang ⁴⁾						
Geräuschspannung (CCIR-Filter)	U_N	1		15		μV_S
nach DIN 45 405						
bezogen auf den Eingang ⁴⁾						
Unterschied im Übertragsmaß	ΔV_U	1			1	dB
$P_9 = P_1 = 7 \text{ W}$						
$f_i = 40 \text{ Hz bis } 20 \text{ kHz}$						
Spannungsverstärkung						
Stereo	V_U	1		30		dB
Brücke	V_U	2		36		dB
Ausgleichsspannung bei	$U_{1;9}$	2		0,15	0,30	V
angesprochener DC-Freischaltung						
bei S1/9 geschlossen: $U_S \geq 10 \text{ V}$						

1) S2 a (b) offen/geschlossen

2) S1 a (b) und S3 in Stellung 2

3) $P_{9/1} = 6 \text{ W}; -3 \text{ dB}$ bezogen auf 1 kHz

4) S1 a (b) in Stellung 2

Schaltungsbeschreibung

Der IC enthält 2 komplette Verstärker und ist bei minimaler Außenbeschaltung äußerst vielseitig einsetzbar.

Es lassen sich Stereo- wie auch Brückenverstärker für Betriebsspannungen von 8 V bis 26 V mit Lastwiderständen von 1Ω bis 16Ω aufbauen.

Stark gegengekoppelte Differenzverstärker bilden die Vorstufen. Eine interne Frequenzkompensation im Treiberverstärker begrenzt das Verstärkungs-Bandbreiten-Produkt auf 4,5 MHz.

Die Endstufen bestehen aus Quasi-PNP-Transistoren (kleine Sättigungsspannung).

Mit Hilfe der jedem Leistungselement eigenen Schutzschaltung werden die Verstärkerausgänge AC- und DC- kurzschlußfest.

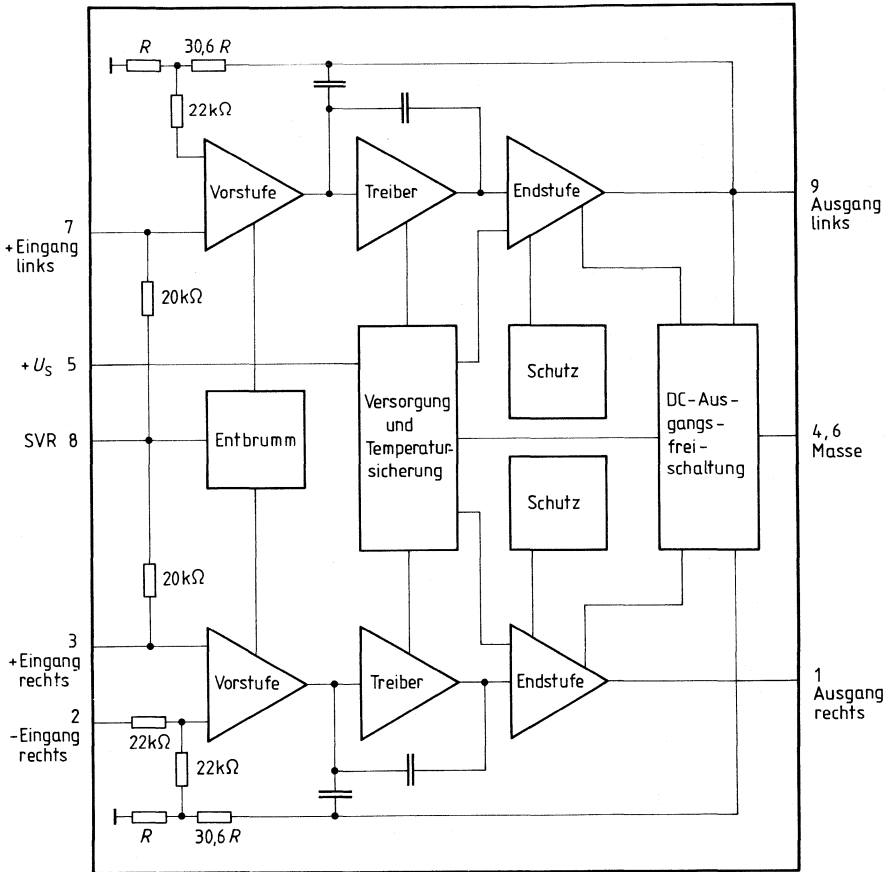
Eine DC-Freischaltung der Ausgänge verhindert Lautsprecherüberlastungen, falls im Brückenbetrieb Masseschlüsse auftreten. Um Überhitzungen zu vermeiden, schaltet eine für beide Verstärker wirksame Temperatursicherung die Endstufen bei unzulässig hohen Chiptemperaturen stromlos.

Um die Peripheriekosten gering zu halten, sind die Gegenkopplungswiderstände für $V_U = 30 \text{ dB}$ und der Eingangsbezugsspannungsteiler mit den Eingangswiderständen integriert worden.

Anschlußbelegung

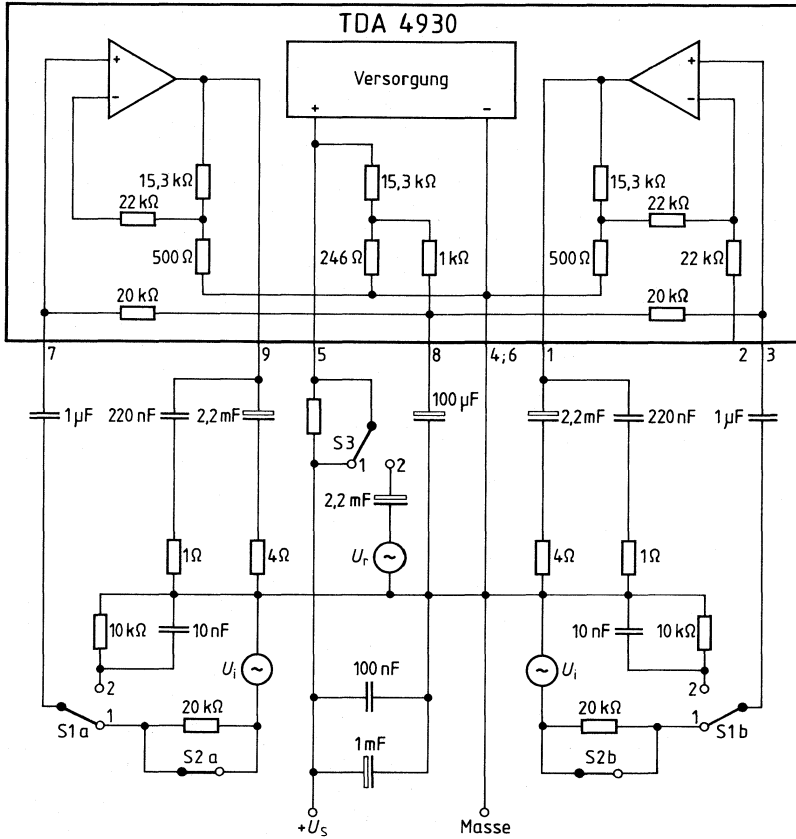
Anschluß	Funktion
1	Ausgang rechter Kanal
2	invertierender Eingang rechter Kanal (über $22 \text{ k}\Omega$)
3	nichtinvertierender Eingang rechter Kanal
4	Masse
5	$+U_S$
6	Masse
7	nichtinvertierender Eingang linker Kanal
8	Netzbrummunterdrückung rechter und linker Kanal
9	Ausgang linker Kanal

Blockschaltbild



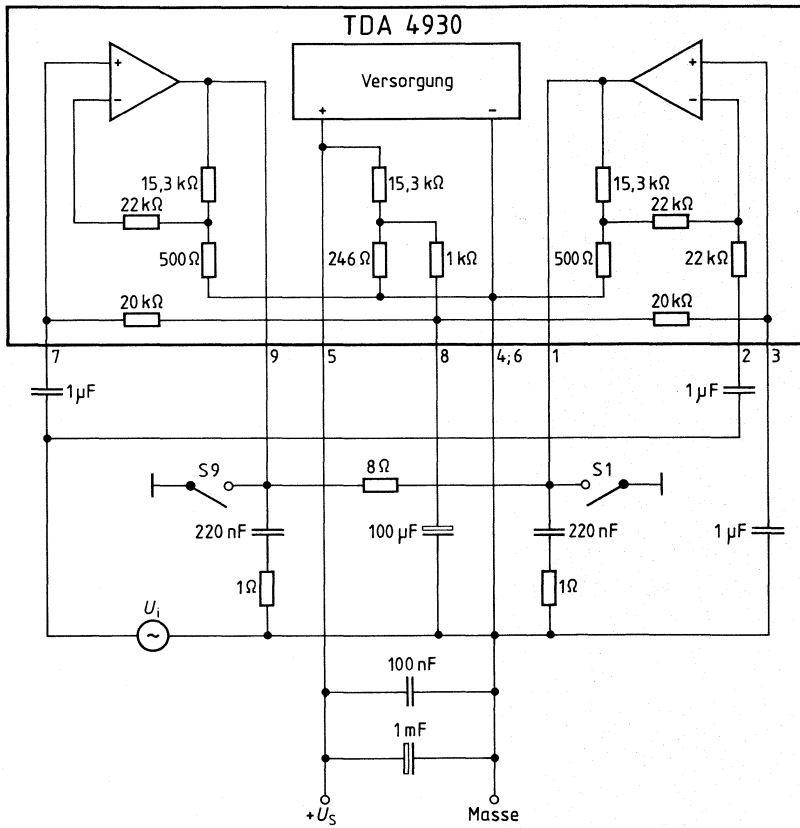
Prüf- und Meßschaltung

1. Stereo-Betrieb



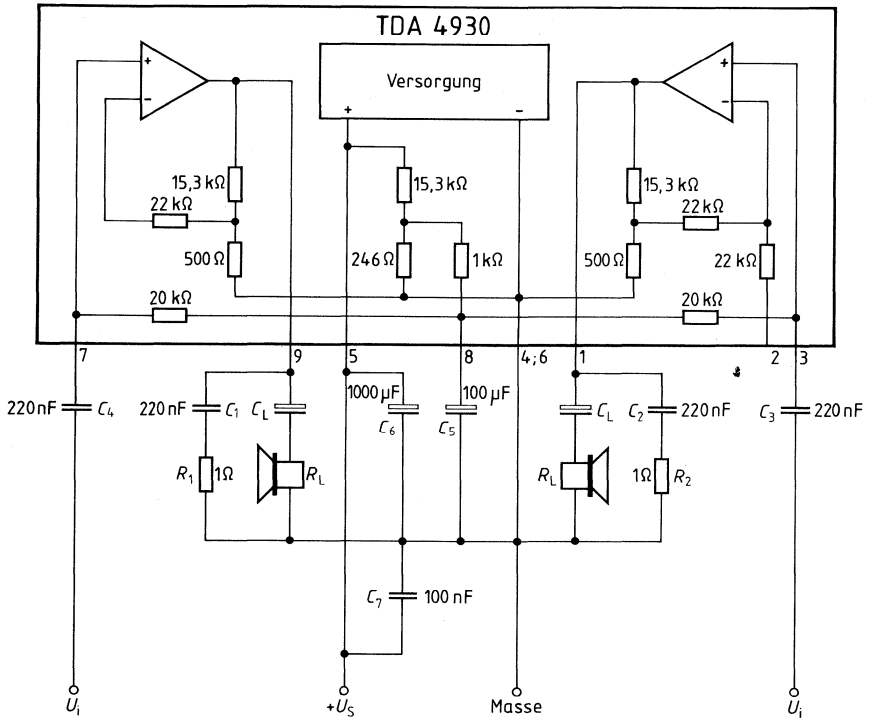
Prüf- und Meßschaltung

2. Brücken-Betrieb



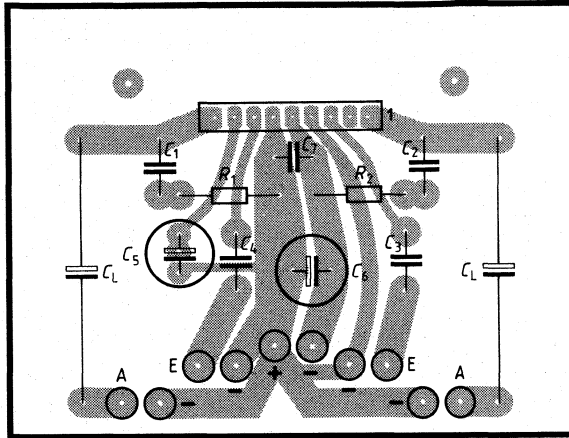
Anwendungsschaltung

1. Stereo-Betrieb



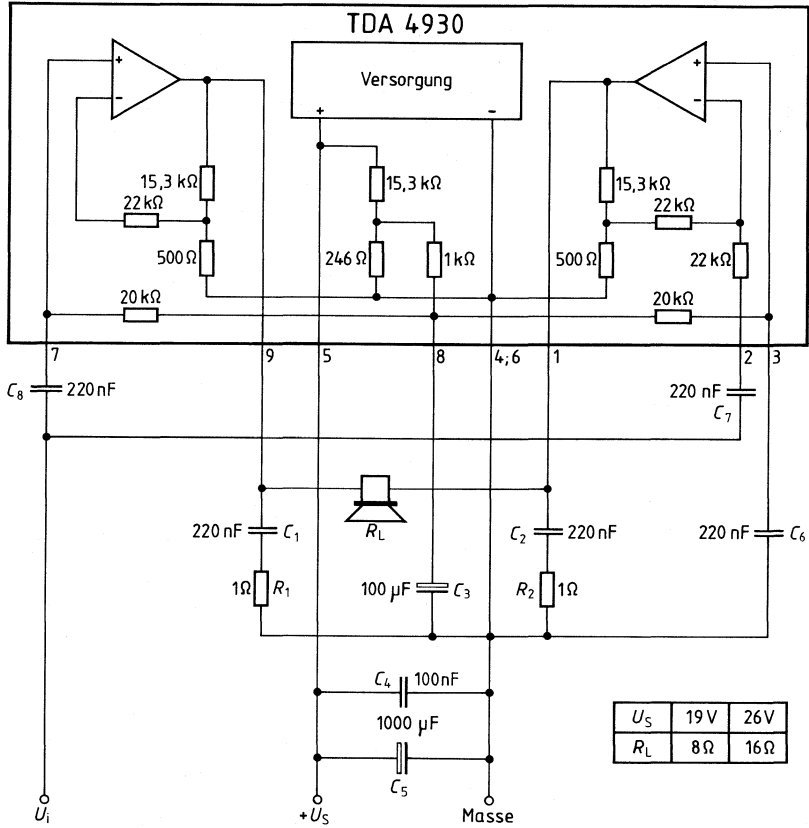
U_S	19V	26V
R_L	4Ω	8Ω
C_L	1000µF	470µF

Layout/Bestückung

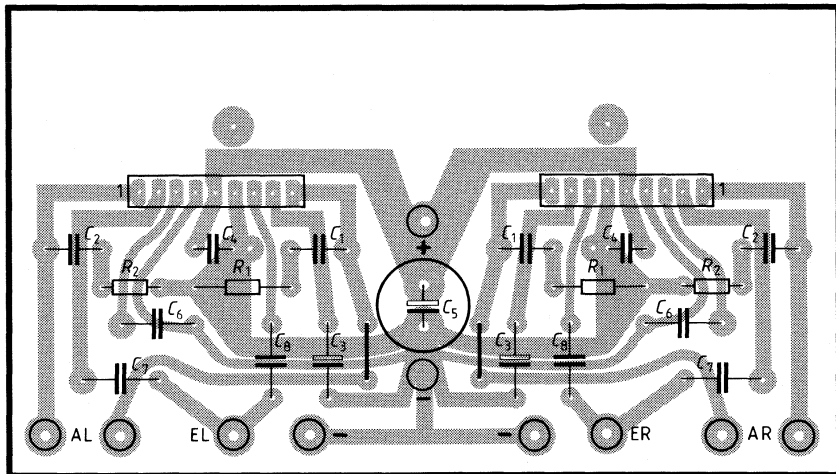


Anwendungsschaltung

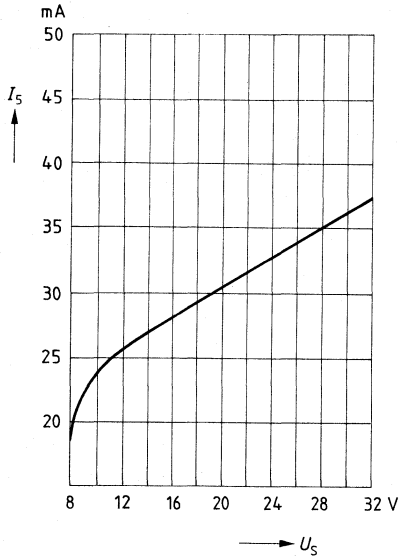
2. Brücken-Betrieb (nur ein Kanal)



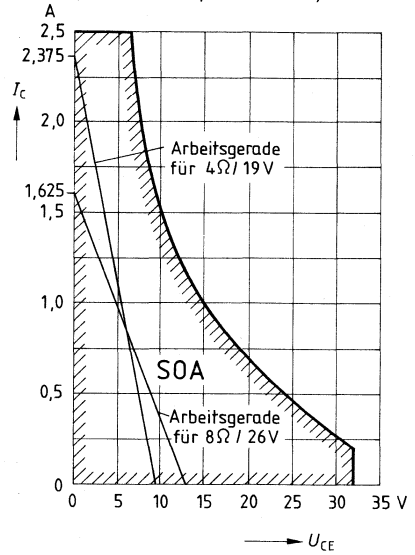
Layout/Bestückung



Ruhestrom als Funktion der Speisespannung

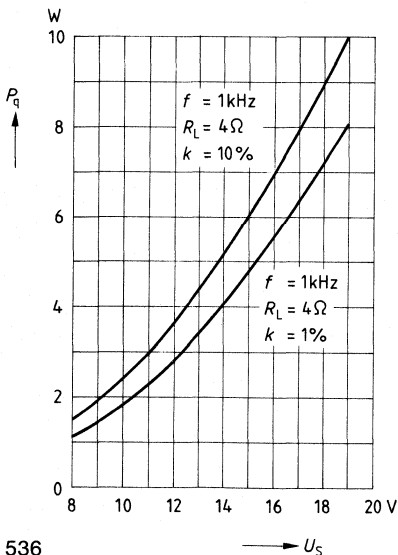


Durch interne Schutzschaltungen eingestellter typischer Arbeitsbereich der Endtransistoren (SOA = Safe Operation Area)



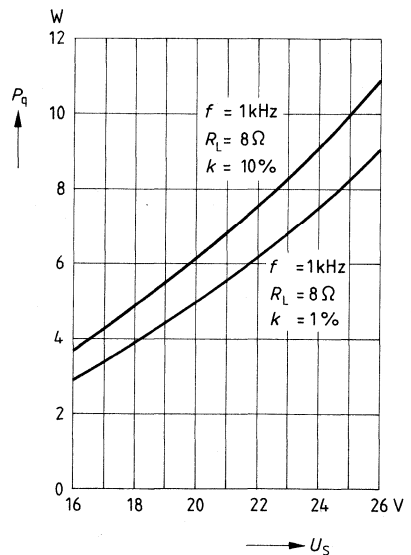
Stereo-Betrieb

Ausgangsleistung als Funktion der Speisespannung



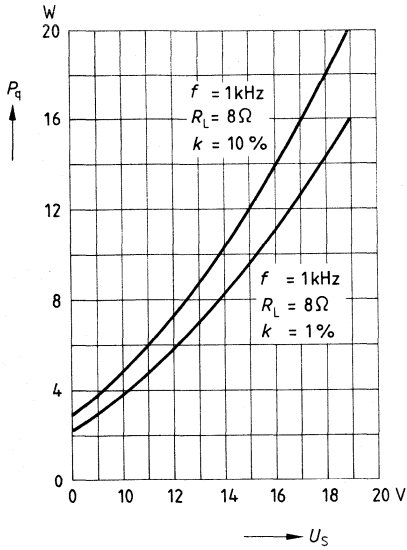
Stereo-Betrieb

Ausgangsleistung als Funktion der Speisespannung



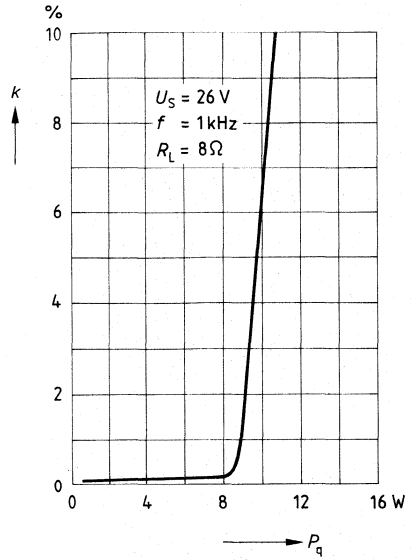
Brücken-Betrieb

Ausgangsleistung als Funktion der Speisespannung



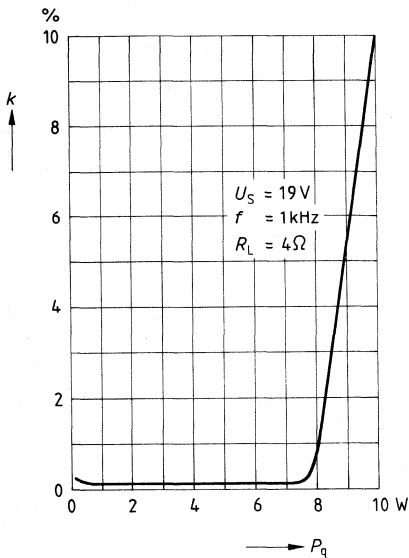
Stereo-Betrieb

Klirrfaktor als Funktion der Ausgangsleistung



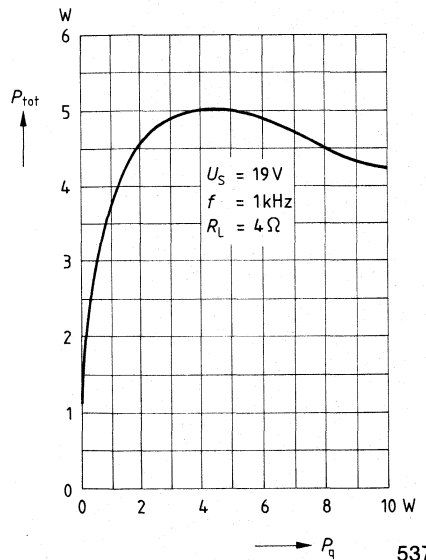
Stereo-Betrieb

Klirrfaktor als Funktion der Ausgangsleistung



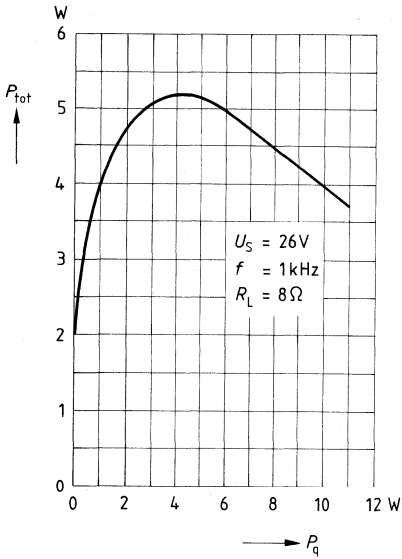
Stereo-Betrieb

Verlustleistung (pro Kanal) als Funktion der Ausgangsleistung



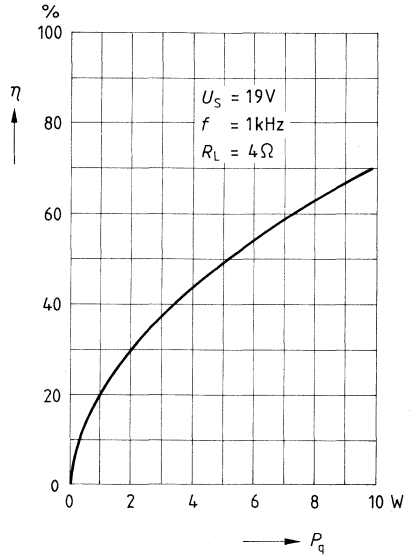
Stereo-Betrieb

Verlustleistung (pro Kanal) als Funktion der Ausgangsleistung



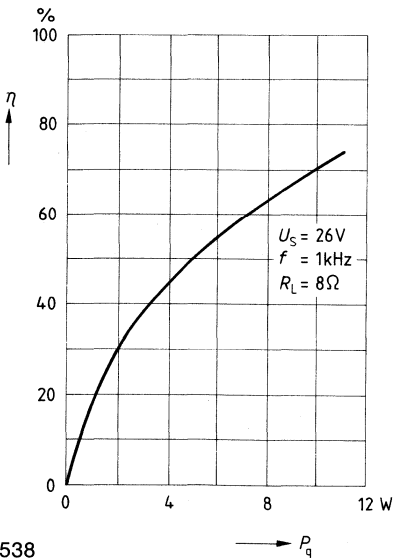
Stereo-Betrieb

Wirkungsgrad als Funktion der Ausgangsleistung



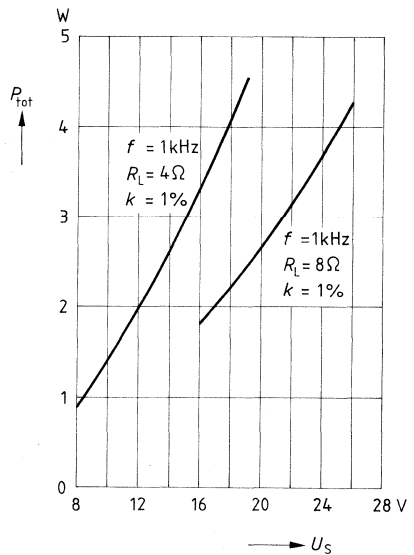
Stereo-Betrieb

Wirkungsgrad als Funktion der Ausgangsleistung



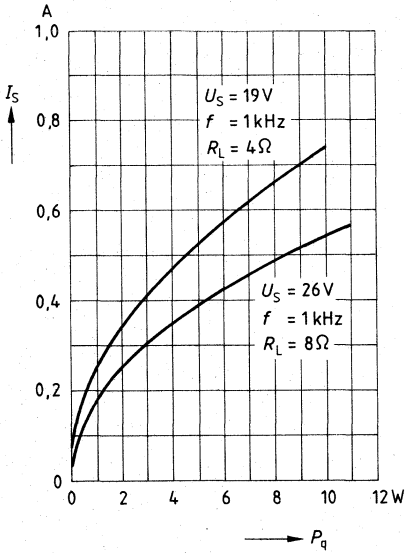
Stereo-Betrieb

Verlustleistung (pro Kanal) als Funktion der Speisespannung



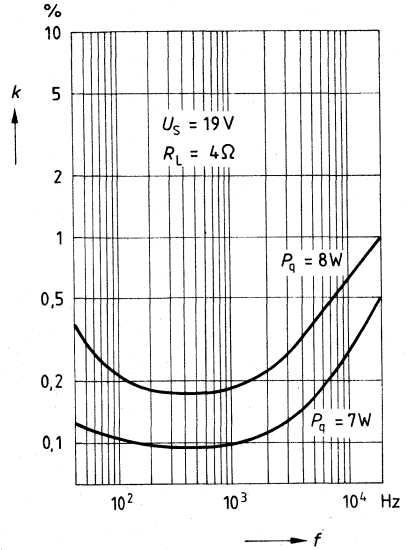
Stereo-Betrieb

Speisestrom (ein Kanal ausgesteuert) als Funktion der Ausgangsleistung

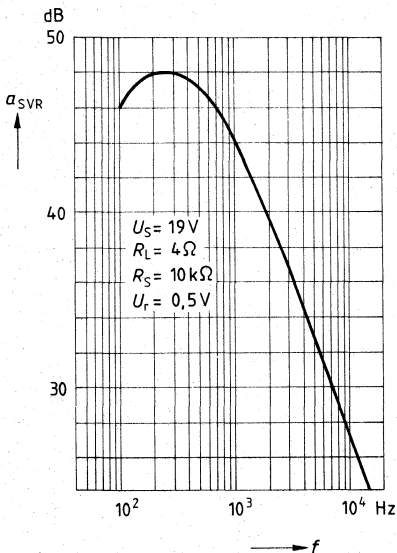


Stereo-Betrieb

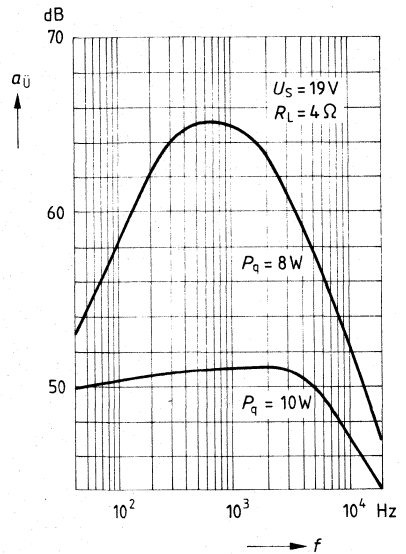
Klirrfaktor als Funktion der Frequenz



Netzbrummunterdrückung als Funktion der Frequenz



Übersprechdämpfung als Funktion der Frequenz



Typ	Bestellnummer	Gehäuse
TDA 4935	Q 67000-A 2538	SIP 9

Der TDA 4935 arbeitet als Stereo- bzw. Brückenverstärker der B-Klasse für NF-Signale. Er enthält Schutzschaltungen gegen Übertemperatur.

- Universelle Anwendung als Stereoverstärker oder Brückenverstärker
- Großer Speisespannungsbereich
- Geringste Außenbeschaltung

Grenzdaten

Speisespannung	U_S	32	V
Ausgangsspitzenstrom	$I_1; I_9$	2,8	A
Eingangsspannung	$U_2; U_3; U_7$	-0,3 bis U_S	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Gehäuse	R_{thSG}	4	K/W

Funktionsbereich

Speisespannung	U_S	8 bis 30	V
$R_L \geq 8 \Omega$	U_S	8 bis 24	V
$R_L = 4 \Omega$	T_G	-20 bis 85	°C
Gehäusetemperatur			
$P_V = 15 W$			

Kenndaten

$U_S = 24 \text{ V}; T_G = 25 \text{ }^\circ\text{C}$

		Prüf- schalt.	min.	typ.	max.	
Ruhestromaufnahme $U_i = 0$	I_5	1		40	80	mA
Ausgangsspannung $U_i = 0$	$U_{q1;9}$	1	11	12	13	V
Eingangswiderstand ¹⁾	$R_{i3;7}$	1		20		k Ω
Ausgangsleistung $f = 1 \text{ kHz}$						
Stereo-Betrieb						
$k = 1 \%$	$P_{q1;9}$	1	10	12		W
$k = 10 \%$	$P_{q1;9}$	1	13	15		W
Brücken-Betrieb						
$k = 1 \%$	$P_{q1;9}$	2	20	24		W
$k = 10 \%$	$P_{q1;9}$	2	26	30		W
Netzbrummunterdrückung ²⁾ $f_R = 100 \text{ Hz}; U_R = 0,5 \text{ V}$	a_{SVR}	1	40	46		dB
Stromaufnahme	I_5	1		1,8		A
$P_9 = P_1 = 15 \text{ W}; f_i = 1 \text{ kHz}$						
Wirkungsgrad	η	1		70		%
$P_9 = P_1 = 10 \text{ W}; f_i = 1 \text{ kHz}$						
Klirrfaktor	k	1		0,2	0,5	%
$P_{9/1} = 0,05 - 10 \text{ W}$						
$f_i = 40 \text{ Hz bis } 15 \text{ kHz}$						
Übersprechdämpfung	a_0	1		50		dB
$f_i = 1 \text{ kHz};$						
$P_9 \text{ oder } P_1 = 15 \text{ W}$						
Übertragungsbereich ³⁾	B	1		40 Hz bis 60 kHz		
Fremdspannung ($B = 30 \text{ Hz bis } 20 \text{ kHz}$) nach DIN 45 405	U_N	1		5		μV
bezogen auf den Eingang ⁴⁾						
Geräuschspannung (CCIR-Filter) nach DIN 45 405	U_N	1		15		μV_S
bezogen auf den Eingang ⁴⁾						
Unterschied im Übertragungsmaß	ΔV_U	1			1	dB
$P_9 = P_1 = 10 \text{ W}$						
$f_i = 40 \text{ Hz bis } 20 \text{ kHz}$						
Spannungsverstärkung						
Stereo	V_U	1		30		dB
Brücke	V_U	2		36		dB

1) S2 a (b) offen/geschlossen
 2) S1 a (b) und S3 in Stellung 2
 3) $P_{9/1} = 6 \text{ W}; -3 \text{ dB}$ bezogen auf 1 kHz
 4) S1 a (b) in Stellung 2

Schaltungsbeschreibung

Der IC enthält 2 komplette Verstärker und ist bei minimaler Außenbeschaltung äußerst vielseitig einsetzbar.

Es lassen sich Stereo- wie auch Brückenverstärker für Speisespannungen von 8 V bis 26 V bauen.

Stark gegengekoppelte Differenzverstärker bilden die Vorstufen. Eine interne Frequenzkompensation im Treiberverstärker begrenzt das Verstärkungs-Bandbreiten-Produkt auf 4,5 MHz.

Die Endstufen bestehen aus Quasi-PNP-Transistoren (kleine Sättigungsspannung).

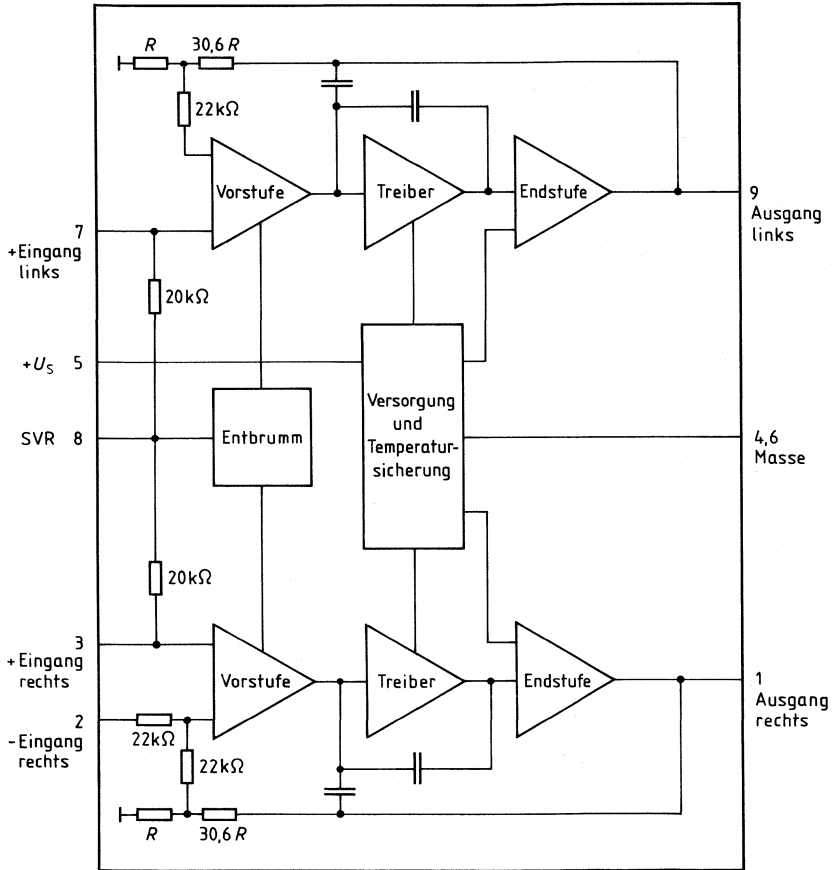
Um Überhitzungen zu vermeiden, schaltet eine für beide Verstärker wirksame Temperatursicherung die Endstufen bei unzulässig hohen Chiptemperaturen stromlos.

Um die Peripheriekosten gering zu halten, sind die Gegenkopplungswiderstände für $V_U = 30$ dB und der Eingangsbezugsspannungsteiler mit den Eingangswiderständen integriert worden.

Anschlußbelegung

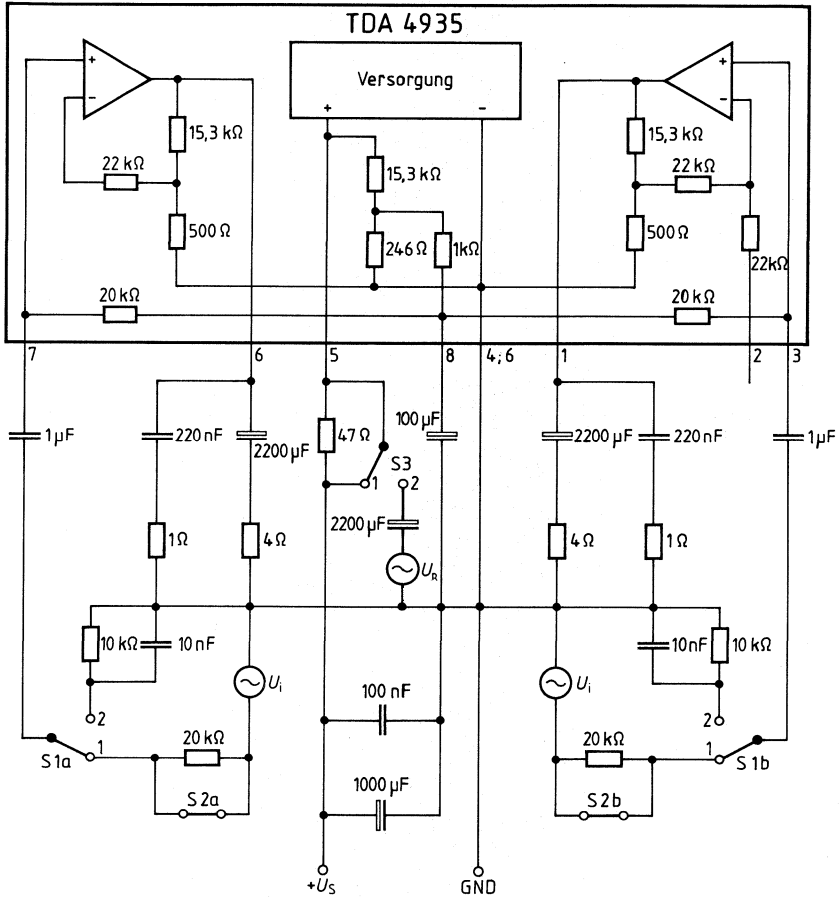
Anschluß	Funktion
1	Ausgang rechter Kanal
2	Invertierender Eingang rechter Kanal (über 22 k Ω)
3	Nichtinvertierender Eingang rechter Kanal
4	Masse
5	+ U_S
6	Masse
7	Nichtinvertierender Eingang linker Kanal
8	Netzbrummunterdrückung rechter und linker Kanal
9	Ausgang linker Kanal

Blockschaltbild



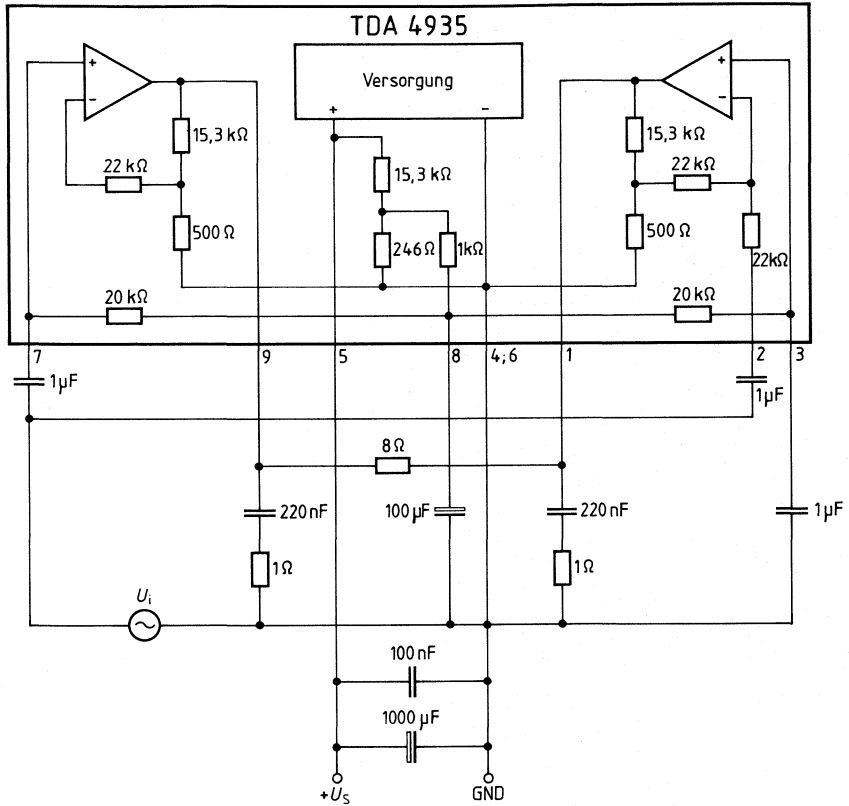
Prüf- und Meßschaltung

1. Stereo-Betrieb



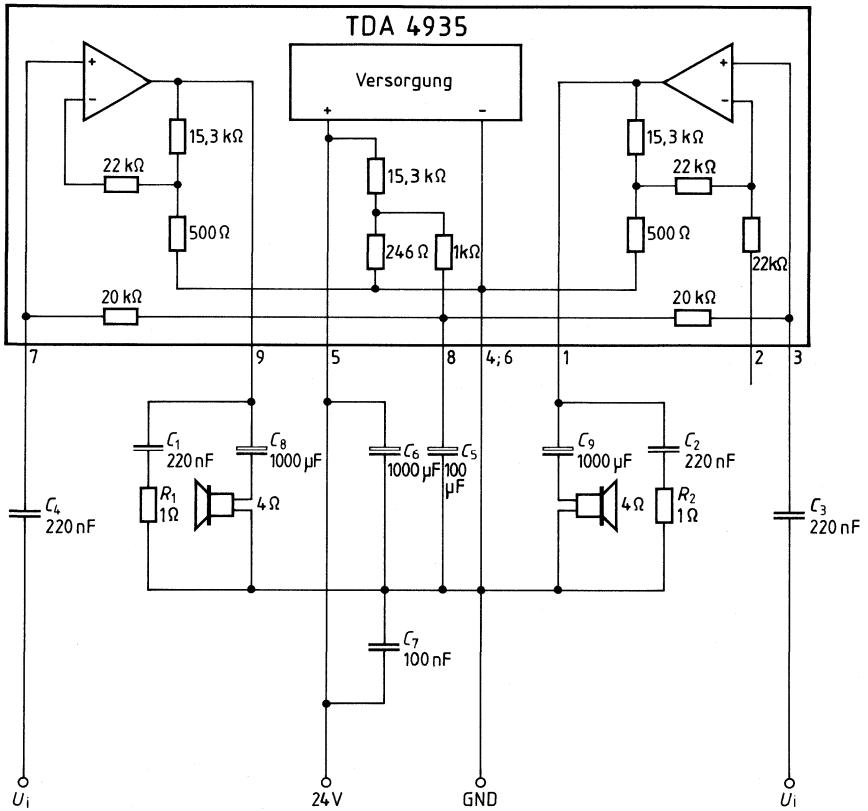
Prüf- und Meßschaltung

2. Brücken-Betrieb

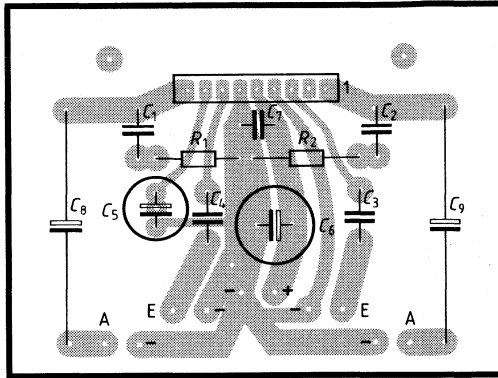


Anwendungsschaltung

1. Stereo-Betrieb

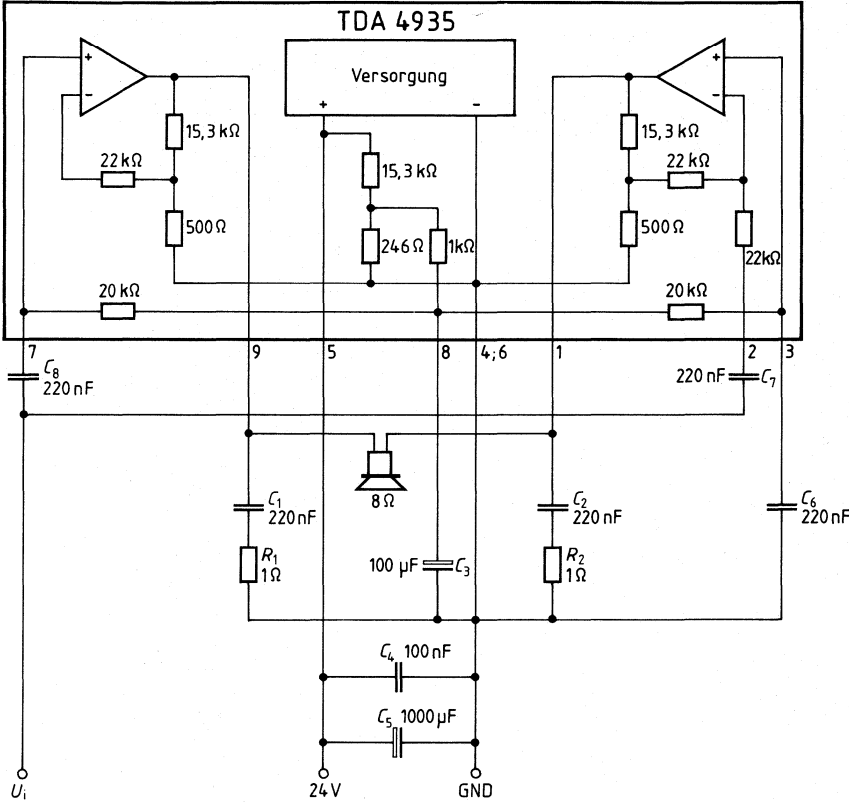


Layout/Bestückung

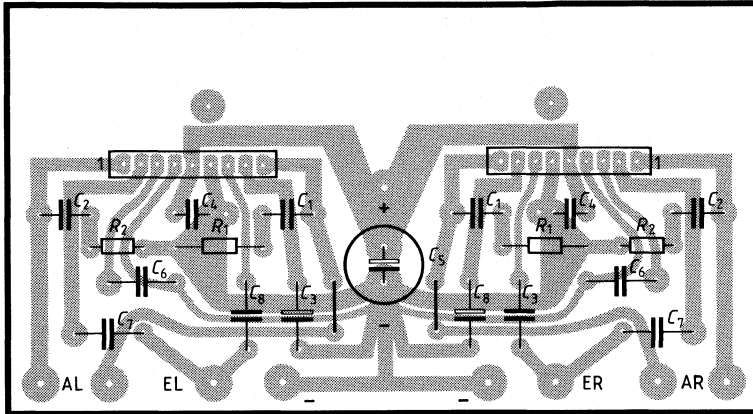


Anwendungsschaltung

2. Brücken-Betrieb (nur ein Kanal)

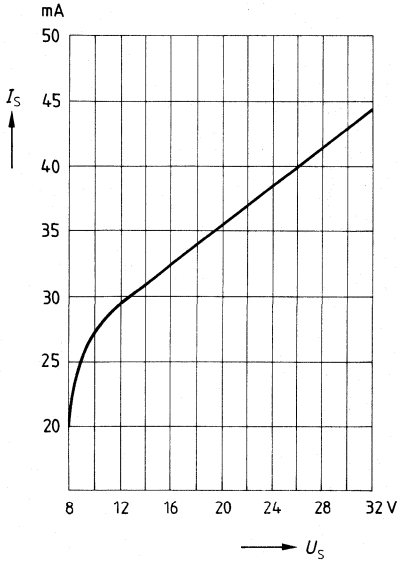


Layout/Bestückung

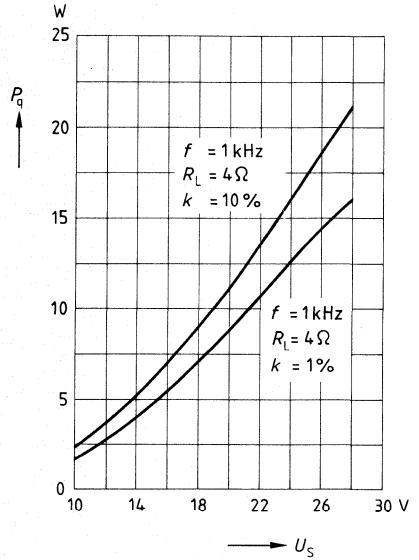


2 × 30 W

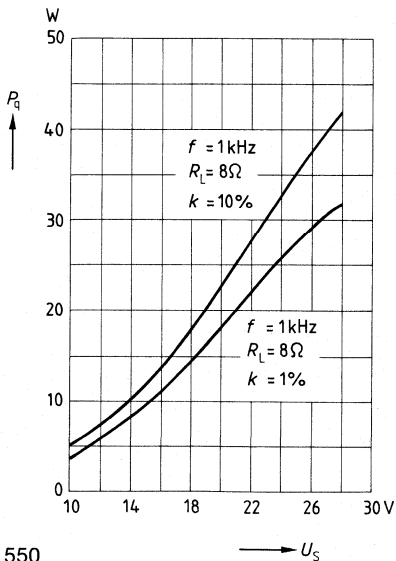
Ruhestrom als Funktion der Speisespannung



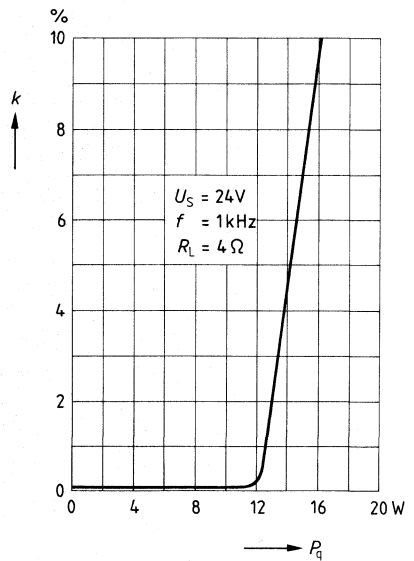
**Stereo-Betrieb
Ausgangsleistung als Funktion der Speisespannung**



**Brücken-Betrieb
Ausgangsleistung als Funktion der Speisespannung**

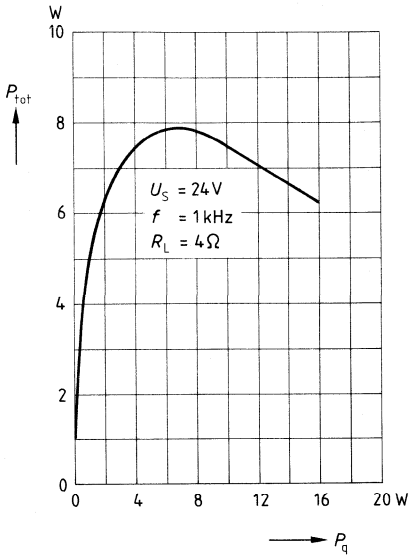


**Stereo-Betrieb
Klirrfaktor als Funktion der Ausgangsleistung**



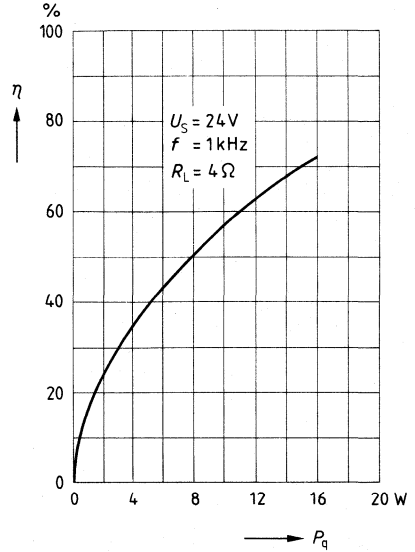
Stereo-Betrieb

Verlustleistung (pro Kanal) als Funktion der Ausgangsleistung



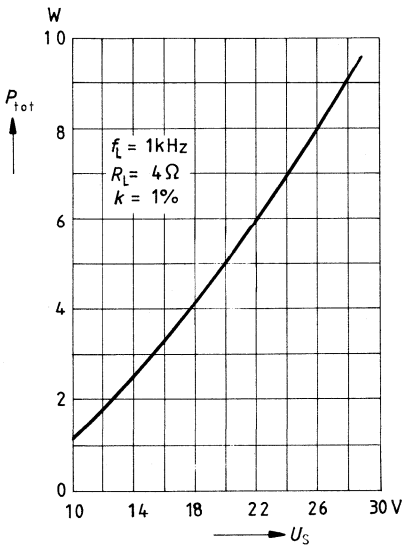
Stereo-Betrieb

Wirkungsgrad als Funktion der Ausgangsleistung



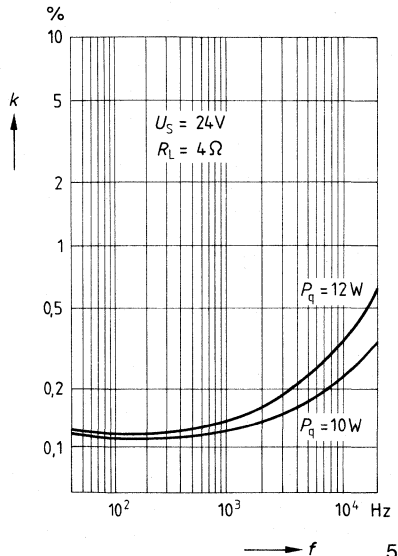
Stereo-Betrieb

Verlustleistung (pro Kanal) als Funktion der Speisespannung



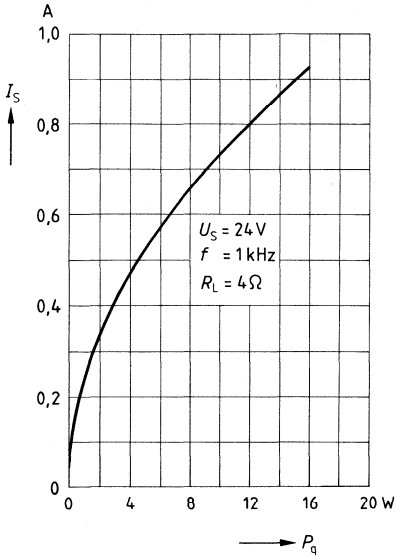
Stereo-Betrieb

Klirrfaktor als Funktion der Frequenz



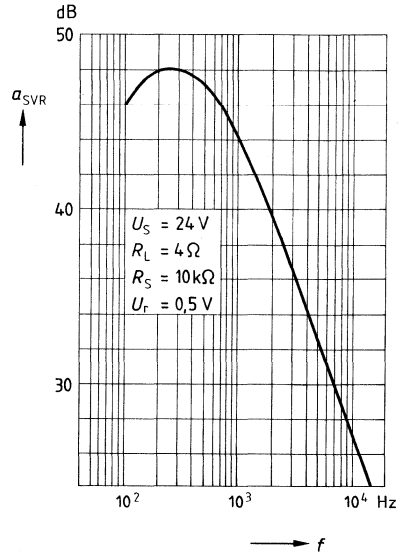
Stereo-Betrieb

Speisestrom (ein Kanal ausgesteuert) als Funktion der Ausgangsleistung

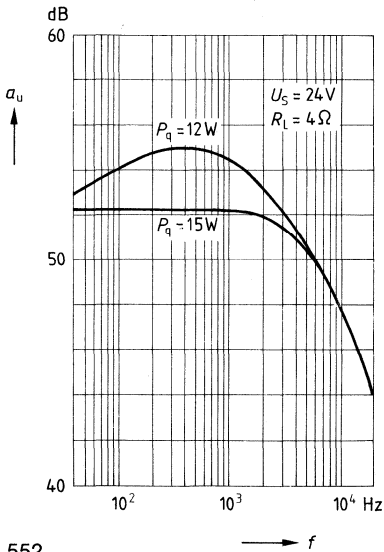


Stereo-Betrieb

Netzbrummunterdrückung als Funktion der Frequenz



Übersprechdämpfung als Funktion der Frequenz



Typ	Bestellnummer	Gehäuse
TDA 4940	Q 67000-A 1872	DIP 22

Intercarrier-Ton-ZF-Begrenzerverstärker mit Koinzidenzdemodulator, NF-Ausgang und Auswertung des Pilotträgers beim Mehrkanalton für Fernsehen nach dem Zweiträgerverfahren („Stereoton“).

- Gute Begrenzungseigenschaften
- PLL-Schaltung, dadurch kein Abgleich für die Pilottonauswertung
- Kleiner äußerer Schaltungsaufwand

Grenzdaten

Speisespannung	U_S	16,5	V
Eingangsspannung Zeilenrücklauf	U_{13}	U_S	V
Eingangsspannung Zwangsmono	U_7	U_S	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	70	K/W

Funktionsbereich

Speisespannung	U_S	10 bis 15,8	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$

	min.	typ.	max.		
Gesamtstromaufnahme	I_{S8}	16	26	34	mA
Referenzspannung	U_{REF5}	5,2	6	6,8	V

FM-Teil

$f_{ZF} = 5,74\text{ MHz}$; $Q_B \approx 25$; $f_{mod} = 1\text{ kHz}$; $U_{i,ZF} = 1\text{ mV}$; $\Delta f = \pm 30\text{ kHz}$

Begrenzungseinsatz	$U_{Begr\ eff}$		20	40	μV
Eingangswiderstand	$R_{i\ 2-3}$	600	800	1000	Ω
AM-Unterdrückung	a_{AM}		42		dB
$m = 30\%$					
Signalstörabstand	$a_{S/N}$		85		dB
$U_{i,ZF} = 10\text{ mV}$					
Klirrfaktor	k		1	3	%
Demodulator-Eingangswiderstand	$R_{i\ 19-20}$	4	5,4	7	k Ω
NF-Ausgangsspannung	$U_{q\ 18\ off}$	200	300	400	mV
$\Delta f = 12,5\text{ kHz}$					
NF-Ausgangswiderstand	$R_{q\ 18}$		100		Ω

Pilotträgerauswertung

Ausgangsspannung	Stereo	U_6	10,5	6	U_S	V
	Mono	U_6				V
	Zwei-Ton	U_6	0		1,5	V
Eingangs Zwangsmono	Low	U_7	0		0,7	V
	High	U_7	1,3		U_S	V
	Impulsdauer	τ_H	500			μs
		$U_{13\ SS}$	4,5		U_S	V
Eingangsspannung Zeilenrücklauf						
Eingangswiderstand		R_{13}		33		k Ω

Schaltungsbeschreibung

FM-Teil

Der TDA 4940 enthält einen achtstufigen Begrenzerverstärker mit nachfolgendem FM-Koinzidenzdemodulator und NF-Ausgang. Die Deemphasis erfolgt durch externe RC-Beschaltung.

Pilotträgerauswertung

Die Pilotträgerfrequenz $f_P = 3,5 f_H$ wird mit einem PLL-Synthesizer erzeugt. Als Referenzfrequenz dient der Zeilenrücklaufimpuls. Der modulierte Pilotträger gelangt vom NF-Ausgang über einen Hochpaß zum Synchrondemodulator. Der interne Pilotträger wird über einen Phasenregelkreis synchronisiert. Die auf diese Weise synchron demodulierten Kenntöne gelangen über einen externen Bandpaß zur Auswerteschaltung. Die Auswertung erfolgt mit einem frequenzselektiven, sehr schmalbandigen, phasenunempfindlichen Effektivwertgleichrichter mit nachfolgendem Komparator. Die Zustände „Stereo“ ($f_{ST} = f_H/133$), „Zweiton“ ($f_{ZT} = f_H/57$) und „Mono“ ($f_M = 0$) werden im Multiplexbetrieb abgefragt. Der momentane Betriebszustand wird über einen Tristateausgang ausgegeben. Über Eingang Anschluß 7 kann mit einer positiven Impulsflanke zwangweise „Mono“ eingestellt werden.

Anwendungshinweise

Der TDA 4940 dient zur Demodulation des zweiten Tonträgers eines Fernsehsenders, sowie zur Auswertung des Pilotsignals mit der Kennung „Stereo“ oder „Zweiton“.

Der Baustein besteht aus vier Blöcken:

- FM-Teil (Verstärker, Demodulator)
- Referenzfrequenzerzeugung (zur Auswertung des Pilottones)
- Pilotfrequenzdemodulation und
- Kenntonauswertung

FM-Teil

Der Aufbau des FM-Teiles entspricht dem der Typen TBA 120 T oder TBA 120 U ohne VCR- und Lautstärkefunktionen.

Demodulatorbeschaltung Der Demodulator ist sowohl mit Keramikphasenschieber als auch mit LC-Kreis bei Verwendung von externen Koppelkondensatoren verwendbar. Dabei zeigt der LC-Kreis durch die Abgleichmöglichkeit in Extremfällen Vorteile im Inter-carrierstörabstand.

Anschluß 18; NF-Ausgang Der NF-Ausgang wird durch einen Emitterfolger mit typisch 2 mA Ruhestrom gebildet. Bei großer kapazitiver Last können jedoch im höheren NF-Frequenzbereich durch Gleichrichtereffekte Verzerrungen entstehen. Diese können durch Vergrößern des Ruhestromes (Widerstand von Anschluß 18 gegen Masse) minimiert werden. Der mittlere Gleichspannungswert am NF-Ausgang bei k_{\min} ist ca. 6 V.

Erzeugung der internen Vergleichsfrequenz

Anschluß 13; Horizontalimpuls Zur Auswertung der Stereo- bzw. Zweiton-Kennung werden die Vergleichsfrequenzen $3,5 \times 15,625$ kHz, 15,625 kHz / 133 und 15,625 kHz / 57 benötigt. Sie werden mit Hilfe einer PLL von der Horizontalfrequenz abgeleitet. Anschluß 13 ist der Eingang für den Horizontalimpuls (dem „Frequenznormal“ des TDA 4940) der dem Baustein in beiden Polaritäten angeboten werden kann. Die interne Schaltschwelle liegt bei typ. ± 2 V ($\pm 0,7$ V_{min}; $\pm 4,5$ V_{max}). Das angelegte Signal muß in seinem Pegel so dimensioniert sein, daß garantiert **eine**, nicht aber beide Schaltschwellen überschritten werden.

Anschluß 12; Loopfilter der PLL An Anschluß 12 wird das Loopfilter der PLL angeschlossen. Die Spannung dieses Anschlusses steuert intern den VCO der PLL. Ihr Gleichspannungswert bewegt sich zwischen 1,4 V und 5,5 V und liegt im eingerasteten Zustand bei typisch 3,5 V.

Demodulation der Pilotfrequenz

- Anschluß 17; 54 kHz Eingang
Anschluß 16; Kennton-
ausgang
Phasenregel-
schaltung
- Anschluß 17 ist der Demodulatoreingang für die Pilotfrequenz; Anschluß 16 der dazugehörige Demodulatorausgang. Die Spannung an Anschluß 17 soll $150 \text{ mV}_{\text{SS}}$ betragen, die Kenntonausgangsspannung beträgt dann effektiv 120 mV typisch. Intern wird der Demodulator mit dem von der Zeilenfrequenz abgeleiteten $54,68\text{-kHz}$ -Rechtecksignal angesteuert.
- Der Demodulator benötigt möglichst kleine Phasendifferenz zwischen der Pilotträgerfrequenz und der internen 54-kHz -Frequenz, da sonst der Demodulationswirkungsgrad verschlechtert wird. (Kenntonamplitude [$117/274 \text{ Hz}$] an Anschluß 16 wird sonst massiv verkleinert.) Das interne 54-kHz -Signal ist mit der externen Pilotfrequenz zwar phasenstarr verkoppelt (über die beschriebene PLL), die starre Phasendifferenz der beiden Frequenzen muß jedoch noch über eine Regelschleife ausgeregelt werden.

Bild 1 Das Stellglied dieser Regelschaltung besteht aus einem Monoflop, das eine dreiecksförmige Spannung ($15,625 \text{ kHz}$) an Anschluß 14 erzeugt (**Bild 1**). In Abhängigkeit der Regelspannung ($U_{15}-U_5$) verschiebt dieses Monoflop den Knickpunkt auf der Flanke des Dreiecksignals und damit die Phasenverschiebung zwischen Pilot- und interner Frequenz. Der Phasenregelbereich dieser Schaltung ist größer als 180° (in der 54-kHz -Ebene).

Liegt an Anschluß 17 kein Eingangssignal (z. B. bei Programmwechsel), so geht die Phasenregelschaltung in ihre Ruhelage. Die jetzt verbleibende Spannungsdifferenz $U_{15}-U_5$ ist die Offsetspannung der Phasenregelschleife. Sie liegt typisch bei -40 mV . Bei einer zu hohen Offsetspannung wird der Phasenregelbereich unsymmetrisch, d. h. in einer Regelrichtung kleiner als 180° . Dann wird nicht mehr jede Phasenlage richtig ausgeregelt.

Abhilfevorschläge

- $1,5 \text{ M}\Omega$ Widerstand zwischen Anschluß 15 und Anschluß 8 (U_5)
oder
 - Offsetspannung (bzw. Nullphasenlage) über ein hochohmiges Potentiometer zwischen U_5 , Anschluß 15 und Masse abgleichen,
oder
- Bild 2** – bei Programmwechsel (bzw. beim Einschalten des Gerätes) mit einem Transistorschalter (**Bild 2**) die Offsetspannung kurzschließen, sodaß die Regelschaltung immer von der Phasennullage aus starten kann.

Vorteil des letzten Vorschlags

Wenn sich bei schnellem Programmwechsel der Abblockkondensator zwischen Anschluß 15 und 5 über den Innenwiderstand des Anschluß 15 ($39 \text{ k}\Omega$) nicht ganz entladen konnte, so startet die Regelschaltung trotzdem aus der Phasennullage. (Eine Restspannung am Kondensator wirkt wie ein nicht abgeglichener Offset mit den oben beschriebenen Folgen).

Zur Auskopplung der Pilotfrequenz aus dem NF-Signal wird ein 54-kHz-Bandpaß (von Anschluß 18 auf Anschluß 17) empfohlen.

Dafür gibt es zwei Gründe:

- Durch Absenkung des NF-Signals wird sichergestellt, daß der Pilotfrequenzdemodulator nicht übersteuert wird.
- Rauschen (bei Mono-Empfang ohne zweiten Tonträger) im Bereich der ungradzahligen Harmonischen der 54 kHz wird vom Pilotfrequenzdemodulator in die Kenntonlage umgesetzt, da dieser Demodulator intern mit einem Rechtecksignal angesteuert wird. Mit dem 54-kHz-Bandpaß wird dieses Rauschen abgesenkt (**Bild 3**). Da ein solcher Bandpaß aber den NF-Ausgang (Anschluß 18) extrem niederohmig belastet, kann es zu Verzerrungen kommen (117/274 Hz werden in der NF hörbar).

Bild 3

Abhilfen

- Die Güte des Filters soll kleiner 15 sein.
- Mit einem 5,6-k Ω -Widerstand von Anschluß 18 nach Masse läßt sich der Emitterfolger dieses Ausgangs niederohmig machen

Bild 4

Entkoppel-
transistor

oder

- Entkopplungstransistor von Anschluß 18 zum Bandpaß (**Bild 4**)

Kenntonauswertung (117 Hz/274 Hz)

Anschluß 11 Die vom Pilotfrequenzdemodulationsausgang (Anschluß 16) kommenden Kenntöne werden gefiltert und an Anschluß 11 zur Auswertung wieder eingespeist. Kennton- Die Auswertung erfolgt über einen phasenunabhängigen Demodulator, dessen eingang Ausgleichsspannung einen Schwellwert überschreiten muß.

Anschluß 9/10 Anschluß 9 und 10 sind die Tiefpaßfilterpunkte des Demodulators. Mit ihrer 1-Hz-Bandbreite (intern 18 k Ω , extern 10 μ F) wirken sie im gleichen Maße rauschunterdrückend wie ein 2-Hz-Bandpaß um die Kenntöne (und ihre ungradzahligen Harmonischen) an Anschluß 11.

Die externen Elektrolyt-Kondensatoren von je 10 μ F an den Anschlüssen 9 und 10 gegen Masse können auf 30 μ F bis 50 μ F vergrößert werden. Dabei müssen diese Kondensatoren dann gegen Anschluß 5 geschaltet werden. Es ist weiterhin darauf zu achten, daß die Elkos invers bis zu 2 V beaufschlagt werden können.

Anschluß 7 Über Anschluß 7 kann die Kenntonauswerteschaltung zwangsweise auf „Mono“ Zwangsmo- geschaltet werden. Unbeschaltet ist dieser Eingang inaktiv.

Anschluß 6 Ausgang der Kenntonauswertung ist Anschluß 6, der über seine drei Ausgangs- Auswert- schaltung pegel die Fälle „Stereo“, „Mono“ und „Zweiton“ anzeigt.

Spannung an Anschluß 14

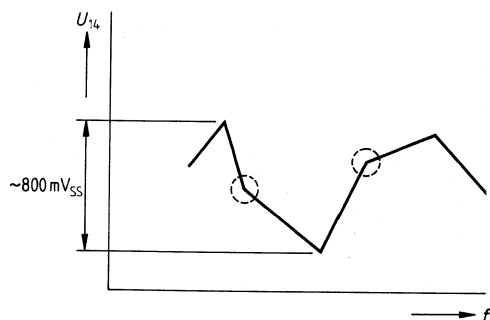


Bild 1

Transistorschalter

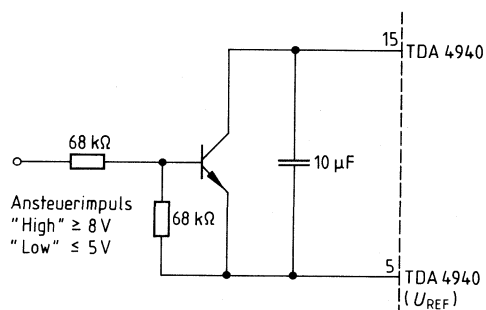


Bild 2

Bandpaß zur Ankopplung der Pilotfrequenz aus dem NF-Signal

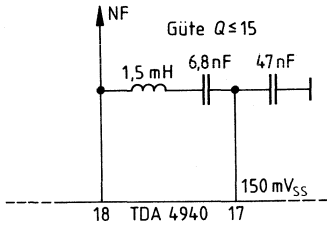


Bild 3

Bandpaß zur Pilotfrequenzauskopplung mit Entkoppeltransistor

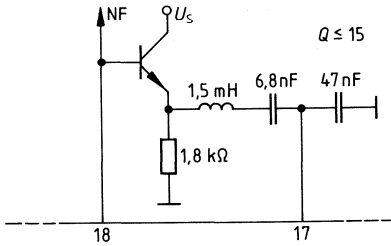
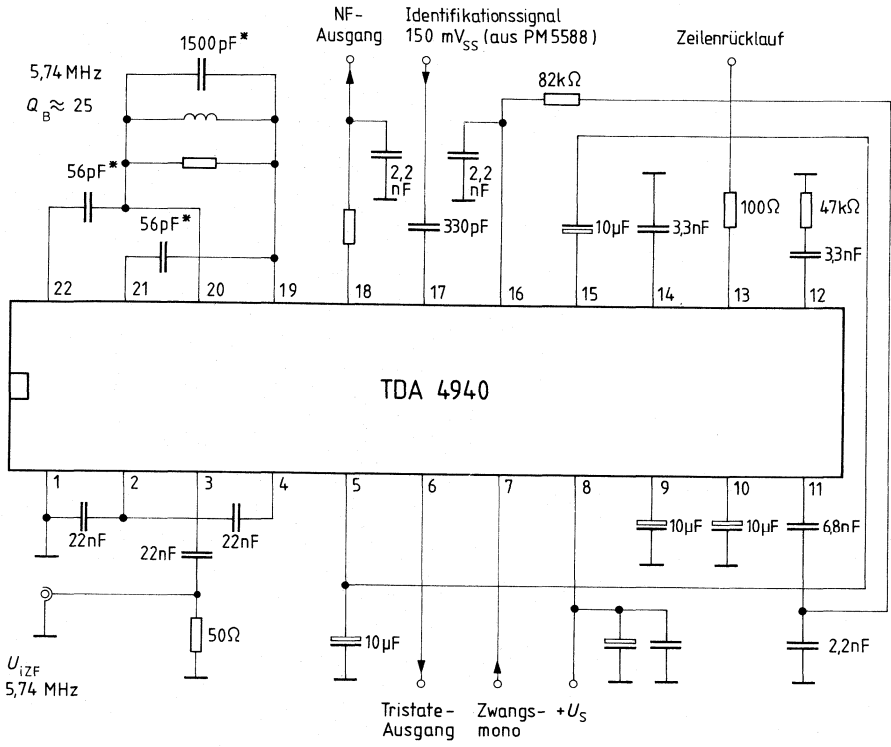


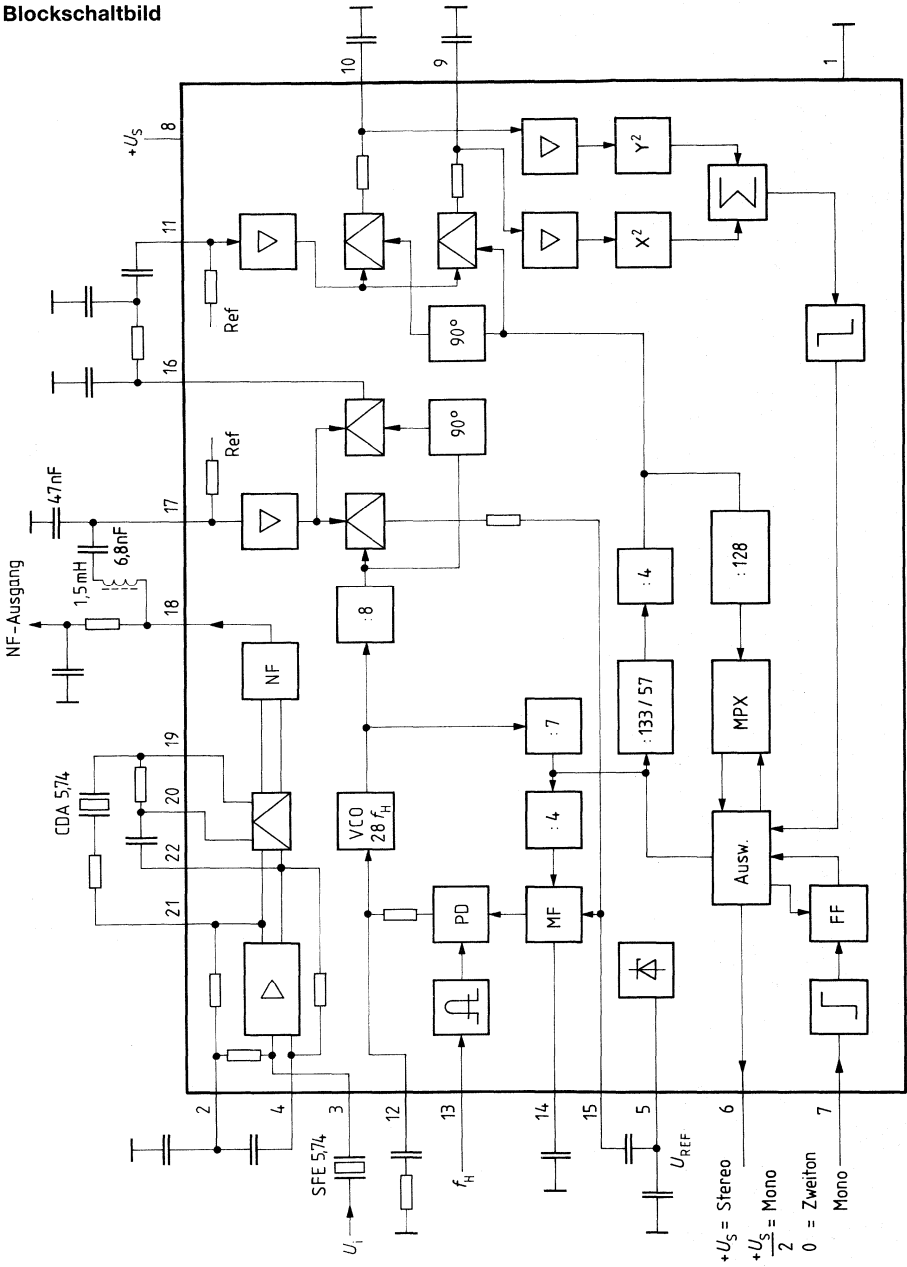
Bild 4

Meßschaltung

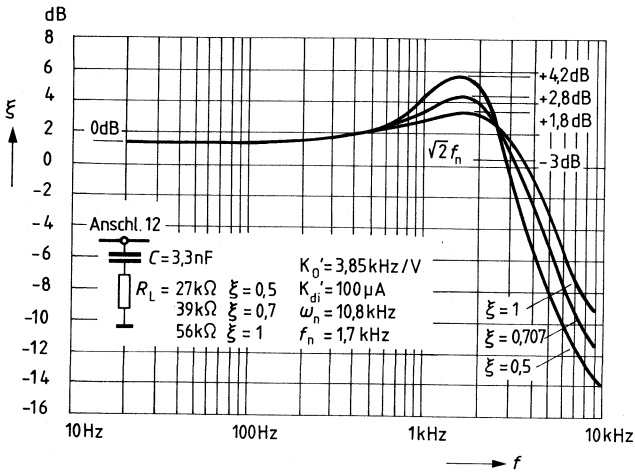


* Styroflex - Kondensator

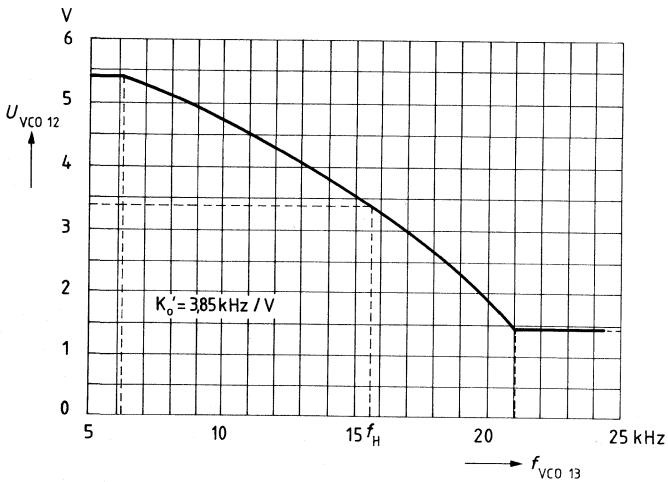
Blockschaltbild



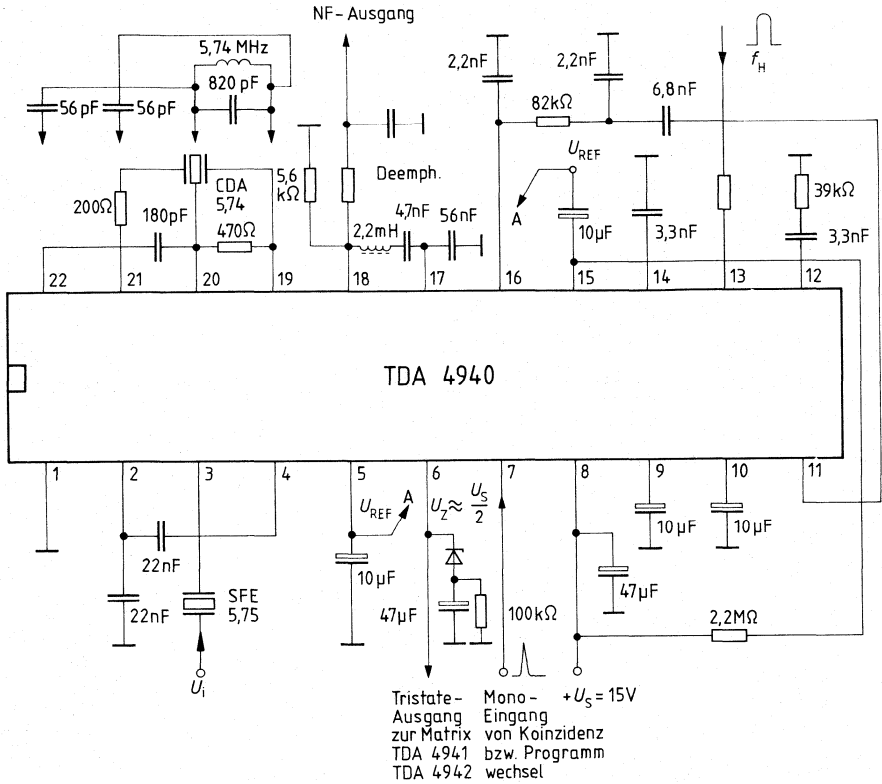
PLL-Übertragungsfunktion



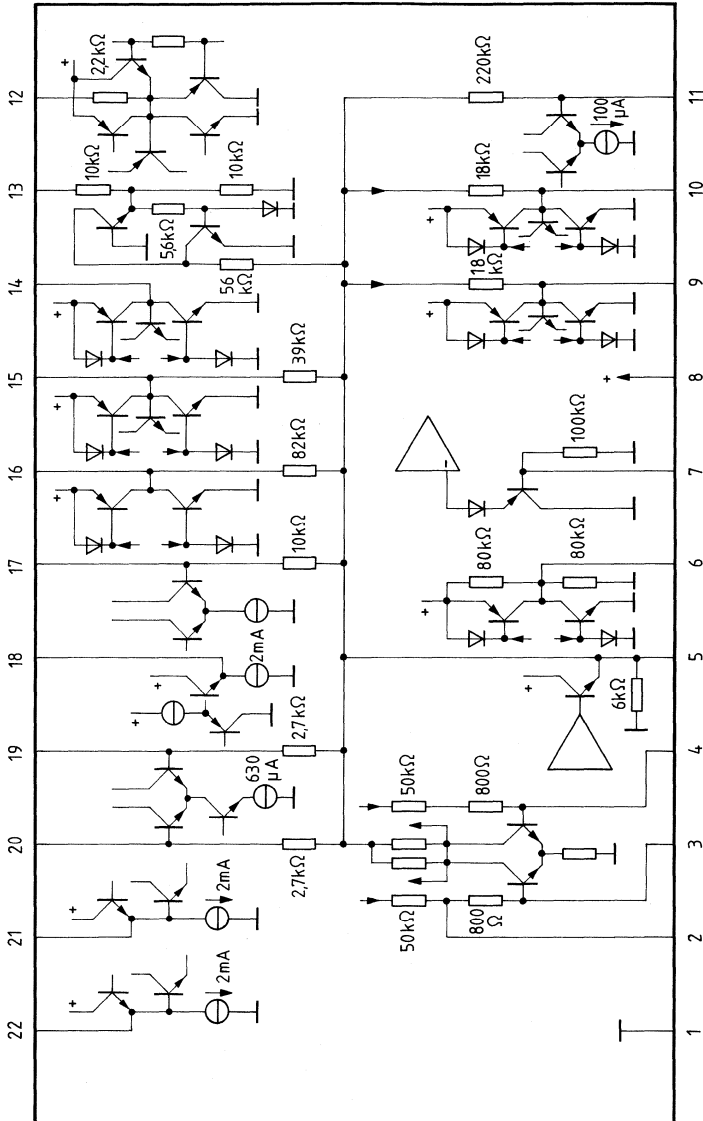
VCO-Tracking-Verhalten



Anwendungsschaltung



Schaltung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 4941	Q 67000-A 1952	DIP 22

Umschaltbare Matrix, CCIR-VCR-Ein-/Ausgang, Anlogschalter, NF-Ausgang mit Balance-Regelung, Kopfhörerverstärker mit Lautstärke und Balance-Regelung, LED-Treiber.

- Umschaltbare Matrix
- Stereo-VCR-Ein-/Ausgang
- Alle Ausgänge kurzschlußfest

Grenzdaten

Speisespannung
Sperrschichttemperatur
Lagertemperatur

U_S	16,0	V
T_j	150	°C
T_s	-40 bis 125	°C

Wärmewiderstand
System-Umgebung

R_{thSU}	70	K/W
------------	----	-----

Funktionsbereich

Speisespannung
Frequenzbereich
Umgebungstemperatur

U_S	10 bis 15,8	V
f_i	20 bis 20000	Hz
T_U	0 bis 70	°C

Kenndaten $U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
Gesamtstromaufnahme (ohne LED)	I_S		20	35	mA
LED-Treiberstrom (je LED)	$I_{3,4}$	10	15	23	mA
Sperrstrom (LED's AUS)	$I_{3,4}$			50	mA
Referenzspannung	U_{REF5}	4,5	4,8	5,2	V
Eingangswiderstand Ton I	R_{i2}	11	15	20	k Ω
Eingangswiderstand Ton II	R_{i22}	22	30	40	k Ω
Eingangswiderstand VCR	$R_{i17,19}$	40	51	64	k Ω
Eingangsstrom d. Stelleingänge Balance NF	I_{st7}		3	10	μA
Eingangsstrom d. Stelleingänge Balance KH	I_{st8}	± 20	± 45	± 70	μA
Eingangsstrom d. Stelleingänge Lautstärke KH	I_{st11}	20	45	70	μA
Eingangsstrom d. Schalter K 1/2, VCR-Stereo VCR-A/W	$I_{6,14,15}$ I_{20}		20	30 300	μA μA
Eingangsspannung Ton I	$U_{i2 \text{ eff}}$		150	600	mV
Eingangsspannung Ton II	$U_{i22 \text{ eff}}$		300	1200	mV
Eingangsspannung VCR Wiedergabe	$U_{i17,19 \text{ eff}}$		0,5	2	V
Ausgangsspannung VCR $U_{i2} = 150 \text{ mV}$ $U_{i22} = 300 \text{ mV}$	$U_{q17,19 \text{ eff}}$ $U_{q17,19 \text{ eff}}$	400 400	500 500	650 650	mV mV
NF-Ausgangsspannung $U_{i2} = 150 \text{ mV}$ $U_{i22} = 300 \text{ mV}$	$U_{q12,13 \text{ eff}}$ $U_{q12,13 \text{ eff}}$	200 200	300 300	400 400	mV mV
Ausgangsspannung Kopfhörer (KH) $U_{i2} = 150 \text{ mV}$ $U_{i22} = 300 \text{ mV}$	$U_{q9,10 \text{ eff}}$ $U_{q9,10 \text{ eff}}$	200 200	300 300	400 400	mV mV
NF-Ausgangsspannung $U_{i7} = U_{i9} = 500 \text{ mV}$	$U_{q12,13 \text{ eff}}$	200	300	400	mV
Ausgangsspannung Kopfhörer (KH) $U_{i7} = U_{i9} = 500 \text{ mV}$	$U_{q9,10 \text{ eff}}$	200	300	400	mV
Regelumfang Balance $U_{7,8} = 0 \dots U_5$	$V_{B \text{ max}}$ $V_{B \text{ min}}$	3 -15	5 -12	6 -9	dB dB

Kenndaten $U_S = 12\text{ V}$; $T_U = 25\text{ }^\circ\text{C}$

		min.	typ.	max.	
Regelspannung Balance	$U_{r,8}$		0		V
$U_{a,r} = \text{max}$; $U_{a,l} = \text{min}$					
$U_{a,l} = \text{max}$; $U_{a,r} = \text{min}$					
Spannung Balance-Mitte	$U_{r,8}$	0,48	U_{REF} $0,5 U_5$	0,52	V
$U_r = U_l$					
Regelumfang Lautstärke	V_L	85			dB
$U_{l1} = 0 \dots U_5$					
Ausgangswiderstand NF-Ausgang	$R_{q,12,13}$		0,2	0,4	k Ω
Ausgangswiderstand VCR-Ausgang	$R_{q,17,19}$		0,2	0,4	k Ω
Ausgangswiderstand Kopfhörerausgang	$R_{q,9,10}$		0,2	0,4	k Ω
Klirrfaktor $U_{l2} = 0,5\text{ V}$	$k_{9,13,17}$			0,5	%
$U_{l22} = 1\text{ V}$	$k_{10,12,19}$			0,5	%
Kanaltrennung	$a_{l/r}$	60			dB
NF, KH, VCR; $f = 1\text{ kHz}$					
Gleichlaufschwankung	$a_{l/r}$			2	dB
Mono; Lautstärke = max					
Lautstärke = -30 dB				3	dB
Fremdspannungsabstand (alle Ausgänge)	a_{SN}	60	70		dB
$U_l = 300/150\text{ mV} = 0\text{ dB}$;					
Lautstärke = max					
$f_i = 20\text{ Hz bis } 20\text{ kHz}$					
Rauschabstand am NF-Ausgang	$U_{R,12,13}$		100	300	μV
HF/VCR-Betrieb; Balance-Mitte					
Rauschspannung am Kopfhörer-Ausgang	$U_{R,9,10}$		10	30	μV
Lautstärke = min;					
$f_i = 20\text{ Hz bis } 20\text{ kHz}$					
Übersprechdämpfung VCR/NF/KH	$a_{9,10,12,13}$	60			dB
$U_{l7} = U_{l9} = 2\text{ V}_{eff}$					
$U_{l20} = 0$; $U_{l1} = U_5$					
Übersprechdämpfung Matrix	$a_{9,10}$	60			dB
$U_{l2} = 600\text{ mV}$					
NF/KH bei VCR-Wiedergabe	$a_{12,13}$	60			dB
$U_{l22} = 1200\text{ mV}$					
Schalteingänge Ton I/Ton II					
H-Eingangsspannung = Ton I	$U_{H,6,14}$	4		U_S	V
bzw. offen					
L-Eingangsspannung = Ton II	$U_{L,6,14}$	0		2,8	V
Schalteingang VCR-Stereo					
H-Eingangsspannung = Stereo	$U_{H,15}$	4		U_S	V
bzw. offen					
L-Eingangsspannung = Stereo	$U_{L,15}$	0		2,8	V
Schalteingang VCR-A/W					
H-Eingangsspannung = VCR-W	$U_{H,20}$	8		U_S	V
L-Eingangsspannung = VCR-A	$U_{L,20}$	0		5	V
bzw. offen					
Schaltspannung Matrix					
Zwei-Ton	$U_{SCH,21}$	0		$1/6 U_S$	V
Mono	$U_{SCH,21}$		$1/3 U_S$	$2/3 U_S$	V
Stereo	$U_{SCH,21}$		$5/6 U_S$	U_S	V

Wahrheitstabelle

Anschluß 14	Anschluß 6	Anschluß 15	Anschluß 20	Anschluß 21	Anschluß 4	Anschluß 3	
S1/NF	S2/KH	S3/VCR-Stereo	S4/VCR-A/W	Tristate-Eing.	LED 1	LED 2	
beliebig	beliebig	beliebig	offen \triangleq L	Stereo = U_s	EIN	EIN	VCR-Aufnahme
beliebig	beliebig	beliebig	L	Mono = $U_s/2$	AUS	AUS	
offen H	beliebig	beliebig	L	2-Ton = 0 V	EIN	AUS	
Masse L	beliebig	beliebig	L	2-Ton = 0 V	AUS	EIN	
beliebig	beliebig	Stereo $H \triangleq U_s$	$U_s \triangleq H$	–	AUS	AUS	
beliebig	beliebig	H	H	–	AUS	AUS	VCR-Wiedergabe
offen H	beliebig	Mono L	H	–	EIN	AUS	
Masse L	beliebig	L	H	–	AUS	EIN	

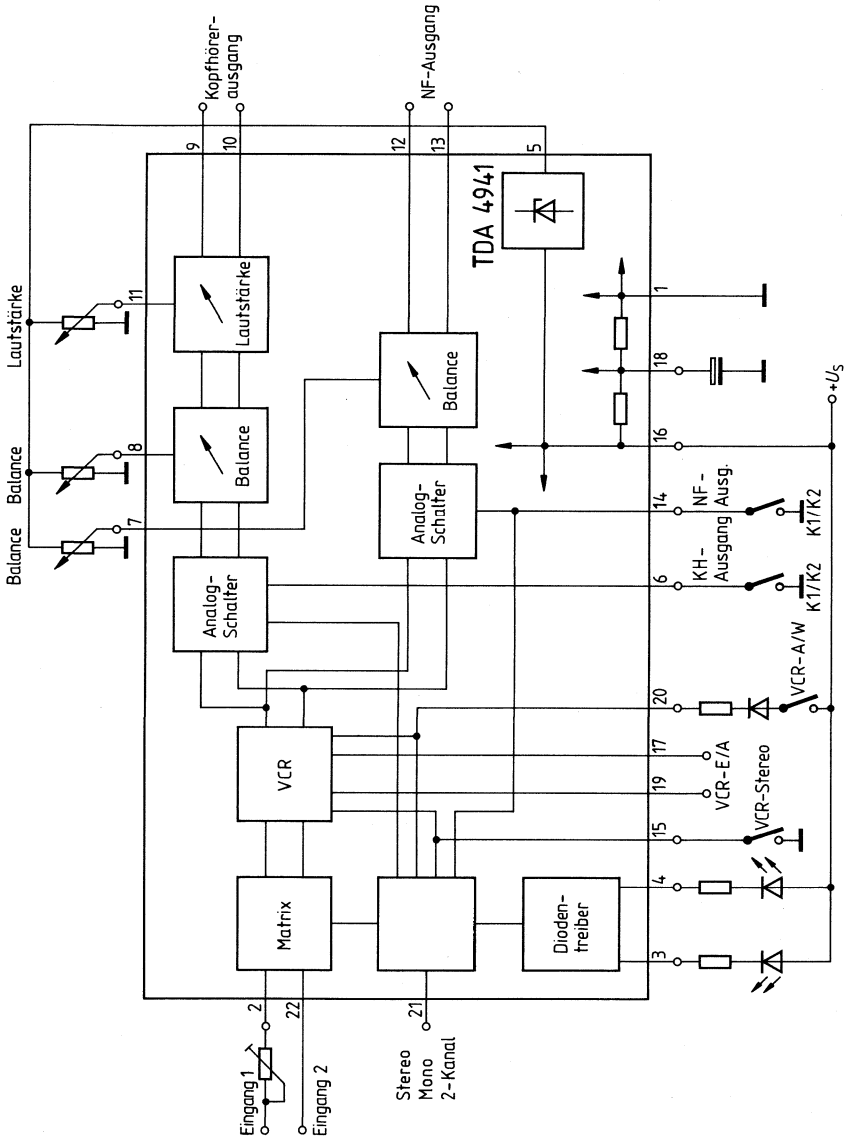
Schaltungsbeschreibung

Der integrierte Schaltkreis beinhaltet eine mit Tristate-Einzug schaltbare Matrix zur Gewinnung der L-R-Information. Der Schalteingang wird vom vorausgehenden Pilottonauswertungs-Schaltkreis angesteuert. Der Stereo-VCR-Ein/Ausgang ermöglicht den Anschluß eines genormten VCR-Gerätes. Die nachfolgenden Analogschalter ermöglichen bei Zweitonwiedergabe die Wahl von Ton I bzw. Ton II. Analogschalter I wirkt über einen gleichspannungs-gesteuerten Balance-Regler auf den NF-Ausgang. Der LED-Treiber zeigt die Stellung von Analogschalter I, bzw. Stereo- oder Monowiedergabe an. Bei VCR-Wiedergabe zeigt der Treiber ebenfalls die Position von Analogschalter I an. Der getrennt schaltbare Analogschalter II steuert den Kopfhörerausgang an. Dieser ist mit einer gleichspannungs-gesteuerten Lautstärke- und Balance-Regelung versehen. Alle Ausgänge sind kurzschlußfest. Die Schalteingänge für die Analogschalter wirken nur bei Zweisprachenbetrieb und sind bei Stereo- bzw. Monobetrieb unwirksam.

Anschlußbelegung

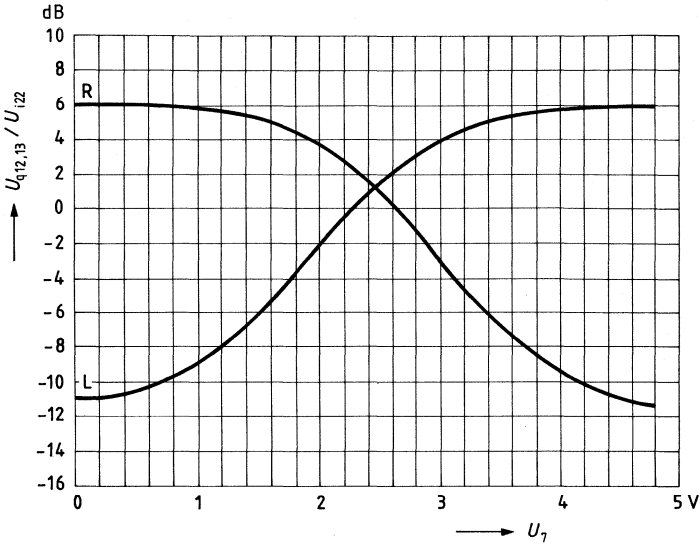
Anschluß	Funktion
1	Masse
2	Ton I 5,5-MHz-Demodulator
3	LED-Treiber Ton II
4	LED-Treiber Ton I
5	Stabilisierte Spannung
6	Ton I/Ton II-Umschalter Kopfhörer-Ausgang
7	Balance-Regelung NF-Ausgang
8	Balance-Regelung Kopfhörer-Ausgang
9	Kopfhörer-Ausgang links
10	Kopfhörer-Ausgang rechts
11	Lautstärke-Regelung Kopfhörer-Ausgang
12	NF-Ausgang rechts
13	NF-Ausgang links
14	Ton I/Ton II-Umschalter NF-Ausgang
15	VCR-Stereo-Schalter
16	Speisespannung
17	VCR-Ein/Ausgang links/Ton I
18	Abblockung
19	VCR-Ein/Ausgang rechts/Ton II
20	VCR-Aufnahme/Wiedergabe-Umschalter
21	Mono-Stereo-2-Sprachen-Umschalter
22	Ton II 5,75-MHz-Demodulator

Blockschaltbild



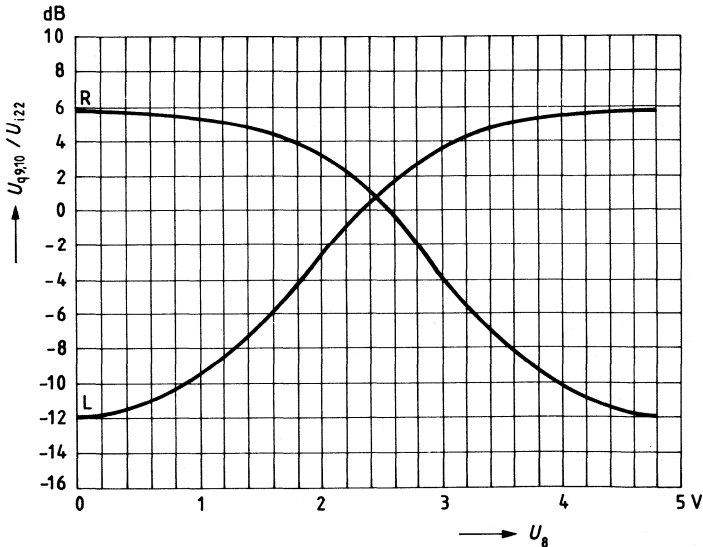
Balance NF-Ausgang = $f(U_7)$

$U_S = 15 \text{ V}; U_{i,22 \text{ eff}} = 500 \text{ mV}$



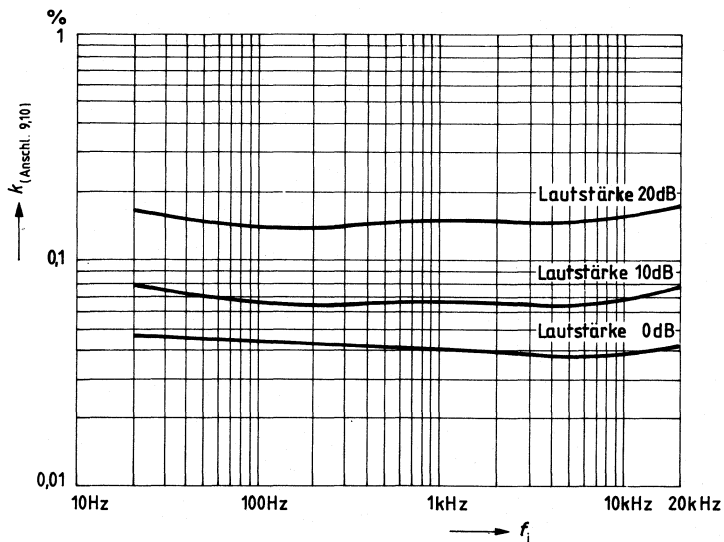
Balance KH-Ausgang = $f(U_8)$

$U_S = 12 \text{ V}; U_{i,22 \text{ eff}} = 500 \text{ mV}$



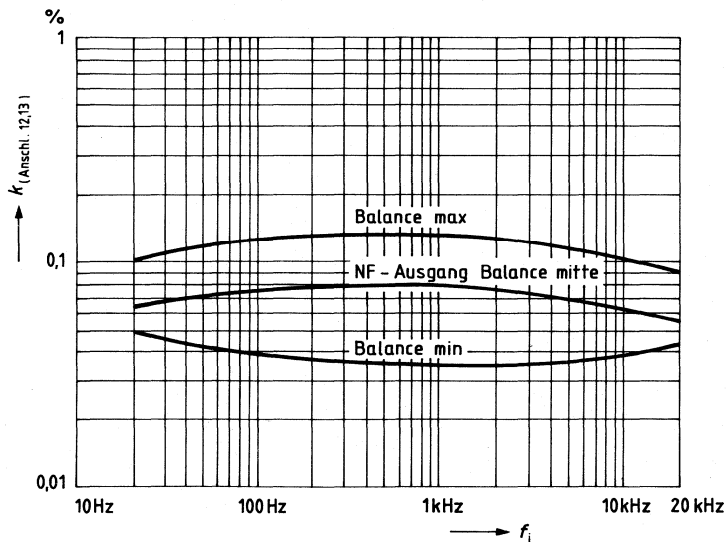
Klirrfaktor = $f(f_i)$

$U_S = 12\text{ V}; U_{i,22\text{eff}} = 300\text{ mV}$



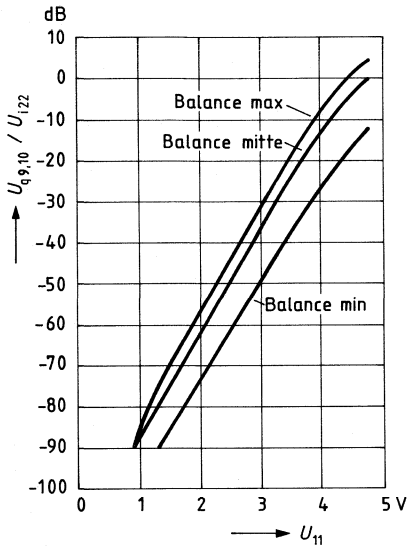
Klirrfaktor = $f(f_i)$

$U_S = 12\text{ V}; U_{i,22\text{eff}} = 300\text{ mV}$



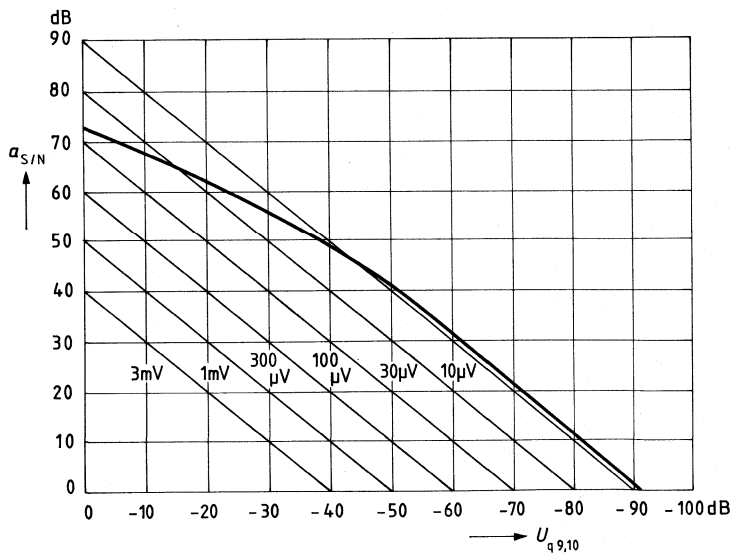
Lautstärke KH-Ausgang = $f(U_{11})$

$U_S = 12\text{ V}$



Fremdspannungsabstand = $f(\text{Abregelung})$

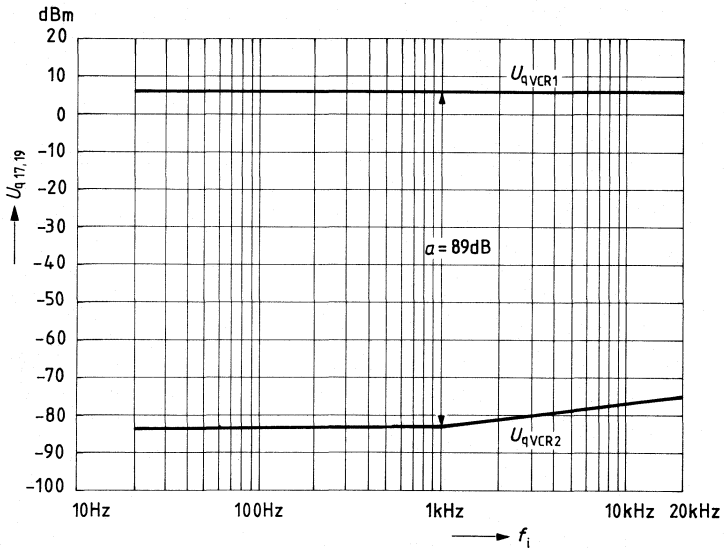
$U_S = 12\text{ V}$; $U_{i,\text{eff}} = 300\text{ mV}$; $f_i = 1\text{ kHz}$



Übersprechdämpfung

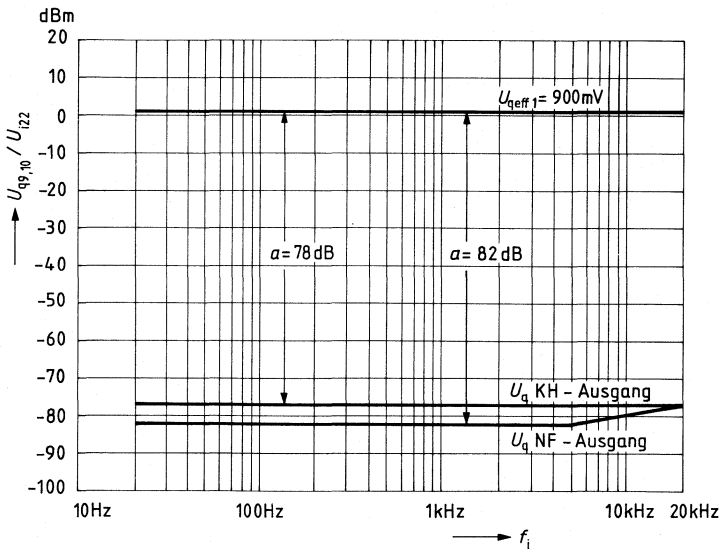
VCR-Ausgang (Anschlüsse 17, 19) = $f(f)$

$U_S = 12\text{ V}$; $U_{q\text{eff VCR}} = 1,5\text{ V}$

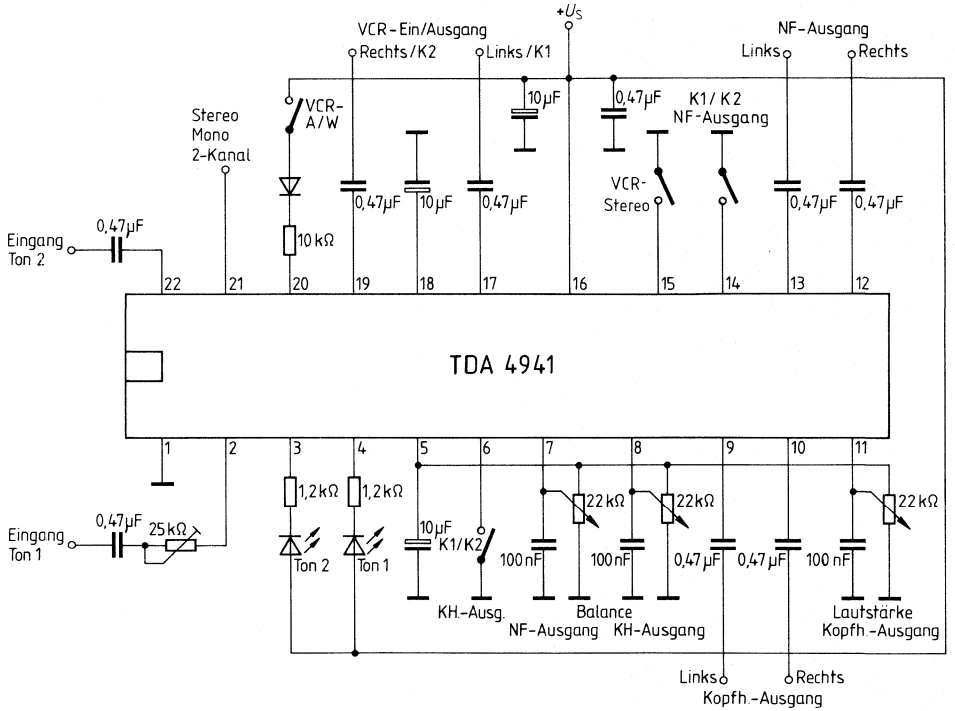


Übersprechdämpfung

Zweiton-Betrieb = $f(f)$



Anwendungsschaltung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 4942	Q 67000-A 1926	DIP 16

Der TDA 4942 beinhaltet eine mit Tristate-Eingang schaltbare Matrix zur Gewinnung der L-R-Information. Der Schalteingang wird von dem vorausgehenden Pilottonauswertungs-IC, TDA 4940 angesteuert. Der nachfolgende Analogschalter ermöglicht bei Zweitonwiedergabe die Wahl von Ton I bzw. Ton II. Der LED-Treiber zeigt die Stellung des Analogschalters bzw. Stereo- oder Monowiedergabe an. Der Analogschalter steuert den TB-Aufnahme-Ausgang und den NF-Ausgang an. Dieser ist mit einer gleichspannungs-gesteuerten Lautstärke- und Balance-Regelung versehen.

- Umschaltbare Matrix
- Tonband-Aufnahme Ausgang
- Lautstärke- und Balance-Regelung
- Alle Ausgänge kurzschlußfest

Grenzdaten

Speisespannung (1 Minute)	U_S	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	70	K/W

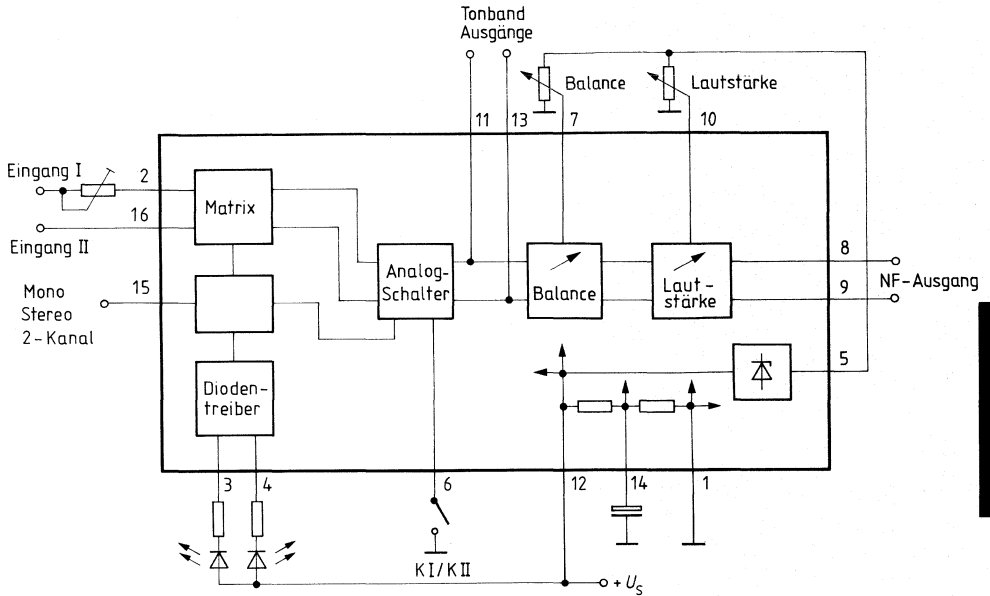
Funktionsbereich

Speisespannung	U_S	10 bis 15,8	V
Frequenzbereich (-1 dB)	f_i	20 bis 20000	Hz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 12\text{ V}$; $T_U = 25\text{ }^\circ\text{C}$

		min.	typ.	max.	
Gesamtstromaufnahme (ohne LED)	I_{S12}		15		mA
LED-Treiberstrom (je LED)	$I_{LED3,4}$	10	15		mA
Referenz-Spannung	U_{REF5}		4,8		V
Eingangswiderstand Ton I	R_{i2}		15		k Ω
Eingangswiderstand Ton II	R_{i16}		30		k Ω
Eingangsstrom d. Stelleing.	$I_{St7,10}$		3,5		μ A
Eingangsstrom d. Schalters	I_{Sch6}		20		μ A
Eingangsspannung Ton I $k = 0,7\%$	$U_{i2\text{eff}}$		150	600	mV
Eingangsspannung Ton II $k = 0,7\%$	$U_{i16\text{eff}}$		300	1200	mV
Ausgangsspannung TB-Ausgang $U_{i2} = 150\text{ mV}$	$U_{qTB11,13\text{eff}}$		150		mV
Ausgangsspannung TB-Ausgang $U_{i16} = 300\text{ mV}$	$U_{qTB11,13\text{eff}}$		150		mV
NF-Ausgangsspannung $U_{i2} = 150\text{ mV}$	$U_{qNF8,9\text{eff}}$		300		mV
NF-Ausgangsspannung $U_{i16} = 300\text{ mV}$	$U_{qNF8,9\text{eff}}$		300		mV
Regelumfang Balance $U_{Bal} = 0 \dots U_{REF}$	$V_{Bal\text{max}}$		6		dB
Regelumfang Balance $U_{Bal} = 0 \dots U_{REF}$	$V_{Bal\text{min}}$		-12		dB
Spannung Balance-Mitte $U_{rechts} = U_{links}$	U_{Bal7}	0,48	$0,5 U_{REF}$	0,52	V
Regelumfang Lautstärke $U_L = 0 \dots U_{REF}$	ΔV_L	85			dB
Ausgangswiderstand NF-Ausgang	$R_{qNF8,9}$		0,2		k Ω
Ausgangswiderstand TB-Ausgang	$R_{qTB11,13}$		0,5		k Ω
Klirrfaktor $U_i = 0,5\text{ bzw. }1\text{ V}$	$k_{8,9,11,13}$			0,5	%
Kanaltrennung	$a_{i/r8-9,11-13}$	60			dB
Gleichlaufschwankung (Lautst. = max)	$a_{i/r8-9}$			2	dB
Fremdspannungsabstand Lautst. = max $f_i = 20\text{ Hz bis }20\text{ kHz}$	a_{SN}		70		dB
Rauschspannung am NF-Ausgang Lautst. = min $f_i = 20\text{ Hz bis }20\text{ kHz}$	$U_{RNF8,9}$		10		μ V
Schalteingang					
H-Eingangsspannung \triangleq Ton I (bzw. offen)	U_{6H}	4		U_S	V
L-Eingangsspannung \triangleq Ton II	U_{6L}	0		2,8	V
Regelspannung Balance $U_{qr} = \text{max}; U_{q1} = \text{min}$	U_{Bal7}		0		V
Regelspannung Balance $U_{q1} = \text{max}; U_{qr} = \text{min}$	U_{Bal7}		U_{REF}		V
Schaltspannung Matrix					
Zwei-Ton	U_{Sch15}	0		$1/6 U_S$	V
Mono	U_{Sch15}	$1/3 U_S$		$2/3 U_S$	V
Stereo	U_{Sch15}	$5/6 U_S$		U_S	V

Blockschaltbild

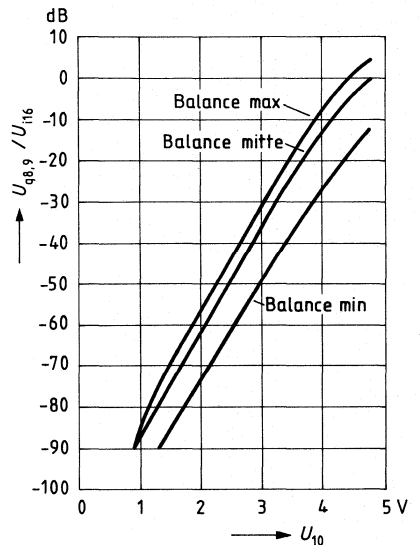


Wahrheitstabelle

Anschl. 6 S1/NF	Anschl. 15 Tristate-Eing.	Anschl. 4 LED 1	Anschl. 3 LED 2
beliebig	Stereo = U_s	EIN	EIN
beliebig	Mono = $U_s/2$	AUS	AUS
offen H	2-Ton = 0 V	EIN	AUS
Masse L	2-Ton = 0 V	AUS	EIN

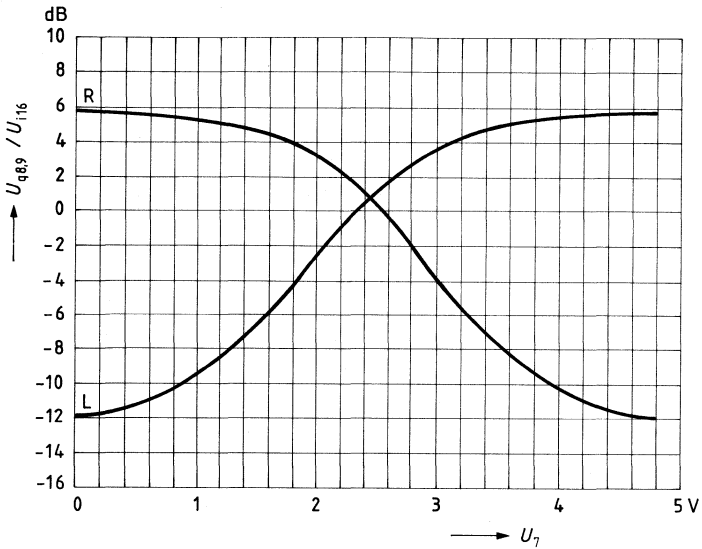
Lautstärke = $f(U_{I0})$

$U_s = 12\text{ V}$



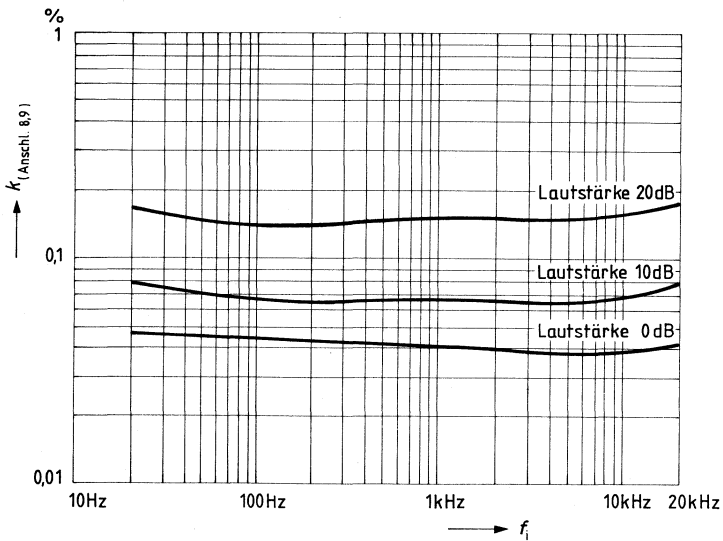
Balance = $f(U_7)$

$U_S = 12\text{ V}; U_{1,16\text{ eff}} = 500\text{ mV}$

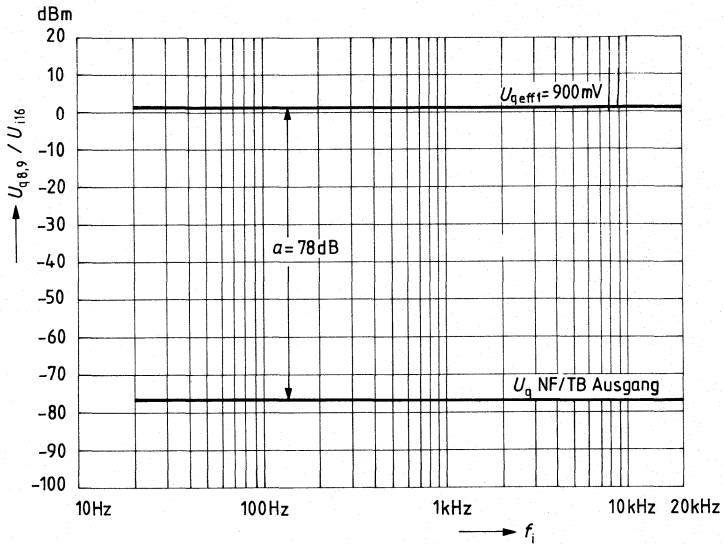


Klirrfaktor = $f(f_i)$

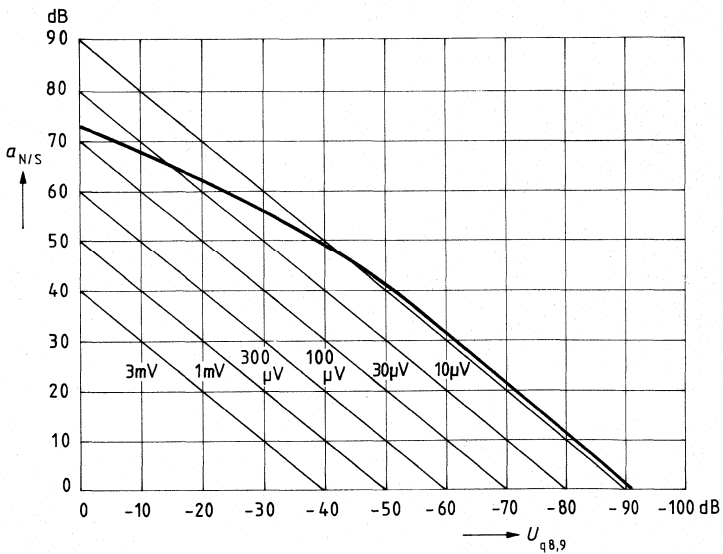
$U_S = 12\text{ V}; U_{\text{eff}} = 300\text{ mV}$



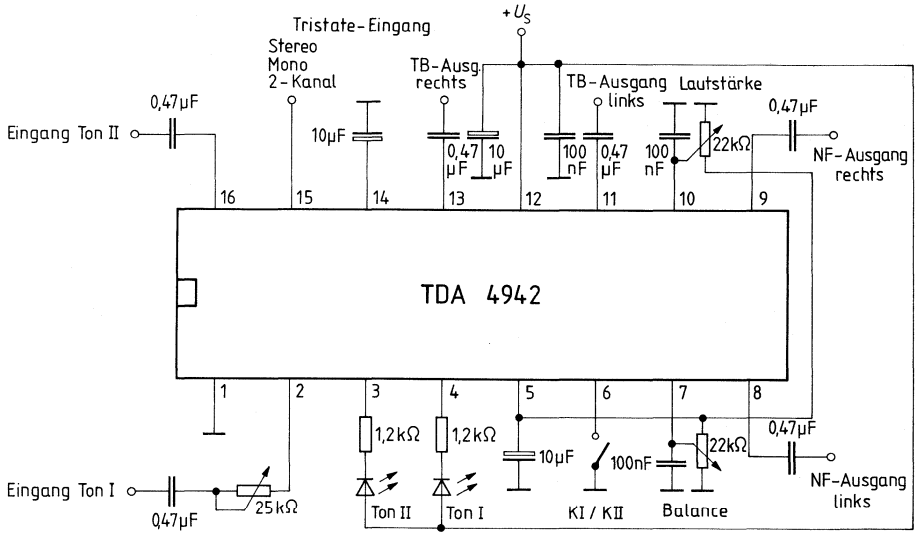
Übersprechdämpfung
Zweitton-Betrieb = $f(f)$



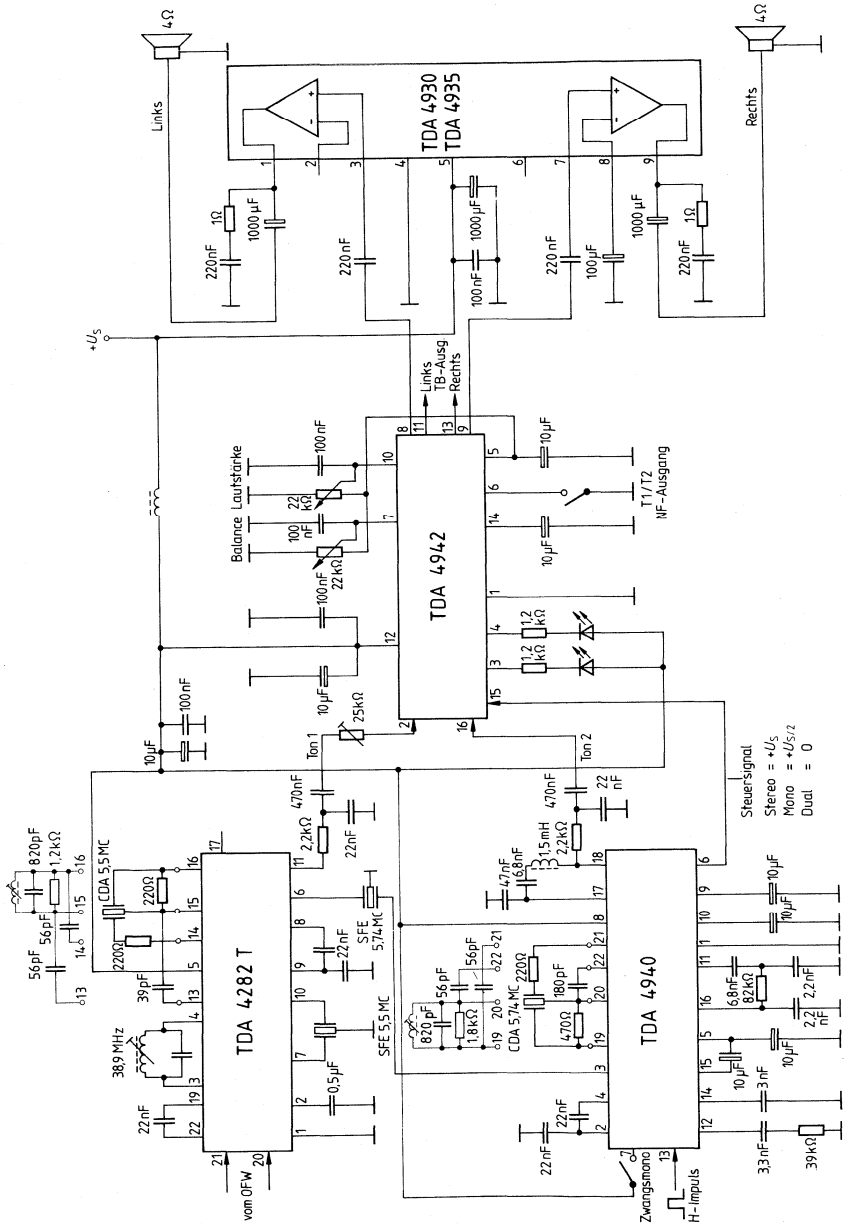
Fremdsprachenabstand = f (Abregelung)
 $U_S = 12 \text{ V}$; $U_{i\text{eff}} = 300 \text{ mV}$; $f_i = 1 \text{ kHz}$



Anwendungsschaltung



Anwendungsschaltung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 4944	Q 67000-A 2186	DIP 14

Die integrierte Schaltung TDA 4944 beinhaltet eine umschaltbare Matrix, CCIR-VCR-Ein-/Ausgang, Analogschalter und einen LED-Treiber.

Die mit dem Tristate-Eingang schaltbare Matrix dient zur Gewinnung der L-R-Information. Der Schalteingang wird von der vorausgehenden Pilottonauswertungs-Schaltung TDA 4940 angesteuert. Der Stereo-VCR-Ein-/Ausgang ermöglicht den Anschluß eines genormten VCR-Gerätes. Der nachfolgende Analogschalter ermöglicht bei Zweitoniwiedergabe die Wahl von Ton I bzw. Ton II. Der LED-Treiber zeigt die Stellung des Analogschalters bzw. Stereo- oder Monowiedergabe an. Bei VCR-Wiedergabe sind beide LEDs eingeschaltet.

Alle Ausgänge sind kurzschlußfest.

- Umschaltbare Matrix
- VCR-Ein-/Ausgang nach CCIR-Norm
- Alle Ausgänge kurzschlußfest

Grenzdaten

Speisespannung	U_{S12}	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	90	K/W

Funktionsbereich

Speisespannung	U_{S12}	10 bis 15,8	V
Frequenzbereich (-1 dB)	$f_{4, 6, 1, 13}$	20 bis 20000	Hz
Umgebungstemperatur	T_U	0 bis 70	°C

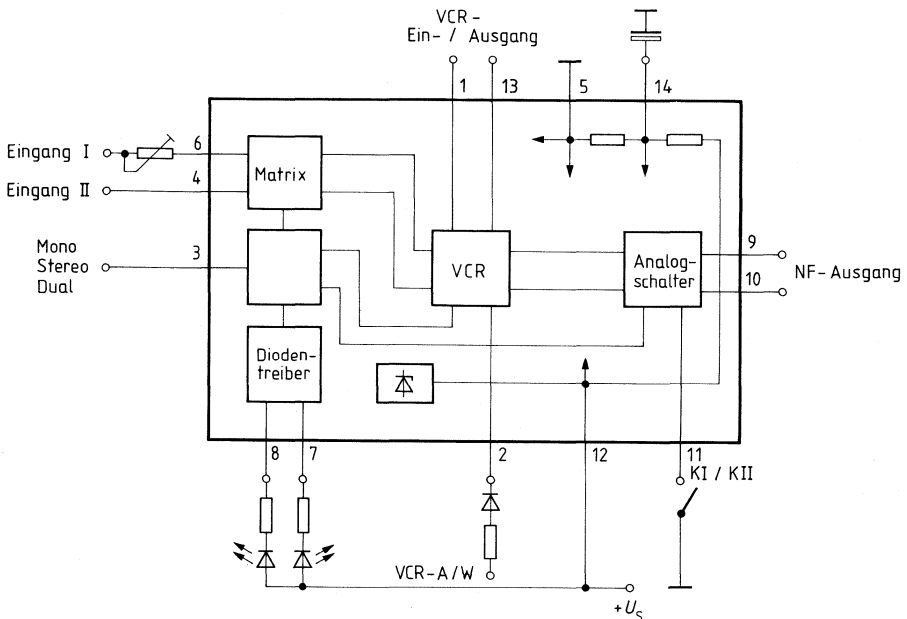
Kenndaten $U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
Gesamtstromaufnahme (ohne LED)	I_{S12}		14		mA
LED-Treiberstrom (je LED)	$I_{LED7,8}$	10	15		mA
Eingangswiderstand Ton I	R_{i6}		15		k Ω
Eingangswiderstand Ton II	R_{i4}		30		k Ω
Eingangsstrom d. VCR-Schaltung	I_2			300	μA
Eingangsspannung Ton I $k = 0,7\%$	$U_{i6 \text{ eff}}$		150	600	mV
Eingangsspannung Ton II $k = 0,7\%$	$U_{i4 \text{ eff}}$		300	1200	mV
Eingangsspannung VCR (Wiedergabe)	$U_{i1,13 \text{ eff}}$		0,5	2	V
Ausgangsspannung VCR $U_{i6 \text{ eff}} = 150 \text{ mV}; U_{i4 \text{ eff}} = 300 \text{ mV}$	$U_{q1,13 \text{ eff}}$		500		mV
NF-Ausgangsspannung $U_{i6 \text{ eff}} = 150 \text{ mV}; U_{i4 \text{ eff}} = 300 \text{ mV}$	$U_{q9,10 \text{ eff}}$		300		mV
Ausgangswiderstand NF-Ausgang	$R_{q9,10 \text{ eff}}$		0,2		k Ω
Ausgangswiderstand VCR-Ausgang	$R_{q1,13}$		0,2		k Ω
Klirrfaktor $U_{i4 \text{ eff}} = 1 \text{ V}; U_{i6 \text{ eff}} = 0,5 \text{ V}$	k			0,5	%
Kanaltrennung	$a_{i/r}$		60		dB
Fremdspannungsabstand $U_{i6 \text{ eff}} = 150 \text{ mV}; U_{i4 \text{ eff}} = 300 \text{ mV};$ $f_i = 20 \text{ Hz bis } 20 \text{ kHz}$	$a_{S+N/N}$		70		dB
Rauschspannung am NF-Ausgang	$U_{R9,10}$		100		μV
Schalteingang Ton I/Ton II					
H-Eingangsspannung = Ton I = S1 offen	U_{H11}	4		U_S	V
L-Eingangsspannung = Ton II = S; geschl.	U_{L11}	0		2,8	V
Schalteingang VCR-A/W					
H-Eingangsspannung = VCR-W = S2 geschl.	U_{H2}	8		U_S	V
L-Eingangsspannung = VCR-A = S2 offen	U_{L2}	0		5	V
Schaltspannung Matrix					
Zwei-Ton	U_3	0		$1/6 U_S$	V
Mono	U_3	$1/3 U_S$		$2/3 U_S$	V
Stereo	U_3	$5/6 U_S$		U_S	V
Eingangsstrom	I_{11}		20		μA

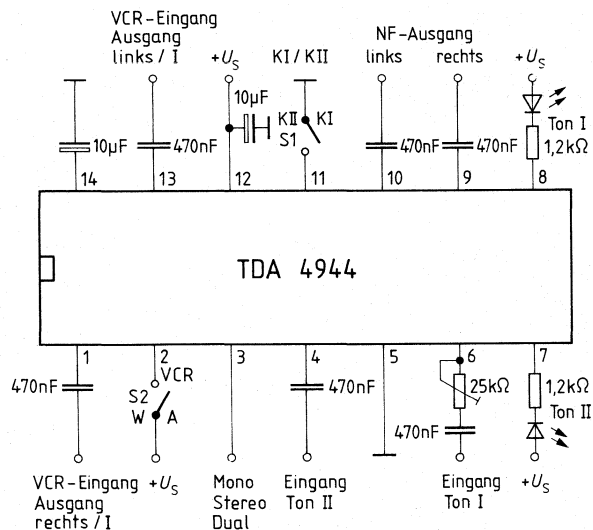
Anschlußbelegung

Anschluß	Funktion
1	VCR-Ein/Ausgang rechts/Ton II
2	VCR-Aufnahme/Wiedergabe-Umschalter
3	Mono-Stereo-2-Sprachen-Umschalter
4	Ton II 5,75-MHz-Demodulator
5	Masse
6	Ton I 5,5-MHz-Demodulator
7	LED-Treiber Ton II
8	LED-Treiber Ton I
9	NF-Ausgang rechts
10	NF-Ausgang links
11	Ton I/Ton II-Umschalter NF-Ausgang
12	+ U_s
13	VCR-Ein/Ausgang links/Ton I
14	Abblockung

Blockschaltbild



Anwendungsschaltung



Wahrheitstabelle

Anschluß 2	Anschluß 3	Anschluß 11	Anschluß 7	Anschluß 8
VCR A/W	Tristate Eingang	Ton I/II	LED II	LED I
U _S = Wiedergabe	beliebig	beliebig	EIN	EIN
0 V = Aufnahme	0 V = 2-Ton	offen = Ton I	AUS	EIN
0 V	0 V	Masse = Ton II	EIN	AUS
0 V	1/2 U _S = Mono	beliebig	AUS	AUS
0 V	U _S = Stereo	beliebig	EIN	EIN

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5400-2	Q 67000-A 8024	DIP 18

Hochverstärkender geregelter Video-ZF-Verstärker mit gesteuertem Demodulator, niederohmi- gen Videoausgängen für positiv und negativ gerichtetes Signal, getastete Regelung, AFC-Aus- gang und Tuner-Regelverzögerung.

TDA 5400-2 für PNP-Tuner

- Hoher Integrationsgrad
- Großer Regelumfang
- Hohe Empfindlichkeit

Grenzdaten

Speisespannung	U_S	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th, SU}$	70	K/W

Funktionsbereich

Speisespannung	U_S	10 bis 15,8	V
Frequenzbereich	f_{ZF}	15 bis 75	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$$U_S = 13 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$$

Stromaufnahme

$$I_{13} \quad 60 \quad \text{mA}$$

Stabilisierte Referenzspannung

$$U_{14/12} \quad 6,0 \quad \text{V}_-$$

Regelstrom für Tuner

$$I_{16} \quad 4,0 \quad \text{mA}$$

$$U_{16} = 0,5 U_{13}$$

Tuner Regeleinsatz

$$U_{15/12} \quad 0 \text{ bis } 4 \quad \text{V}_-$$

Tastimpulsspannung

positiver Tastimpuls

$$U_1 \quad +3,0 \quad \text{V}$$

negativer Tastimpuls

$$U_1 \quad -3,0 \quad \text{V}$$

Eingangsspannung bei V_{max}

$$U_{17/18} \quad \text{max } 100 \quad \mu\text{V}$$

$$U_3 = 3 V_{\text{SS}}$$

Regelumfang

$$\Delta V \quad 60 \quad \text{dB}$$

ZF-Regelspannung

$$V_{\text{max}}$$

$$U_{2/12} \quad \text{min } 0 \quad \text{V}_-$$

$$V_{\text{min}}$$

$$U_{2/12} \quad \text{max } 4,0 \quad \text{V}_-$$

AFC-Ausgangsstrom

$$I_{q6} \quad \pm 1,0 \quad \text{mA}$$

AFC-Abschaltung

$$U_8 = U_9; R = 10 \text{ k}\Omega \quad \text{AUS}$$

$$U_{8/12} \quad \text{max } 4,0 \quad \text{V}_-$$

$$U_8 = U_9; R = \infty \quad \text{EIN}$$

$$U_{8/12} \quad 6,0 \quad \text{V}_-$$

AFC-Richtung

$$di/df > 0$$

$$U_{5/12} \quad 4,0 \text{ bis } U_{13} \quad \text{V}_-$$

$$di/df < 0$$

$$U_{5/12} \quad 0 \text{ bis } 1,0 \quad \text{V}_-$$

Videoausgangsspannungen (positiv)

$$R_L = \infty$$

$$U_{q3 \text{ SS}} \quad 3,0 \quad \text{V}$$

Synchronimpulspegel

$$U_{3/12} \quad 2,0 \quad \text{V}_-$$

Gleichspannung

$$U_{3/12} \quad 5,3 \quad \text{V}_-$$

$$U_2 = 4 \text{ V}; U_{17/18} = 0$$

Ausgangsstrom

nach Masse über R

$$I_{q3} \quad -5,0 \quad \text{mA}$$

nach Plus $U_3 = 7 \text{ V}$

$$I_{q3} \quad +2,0 \quad \text{mA}$$

Videoausgangsspannung (negativ)

$$R_L = \infty$$

$$U_{q4 \text{ SS}} \quad 3,0 \quad \text{V}$$

Synchronimpulspegel

$$U_{4/12} \quad U_{13} - 2,0 \quad \text{V}_-$$

Gleichspannung

$$U_{4/12} \quad U_{13} - 5,3 \quad \text{V}_-$$

$$U_2 = 4 \text{ V}; U_{17/18} = 0$$

Ausgangsstrom

nach Masse über R

$$I_{q4} \quad -5,0 \quad \text{mA}$$

nach Plus $U_4 = U_{13}$

$$I_{q4} \quad +1,0 \quad \text{mA}$$

Anwendungshinweise¹⁾

Eingangsimpedanz

$$Z_{17/18} \quad 1,8/2 \quad \text{k}\Omega/\text{pF}$$

Ausgangsimpedanz

$$Z_{q10/11} \quad 6,6/2 \quad \text{k}\Omega/\text{pF}$$

AFC-Eingangsimpedanz

$$Z_{18/9} \quad 20 \quad \text{k}\Omega$$

Ausgangswiderstand

$$R_{q3} \quad 150 \quad \Omega$$

Ausgangswiderstand

$$R_{q4} \quad 150 \quad \Omega$$

ZF-Reste (Grundwelle)

$$U_3; U_4 \quad 10 \quad \text{mV}$$

Videobandbreite (-3 dB)

$$B_{\text{video}} \quad 6,0 \quad \text{MHz}$$

Intermodulationsabstand

$$a \quad 45 \quad \text{dB}$$

bezüglich f_{FT} (1,07 MHz)¹⁾ meßtechnisch nicht erfaßt

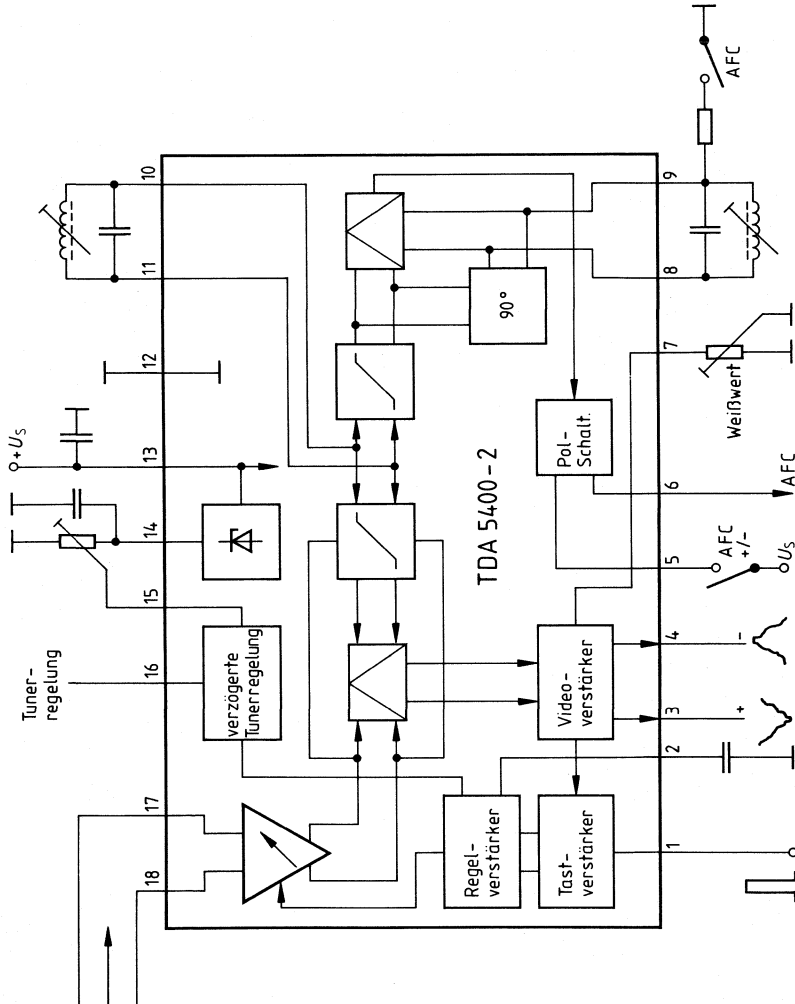
Schaltungsbeschreibung

Der integrierte Schaltkreis beinhaltet einen vierstufigen regelbaren AM-Verstärker, einen Begrenzer und Mischer zur synchronen Demodulation der Videosignale sowie einen in der Phasenlage umschaltbaren FM-Demodulator für die Gewinnung der AFC-Spannung und einen Videoverstärker für positives und negatives Video-Ausgangssignal. Zur getasteten Regelung wird dabei das positive Videosignal herangezogen.

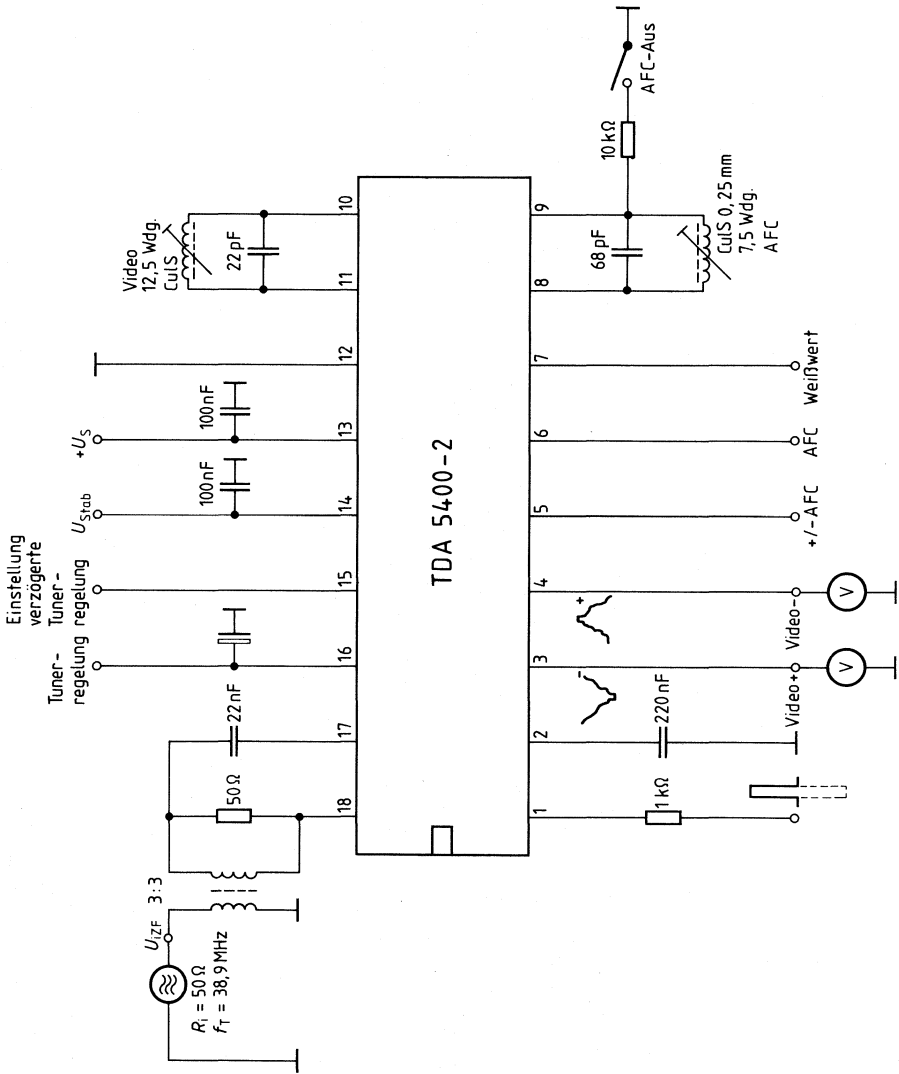
Anschlußbelegung

Anschluß	Funktion
1	Tastimpuls
2	Regelzeitkonstante
3	Positiver Video-Ausgang
4	Negativer Video-Ausgang
5	AFC-Polaritäts-Umschaltung
6	AFC-Ausgang
7	Weißwerteeinstellung
8	AFC-Kreis
9	AFC-Kreis
10	Demodulatorkreis
11	Demodulatorkreis
12	Masse
13	Speisespannung
14	Referenzspannung
15	Tunerregeleinsatz
16	Verzögerte Tunerregelung
17	Video-ZF-Eingang
18	Video-ZF-Eingang

Blockschaltbild



Meßschaltung



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5510-2	Q 67000-A 8027	DIP 16

Der TDA 5510-2 enthält einen geregelten AM-Breitbandverstärker mit Synchrondemodulator, einen hochverstärkenden regelbaren Video-ZF-Verstärker, VCR-Ein- und Ausgang sowie eine Regelspannungserzeugung für ZF-Verstärker und PNP-Tuner.

- Normgerechter VCR-Anschluß
- Interne VCR-Umschaltung
- Getastete Regelung
- Positiver und negativer Videoausgang

Grenzdaten

Speisespannung	U_S	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	70	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 15,8	V
ZF-Frequenzbereich	f_{ZF}	15 bis 60	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 13 \text{ V}; T_U = 25^\circ \text{C}$

		min.	typ.	max.	
Stromaufnahme	I_{11}		60		mA
stab. Referenzspannung	$U_{12/10}$		6,0		V ₋
Regelstrom für Tuner					
$U_{14} = 0,5 U_{11}$	I_{14}		4,0		mA
Tuner-Regeleinsatz	$U_{13/10}$			4,0	V ₋
Tastimpulsspannung					
pos. Tastimp.	U_1		+3,0		V
neg. Tastimp.	U_1		-3,0		V
Eingangsspannung bei V_{max} .	$U_{15/16}$			100	μV
$U_{3\text{SS}} = 3 \text{ V}$					
Regelumfang	ΔV		60		dB
ZF-Regelspannung					
V_{max}	$U_{2/10}$	0			V ₋
V_{min}	$U_{2/10}$			4,0	V ₋
VCR-Umschaltung	$U_{2/10}$	8,0		U_{11}	V ₋
Videoausgangsspannung (pos.)					
$R_L = \infty$	$U_{3\text{SS}}$		3,0		V
Synchronimpulspegel	$U_{3/10}$		2,0		V ₋
Gleichspannung $U_2 = 4 \text{ V};$	$U_{3/10}$		5,3		V ₋
$U_{15/16} = 0$					
Ausgangsstrom					
nach Masse über R	I_3		-5,0		mA
nach Plus $U_3 = 7 \text{ V}$	I_3		+2,0		mA
Videoausgangsspannung (neg.)	$U_{4\text{SS}}$		3,0		V
$R_L = \infty$					
Synchronimpulspegel	$U_{4/10}$		$U_{11} - 2,0$		V ₋
Gleichspannung $U_2 = 4 \text{ V};$	$U_{4/10}$		$U_{11} - 5,3$		V ₋
$U_{15/16} = 0$					
Ausgangsstrom					
nach Masse über R	I_4		-5,0		mA
nach Plus $U_4 = U_{11}$	I_4		+1,0		mA
VCR-Ausgangsspannung (neg.)	$U_{5\text{SS}}$		2,0		V
VCR-Aufn. $R_L = \infty$					
Synchronimpulspegel	$U_{5/10}$		$U_{11} - 1,6$		V ₋
VCR-Aufn.					
Gleichspannung $U_2 = 4 \text{ V};$					
$U_{15/16} = 0$					
VCR-Aufnahme	$U_{5/10}$		$U_{11} - 3,8$		V ₋
Gleichspannung $U_2 \geq 8 \text{ V}$					
VCR-Wiederg.	$U_{5/10}$		$U_{11} - 0,9$		V ₋
Ausgangsstrom					
nach Masse über R	I_5		-5,0		mA
nach Plus $U_5 = U_{11}$	I_5		+1,0		mA
Videoverstärker (VCR-Wied.)	V_{VIDEO}		3,0		
$V = U_3/U_6; U_{6\text{SS}} = 1 \text{ V}$					

Anwendungshinweise¹⁾

	min.	typ.	max.	
Eingangsimpedanz		1,8/2		k Ω /pF
Ausgangsimpedanz		6,6/2		k Ω /pF
Ausgangswiderstand	$Z_{15/16}$	150		Ω
Ausgangswiderstand	$Z_{8/9}$	150		Ω
Ausgangswiderstand	R_3	150		Ω
ZF-Reste (Grundwelle)	R_4	10		mV
Videobandbreite (-3 dB)	R_5			
VCR-Aufnahme	U_3, U_4	6,0		MHz
VCR-Wieder. $U_{6SS} = 1 V$	B	10,0		MHz
Intermodulationsabstand bezüglich $f_{IT} 1,07 MHz$	B			
	a	45		dB

Schaltungsbeschreibung

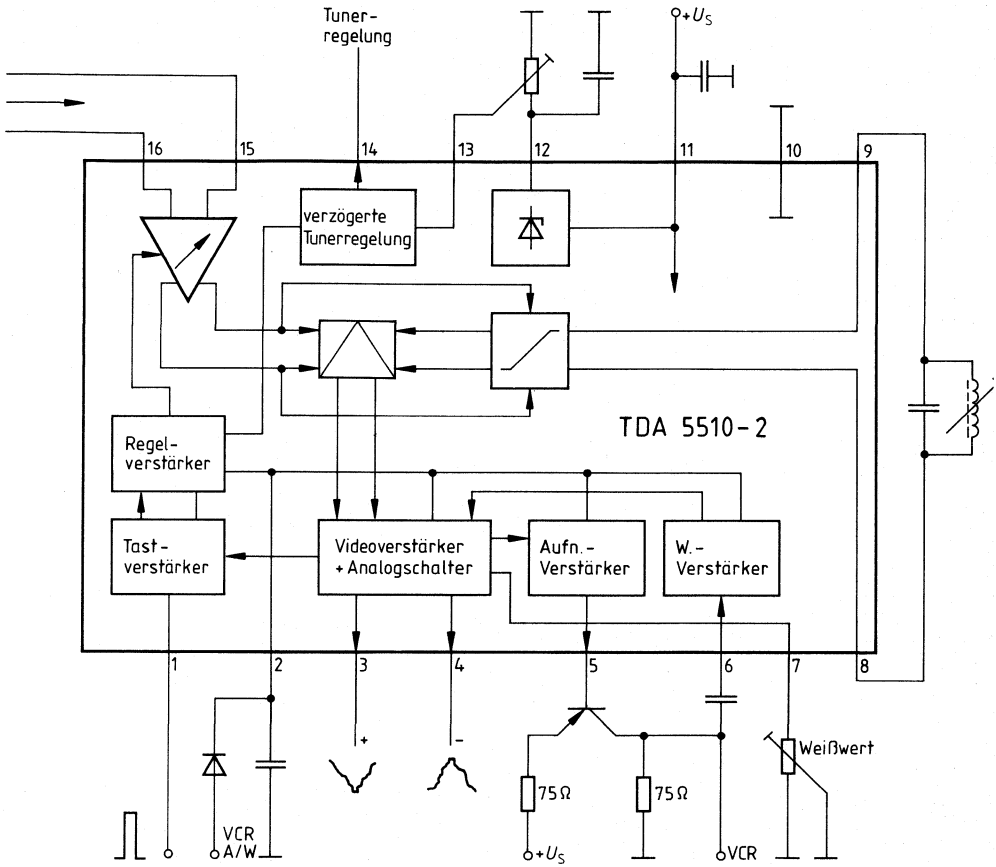
Der integrierte Schaltkreis beinhaltet einen vierstufigen regelbaren AM-Verstärker, einen Begrenzer und Mischer zur synchronen Demodulation der Video-Signale, sowie einen Verstärker für positives und negatives Video-Ausgangssignal. Zur getasteten Regelung wird das positive Videosignal herangezogen. Zusätzlich enthält der Baustein einen normgerechten VCR-Anschluß über einen externen Transistor. Aus der Regelspannung wird mittels eines Schwellwertverstärkers eine verzögerte Tunerregelung abgeleitet.

Anschlußbelegung

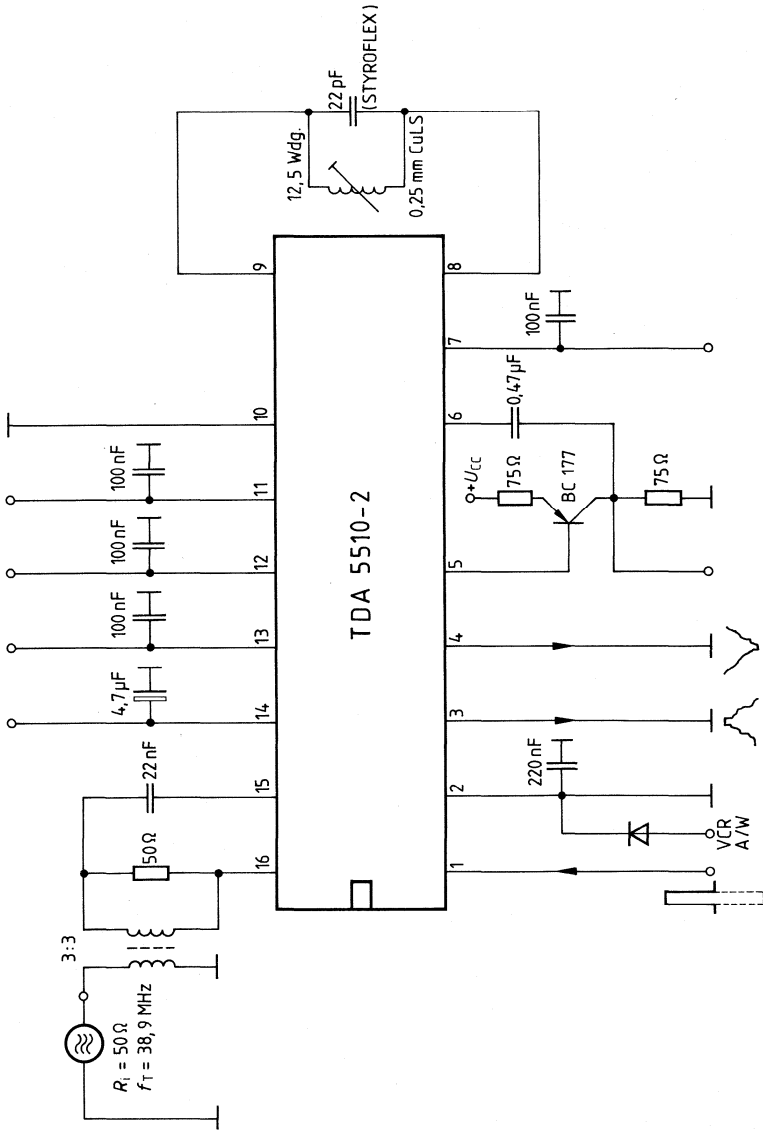
Anschluß	Funktion
1	Tastimpuls
2	Regelzeitkonstante; Umschaltung VCR-Aufnahme/Wiedergabe
3	Positiver Video-Ausgang
4	Negativer Video-Ausgang
5	VCR-Ausgang
6	VCR-Eingang
7	Weißwerteeinstellung
8	Demodulatorkreis
9	Demodulatorkreis
10	Masse
11	Speisespannung
12	Referenzeingang
13	Tunerregeleinsatz
14	Verzögerte Tunerregelung
15	Video-ZF-Eingang
16	Video-ZF-Eingang

¹⁾ = meßtechnisch nicht erfaßt

Blockschaltbild



Meßschaltung



Vorläufige Daten**Bipolare Schaltung**

Typ	Bestellnummer	Gehäuse
TDA 5650	Q 67000-A 2357	DIP 28

Der integrierte Baustein TDA 5650 übernimmt alle wesentlichen Aufgaben der Tonaufbereitung im Video-Kassettengerät.

Im einzelnen sind das:

- Verstärkung und Anpassung der Pegel
- Einstellung der erforderlichen Eingangs- und Ausgangsimpedanzen
- Umschaltung zwischen 4 Signalquellen
- Aufnahme-/Wiedergabeumschaltung
- Stummschaltung
- Anpassung der Schaltsignale (Punkt 3–5) an buskompatible Steuerpegel
- Automatische Pegelregelung
- Einstellung des Aufnahme- und Wiedergabe-Frequenzganges mit Hilfe externer Gegenkopplungen
- Um über Band eine wesentliche Verbesserung der Rauschabstände zu erreichen (ca. 6–10 dB), wurde eine Kompanderfunktion eingebaut; die Übertragungsbandbreite wird nach dem „sliding band“-Verfahren signalabhängig und zwar für Aufnahme und Wiedergabe jeweils „reziprok“ gesteuert.

Grenzdaten

	min.	max.	
Eingang Mikrofonverstärker		U_{REF}	V
Eingang Wiedergabeverstärker		U_{REF}	V
Ausgang Wiedergabeverstärker	-5		mA
Ausgang Wiedergabeverstärker		6	V
Eingang NF-Signal	0	$+U_S$	V
Zeitkonstante Stummschaltung	0	$U_{REF} + 5$	V
Logik-Eingang	0	U_S	V
Ausgang NF-Signal	0		V
Ausgang NF-Signal		5	mA
Expander Rückkopplung	0	$+U_S$	V
Eingang Expander	0	$+U_S$	V
DNS-Regelspannung	-5		mA
DNS-Regelspannung		12	V
DNS-Rückkopplung		5	mA
Eingang DNS	0	$+U_S$	V
DNS-Stellwiderstand	0	$+U_S$	V
Referenzstrom	-1		mA
Referenzstrom		$U_{REF} + 5$	V
DNS-Zeitkonstante	0	6	V
Eingang-DNS-Regler	0	$U_{REF} + 5$	V
Speisespannung	0	20	V
Ausgang Kompressor	0		V
Ausgang Kompressor		5	mA
Eingang NF-Verstärker	0	$U_{REF} + 5$	V
Eingang Aufnahmeverstärker	0	$+U_S$	V
Ausgang Aufnahmeverstärker	-5	5	mA
Logik-Eingang	0	$+U_S$	V
Logik-Eingang	0	$+U_S$	V
Eingang/Ausgang AV-Signal	0	$+U_S$	V
Zeitkonstante Pegelregler	0	$+U_S$	V
Ausgang Pegelregler	0	7	V
Referenzspannung-Abblockung	-5		mA
Referenzspannung-Abblockung		7	V
Sperrschichttemperatur		150	°C
Lagertemperatur	-40	125	°C
Wärmewiderstand System-Umgebung		65	K/W

Funktionsbereich

Speisespannung	U_S	9,8 bis 14	V
Frequenzbereich	f_{max}	15	kHz
0 dB		10	kHz
Umgebungstemperatur	T_U	0 bis 60	°C

Kenndaten $U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

	min.	typ.	max.	
Stromaufnahme $U_S = 12 \text{ V}$, NF, ohne Signal		20	27,5	mA

Aufnahmebetrieb

Mikrofon-Eingang

Eingangswiderstand

Eingangssignal 1 kHz

Geräuschspannungsabstand Mikro
nach Kurve A, $U_{\text{eff}} = 1 \text{ mV}$

R_{iM}	-25 %	10	+25 %	k Ω
$U_{iM \text{ eff}}$	1,0 40 ¹⁾ , 2)		50	mV dB

AV-Eingang

Eingangswiderstand

Eingangssignal 1 kHz

Geräuschspannungsabstand AV
nach Kurve A, $U_{\text{eff}} = 100 \text{ mV}$

R_{iAV}	10			k Ω
$U_{iAV \text{ eff}}$	0,15 60 ¹⁾	1,0	2	V dB

NF-Eingang

Eingangswiderstand

Eingangssignal 1 kHz

Geräuschspannungsabstand NF
nach Kurve A, $U_{\text{eff}} = 100 \text{ mV}$

R_{iNF}	50			k Ω
$U_{iNF \text{ eff}}$	0,15 60 ¹⁾	0,3	2	V dB

NF-Ausgang (Monitor)

Ausgangswiderstand

Ausgangssignal

Klirrfaktor bei 1 kHz

 $U_i = 1 \text{ V}$ an NF-Eingang

R_{q8}		1	0,1	k Ω
$U_{q8 \text{ eff}}$				V
k			1,5	%
k_3			0,5	%

Wiedergabebetrieb

Wiedergabekopf-Eingang

Eingangsstrom

Eingangssignal bei 330 Hz

I_3			100	mA
U_{iW}		60 ³⁾		μV

AV-Ausgang

Ausgangswiderstand

Ausgangssignal

 1 V_{eff} an Anschluß 8

R_{q25}			1	k Ω
$U_{q25 \text{ eff}}$		1		V

Wiedergabe-Verstärkung bei 330 Hz

Geräuschspannungsabstand bezogen
auf Wiedergabekopf-Eingang $U_{iW} = 60 \mu\text{V}$ nach Kurve A, $R_{iW} = 10 \Omega$

V_W		84 ³⁾		dB
N_W	56 ³⁾			dB

Klirrfaktor

 $U_{iW} = 200 \mu\text{V}$

k			1,5	%
k_3			0,5	%

1) Messung ohne Kompression

2) 46 dB wird angestrebt

3) mit Vorverstärker und Beschaltung siehe Bild / Messung mit Expansion

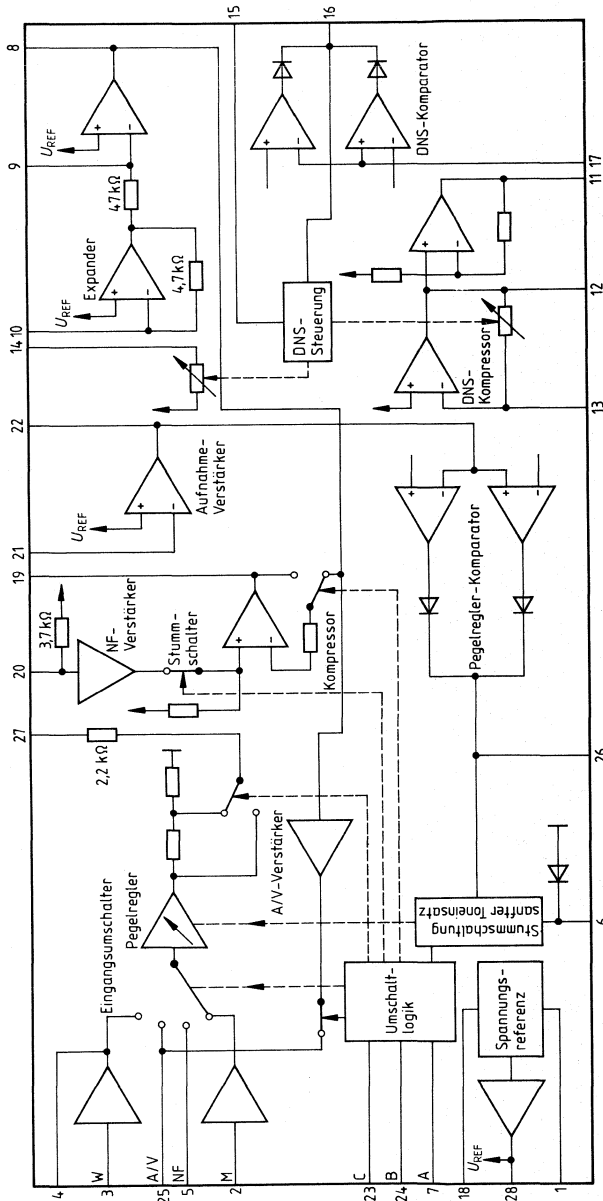
Wahrheitstabelle

		Schalteingänge		
		A	B	C
Aufnahme Mikrophon	M	1	0	0
Aufnahme A/V	A/V	1	0	1
Wiedergabe	W	1	1	0
Aufnahme NF	NF	1	1	1
Stumm	S	0	X	X

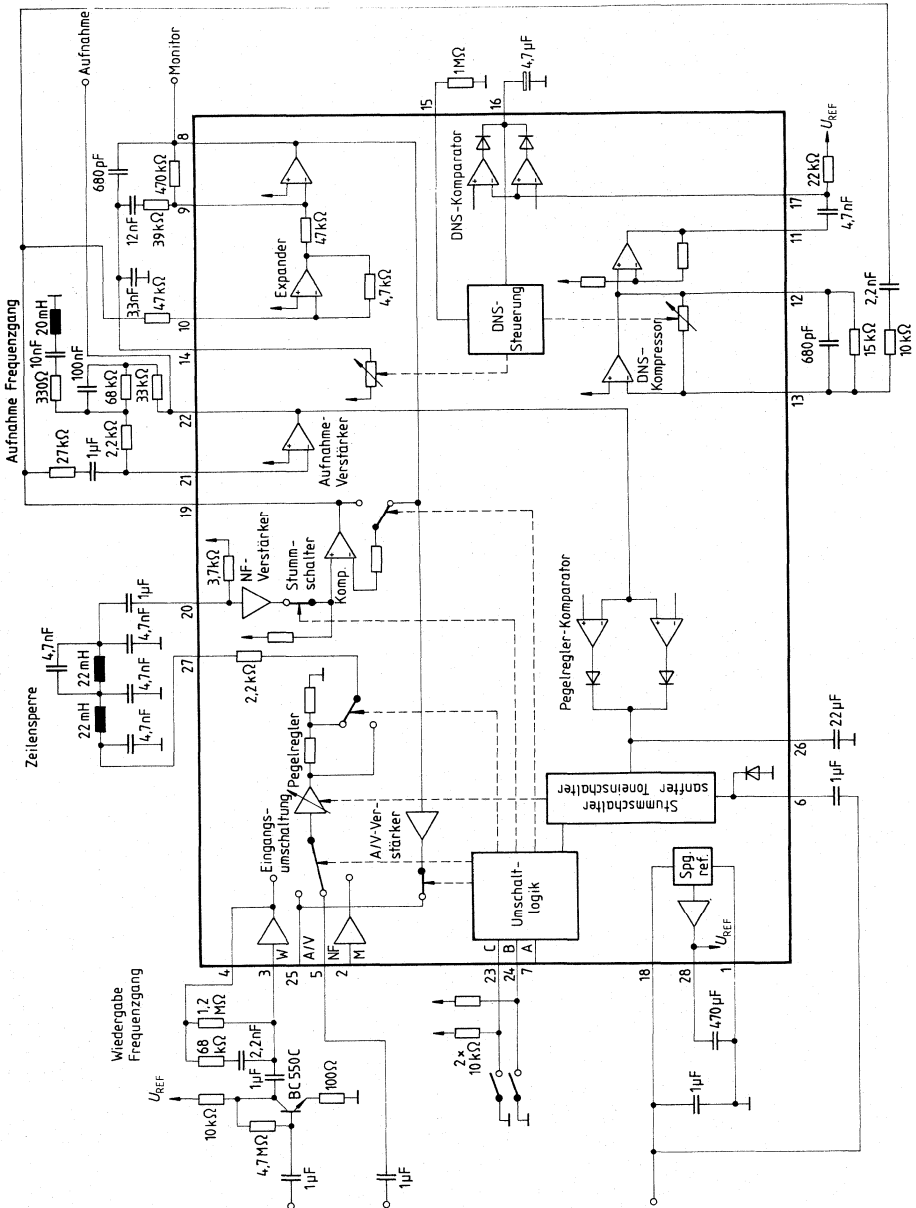
Anschlußbelegung

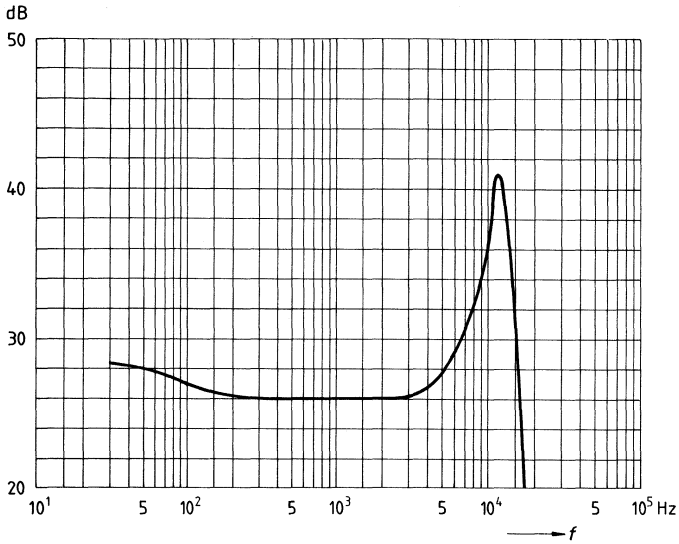
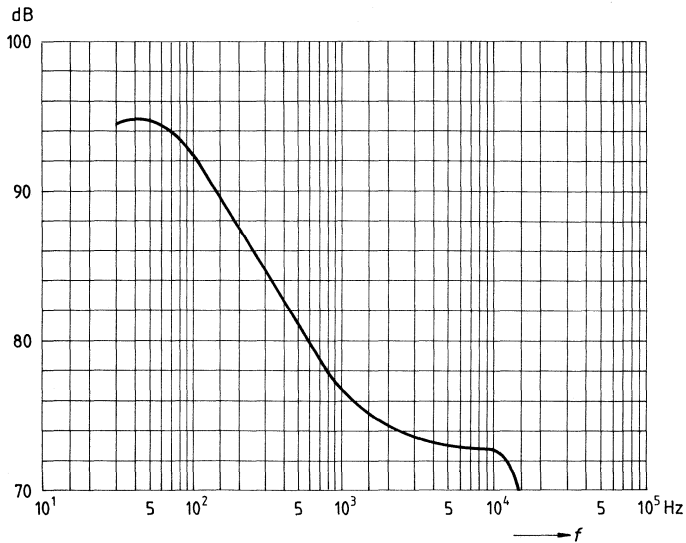
Anschluß	Funktion
1	Masse
2	Eingang Aufnahme Mikro
3	Eingang Wiedergabe und Frequenzgang Wiedergabe
4	Ausgang Wiedergabeverstärker
5	Eingang Aufnahme NF (ZF)
6	Zeitkonstante Umschaltung und sanfter Toneinsatz
7	Logik-Eingang (Stummschaltung)
8	Ausgang NF (Monitor)
9	DNS-Expander-Rückkopplung
10	DNS-Expander-Eingang
11	DNS-Regelspannung
12	DNS-Rückkopplung Regelspannungserzeugung
13	DNS-Eingang Regelspannungserzeugung
14	DNS-Stellwiderstand
15	Referenzstrom
16	DNS-Zeitkonstante
17	DNS-Regler Eingang
18	Speisespannung
19	DNS-Kompressor Ausgang
20	Zeilenperre
21	Frequenzausgang Aufnahme
22	Ausgang Aufnahme (Kopf)
23	Logik-Eingang (Umschaltung)
24	Logik-Eingang (Umschaltung)
25	Eingang Aufnahme AV
26	Zeitkonstante Pegelregler
27	Zeilenperre (Ausgang Pegelregler)
28	Stütz C U_{REF}

Blockschaltbild



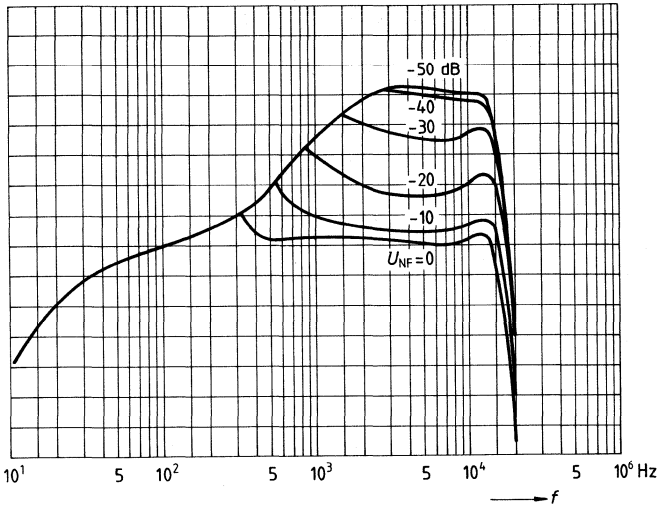
Anwendungsschaltung



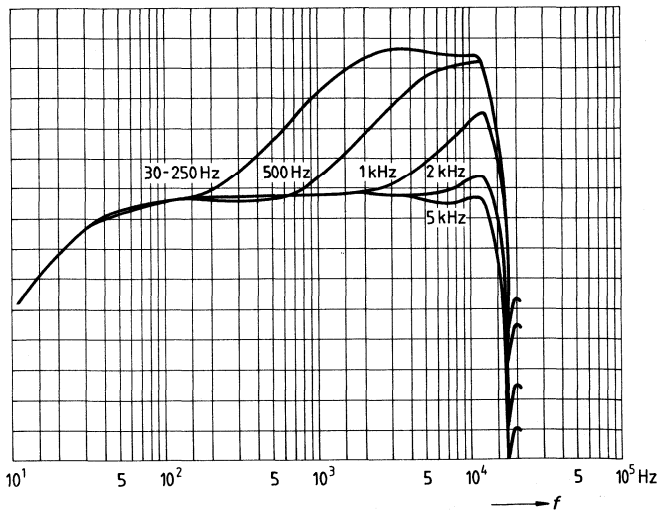
Frequenzgänge**Aufnahme-Betrieb (NF-Eingang – Aufnahme-Ausgang)
realisierbarer Frequenzgang****Wiedergabe-Betrieb (Vorverstärker-Eingang – Monitor-Ausgang)
realisierbarer Frequenzgang**

Aufnahme-Kompression

0 dB: 1 V_{eff} am Monitor-Ausgang bei 1 kHz



Aufnahme: DNS-Regelspannung auf Gleichspannungswerte, entsprechend den angegebenen Frequenzen bei Pegel 0 dB, festgehalten



Vorläufige Daten**Bipolare Schaltung**

Typ	Bestellnummer	Gehäuse
TDA 5651	Q 67000-A 2463	DIP 22

Der integrierte Baustein TDA 5651 übernimmt alle wesentlichen Aufgaben der Tonaufbereitung im Video-Kassettengerät.

Im einzelnen sind das:

- Verstärkung und Anpassung der Pegel
- Einstellung der erforderlichen Eingangs- und Ausgangsimpedanzen
- Umschaltung zwischen 4 Signalquellen
- Aufnahme-/Wiedergabeumschaltung
- Stummschaltung
- Anpassung der Schaltsignale (Punkt 3–5) an buskompatible Steuerpegel
- Automatische Pegelregelung
- Einstellung des Aufnahme- und Wiedergabe-Frequenzganges mit Hilfe externer Gegenkopplungen

Grenzdaten

	min.	max.	
Eingang Mikrofonverstärker		U_{REF}	V
Eingang Wiedergabeverstärker		U_{REF}	V
Ausgang Wiedergabeverstärker	-5		mA
Ausgang Wiedergabeverstärker		6	V
Eingang NF-Signal	0	$+U_S$	V
Zeitkonstante Stummschaltung	0	$U_{REF} + 5$	V
Logik-Eingang	0	$+U_S$	V
Speisespannung	0	20	V
Ausgang NF-Signal	0		V
Ausgang NF-Signal		5	mA
Eingang NF-Verstärker	0	$U_{REF} + 5$	V
Eingang Aufnahmeverstärker	0	$+U_S$	V
Ausgang Aufnahmeverstärker	-5	+5	mA
Logik-Eingang	0	$+U_S$	V
Logik-Eingang	0	$+U_S$	V
Eingang/Ausgang AV-Signal	0	$+U_S$	V
Zeitkonstante Pegelregler	0	$+U_S$	V
Ausgang Pegelregler	0	7	V
Referenzspannung-Abblockung	-5		mA
Referenzspannung-Abblockung		7	V
Sperrschichttemperatur		150	°C
Lagertemperatur	-40	125	°C
Wärmewiderstand System-Umgebung		65	K/W

Funktionsbereich

Speisespannung	U_S	9,8 bis 14	V
Frequenzbereich	f_{max}	15	kHz
0 dB		10	kHz
Umgebungstemperatur	T_U	0 bis 60	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ °C}$

	min.	typ.	max.	
Stromaufnahme $U_S = 12\text{ V}$, NF, ohne Signal		15	25	mA

Aufnahmebetrieb

Mikrofon-Eingang

Eingangswiderstand

Eingangssignal 1 kHz

Geräuschspannungsabstand Mikro
nach Kurve A, $U_{i,eff} = 1\text{ mV}$

R_{iM}	-25 %	10	+25 %	kΩ
$U_{iM,eff}$	1,0		50	mV
N_M	40 ¹⁾			dB

AV-Eingang

Eingangswiderstand

Eingangssignal 1 kHz

Geräuschspannungsabstand AV
nach Kurve A, $U_{i,eff} = 100\text{ mV}$

R_{iAV}	10			kΩ
$U_{iAV,eff}$	0,15	1,0	2	V
N_{AV}	60			dB

NF-Eingang

Eingangswiderstand

Eingangssignal 1 kHz

Geräuschspannungsabstand NF
nach Kurve A, $U_{i,eff} = 100\text{ mV}$

R_{iNF}	50			kΩ
$U_{iNF,eff}$	0,15	0,3	2	V
N_{NF}	60			dB

NF-Ausgang (Monitor)

Ausgangswiderstand

Ausgangssignal

Klirrfaktor bei 1 kHz

$U_i = 1\text{ V}$ am NF-Eingang

R_{q13}			0,1	kΩ
$U_{q13,eff}$		1		V
k			1,5	%
k_3			0,5	%

Wiedergabebetrieb

Wiedergabekopf-Eingang

Eingangsstrom

Eingangssignal bei 330 Hz

Eingangsspannung

I_3			100	nA
U_{iW}		60 ²⁾		μV
U_3	2,4	2,7	3,0	V

AV-Ausgang

Ausgangswiderstand

Ausgangssignal

1 V_{eff} an Anschluß 13

Wiedergabe-Verstärkung bei 330 Hz

Geräuschspannungsabstand bezogen
auf Wiedergabekopf-Eingang

$U_{iW} = 180\text{ μV}$

nach Kurve A, $R_{iW} = 10\text{ Ω}$

Klirrfaktor bei 1 kHz

$U_{iW} = 200\text{ μV}$

R_{q19}			1	kΩ
$U_{q19,eff}$		1		V
		84 ²⁾		dB
N_W	56 ²⁾			dB
k			1,5	%
k_3			0,5	%

¹⁾ 46 dB wird angestrebt

²⁾ mit Vorverstärker und Beschaltung siehe Bild

Kenndaten

$$U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$$

Aufnahmekopf-Ausgang

Ausgangswiderstand

Ausgangssignal

$$U_{i \text{ NF eff}} = 1 \text{ V (1 kHz)}$$

Automatischer Pegelregler

Verstärkung: $f = 1 \text{ kHz}$

Mikrofon-Eingang bis NF-Ausgang

AV-Eingang bis NF-Ausgang

NF-Eingang bis NF-Ausgang

Wiedergabeverstärker-Ausgang bis NF-Ausgang

Ladestrom für AGC

Entladestrom für AGC

Zeit für 34 bis 66 dB

Zeit für 66 bis 34 dB

Zeit für Regelhub von 40 dB bei 40 Hz

Übersprechen von abgeschalteten Eingängen

Schalteingänge A, B, C

Eingangsteuerstrom

$$U_{7/17/18} = 0 \text{ V}$$

L-Spannung „0“

H-Spannung „1“

	min.	typ.	max.	
R_{q16}			0,1	k Ω
$U_{q16 \text{ SS}}$	-20 %	5	+20 %	V
U_{13}/U_{1M}	26		60	dB
U_{13}/U_{1AV}	-6		16	dB
U_{13}/U_{1NF}	-6		16	dB
U_{13}/U_4	0		22	dB
$+I_{20}$	1			mA
$-I_{20}$	0,3	0,5	0,65	μ A
t_1		4		Min.
t_2		100		ms
t_3			200	ms
\ddot{U}		40		dB
$I_{7/17/18}$	-20		0	μ A
$U_{L7/17/18}$	0		1,2	V
$U_{H7/17/18}$	2		U_S	V

Schaltzeiten

Stummschaltzeit über Anschluß A

Gesamtumschaltzeit

über Anschluß B, C

Ton-Rückholzeit nach Stummschaltung

$t_{7/13}$		20		ms
$t_{17/13}$				
$t_{18/13}$		2		s
$t_{7/13}$		1		s

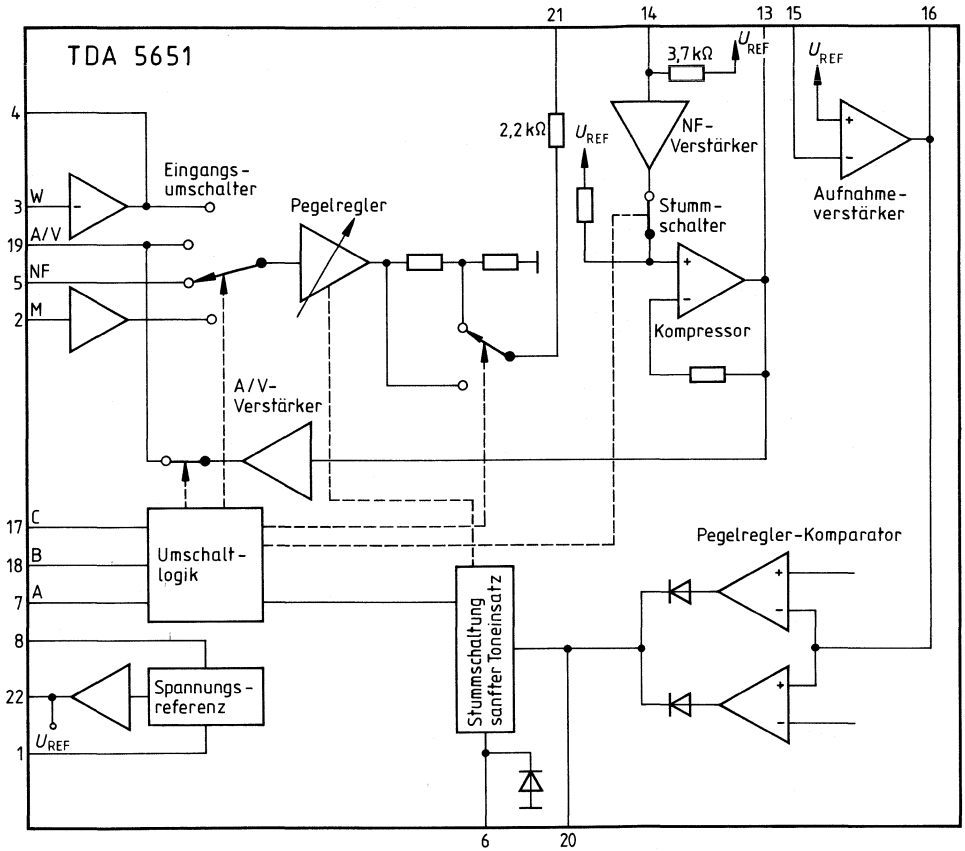
Wahrheitstabelle

		Schalteingänge		
		A	B	C
Aufnahme Mikrofon	M	1	0	0
Aufnahme A/V	A/V	1	0	1
Wiedergabe	W	1	1	0
Aufnahme NF	NF	1	1	1
Stumm	S	0	X	X

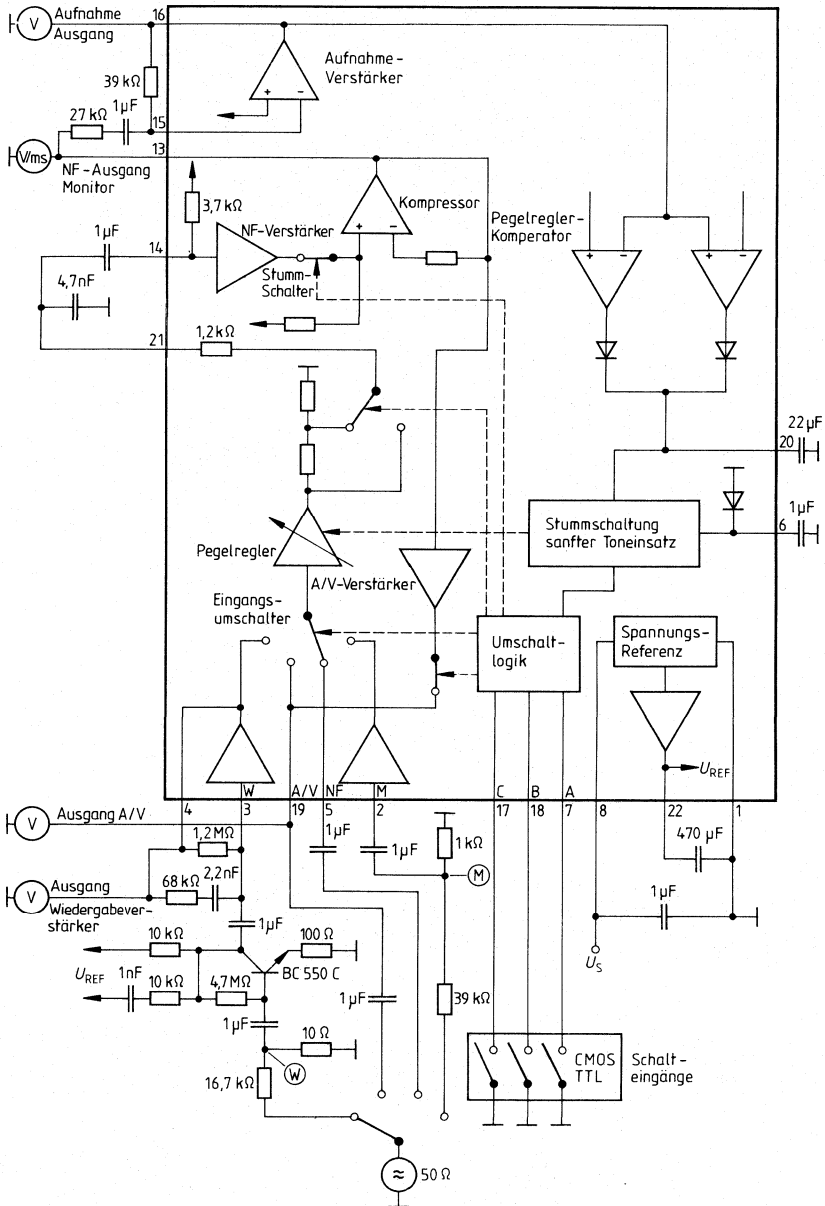
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	Eingang Aufnahme Mikro
3	Eingang Wiedergabe und Frequenzgang Wiedergabe
4	Ausgang Wiedergabeverstärker
5	Eingang Aufnahme NF (ZF)
6	Zeitkonstante Umschaltung und sanfter Toneinsatz
7	Logik-Eingang (Stummschaltung)
8	Speisespannung
9	N.C.
10	N.C.
11	N.C.
12	N.C.
13	Ausgang NF (Monitor)
14	Zeilensperre
15	Frequenzgang Aufnahme
16	Ausgang Aufnahme (Kopf)
17	Logik-Eingang (Umschaltung)
18	Logik-Eingang (Umschaltung)
19	Eingang Aufnahme AV
20	Zeitkonstante Pegelregler
21	Zeilensperre (Ausgang Pegelregler)
22	Stütz C U_{REF}

Blockschaltbild

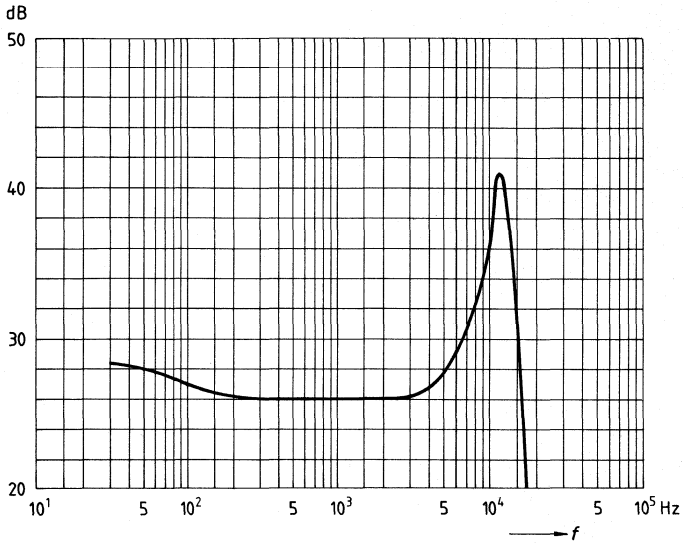


Prüf- und Meßschaltung

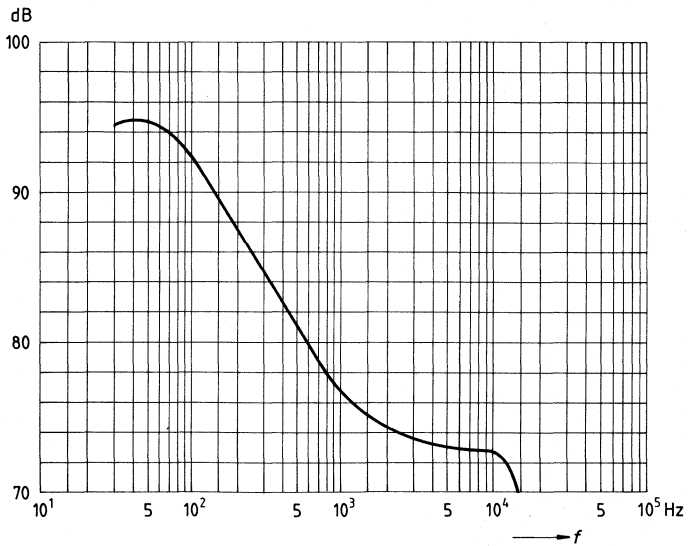


Frequenzgänge

Aufnahme-Betrieb (NF-Eingang – Aufnahme-Ausgang)
realisierbarer Frequenzgang



Wiedergabe-Betrieb (Vorverstärker-Eingang – Monitor-Ausgang)
realisierbarer Frequenzgang



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5652	Q 67000-A 8034	DIP 22

Die integrierte Schaltung TDA 5652 übernimmt alle wesentlichen Aufgaben der Tonaufbereitung im Video-Kassettengerät.

Im einzelnen sind das:

- Verstärkung und Anpassung der Pegel
- Einstellung der erforderlichen Eingangs- und Ausgangsimpedanzen
- Umschaltung zwischen 4 Signalquellen
- Aufnahme-/Wiedergabeumschaltung
- Stummschaltung
- Anpassung der Schaltsignale (Punkt 3–5) an buskompatible Steuerpegel
- Automatische Pegelregelung
- Einstellung des Aufnahme- und Wiedergabe-Frequenzganges mit Hilfe externer Gegenkopplungen
- Anschlußmöglichkeit für Zeilensperre

Grenzdaten

Speisespannung	U_S	20	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	65	K/W

Funktionsbereich

Speisespannung	U_S	9,8 bis 14	V
Frequenzbereich	f	10 bis 15	kHz
Umgebungstemperatur	T_U	0 bis 60	°C

Kenndaten $U_S = 12\text{ V}$; $T_U = 25\text{ }^\circ\text{C}$

		Prüf- bedingungen	min.	typ.	max.	
Stromaufnahme	I_S	$U_S = 12\text{ V}$, NF, ohne Signal		15	25	mA

Aufnahmebetrieb

Mikrofon-Eingang						
Eingangswiderstand	R_{iM}		7,5	10	12,5	k Ω
Eingangssignal	$U_{iM\text{eff}}$	1 kHz	0,2		10	mV
Geräuschspannungsabstand Mikro	N_M	nach Kurve A $U_{i\text{eff}} = 0,2\text{ mV}$ $R_{g\text{Mik}} = 1\text{ k}\Omega$	40			dB
Ausgang für Zeilensperre	U_{qZS}	ansonsten wie NF-Ausgang		30		mV
Eingang nach Zeilensperre	U_{iZS}	ansonsten wie NF-Eingang		15		mV
NF-Eingang						
Eingangswiderstand	R_{iNF}		50			k Ω
Eingangssignal	$U_{iNF\text{eff}}$	1 kHz	0,1	0,3	2	V
Geräuschspannungsabstand NF	N_{NF}	nach Kurve A $U_{i\text{eff}} = 100\text{ mV}$	70			dB
NF-Ausgang (Monitor)						
Ausgangswiderstand	R_{qNF}			1	0,1	k Ω
Ausgangssignal	$U_{qNF\text{eff}}$					V
Klirrfaktor bei 1 kHz	k	$U_i = 2\text{ V}$ an NF-E			1,5	%
Klirrfaktor bei 1 kHz	k	$U_i = 1\text{ V}$ an NF-E			0,5	%

Wiedergabebetrieb

Wiedergabekopf-Eingang						
Eingangsstrom	I_{iW}				100	nA
Eingangssignal	U_{iW}	bei 330 Hz		80		μV
Eingangsspannung	U_{iW}	Gleichspg.	2,4	2,7	3,0	V
Wiedergabe-Verstärkung	U_{qW}/U_{iW}	bei 330 Hz		82		dB
Geräuschspannungsabstand bezogen auf Wiedergabekopfeingang	N_W	$U_{iW} = 180\text{ }\mu\text{V}$ nach Kurve A $R_{iW} = 10\text{ }\Omega$	56			dB
Klirrfaktor bei 1 kHz	k	$U_{iW} = 200\text{ }\mu\text{V}$			1,5	%
Klirrfaktor bei 1 kHz	k_3	$U_{iW} = 200\text{ }\mu\text{V}$			0,5	%

Kenndaten

$U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

Aufnahmekopf-Ausgang

		Prüfbedingungen	min.	typ.	max.	
Ausgangswiderstand	$R_{q/AA}$				0,1	k Ω
Ausgangssignal	$U_{q/AA,SS}$	$U_{i,NF,eff} = 1 \text{ V}$ (1 kHz)	-20 %	5	20 %	V
Leerlaufverstärkung 10 kHz	$U_{q/AA}/U_{q,NF}$	Rückk. 1 M Ω	30			dB
Automatischer Pegelregler		$f = 1 \text{ kHz}$				
Verstärkung						
Mikrofon-Eingang						
bis NF-Ausgang	$U_{q,NF}/U_{i,M}$		40		74	dB
AV-Eingang bis NF-Ausgang	$U_{q,NF}/U_{i,A}$		-6		20	dB
NF-Eingang bis NF-Ausgang	$U_{q,NF}/U_{i,NF}$		-6		20	dB
Wiedergabeverstärkung-Ausgang						
bis NF-Ausgang	$U_{q,NF}/U_{i,W}$		0		22	dB
Ladestrom für AGC	$+I_{PR}$		1			mA
Entladestrom für AGC	$-I_{PR}$		0,3	0,5	0,65	μA
Zeit für 34 bis 66 dB	t_1			4		Min.
Zeit für 66 bis 34 dB	t_2			100		ms
Zeit für Regelhub von 40 dB	t_3	bei 40 Hz			200	ms
Übersprechen von abgeschalteten	\ddot{U}			60		dB
Eingängen						
Schalteingänge A, B, C						
Eingangssteuerstrom	$I_{A/C/B}$	$U_{A/C/B} = 0 \text{ V}$	-20		0	μA
L-Spannung „0“	$U_{L A/C/B}$	0			1,2	V
H-Spannung „1“	$U_{H A/C/B}$		2		U_S	V
Schalter S1, S2		Aufnahme				
R_{sat}	$R_{S1, S2}$				10	Ω

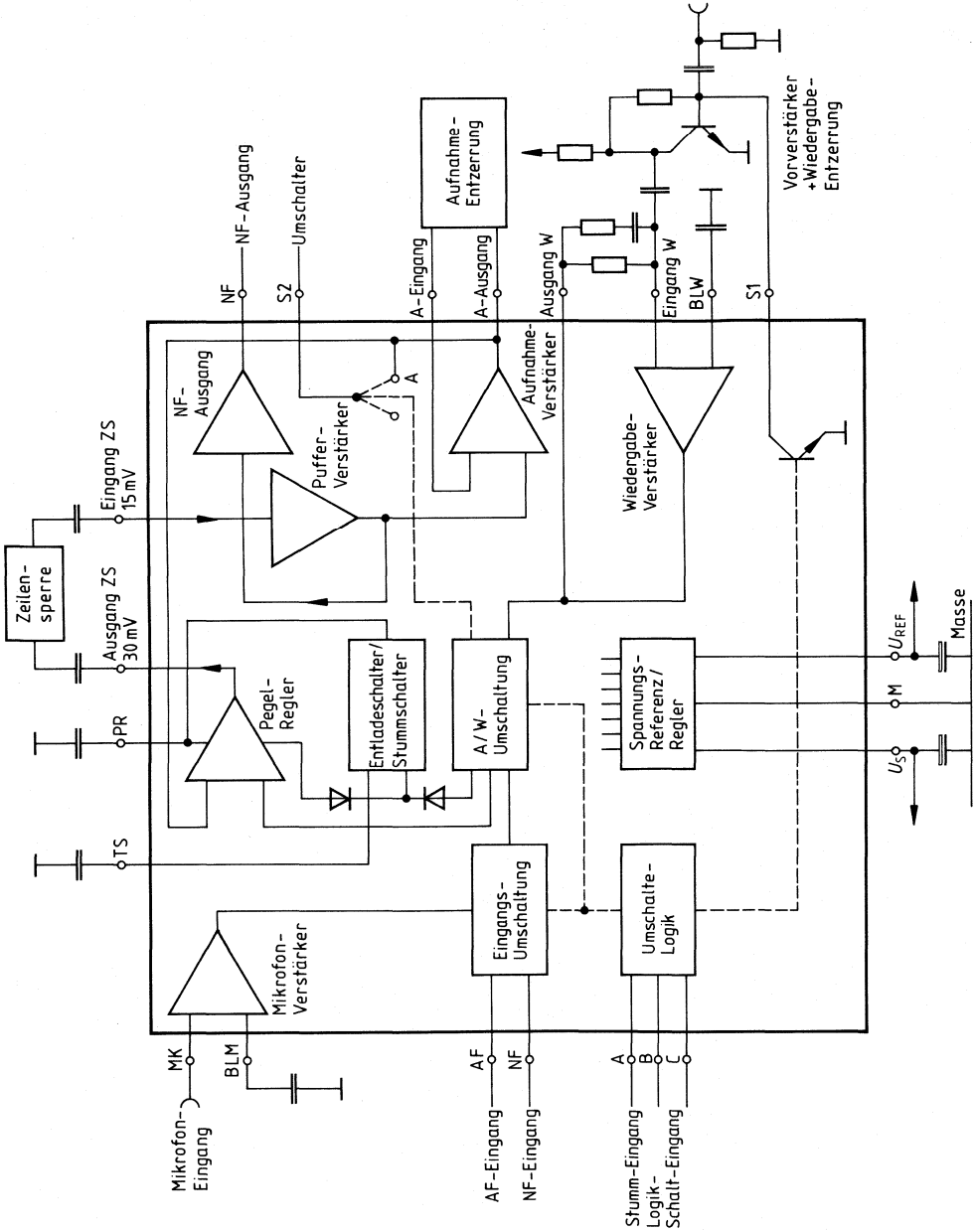
Schaltzeiten

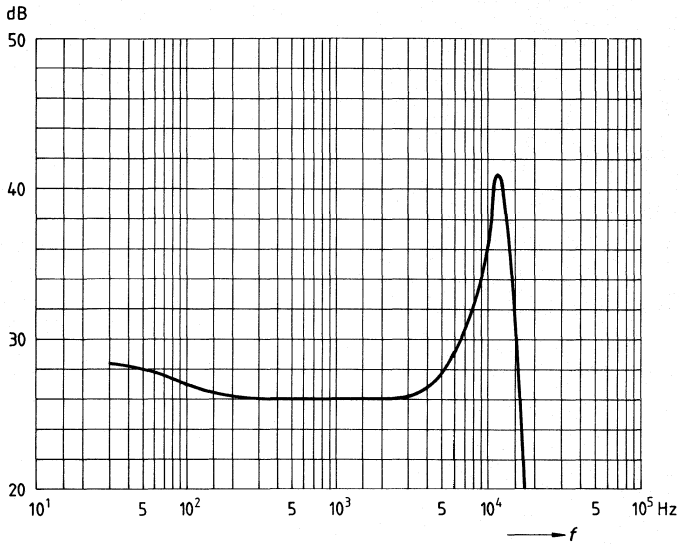
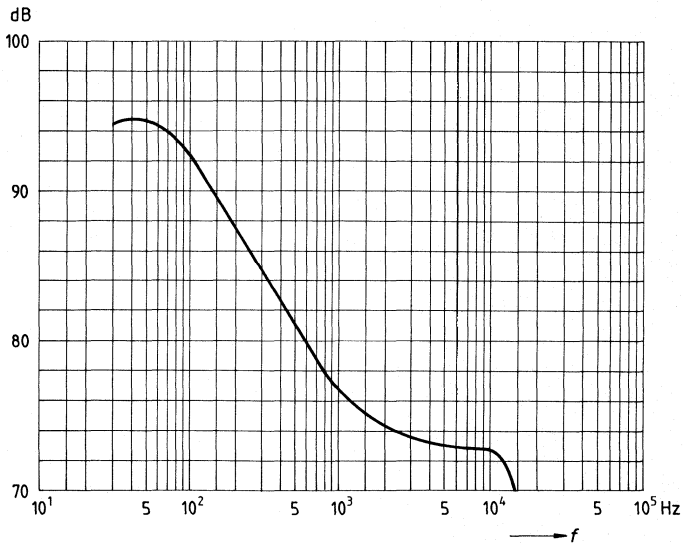
Stummschaltzeit über Anschluß A	$t_{A/NF Q}$			20		ms
Gesamtumschaltzeit	$t_{B/NF Q}$					
über Anschluß B, C	$t_{C/NF Q}$			0,5		s
Ton-Rückholzeit nach						
Stummschaltung	$t_{A/NF Q}$			0,5		s

Wahrheitstabelle

		Schalteingänge		
		A	B	C
Aufnahme Mikrophon	M	1	0	0
Aufnahme A/V	A/V	1	0	1
Wiedergabe	W	1	1	0
Aufnahme NF	NF	1	1	1
Stumm	S	0	X	X

Blockschaltbild



Frequenzgänge**Aufnahme-Betrieb (NF-Eingang – Aufnahme-Ausgang)
realisierbarer Frequenzgang****Wiedergabe-Betrieb (Vorverstärker-Eingang – Monitor-Ausgang)
realisierbarer Frequenzgang**

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5660 P	Q 67000-A 2457	DIP 18

Monolithisch integrierte Schaltung, geeignet als Modulator für den Frequenzbereich 48 bis 860 MHz, z. B. für Videogeräte, Kabelkonverter und TV-Konverteranlagen, Demodulatoren, Videogeneratoren, Videohausüberwachungsanlagen, Amateurfernsehen und Personalcomputer.

- Synchronpegel-Klemmschaltung
- Regelung auf Spitzenweißwert
- Kontinuierlicher Modulationstiefeneinsteller für positive und negative Modulation
- Dynamische Restträgereinstellung
- FM-Ton-Modulator
- AM-Ton-Modulator
- Bild-Ton-Trägereinstellung
- Symmetrischer Mischerausgang
- Symmetrischer Oszillator mit eigener HF-Masse
- Geringe Störstrahlung
- Hohe Frequenzstabilität des Hauptoszillators
- Hohe Frequenzstabilität des Ton-Oszillators
- Interne Referenzspannung

Schaltungsbeschreibung

Das Tonsignal wird über Anschluß 1 kapazitiv an den NF-Eingang für FM-Modulation des Oszillators angelegt. Durch externe Beschaltung wird die Preemphasis eingestellt. Dieses Signal gelangt in einen Mischer, der vom AM-Modulationseingang Anschluß 16 beeinflußt wird. Wird an den Anschluß 16 eine von der internen Referenzspannung abweichende externe Spannung angelegt, so kann damit der Tonträgerabstand verändert werden. Soll der Tonträger nicht FM-sondern AM-moduliert werden, so ist Anschluß 1 mit Anschluß 2 zu verbinden und das NF-Signal kapazitiv an Anschluß 16 zu legen. Durch eine zusätzliche externe Gleichspannung an Anschluß 16 läßt sich der intern eingestellte AM-Modulationsgrad beeinflussen. Am Ausgang dieses oben beschriebenen Mixers wird das FM- bzw. AM-modulierte Tonsignal zum Videosignal addiert und in dem HF-Mischer mit dem Oszillatorsignal gemischt. An Anschluß 17, 18 wird ein Parallelschwingkreis an den Tonträgeroszillator angelegt. Die Schwingkreislerlaufgüte muß $Q = 25$ und der Parallelwiderstand $R_T = 6,8 \text{ k}\Omega$ betragen, um den Zielwert des Bild/Tonträgerabstandes von 12,5 dB zu gewährleisten und der kapazitive bzw. induktive Blindwiderstand für die Resonanzfrequenz muß einen Wert von $X_C \approx X_L \approx 800 \Omega$ haben.

Das Videosignal mit negativem Synchronpegel wird kapazitiv an den Anschluß 10 angelegt. Die interne Klemmschaltung klemmt auf den Synchronwert. Ändert sich das angelegte Videosignal um 6 dB, so regelt die eingebaute Regelschaltung, die sich auf den Spitzenweißwert einstellt, dies aus. Am Anschluß 11 werden die Stromimpulse des Spitzenweißdetektors durch den Kondensator gesiebt. Dieser legt die Regelzeitkonstante fest. Wird Anschluß 12 auf Masse gelegt,

so wird von der Negativ- auf Positiv-Bildmodulation des HF-Trägers umgeschaltet. Mit dem variablen Widerstand am Anschluß 12 von $R = \infty \dots 0 \Omega$ läßt sich die Modulationstiefe ausgehend von $R = \infty$ mit der Negativmodulation von $m_{T/N} = 80 \%$ bis auf $m_{T/N} = 100 \%$ erhöhen und weiter von Positivmodulation $m_{T/P} = 100 \%$ bis auf $m_{T/P} = 88 \%$ bei $R = 0 \Omega$ einstellen. Am Anschluß 2 muß die interne Referenzspannung kapazitiv abgeblockt werden.

An den Anschlüssen 3–7 ist der Verstärker des HF-Oszillators verfügbar. Der Oszillator arbeitet in symmetrischer ECO-Schaltung. Der kapazitive Blindwiderstand zwischen den Anschlüssen 3,4 und 6,7 soll dabei $X_C \approx 70 \Omega$ und zwischen den Anschlüssen 4,6 $X_C \approx 26 \Omega$ für die Resonanzspannung betragen. Anschluß 9 wird benutzt, um bei hohen Frequenzen $> 300 \text{ MHz}$ eine mögliche dynamische Unsymmetrie des HF-Mischers zu kompensieren, um die erforderliche Restträgerunterdrückung einzustellen. An die Masse der Oszillatorschwingkreisabschirmung sollte ebenfalls die Oszillatorchipmasse Anschluß 5 gelegt werden. Über Anschluß 3 und 7 kann sowohl induktiv als auch kapazitiv ein externes Oszillatorsignal eingespeist werden. Der periphere Aufbau der Anwendungsplatine muß zwischen den Oszillatoranschlußpunkten 3–7 und den Modulatorausgängen 13–15 mindestens eine Schirmdämpfung von ca. 80 dB aufweisen.

Für beste Restträgerunterdrückung sollte der symmetrische Mischerausgang Anschluß 13,15 mit einem symmetrischen Breitbandsymmetriertrafo sehr guter Phasengenauigkeit 0° und 180° zu den Anschlüssen 13 und 15 hin abgeschlossen werden (z.B. Guanella Trafo). Die Durchgangsdämpfung sollte geringer als 3 dB sein, außerdem ist eine LC-Tiefpasskombination am Ausgang notwendig, deren Eckfrequenz über der maximalen Betriebsfrequenz liegen muß.

Wird die Anwendungsschaltung nach Bild 1,2 eingesetzt, so errechnet sich für einen Symmetriertrafo von 300Ω auf 75Ω aus der Angabe der HF-Ausgangsspannung U_a der Typen-Spezifikation der Wert zu $U/HF(\text{Anw}) = U/HF$ (Datenblatt)·3,9 für einen Trafo mit 0 dB Übertragungsdämpfung.

Grenzdaten

		min.	max.		Anmerkungen
Betriebsspannung	U_S	-0,3	14,5	V	$U_2 = 7$ bis 8 V $U_S = 9,5$ bis $13,5$ V
Strom aus Anschluß 2	$-I_2$	0	2	mA	
Spannung an Anschluß 1	U_1	U_2-2	U_2+2	V	nur über C (max. $1 \mu\text{F}$)
Spannung an Anschluß 9	U_9	-4	1	V	
Spannung an Anschluß 10	U_{10SS}		1,5	V	
Kapazität an Anschluß 2	C_2	0	100	nF	$U_S = 9,5$ bis $13,5$ V
Kapazität an Anschluß 11	C_{11}	0	15	μF	
Spannung an Anschluß 12	U_{12}	-0,3	1,4	V	
Spannung an Anschluß 13	U_{13}	U_2	U_S	V	
Spannung an Anschluß 15	U_{15}	U_2	U_S	V	
Spannung an Anschluß 16	U_{16}	$U_2-1,5$	$U_2+1,5$	V	
An den Anschlüssen 3, 4, 6, 7, 17 und 18 darf nur die vorgesehene Außenbeschaltung angelegt werden, entsprechend Anwendungsschaltung 1 und 2.					
Sperrschichttemperatur	T_j		150	$^{\circ}\text{C}$	
Lagertemperatur	T_s	-40	125	$^{\circ}\text{C}$	
Wärmewiderstand System-Umgebung	R_{thSU}		80	K/W	

Funktionsbereich

Speisespannung	U_S	9,5	13,5	V	abhängig von der Oszillatorbeschaltung am Anschluß 3-7
Videoeingangsfrequenz	f_{VIDEO}	0	5	MHz	
Toneingangsfrequenz	f_{NF}	0	20	kHz	
Ausgangsfrequenz	f_q	48	860	MHz	
Umgebungstemperatur	T_U	0	70	$^{\circ}\text{C}$	
Ton-Oszillator	f_{OSZ}	4	7	MHz	
Spannung an Anschluß 13, 15	$U_{13,15}$	U_2	U_S	V	

Kenndaten

$U_S = 11\text{ V}$; $T_U = 25\text{ }^\circ\text{C}$

		Prüfbedingungen	Bild	min.	typ.	max.	
Stromaufnahme	I_8	$I_2 = 0\text{ mA}$	1; 2	22	30	40	mA
Referenzspannung	U_2	$0 \leq I_2 \leq 1\text{ mA}$	1; 2	7	7,5	8	V
Oszillatorfrequenzbereich	f_{OSZ}	Außenbeschalt. abgestimmt auf Frequenz TK -Wert der Kond. im Osz.-Kreis ist 0; die Drift ist nur auf die Eigenerwärmung des Bausteins bezogen. $t = 0,5\text{--}10\text{ s}$; $T_U = \text{const.}$		48		860	MHz
Einschaltelaufdrift	Δf_{OSZ}	K 30	1; 2	0	-50	-500	kHz
		K 40	1; 2	0	-200	-500	kHz
Frequenzdrift als Funktion von U_S	$-\Delta f_{OSZ}$	$U_S = 9,5\text{--}13,5\text{ V}$ $T_U = \text{const.}$	1; 2	0			
		K 40		-150		150	kHz
Video-Eingangsstrom an Anschluß 10	$-I_{10}$	$C_{10} \leq 1\text{ }\mu\text{F}$	5	0		10	μA
Video-Eingangsspannung an Anschluß 10	U_{10SS}	am Kopplungskondensator $C \leq 1\text{ }\mu\text{F}$ $I_{Leck} \leq \pm 0,3\text{ }\mu\text{A}$	21; 22	0,7		1,4	V
Modulationstiefe	m_{TN}	neg. Mod.	1; 16	75	80	85	%
$U_{VIDEOSS} = 1\text{ V}$; $f_{VIDEO} = 200\text{ kHz}$ Sinussig.	m_{TP}	pos. Mod.	2; 16	83	88	93	%
Ausgangsimpedanz	$Z_{13}; Z_{15}$	statisch	24	10			k Ω
HF-Ausgangsspannung	$U_{q\text{eff}}$	K 40	1b	2,5	3,5	5,5	mV
Modulationssignal in Stellung neg. Mod. Anschluß 12 offen							
Ausgangskapazität	$C_{13} = C_{15}$		25	0,5	1	2,0	pF
S-Parameter an Anschluß 3, 4 und 6, 7			26				
HF-Ausgangsphase	$\alpha_{13,15}$			140	180	220	Grad
HF-Ausgangsspannungsänderung; Abstimmbereich	ΔU_q	$f = 543,25\text{--}623,25$ $\Delta f = 80\text{ MHz}$					
		K 30–K 40	1	0		1,5	dB
HF-Ausgangsspannungsänderung	ΔU_q	$f = 100\text{--}300\text{ MHz}$	6	0		1,5	dB
HF-Ausgangsspannungsänderung	ΔU_q	$f = 48\text{--}100\text{ MHz}$	6	0		1,5	dB
Oszillator-Stör-FM verursacht durch die AM-Modulation und Verkopplung des Modulatorausganges mit dem Oszillatorschwingkreis; $U_{VIDEOSS} = 1\text{ V}$; $f_{VIDEO} = 10\text{ kHz}$; Sinussignal							
	K 30		1; 9	0	5	15	kHz
	K 40		1; 9	0	7	21	kHz

Kenndaten $U_S = 11 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	Bild	min.	typ.	max.	
Intermodulationsabstand Oberwellenabstand	a_{1MA}	$f_B + 1,07 \text{ MHz}$	1; 7; 15	54	75	dB
	a_O	$f_B + 8,8 \text{ MHz}$ ohne Vid. Sig. 19, 20, 21 Bildträger und Tonträger unmoduliert, ge- messen mit Spektrum-Analy- ser als Differenz zwischen B-Träger-Signalpegel und Seitenbandsignalpegel ohne Video- und Tonband- modulation.	1; 7; 15	35		dB
Oberwellenabstand Oberwellenabstand	a_O	$f_B + 2f_T$	1; 7	35	48	dB
	a_O	$f_B + 3f_T$ U_q mit Spektrum-Analyser; Betriebsgüte Q_B des Ton- oszillatorschwingkreises durch R_T so eingestellt, daß der geforderte B/T-Träger- abstand von 12,5 dB erhal- ten wird; $R_T = 6,8 \text{ k}\Omega$; $Q_L = 25$ des Tonoszillator- kreises	1; 7	42	48	dB
Tonträgerabstand Farbbildträgerabstand	$a_{B/T}$	$f_B + 4,4 \text{ MHz}$ (Videosignal abhängig)	1; 7; 17	10	12,5	dB
	a_B		1		17	dB
Alle restlichen Harmonischen;	a	Vielfache der BT-Grundwelle, ohne Videosignal, mit Spek- trum-Analyser gemessen;	1	15		dB
Amplitudeneingang des Video-Signals	a_V	$f_{BT} = 523,25 - 623,25 \text{ MHz}$ $U_{VIDEO} = 1 \text{ V}_{SS}$ mit Zusatz- modulation $f = 15 \text{ kHz} -$ 5 MHz Sinussignal zwi- schen Schwarz und Weiß	1; 13	0		1,5 dB
Trägerunterdrückung	a_R	mit Abgleich an Anschl. 9 K 30 ... K 40	1; 12	32		
Statisches Mischer- balanceverhalten	$\Delta U_{13/15}$	U_B auf $\Delta U_{13/15}$ minimum abgeglichen	21; 23	-100	0	+100 mV
Dynamisches Mischer- balanceverhalten	$U_{13 \text{ eff}}$	U_B auf $U_{13 \text{ eff}}$ minimum abgeglichen	21; 23		0	10 mV
Stabilität der eingestell- ten Modulationstiefe	Δm_T	Videoeingangsspannungs- änderung mit Sinussignal $f = 0,2 \text{ MHz}$; $\Delta U_{VIDEO \text{ SS}} = 1 \text{ V}$ $\pm 3 \text{ dB}$; K 30 ... K 40; $U_S = 12 \text{ V}$; $T_U = \text{const.}$			1	$\pm 2,5$ %
Stabilität der eingestell- ten Modulationstiefe	Δm_T	$f = 48 \dots 100 \text{ MHz}$	6		1	$\pm 2,5$ %
Stabilität der eingestell- ten Modulationstiefe	Δm_T	$f = 100 \dots 300 \text{ MHz}$	6		2	± 4 %
Stabilität der eingestell- ten Modulationstiefe	Δm_T	$T_U = 0 - 60 \text{ }^\circ\text{C}$; $U_S = 12 \text{ V}$	1		1	$\pm 2,5$ %

Kenndaten $U_S = 11 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	Bild	min.	typ.	max.	
Stabilität der eingestellten Modulationstiefe	Δm_T $U_S = 9,5-13; 5 \text{ V}; T_U = \text{const.}$	1		1	$\pm 2,5$	%
Störproduktabstand Ton im Bild; FM-Modulation des Tonträgers	$a_{T/B}$ K 30 ... K 40	1; 11	48	60		dB
Abstand Rauschen im Bild; ohne Modulation des Tonträgers	$a_{N/B}$ K 30 ... K 40	1; 11	48	74		dB
Störproduktabstand Ton im Bild; AM-Modulation des Tonträgers	$a_{T/B}$ K 30 ... K 40	1; 11	20	33		dB
Unbewerteter FM-Störträgerabstand Bild im Ton; FuBK-Testbild als Videosignal	$a_{T/B}$ K 39	1a; 8	48	54		dB
Unbewerteter FM-Störpegelabstand Bild im Ton	$a_{T/B}$ K 39; Testbild VU G-Y; U/V	2; 8	48	56		dB
	$a_{T/B}$ K 39; Farbtreppe	2; 8	46	52		dB
	$a_{T/B}$ K 39; Rotbild	2; 8	48	58		dB
	$a_{T/B}$ K 39; Weißbild	2; 8	45	51		dB
	$a_{T/B}$ K 39; Gitter	2; 8	48	55		dB
	$a_{T/B}$ K 39; Weißbalken	2; 8	46	52		dB
	$a_{T/B}$ K 39; Treppe	2; 8	45	50,8		dB
	$a_{T/B}$ K 39; 20T/2T	2; 8	43	49		dB
	$a_{T/B}$ K 39; 30 % Weiß	2; 8	48	58		dB
	$a_{T/B}$ K 39; 250 kHz	2; 8	46	52		dB
	$a_{T/B}$ K 39; Multiburst	2; 8	46	53		dB
	$a_{T/B}$ K 39; Rampe	2; 8	44	50		dB
Signal/Rauschabstand des Tonoszillators	$a_{S/N}$	1a; 8	48	54		dB
Differentielle Verstärkung	V_D gemessen mit Meßdemodulator, Videotestsignalgen. u. Vectorscope	1			10	%
Differentielle Phase	φ_D	1			15	%
Spitzenweißdetektor-Einschwingzeit für volle Modulationstiefe bei 1-Weißimpuls pro Halbbild im bereits eingeschwingenen Regelzustand	t C an Anschluß 11 = 10 μF ; $I_{\text{Leck}} \leq 2 \mu\text{A}$	1		6	50	μs

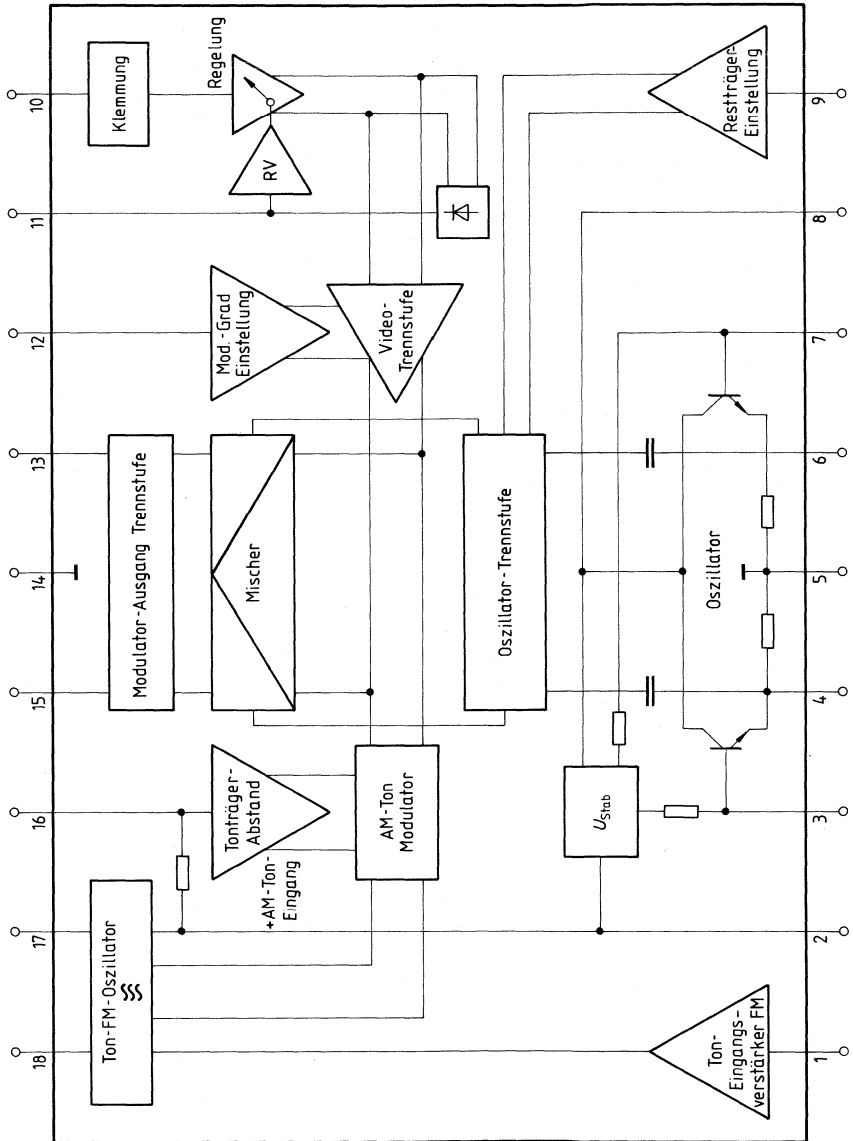
Kenndaten $U_S = 11 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	Bild	min.	typ.	max.	
Stellzeit für Video-signaländerung von $0 V_{SS}$ auf $1,4 V_{SS}$;	BAS-Signalinhalt ist Weißbild	1		120	500	μs
Stellzeit für BAS-Signaländerung von 100 % Weiß auf 42 % Grau mit anschließendem Anstieg des Grauwertes (wegen des Ausregelvorganges) auf 71 % BAS-Signal		1		2,25	5	s
Ton-Oszillator-Frequenzbereich	Schwingkreis-Leerlauf-Güte $Q_L = 25$; Resonanzfrequenz 5,66 MHz	1	4		7	MHz
Einschalt drift der Oszillatorfrequenz	$7K$ -Wert des Kondensators im Ton-Osz.-Kreis ist 0; die Drift ist nur auf die Erwärmung des Bausteins bezogen $T_U = \text{const.};$ $f_{T/OSZ} = 5,5 \text{ MHz}$	1		5	15	kHz
Tonoszillator Frequenz-Betriebsspannung	$U_S = 9,5 - 13,5 \text{ V};$ $f_{T/OSZ} = 5,5 \text{ MHz};$ $T_U = \text{const.}; Q_L = 25$	1		5	15	kHz
FM-Modulationsklirrfaktor	$U_{1 \text{ eff}} = 150 \text{ mV}$	19; 19a		0,6	1,5	%
Ton-Vorverstärker-Eingangsimpedanz (dynamisch); FM-Betrieb		1	200			k Ω
FM-Ton-Modulator, statische Modulationskennlinie	$\Delta U_{1/2} = U_1 - U_2 = \pm 1 \text{ V};$ $f_{T/OSZ} = 5,5 \text{ MHz}; Q_L = 25$	1; 14	± 210	± 270	± 330	kHz
FM-Ton-Modulationskennlinie (dynamisch)		1a; 10a	0,3	0,38	0,46	kHz/mV
AM-Ton-Modulationsgrad	$U_{NF} = 0,3 \text{ V}$	2; 3; 4a, b	30	40	50	%
AM-Ton-Modulationsklirrfaktor	$m = 86 \text{ } \%; U_{NF} = 0,64 \text{ V};$ $f_{NF} = 1 \text{ kHz}$			0,7	3	%
AM-Ton-Vorverstärker-Eingangsimpedanz		2	25	50	75	k Ω
AM-Ton-Modulator-Eingangsspannung	$m = 90 \text{ } \%; f_{NF} = 1 \text{ kHz}$	2	0,5	0,67	0,84	V

Anschlußbelegung

Anschluß	Funktion
1	NF-Eingang für NF-Modulation
2	Interne Referenzspannung
3	Symmetrischer Oszillatoreingang
4	Symmetrischer Oszillatorausgang
5	Oszillatormasse
6	Symmetrischer Oszillatorausgang
7	Symmetrischer Oszillatoreingang
8	Speisespannung
9	Dynamische RestträgerEinstellung
10	Videoeingang mit Klemmung
11	Anschlußpunkt des Siebkondensators der Videosignal-Regelung
12	Modulationsartumschaltung für positive und negative Modulation und Restträgerkontrolle
13	Symmetrischer HF-Ausgang
14	Restliche Masse des Bausteins
15	Symmetrischer HF-Ausgang
16	Ton-/Bildträgerabstand (Einstellung und AM-Toneingang)
17	Ton-Oszillator symmetrischer Schwingkreisankoppelpunkt
18	Ton-Oszillator symmetrischer Schwingkreisankoppelpunkt

Blockschaltbild



Prüf- und Meßschaltung 1 für FM-Tonträger- und Bildnegativmodulation

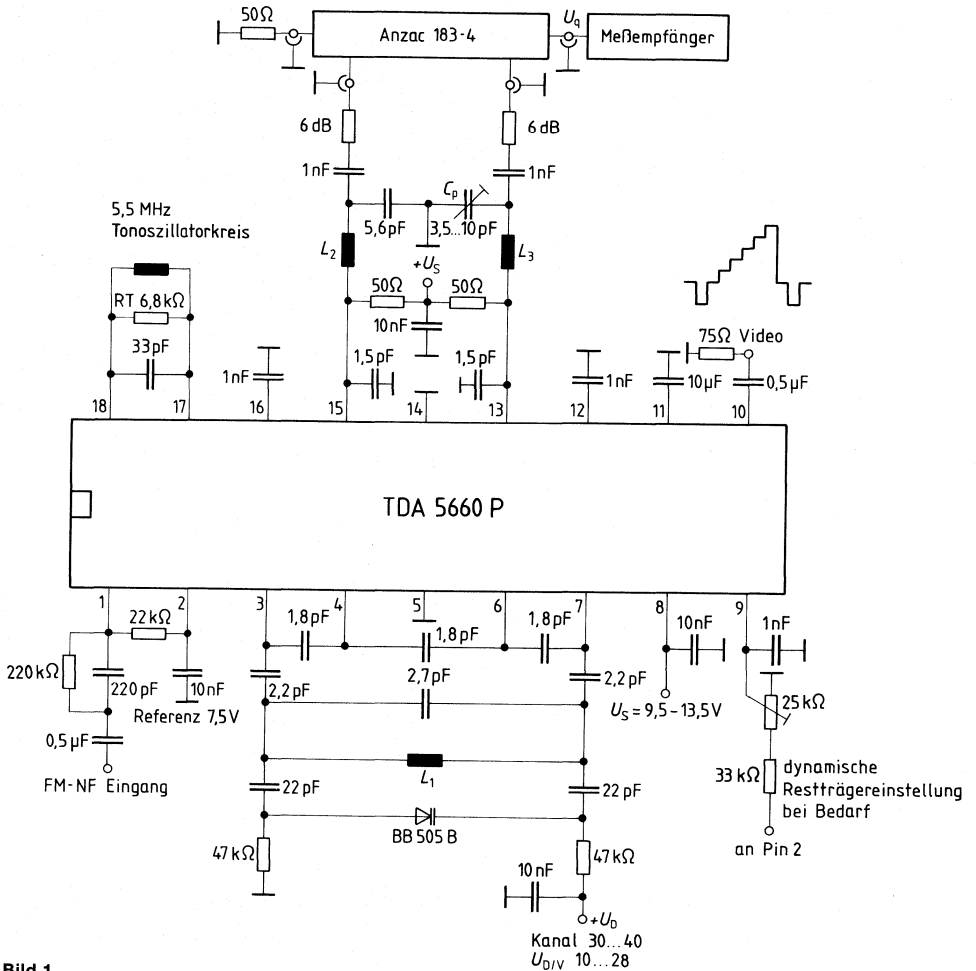


Bild 1

Prüf- und Meßschaltung 1 für FM-Tonträger- und Bildnegativmodulation

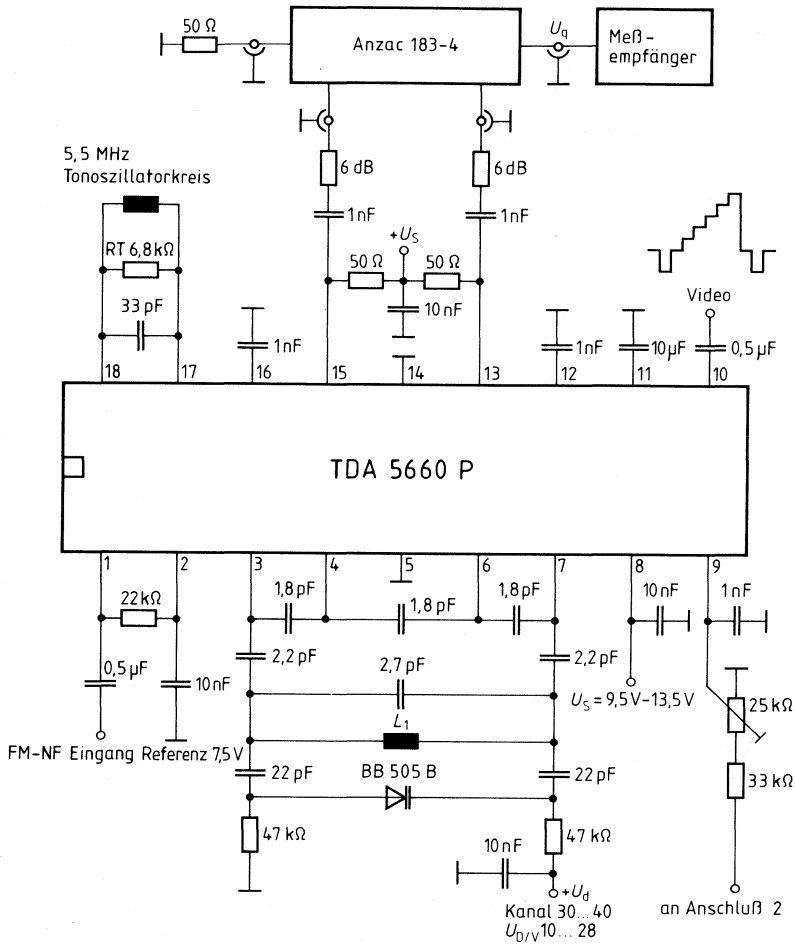


Bild 1b

Prüf- und Meßschaltung 2 für FM-Tonträger- und Bildnegativmodulation

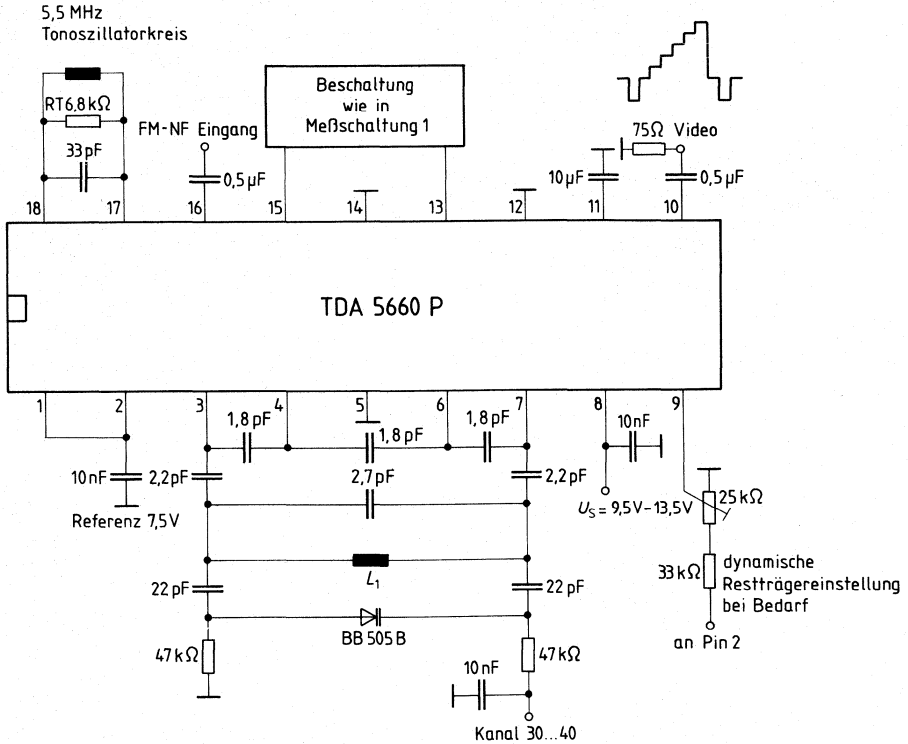


Bild 2

Messung der AM-Tonmodulation

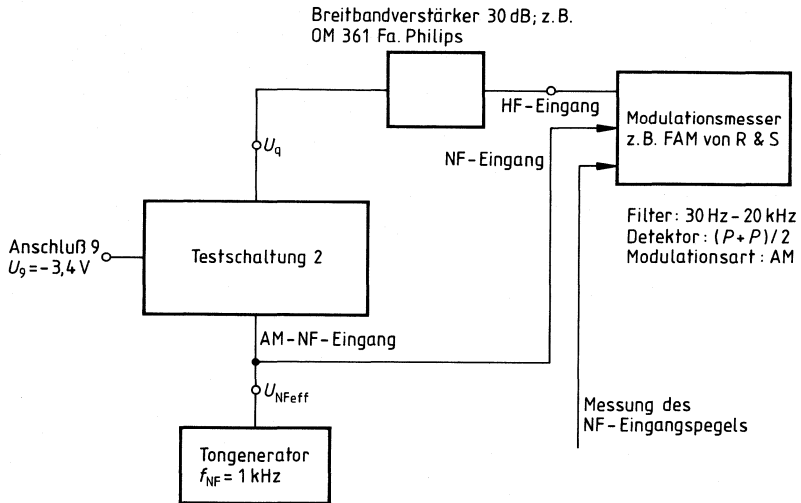


Bild 3

AM-Tonträger-Modulationsgrad als Funktion der NF-Eingangsspannung an Anschluß 16

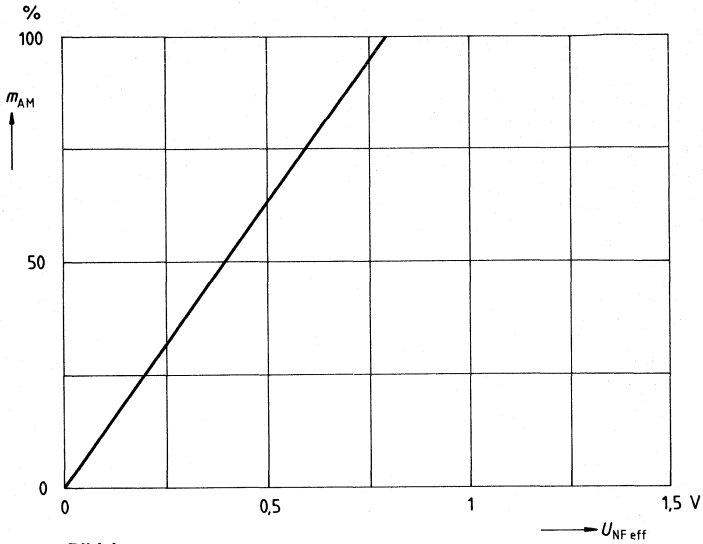


Bild 4a

AM-Tonträger-Modulationsgrad als Funktion des Gleichspannungsoffsets an Anschluß 16

$U_{NF\text{eff}} = 0,6 \text{ V}; \Delta U_{16/2} (\text{V}) = U_2 - U_{16}$

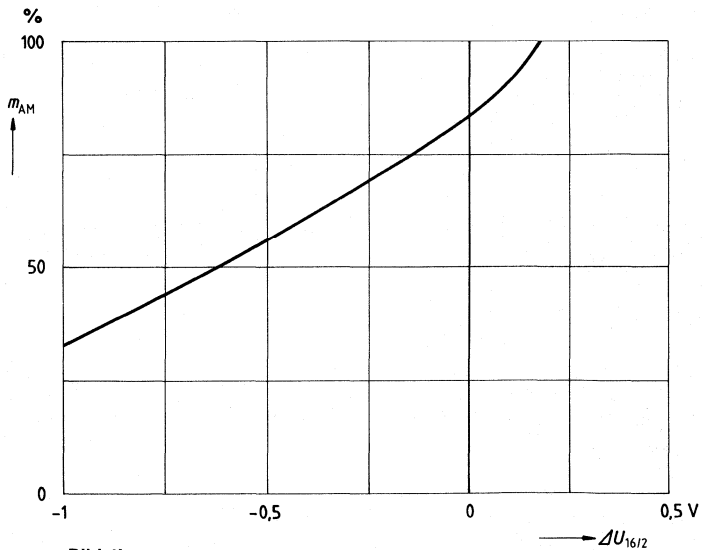


Bild 4b

Meßschaltungen

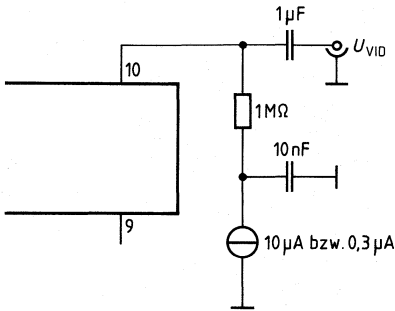
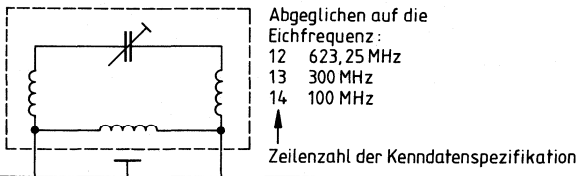


Bild 5



TDA 5660 P

Rest der Außenbeschaltung wie 1

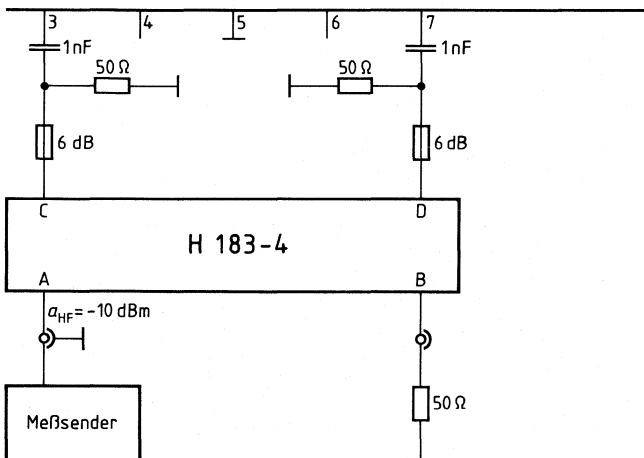


Bild 6

Darstellung des Frequenzspektrums oberhalb des Bildträgers, gemessen an der Klemme U_q mit Spektrumanalyser

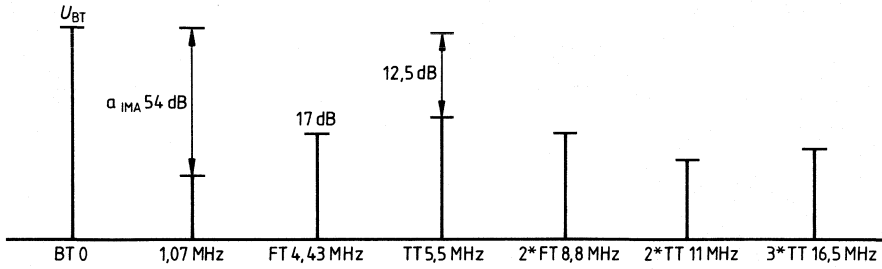


Bild 7

Beschreibung der Meßanordnung zur Messung der Geräuschspannung Bild im Ton

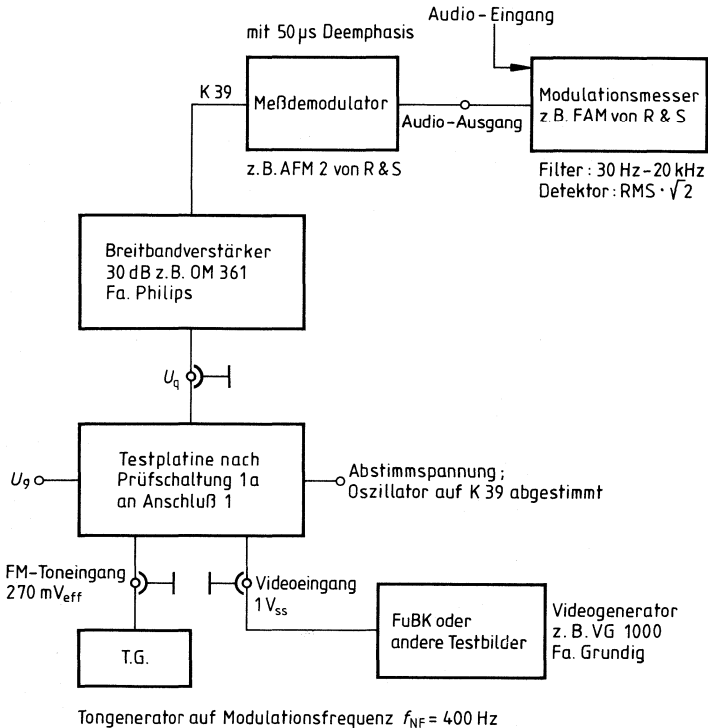


Bild 8

Eichung: Am Toneingang wird ein Signal von $U_{NF\text{ eff}} = 270$ mV und $f = 0,4$ kHz entsprechend einem Nennhub von 30 kHz angelegt und der demodulierte NF-Bezugspegel am Audiomeßgerät zu 0 dB definiert. Ein Videosignal liegt nicht an.

Messung: 1) Das NF-Signal wird abgeschaltet und das FuBK-Videosignal an den Videoeingang mit $U_{VIDEO} = 1$ V_{SS} angelegt. Der nun meßbare Audiopegel in Bezug zum Referenzpegel gesetzt ergibt den Abstand $a_{B/T} = 20 \log (U_{FuBK}) / (U_{Nenn})$.
2) NF- und Videosignal sind abgeschaltet. Der Rauschabstand in Bezug zum NF-Referenzpegel wird gemessen als Signal/Rauschabstand $a_{S/N}$.

Beschreibung der Meßanordnung zur Messung der Oszillator-Stör-FM

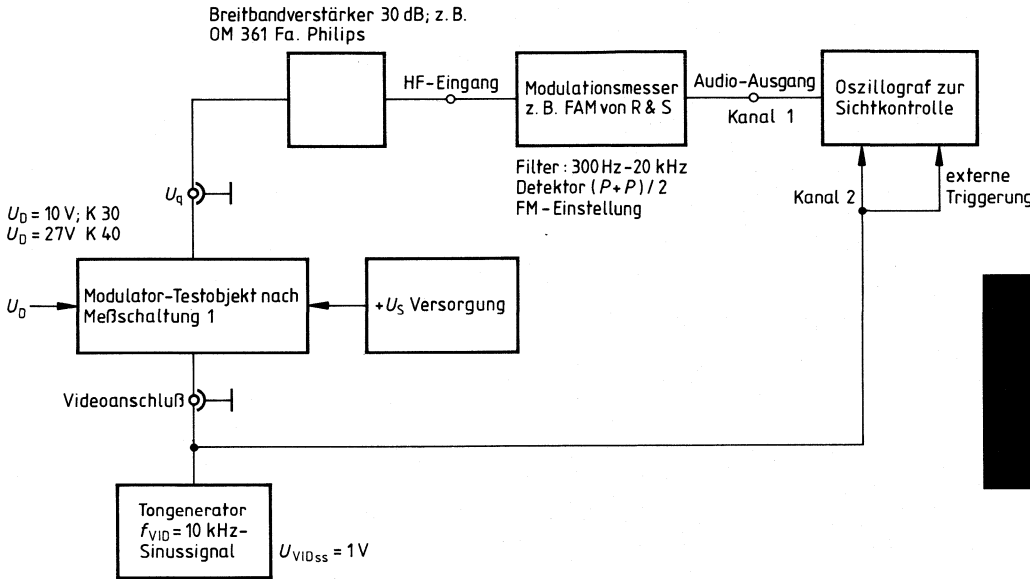


Bild 9

Beschreibung der Meßanordnung zur Messung des Klirrfaktors bei FM-Betrieb des Tonträgers

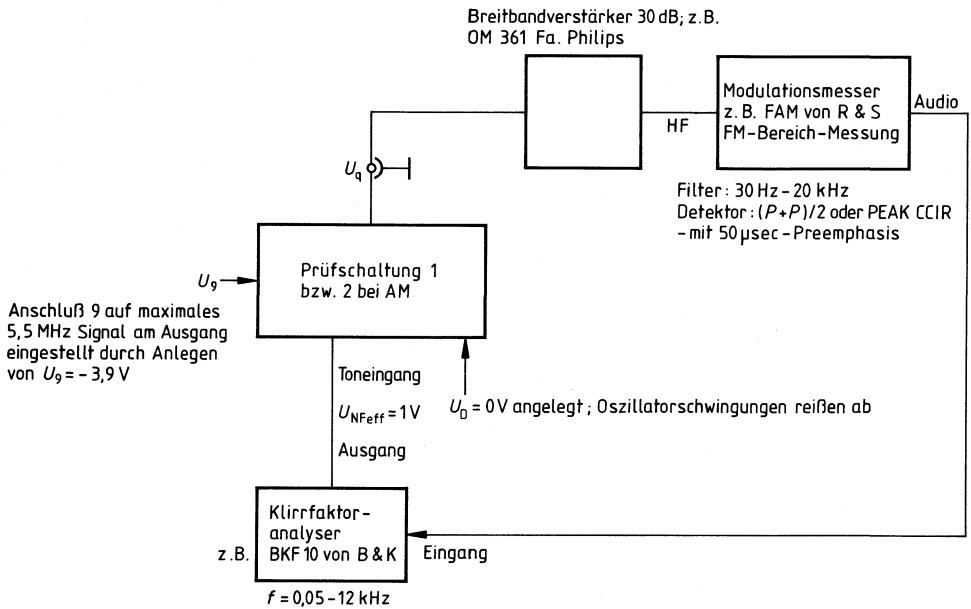


Bild 10

Beschreibung der Meßanordnung zur Messung des Klirrfaktors bei FM-Betrieb des Tonträgers

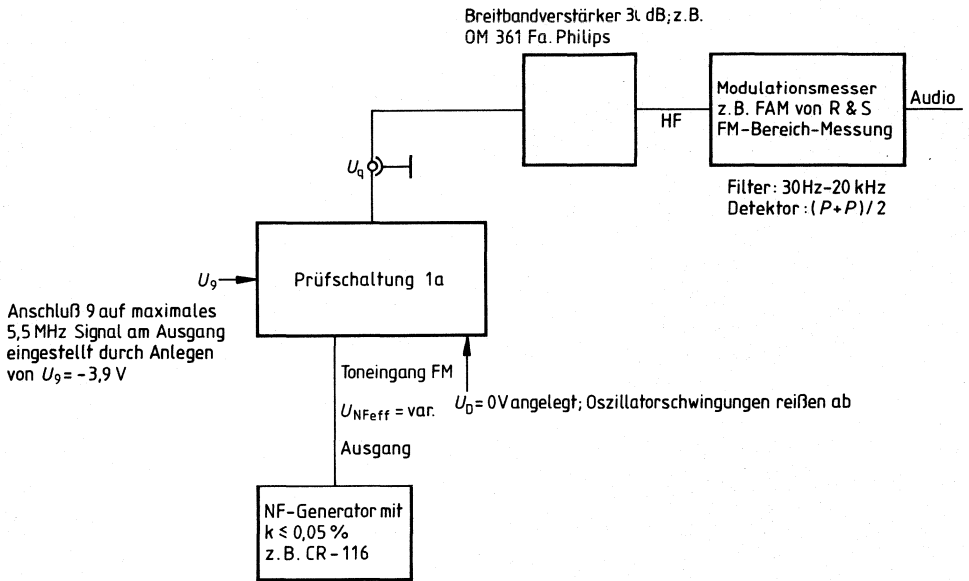


Bild 10a

Beschreibung der Meßanordnung zur Messung von Ton bzw. Rauschen im Bild bei FM- bzw. AM-Modulation des Tonträgers

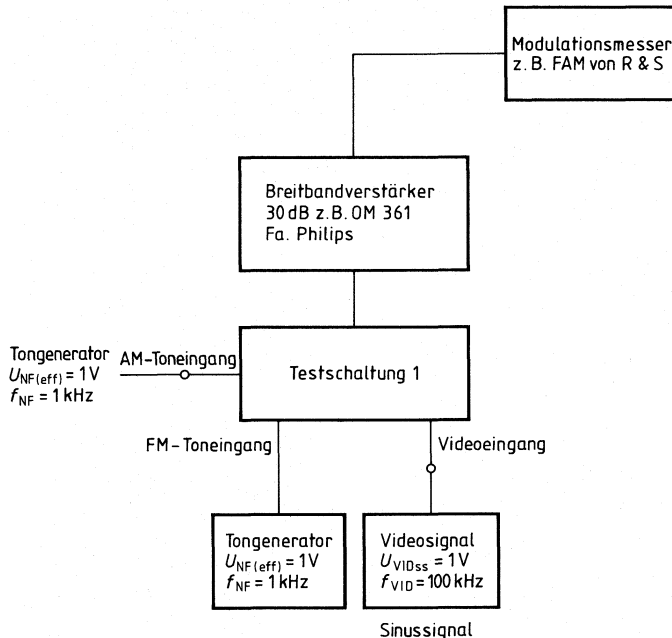
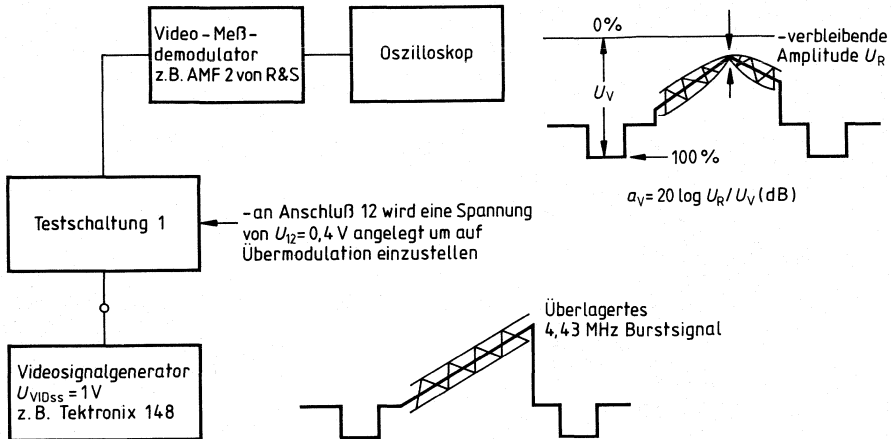


Bild 11

Eichung: NF-Signale abgeschaltet, Videosignal liegt am Videoeingang an, Modulationsmeßgerät in Stellung AM auf Bildträger abgestimmt; Filter: 300 Hz ... 200 kHz; Detector: $(P + P)/2$; resultierender Modulationsgrad $m_N = 0$ dB definiert.

- 1) Messung des Störabstandes Ton im Bild bei FM-Modulation des Tonträgers: NF-Signal an FM-Toneingang angelegt; Videosignal abgeschaltet; Modulationsmeßgerät in Stellung AM; Filter: 300 Hz ... 3 kHz; Detector: $(P + P)/2$; aus resultierendem Modulationsgrad $m_{N/T}$ ergibt der Abstand zu $a_{T/B} = 20 \log(m_{N/T}/m_V)$.
- 2) Messung des Störabstandes Ton im Bild bei AM-Modulation des Tonträgers: NF-Signal an AM-Toneingang angelegt; weiteres Vorgehen siehe unter Messung 1.
- 3) Messung des Störabstandes Rauschen im Bild ohne AM/FM-Modulation des Tonträgers: NF-Signale abgeschaltet; Videosignal abgeschaltet; Regelspannung an Anschluß 11 festgehalten auf den Wert, der sich bei angelegtem Videosignal eingestellt hatte; Modulationsgerät in Stellung AM; Filter: 300 Hz ... 3 kHz; Detector: $RMS \cdot \sqrt{2}$; Anzeige in dB zum Bezugspegel der Eichung ergibt $a_{S/B}$.

Beschreibung der Meßanordnung zur Messung der Restträgerunterdrückung



C_p in Schaltung 1 und dynamische Restträgerunterdrückung auf Unterdrückungsmaximum abgleichen.

Bild 12

Beschreibung der Meßanordnung zur Messung des Videoamplitudenganges

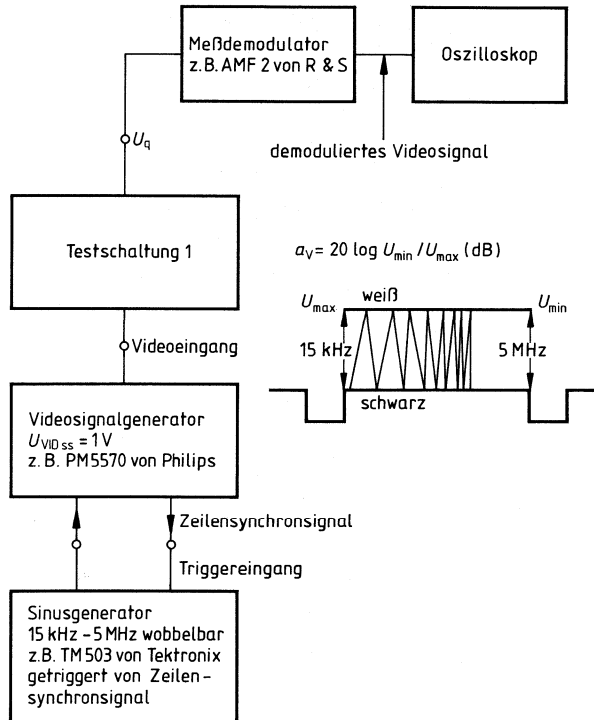


Bild 13

Statische Modulationskennlinie des FM-Tonmodulators

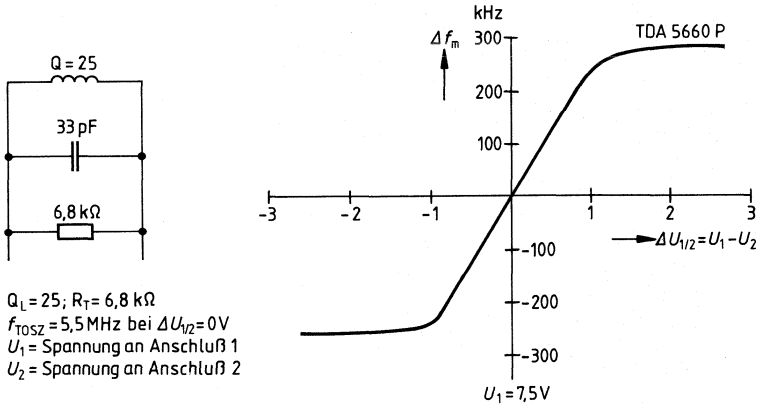


Bild 14

Beschreibung der Meßanordnung zur Messung des 1,07-MHz-Moires

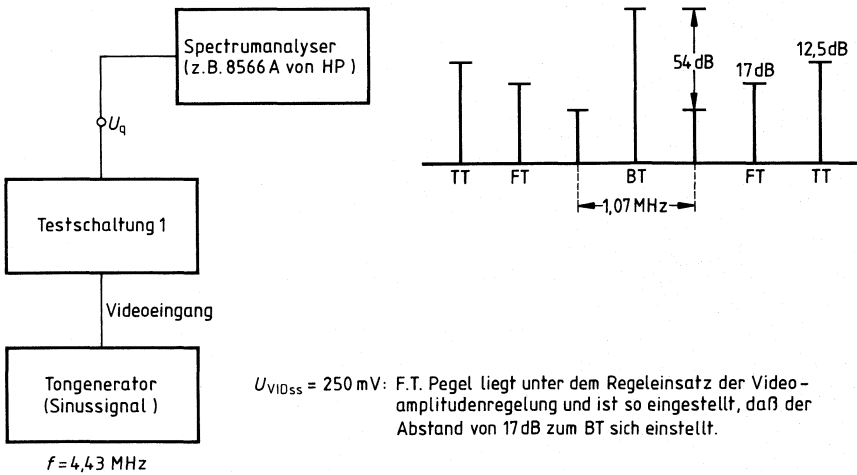


Bild 15

Verlauf des Modulationsgrades bei Bildnegativmodulation bzw. der Spannung an Anschluß 12 als Funktion des Stromes an Anschluß 12

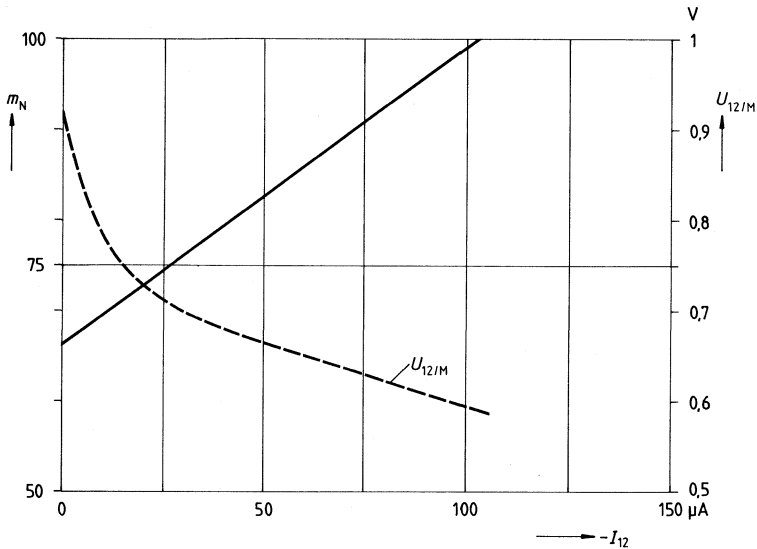


Bild 16a

Die Modulationstiefe errechnet sich zu $m_T = (2 \times m)/(1 + m)$ aus dem Modulationsgrad unter der Voraussetzung einer sinusförmigen Modulation.

m_N = Modulationsgrad für Negativmodulation

m_p = Modulationsgrad für Positivmodulation

Wird von Anschluß 12 gegen Masse ein Widerstand zur Modulationstiefeneinstellung eingesetzt, so errechnet sich der Widerstand zu $R_{12/M} = (U_{12/M}) / (I_{12})$

Verlauf des Modulationsgrades bei Bildpositivmodulation bzw. der Spannung an Anschluß 12 als Funktion des Stromes an Anschluß 12

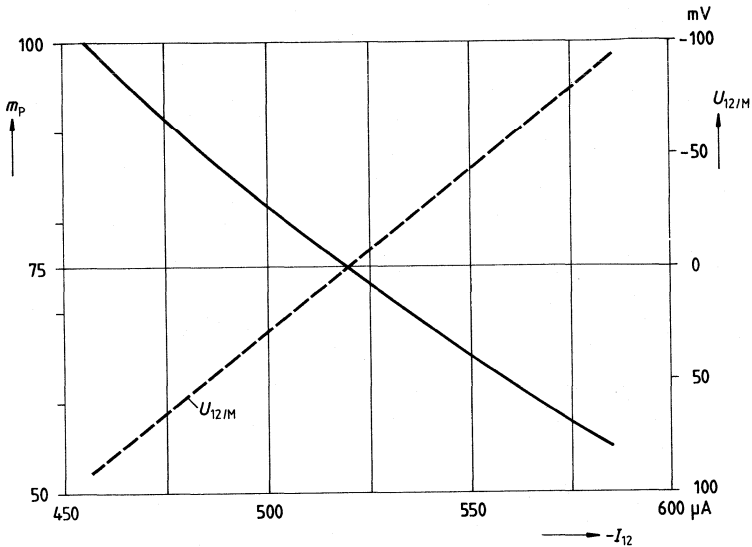


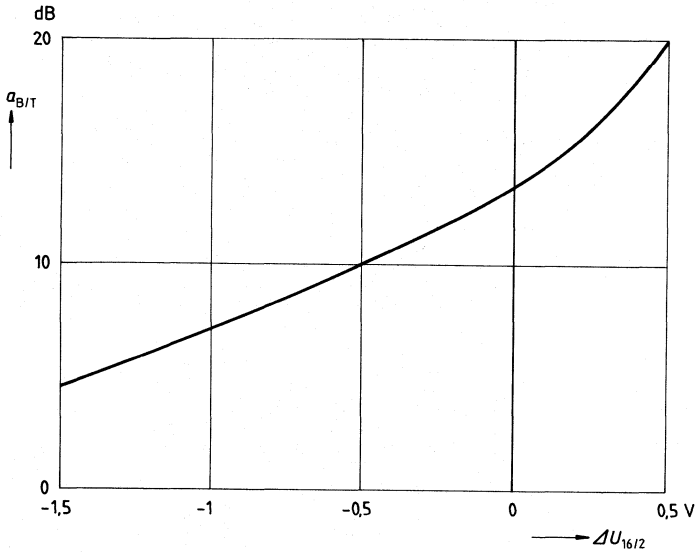
Bild 16b

Die Modulationstiefe errechnet sich zu $m_T = (2 \times m)/(1 + m)$ aus dem Modulationsgrad unter der Voraussetzung einer sinusförmigen Modulation.

m_N = Modulationsgrad für Negativmodulation

m_P = Modulationsgrad für Positivmodulation

Wird von Anschluß 12 gegen Masse ein Widerstand zur Modulationstiefeneinstellung eingesetzt, so errechnet sich der Widerstand zu $R_{12/M} = (U_{12/M}) / (I_{12})$

Bild/Tonträgerabstand als Funktion des Gleichspannungsoffsets an Anschluß 16Schwingkreiswerte $Q_L = 25$, $R_T = 6,8 \text{ k}\Omega$; $f = 5,5 \text{ MHz}$ Der Bild/Tonträgerabstand von $a_{B/T} = 13 \text{ dB}$ wurde, ohne externe Spannungsbeeinflussung an Anschluß 16, nur über die Schwingkreisbetriebsgüte Q_B eingestellt.**Bild 17**

Für die Einstellung wurde ein Baustein eingesetzt, dessen typischer Widerstandswert an den Klemmen 17, 18 ca. $11,5 \text{ k}\Omega$ beträgt.

Die Schwingkreisbetriebsgüte ergibt sich aus der Parallelschaltung des internen Widerstandes $R_{17/18}$ mit dem externen Widerstand.

Messung des Tonoszillator-FM-Hubes ohne Pre- und Deemphasis;

$f_{NF} = 1$ kHz; Modulationshub, Empfindlichkeit $(\Delta f_{NF})/(\Delta U_{NF}) = 0,38$ kHz/mV; $U_{NF} = \text{var}$;
Detector $(P + P)/2$; NF-Filter 30 Hz bis 20 kHz; Messung nach CCIR 468-2 DIN 45405;
Prüfschaltung 1a

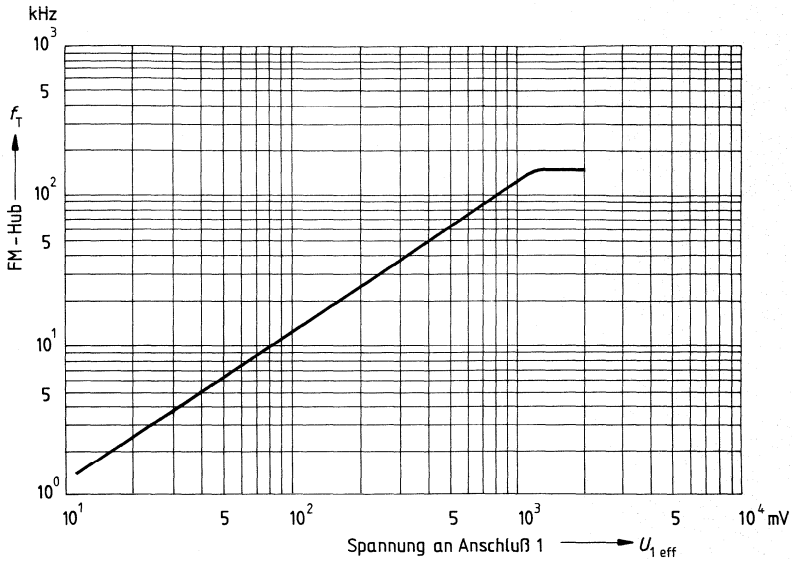
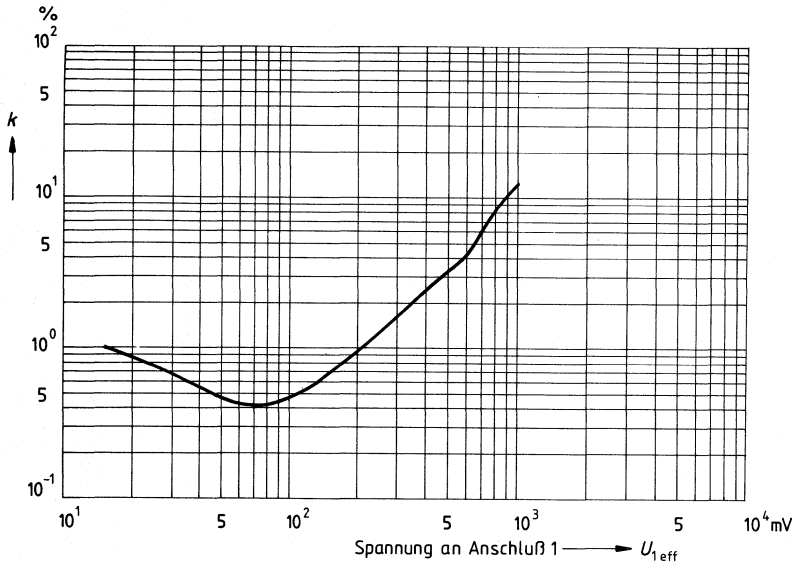


Bild 18

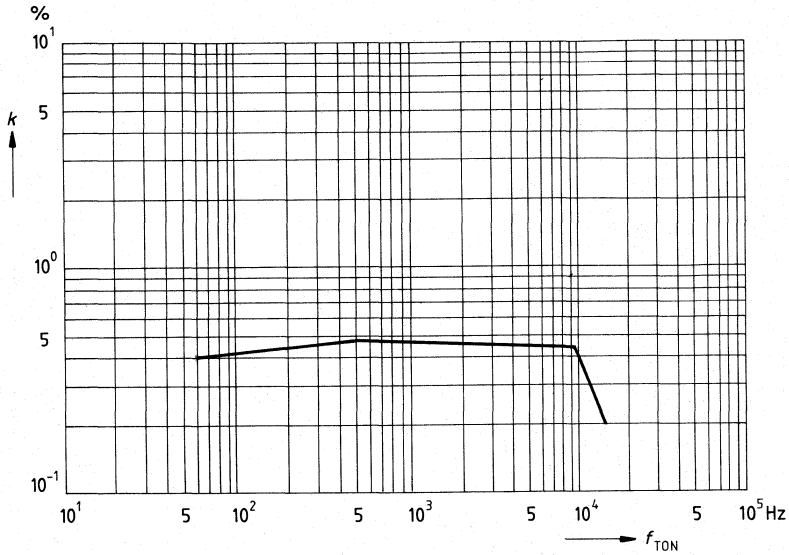
Messung des Tonoszillator-FM-Hubes ohne Pre- und Deemphasis;

$f_{NF} = 1$ kHz; Modulationshub, Empfindlichkeit $(\Delta f_{NF})/(\Delta U_{NF}) = 0,38$ kHz/mV; $U_{NF} = \text{var}$;
 Detector $(P + P)/2$; NF-Filter 30 Hz bis 20 kHz; Messung nach CCIR 468-2 DIN 45405;
 Prüfschaltung 1a

**Bild 18a**

Ton-Oszillator Klirrfaktorverlauf ohne Pre-/Deemphasis;

NF-Signal an Anschluß 1 eingespeist; NF-Amplitude = $150 \text{ mV}_{\text{eff}}$; NF-Filter 30 Hz bis 20 kHz; Detektor $(P + P)/2$; Messung nach CCIR 468-2 DIN 45405; Prüfschaltung 1a

**Bild 18b**

Ton-Oszillator Frequenzverlauf ohne Pre-/Deemphasis;

NF-Signal an Anschluß 1 eingespeist; NF-Amplitude = 150 mV_{eff}; NF-Filter 30 Hz bis 20 kHz; Detektor (P + P)/2; Messung nach CCIR 468-2 DIN 45405; Prüfschaltung 1a

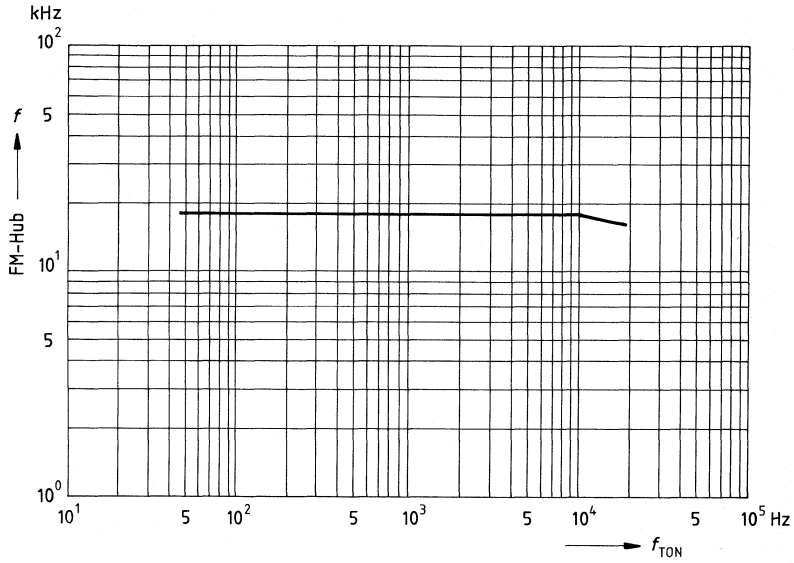


Bild 18c

Ton-Oszillator Verlauf mit Pre-/Deemphasis;

NF-Filter 30 Hz bis 20 kHz; Messung nach CCIR 468-2 DIN 45405 unbewertet; Prüfschaltung 1
 $U_{NF} = 1 \text{ V}_{\text{eff}}$

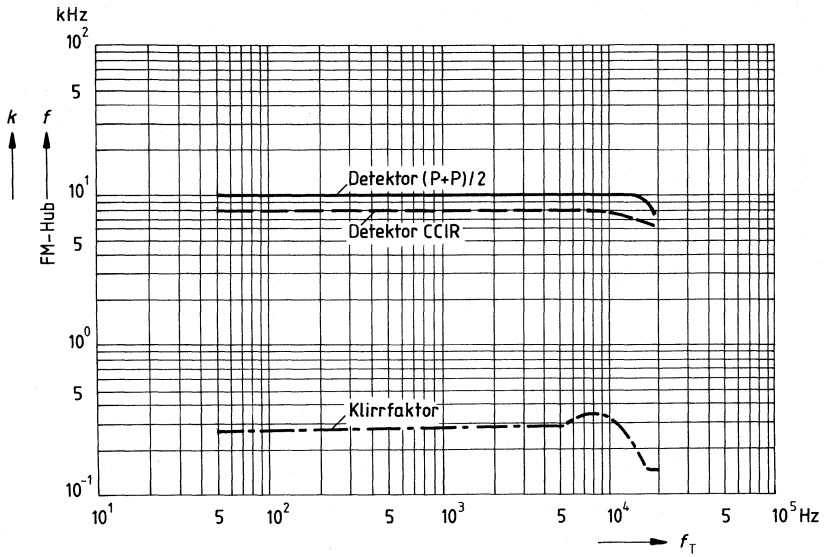


Bild 18d

Beschreibung der Meßanordnung zur Messung des Video-Signal-Regelverhaltens und der videofrequenten dynamischen Signalunterdrückung

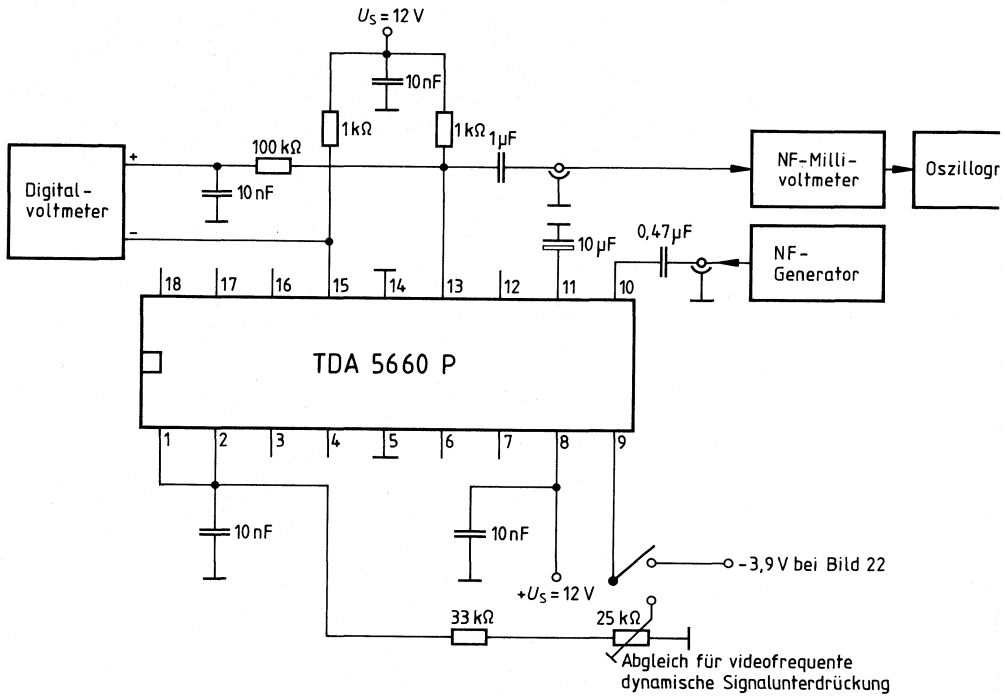
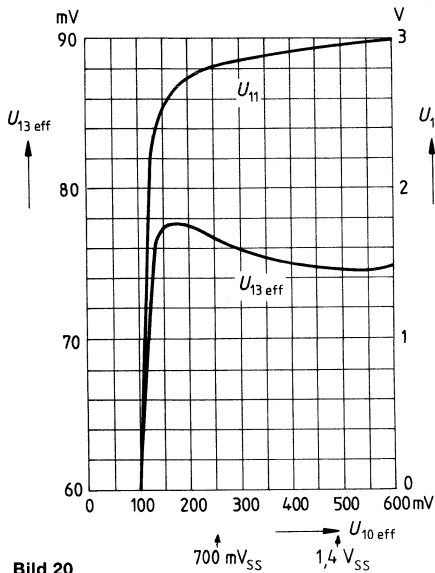


Bild 19

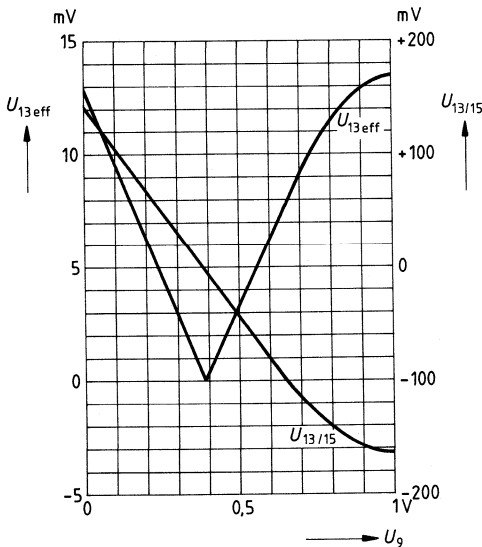
Verhalten der Videosignalregelschaltung



- a) $U_{13\text{eff}} = f(U_{10\text{eff}}); f_{\text{mod}} = 100\text{ kHz}$
- b) $U_{11} = f(U_{10\text{eff}}); U_9 = 3,9\text{ V}$

Bild 20

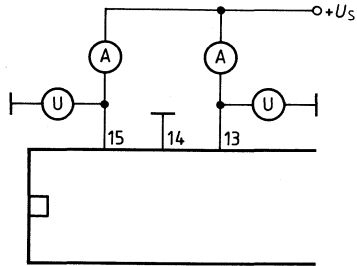
Statischer und dynamischer Mischertest auf Balanceverhalten aufgenommen an einem typ. Exemplar



- $U_{13/15} = f(U_9)$
- $U_{13\text{eff}} = f(U_9)$
- $f = 10\text{ kHz}$

Bild 21

Messung der statischen Ausgangsimpedanz



$$Z_{15} = \frac{\Delta U_{15}}{\Delta I_{15}}$$

$$Z_{13} = \frac{\Delta U_{13}}{\Delta I_{13}}$$

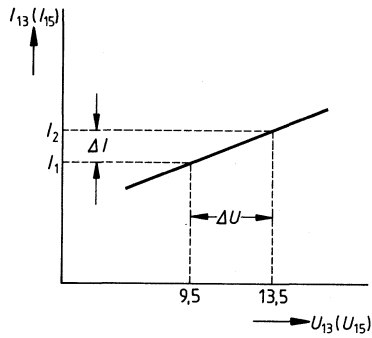
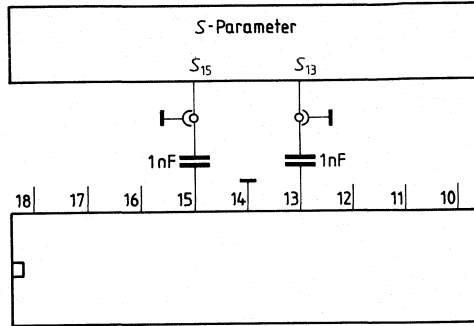


Bild 22

S-Parameter der Ausgangsschaltung



Die typ. Ausgangskapazität beträgt ca. 1 pF

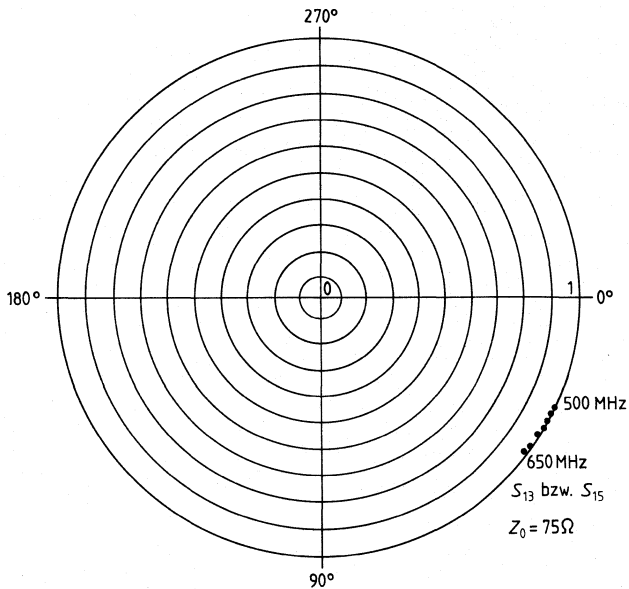


Bild 23

S-Parameter des Oszillatortteils

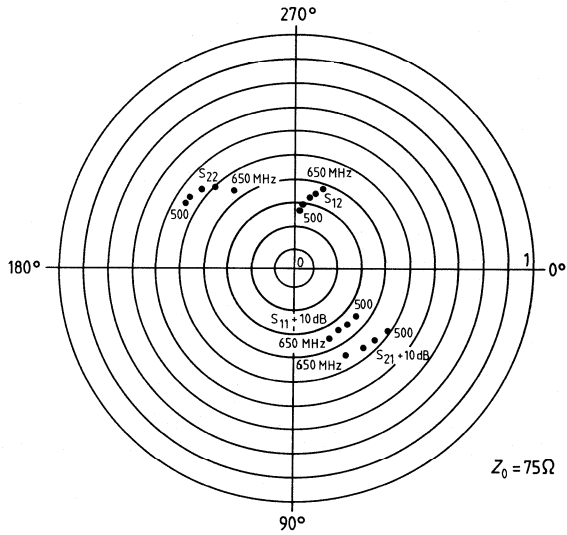
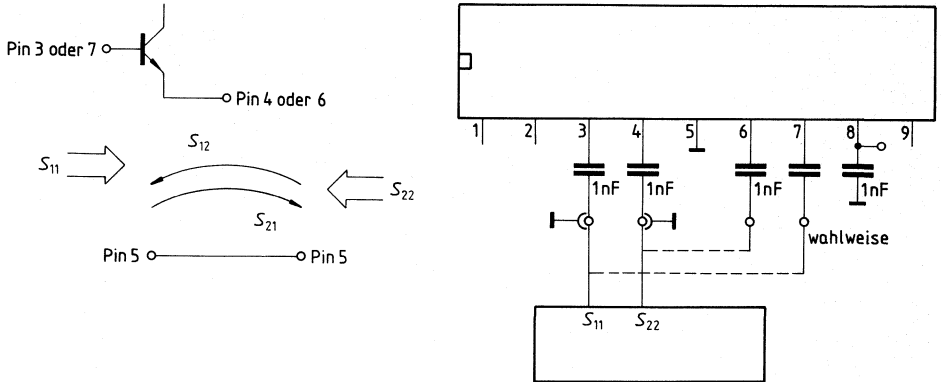
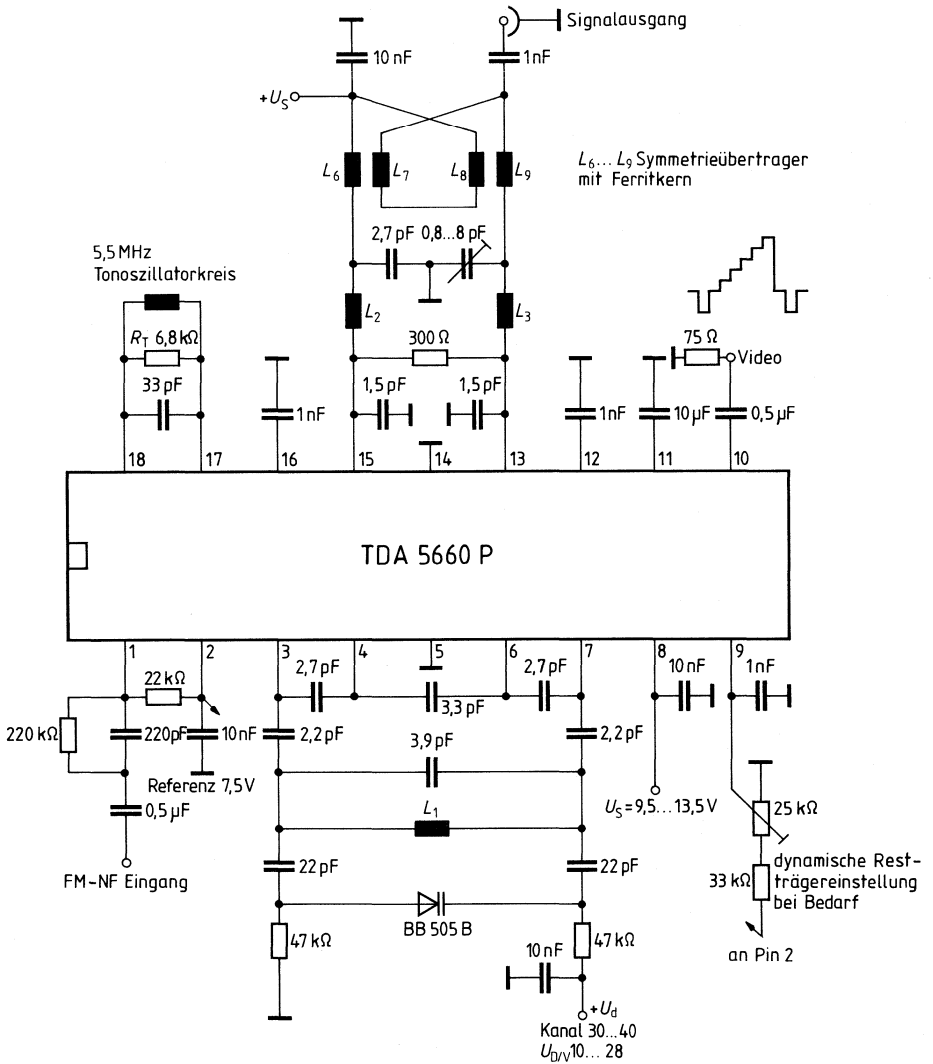
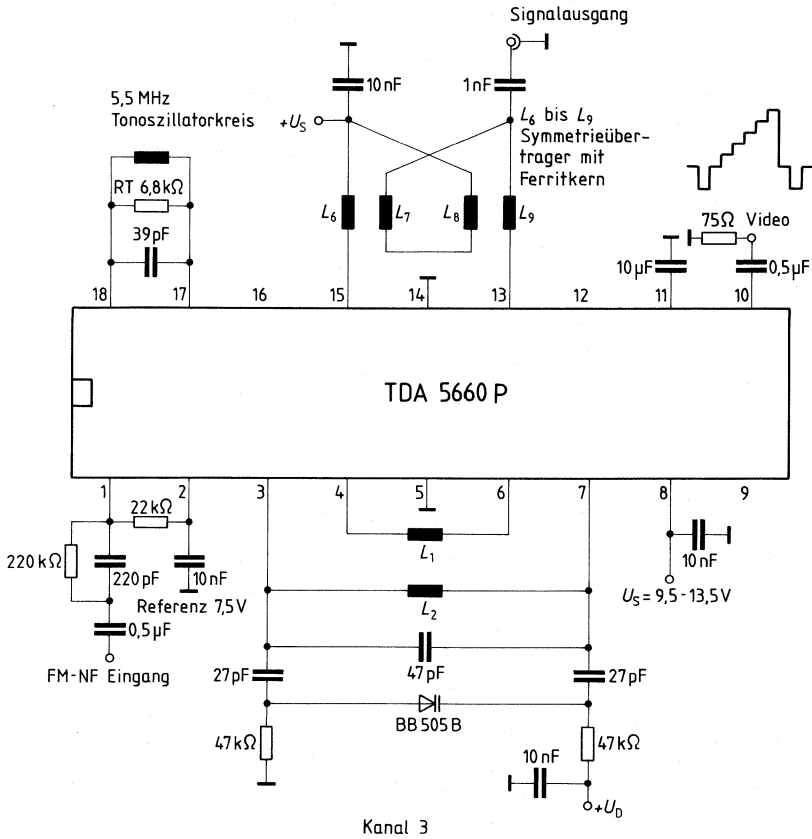


Bild 24

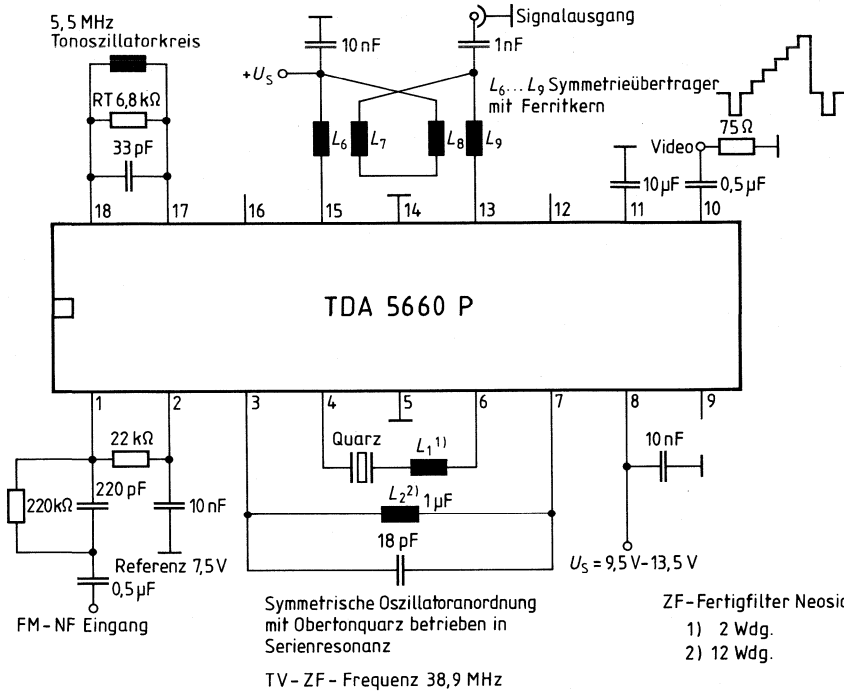
Anwendungsschaltung 1



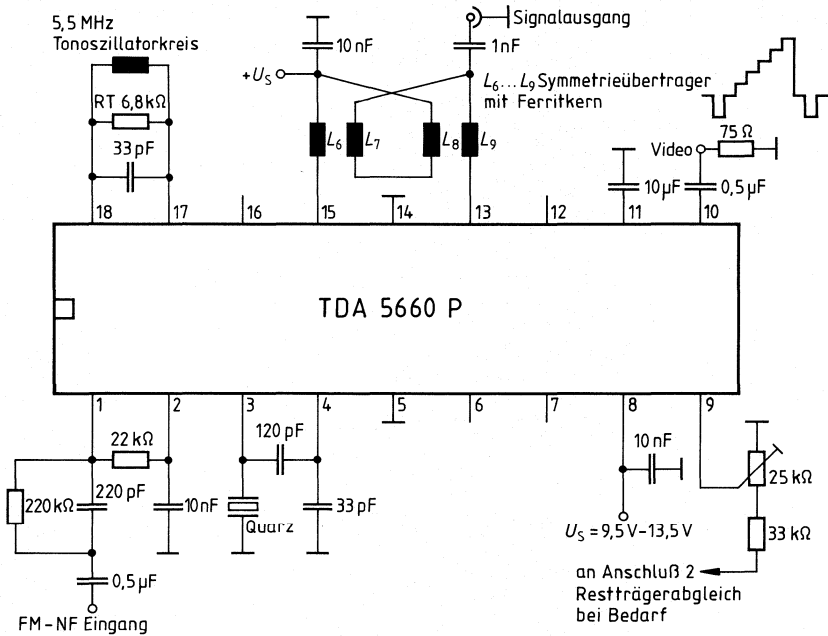
Anwendungsschaltung 2



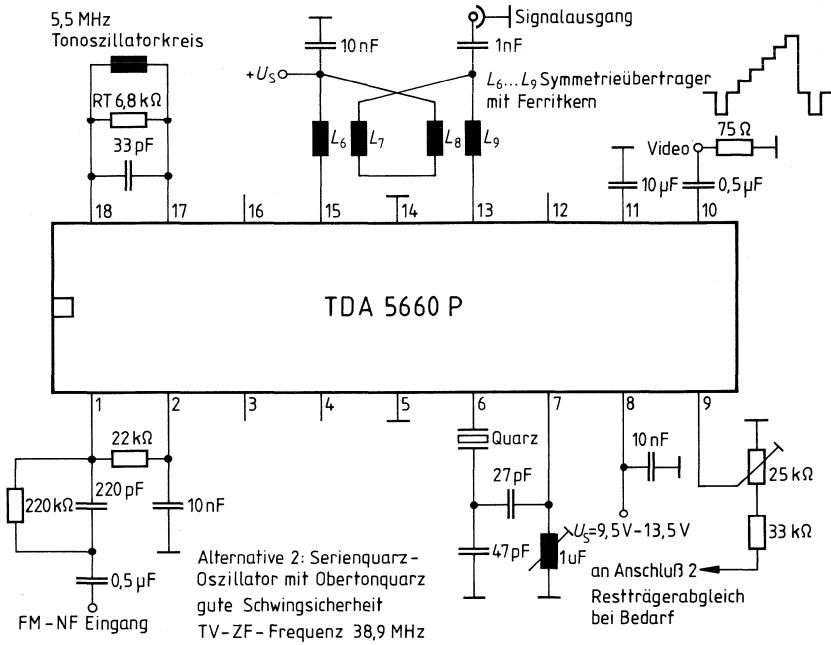
Anwendungsschaltung 3



Anwendungsschaltung 4



Anwendungsschaltung 5



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5660 X	Q 67000-A 2462	SO-20

Die monolithisch integrierte Schaltung eignet sich als Modulator für den Frequenzbereich 48 bis 860 MHz, z.B. für Videogeräte, Kabelkonverter und TV-Konverteranlagen, Demodulatoren, Videogeneratoren, Videohausüberwachungsanlagen, Amateurfernsehen und Personalcomputer.

- Synchronpegel-Klemmschaltung
- Regelung auf Spitzenweißwert
- Kontinuierlicher Modulationstiefeneinsteller für positive und negative Modulation
- Dynamische Restträgereinstellung
- FM-Ton-Modulator
- Bild-Ton-Trägereinstellung
- Symmetrischer Mischerausgang
- Symmetrischer Oszillator mit eigener HF-Masse
- Geringe Störstrahlung
- Hohe Frequenzstabilität des Hauptoszillators
- Hohe Frequenzstabilität des Ton-Oszillators
- Interne Referenzspannung

Schaltungsbeschreibung

Das Tonsignal wird über Anschluß 2 kapazitiv an den NF-Eingang für FM-Modulation des Oszillators angelegt. Durch externe Beschaltung wird die Preemphasis eingestellt. Dieses Signal gelangt in einen Mischer. Am Ausgang dieses Mixers wird das FM-modulierte Tonsignal zum Videosignal addiert und in dem HF-Mischer mit dem Oszillatorsignal gemischt. Am Anschluß 18, 19 wird ein Parallelschwingkreis an den Tonträgeroszillator angelegt. Die Schwingkreisleerlaufgüte muß $Q = 25$ und der Parallelwiderstand $R_T = 6,8 \text{ k}\Omega$ betragen, um den Zielwert des Bild/Tonträgerabstandes von 12,5 dB zu gewährleisten und der kapazitive bzw. induktive Blindwiderstand für die Resonanzfrequenz muß einen Wert von $X_C \approx X_L \approx 800 \Omega$ haben.

Das Videosignal mit negativem Synchronpegel wird kapazitiv an den Anschluß 10 angelegt. Die interne Klemmschaltung klemmt auf den Synchronwert. Ändert sich das angelegte Videosignal um 6 dB, so regelt die eingebaute Regelschaltung, die sich auf den Spitzenweißwert einstellt, dies aus. Am Anschluß 12 werden die Stromimpulse des Spitzenweißdetektors durch den Kondensator gesiebt. Dieser legt die Regelzeitkonstante fest. Wird Anschluß 13 auf Masse gelegt, so wird von der Negativ- auf Positiv-Bildmodulation des HF-Trägers umgeschaltet. Mit dem variablen Widerstand am Anschluß 13 von $R = \infty \dots 0 \Omega$ läßt sich die Modulationstiefe ausgehend von $R = \infty$ mit der Negativmodulation von $m_{T/N} = 80 \%$ bis auf $m_{T/N} = 100 \%$ erhöhen und weiter von Positivmodulation $m_{T/P} = 100 \%$ bis auf $m_{T/P} = 88 \%$ bei $R = 0 \Omega$ einstellen. Am Anschluß 3 muß die interne Referenzspannung kapazitiv abgeblockt werden.

An den Anschlüssen 4 bis 8 ist der Verstärker des HF-Oszillators verfügbar. Der Oszillator arbeitet in symmetrischer ECO-Schaltung. Der kapazitive Blindwiderstand zwischen den Anschlüssen 4, 5 und 7, 8 soll dabei $X_C \approx 70 \Omega$ und zwischen den Anschlüssen 5, 7 $X_C \approx 26 \Omega$ für die Resonanzfrequenz betragen. Anschluß 10 wird benutzt, um bei hohen Frequenzen $> 300 \text{ MHz}$ eine mögliche dynamische Unsymmetrie des HF-Mischers zu kompensieren, um die erforderliche Restträgerunterdrückung einzustellen. An die Masse der Oszillatorschwingkreisabschirmung sollte ebenfalls die Oszillatorchipmasse Anschluß 6 gelegt werden. Über Anschluß 4 und 8 kann sowohl induktiv als auch kapazitiv ein externes Oszillatorsignal eingespeist werden. Der periphere Aufbau der Anwendungsplatine muß zwischen den Oszillatoranschlußpunkten 4 bis 8 und den Modulatorausgängen 14 bis 16 mindestens eine Schirmdämpfung von ca. 80 dB aufweisen.

Für beste Restträgerunterdrückung sollte der symmetrische Mischerausgang Anschluß 14, 16 mit einem symmetrischen Breitbandsymmetriertrafo sehr guter Phasengenauigkeit 0° und 180° zu den Anschlüssen 14 und 16 hin abgeschlossen werden (z.B. Guanella Trafo). Die Durchgangsdämpfung sollte geringer als 3 dB sein, außerdem ist eine LC-Tiefpasskombination am Ausgang notwendig, deren Eckfrequenz über der maximalen Betriebsfrequenz liegen muß.

Wird die Anwendungsschaltung nach Bild 1, 2 eingesetzt, so errechnet sich für einen Symmetriertrafo von 300Ω auf 75Ω aus der Angabe der HF-Ausgangsspannung U_q der Typen-Spezifikation der Wert zu $U/\text{HF}(\text{Anw}) = U/\text{HF}$ (Datenblatt) $\cdot 3,9$ für einen Trafo mit 0 dB Übertragungsdämpfung.

Grenzdaten

		min.	max.		Anmerkungen
Speisespannung	U_S	-0,3	14,5	V	$U_2 = 7-8\text{ V}$, $U_S = 9,5-13,5\text{ V}$
Strom aus Anschluß 2	$-I_2$	0	2	mA	
Spannung an Anschluß 1	U_1	U_2-2	U_2+2	V	$U_S = 9,5-13,5\text{ V}$
Spannung an Anschluß 9	U_9	-4	1	V	
Spannung an Anschluß 10	U_{10SS}		1,5	V	nur über C (max. 1 μF)
Kapazität an Anschluß 2	C_2	0	100	nF	
Kapazität an Anschluß 11	C_{11}	0	15	μF	
Spannung an Anschluß 12	U_{12}	-0,3	1,4	V	$U_S = 9,5-13,5\text{ V}$
Spannung an Anschluß 13	U_{13}	U_2	U_S	V	
Spannung an Anschluß 15	U_{15}	U_2	U_S	V	
Spannung an Anschluß 16	U_{16}	$U_2-1,5$	$U_2+1,5$	V	
An den Anschlüssen 3, 4, 6, 7, 17 und 18 darf nur die vorgesehene Außenbeschaltung angelegt werden, entsprechend Anwendungsschaltung 1 und 2.					
Sperrschichttemperatur	T_j		150	$^{\circ}\text{C}$	
Lagertemperatur	T_s	-40	125	$^{\circ}\text{C}$	
Wärmewiderstand System-Umgebung	$R_{th\text{SU}}$		80	K/W	

Funktionsbereich

Speisespannung	U_S	9,5	13,5	V	abhängig von der Oszillator- beschaltung am Anschluß 3-7
Videoeingangsfrequenz	f_{VIDEO}	0	5	MHz	
Toneingangsfrequenz	f_{NF}	0	20	kHz	
Ausgangsfrequenz	f_q	48	860	MHz	
Umgebungstemperatur	T_U	0	70	$^{\circ}\text{C}$	
Tonoszillator	f_{OSZ}	4	7	MHz	
Spannung an Anschluß 13, 15	$U_{13,15}$	U_2	U_S	V	

Kenndaten

 $U_S = 11 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		Prüfbedingungen	Bild	min.	typ.	max.	
Stromaufnahme	I_8	$I_2 = 0 \text{ mA}$	1; 2	22	30	40	mA
Referenzspannung	U_2	$0 \leq I_2 \leq 1 \text{ mA}$	1; 2	7	7,5	8	V
Oszillatorfrequenzbereich	f_{OSZ}	Außenbeschalt. abgestimmt auf Frequenz		48		860	MHz
Einschaltelaufdrift	Δf_{OSZ}	TK-Wert der Kond. im Osz.-Kreis ist 0; die Drift ist nur auf die Eigenerwärmung des Bausteins bezogen. $t = 0,5-10 \text{ s}$; $T_U = \text{const.}$					
		K 30	1; 2	0	-50	-500	kHz
		K 40	1; 2	0	-200	-500	kHz
Frequenzdrift als Funktion von U_S	$-\Delta f_{OSZ}$	$U_S = 9,5-13,5 \text{ V}$ $T_U = \text{const.}$	1; 2	0			
		K 40		-150		150	kHz
Video-Eingangsstrom an Anschluß 10	$-I_{10}$	$C_{10} \leq 1 \text{ } \mu\text{F}$	5	0		10	μA
Video-Eingangsspannung an Anschluß 10	U_{10SS}	am Koppelkond. $C \leq 1 \text{ } \mu\text{F}$ $I_{Leck} \leq \pm 0,3 \text{ } \mu\text{A}$	21; 22	0,7		1,4	V
Modulationstiefe	m_{TN}	neg. Mod.	1; 16	75	80	85	%
	$U_{VIDEOSS} = 1 \text{ V}$; m_{TP}	pos. Mod.	2; 16	83	88	93	%
	$f_{VIDEO} = 200 \text{ kHz}$; Sinussignal						
Ausgangs impedanz	$Z_{13}; Z_{15}$	statisch	24	10			$\text{k}\Omega$
HF-Ausgangsspannung	$U_{q\text{eff}}$	K 40	1b	2,5	3,5	5,5	mV
Modulationssignal in Stellung neg. Mod. Anschluß 12 offen							
Ausgangskapazität	$C_{13} = C_{15}$		25	0,5	1	2,0	pF
S-Parameter an Anschluß 3, 4 und 6, 7			26				
HF-Ausgangsphase	$\alpha_{13, 15}$			140	180	220	Grad
HF-Ausgangsspannungsänderung; Abstimmbereich	ΔU_q	$f = 543,25-623,25$ $\Delta f = 80 \text{ MHz}$					
		K 30-K 40	1	0		1,5	dB
HF-Ausgangsspannungsänderung	ΔU_q	$f = 100-300 \text{ MHz}$	6	0		1,5	dB
HF-Ausgangsspannungsänderung	ΔU_q	$f = 48-100 \text{ MHz}$	6	0		1,5	dB
Oszillator-Stör-FM verursacht durch die AM-Modulation und Verkopplung des Modulatorausganges mit dem Oszillatorschwingkreis;							
	$U_{VIDEOSS} = 1 \text{ V}$; $f_{VIDEO} = 10 \text{ kHz}$; Sinussignal						
	K 30		1; 9	0	5	15	kHz
	K 40		1; 9	0	7	21	kHz

Kenndaten $U_S = 11 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	Bild	min.	typ.	max.		
Intermodulationsabstand Oberwellenabstand	a_{IMA}	$f_B + 1,07 \text{ MHz}$	1; 7; 15	54	75		dB
	a_O	$f_B + 8,8 \text{ MHz}$ ohne Vid. Sig. 19, 20, 21 Bildträger und Tonträger unmoduliert, ge- messen mit Spektrum-Ana- lyser als Differenz zwischen B-Träger-Signalpegel und Seitenbandsignalpegel ohne Video- und Tonband- modulation.	1; 7; 15	35			dB
Oberwellenabstand Oberwellenabstand	a_O	$f_B + 2f_T$	1; 7	35	48		dB
	a_O	$f_B + 3f_T$ U_q mit Spektrum-Analyser; Betriebsgüte Q_B des Ton- oszillatorschwingkreises durch R_T so eingestellt, daß der geforderte BT-Träger- abstand von 12,5 dB erhal- ten wird; $R_T = 6,8 \text{ k}\Omega$; $Q_L = 25$ des Tonoszillator- kreises	1; 7	42	48		dB
Tonträgerabstand Farbbildträgerabstand	$a_{B/T}$		1; 7; 17	10	12,5	15	dB
	a_B	$f_B + 4,4 \text{ MHz}$ (Videosignal abhängig)	1		17		dB
Alle restlichen Harmonischen;	a	Vielfache der BT-Grundwelle, ohne Videosignal, mit Spek- trum-Analyser gemessen;	1	15			dB
Amplitudeneingang des Video-Signals	a_V	$f_{BT} = 523,25 - 623,25 \text{ MHz}$ $U_{\text{VIDEO SS}} = 1 \text{ V}$ mit Zusatz- modulation $f = 15 \text{ kHz} -$ 5 MHz Sinussignal zwi- schen Schwarz und Weiß	1; 13	0		1,5	dB
Trägerunterdrückung	a_R	mit Abgleich an Anschl. 9 K 30 ... K 40	1; 12	32			
Statisches Mischer- balanceverhalten	$\Delta U_{13/15}$	U_B auf $\Delta U_{13/15}$ min. abgeglichen	21; 23	-100	0	100	mV
Dynamisches Mischer- balanceverhalten	$U_{13 \text{ eff}}$	U_B auf $U_{13 \text{ eff}}$ min. abgeglichen	21; 23		0	10	mV
Stabilität der eingestell- ten Modulationstiefe	Δm_T	Videoeingangsspannungs- änderung mit Sinussignal $f = 0,2 \text{ MHz}$; $\Delta U_{\text{VIDEO SS}} = 1 \text{ V}$ $\pm 3 \text{ dB}$; K 30 ... K 40; $U_S = 12 \text{ V}$; $T_U = \text{const.}$			1	$\pm 2,5$	%
Stabilität der eingestell- ten Modulationstiefe	Δm_T	$f = 48 \dots 100 \text{ MHz}$	6		1	$\pm 2,5$	%
Stabilität der eingestell- ten Modulationstiefe	Δm_T	$f = 100 \dots 300 \text{ MHz}$	6		2	± 4	%
Stabilität der eingestell- ten Modulationstiefe	Δm_T	$T_U = 0 - 60 \text{ }^\circ\text{C}$; $U_S = 12 \text{ V}$	1		1	$\pm 2,5$	%

Kenndaten $U_S = 11 \text{ V}$; $T_U = 25^\circ \text{C}$

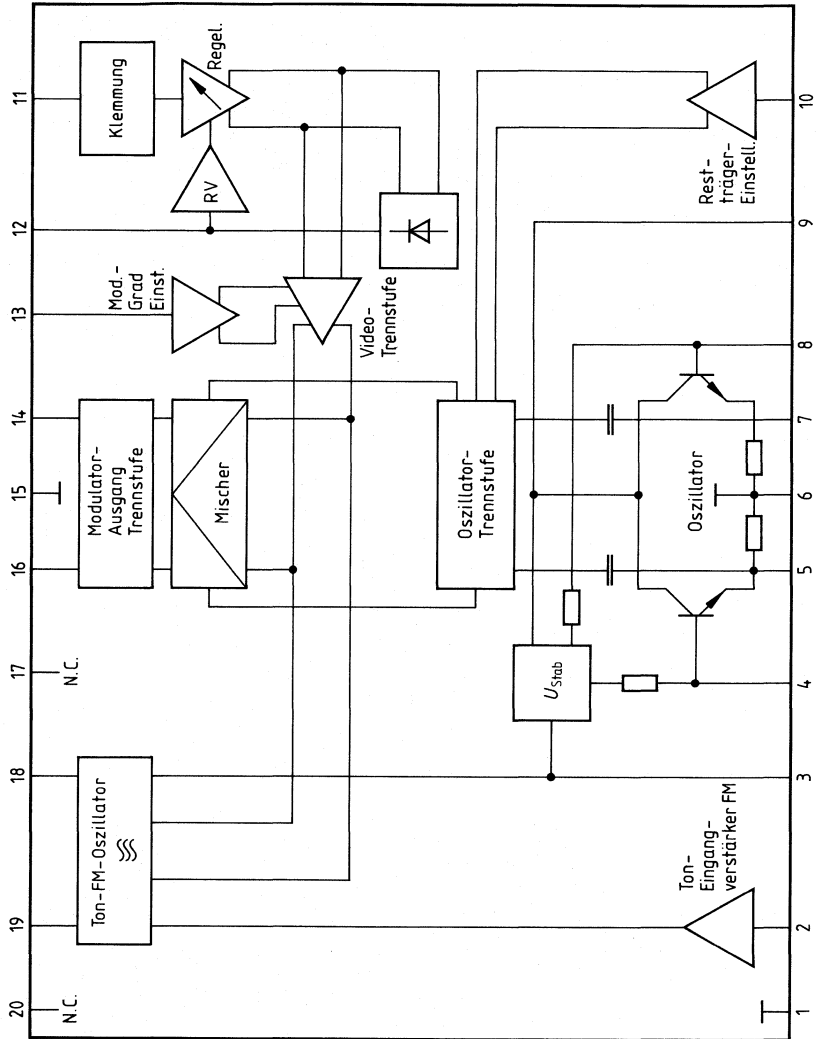
	Prüfbedingungen	Bild	min.	typ.	max.	
Stabilität der eingestellten Modulationstiefe	Δm_T $U_S = 9,5-13; 5 \text{ V}$; $T_U = \text{const.}$	1		1	$\pm 2,5$	%
Störproduktabstand Ton im Bild; FM-Modulation des Tonträgers	$a_{B/T}$ K 30 ... K 40	1; 11	48	60		dB
Abstand Rauschen im Bild; ohne Modulation des Tonträgers	$a_{N/B}$ K 30 ... K 40	1; 11	48	74		dB
Unbewerteter FM-Störträgerabstand Bild im Ton; FuBK-Testbild als Videosignal	$a_{B/T}$ K 39	1a; 8	48	54		dB
Unbewerteter FM-Störpegelabstand Bild im Ton	$a_{B/T}$ K 39; Testbild VU G-Y; U/V	2; 8	48	56		dB
	$a_{B/T}$ K 39; Farbtreppe	2; 8	46	52		dB
	$a_{B/T}$ K 39; Rotbild	2; 8	48	58		dB
	$a_{B/T}$ K 39; Weißbild	2; 8	45	51		dB
	$a_{B/T}$ K 39; Gitter	2; 8	48	55		dB
	$a_{B/T}$ K 39; Weißbalken	2; 8	46	52		dB
	$a_{B/T}$ K 39; Treppe	2; 8	45	50,8		dB
	$a_{B/T}$ K 39; 20T/2T	2; 8	43	49		dB
	$a_{B/T}$ K 39; 30 % Weiß	2; 8	48	58		dB
	$a_{B/T}$ K 39; 250 kHz	2; 8	46	52		dB
	$a_{B/T}$ K 39; Multiburst	2; 8	46	53		dB
	$a_{B/T}$ K 39; Rampe	2; 8	44	50		dB
Signal/Rauschabstand des Tonoszillators	$a_{S/N}$	1a; 8	48	54		dB
Differentielle Verstärkung	V_D gemessen mit Meßdemodulator, Videotestsignalgen. u. Vectorscope	1			10	%
Differentielle Phase	φ_D	1			15	%
Spitzenweißdetektor-Einschwingzeit für volle Modulationstiefe bei 1-Weißimpuls pro Halbbild im bereits eingeschwungenen Regelzustand	t C an Anschluß 11 = 10 μF ; $I_{\text{Leck}} \leq 2 \mu\text{A}$	1		6	50	μs

Kenndaten

 $U_S = 11 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	Bild	min.	typ.	max.		
Stellzeit für Video-signaländerung von $0 V_{SS}$ auf $1,4 V_{SS}$;	t	BAS-Signalinhalt ist Weißbild	1	120	500	μs	
Stellzeit für BAS-Signaländerung von 100 % Weiß auf 42 % Grau mit anschließendem Anstieg des Grauwertes (wegen des Ausregelvorganges) auf 71 % BAS-Signal	t		1	2,25	5	s	
Ton-Oszillator-Frequenzbereich	$f_{T/OSZ}$	Schwingkreis-Leerlauf-Güte $Q_L = 25$; Resonanzfrequenz 5,66 MHz	1	4	7	MHz	
Einschalt drift der Oszillatorfrequenz;	$\Delta f_{T/OSZ}$	TK-Wert des Kondensators im Ton-Osz.-Kreis ist 0; die Drift ist nur auf die Erwärmung des Bausteins bezogen	1	5	15	kHz	
		$T_U = \text{const.};$ $f_{T/OSZ} = 5,5 \text{ MHz}$					
Tonoszillator Frequenz-Betriebsspannung	$\Delta f_{T/OSZ}$	$U_S = 9,5 - 13,5 \text{ V};$ $f_{T/OSZ} = 5,5 \text{ MHz};$ $T_U = \text{const.}; Q_L = 25$	1	5	15	kHz	
FM-Modulationsklirrfaktor	k_{FM}	$U_{1 \text{ eff}} = 150 \text{ mV}$	19; 19a	0,6	1,5	%	
Ton-Vorverstärker-Eingangsimpedanz	Z_1		1	200		k Ω	
(dynamisch); FM-Betrieb							
FM-Ton-Modulator, statische Modulationskennlinie	$\Delta f_{T/OSZ}$	$\Delta U_{1/2} = U_1 - U_2 = \pm 1 \text{ V};$ $f_{T/OSZ} = 5,5 \text{ MHz}; Q_L = 25$	1; 14	± 210	± 270	± 330	kHz
FM-Ton-Modulationskennlinie (dynamisch)	$\Delta f_M / \Delta U_1$		1a; 10a	0,3	0,38	0,46	kHz/mV

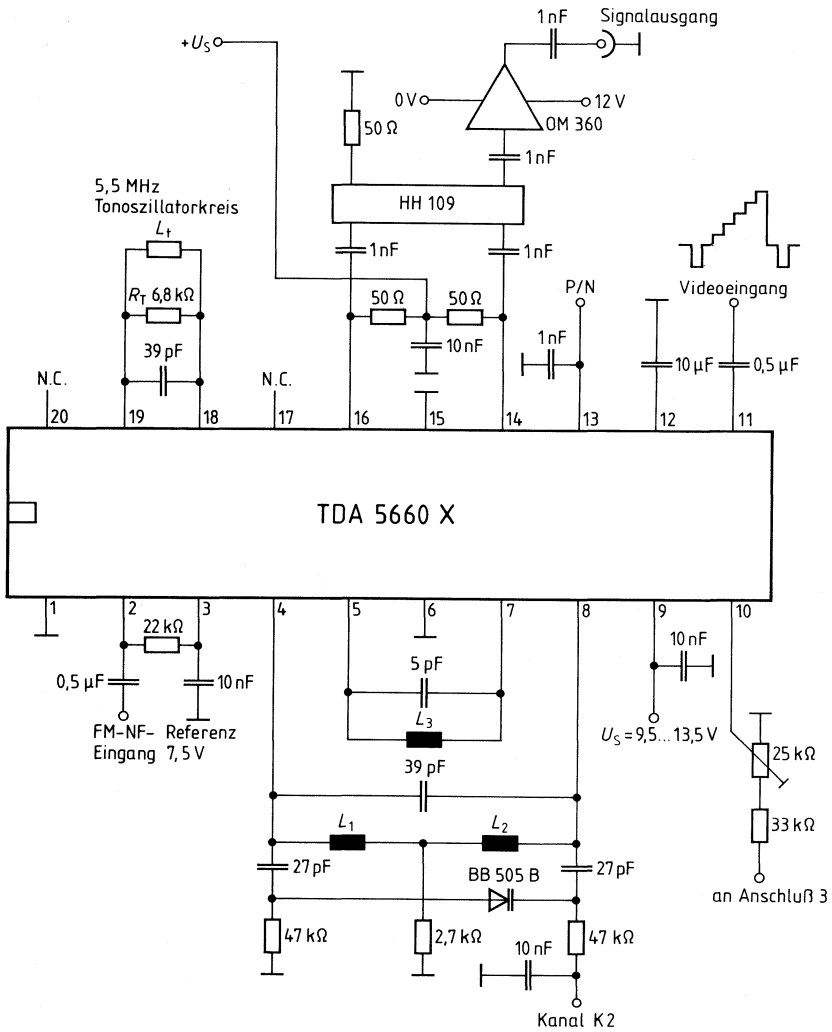
Blockschaltbild



Anschlußbelegung

Anschluß	Funktion
1	Masse
2	NF-Eingang für FM-Modulation
3	Interne Referenzspannung
4	Symmetrischer Oszillatoreingang
5	Symmetrischer Oszillatorausgang
6	Oszillatormasse
7	Symmetrischer Oszillatorausgang
8	Symmetrischer Oszillatoreingang
9	Speisespannung
10	Dynamische RestträgerEinstellung
11	Videoeingang mit Klemmung
12	Anschlußpunkt des Siebkondensators der Videosignal-Regelung
13	Modulationsartumschaltung für positive und negative Modulation und Restträgerkontrolle
14	Symmetrischer HF-Ausgang
15	Masse
16	Symmetrischer HF-Ausgang
17	N.C.
18	Ton-Oszillator symmetrischer Schwingkreisankoppelpunkt
19	Ton-Oszillator symmetrischer Schwingkreisankoppelpunkt
20	N.C.

Meßschaltung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5800	Q 67000-A 1777	DIP 22

Der TDA 5800 beinhaltet einen vierstufigen regelbaren Breitbandverstärker, einen Begrenzer, einen AM-Synchrodemodulator, einen FM-Demodulator für die Gewinnung der AFC-Spannung und eine Regelspannungserzeugung für ZF-Verstärker und Tuner.

Mit einem zusätzlichen externen PNP-Transistor erhält man einen normgerechten IEC-VCR-Anschluß.

- Normgerechter VCR-Anschluß
- Umschaltbare AFC
- Schnelle Regelung
- Positiver und negativer Videoausgang

Grenzdaten

Speisespannung	U_S	16,5	V
Sperrschichttemperatur	T_J	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	70	K/W

Funktionsbereich

Speisespannung	U_S	10 bis 15,8	V
ZF-Frequenzbereich	f_{ZF}	15 bis 75	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 13 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

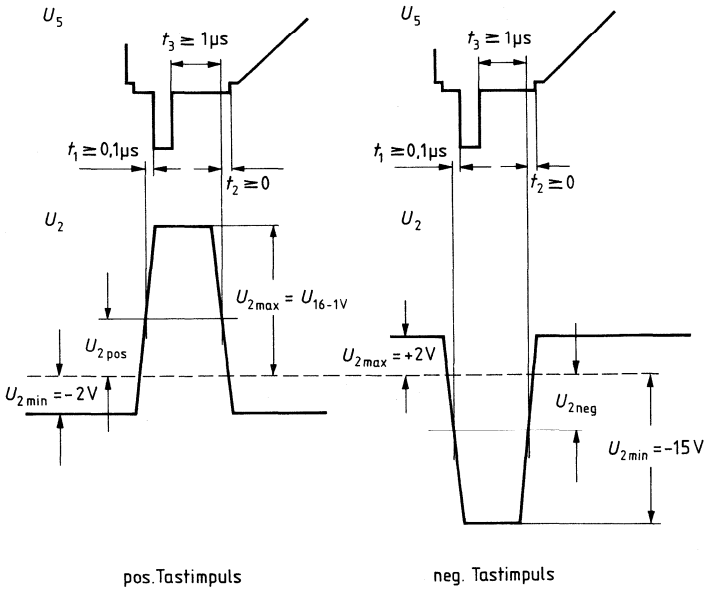
	min.	typ.	max.	
Stromaufnahme		60		mA
Stab. Referenzspannung		6,0		V ₋
Regelstrom für Tuner	3,0	4,0		mA
Tuner-Regeleinsatz	0		5,0	V ₋
Tastimpulsspannung	-2,0	3,0	U ₁₆₋₁	V
	-15,0	-3,0	2,0	V
Eingangsspannung bei V _{max} (U _S = 3 V _{SS})			100	μV
Regelumfang		60		dB
ZF-Regelspannung für V _{max}	0			V ₋
ZF-Regelspannung für V _{min}			5,0	V ₋
ZF-Regelspannung für VCR-Umschaltung	8,0		U ₁₆	V ₋
AFC-Ausgangsstrom		± 1,0		mA
AFC-Abschaltung AUS	0		4,0	V ₋
U ₁₁ = U ₁₂ ; R = 10 kΩ				
AFC-Abschaltung EIN		5,3		V ₋
U ₁₁ = U ₁₂ ; R = ∞				
AFC-Richtung	3,0		U ₁₆	V ₋
di/df > 0				
AFC-Richtung	0		1,0	V ₋
di/df < 0				
Videoausgangsspannung pos.		3,0		V ₋
R _L = ∞				
Synchronimpulspegel		2,0		V ₋
Gleichspannung		5,3		V ₋
U ₃ = 5 V; U _{22/21} = 0				
Ausgangsstrom		-5,0		mA
(nach Masse über R)				
Ausgangsstrom (nach Plus)		2,0		mA
Ausgangswiderstand		150		Ω
Videoausgangsspannung neg.		3,0		V
R _L = ∞				
Synchronimpulspegel		U ₁₆₋₂		V
Gleichspannung		U _{16-5,3}		V
U ₃ = 5 V; U _{22/21} = 0				
Ausgangsstrom		-5,0		mA
(nach Masse über R)				
Ausgangsstrom (nach Plus)		1,0		mA
VCR-Ausgangsspannung neg.		1,0		V
R _L = ∞; VCR-Aufnahme				
Synchronimpulspegel		U _{16-1,2}		V ₋
R _L = ∞; VCR-Aufnahme				
Gleichspannung		U _{16-2,3}		V ₋
U ₃ = 5 V; U _{22/21} = 0				
Gleichspannung		U _{16-0,9}		V ₋
U ₃ ≥ 8 V; VCR-Wiedergabe				
Ausgangsstrom		-5,0		mA
(nach Masse über R)				
Ausgangsstrom (nach Plus)		1,0		mA
Videoverstärker VCR-Wiedergabe		3,0		V
V = U ₅ /U ₈ ; U ₈ = 1 V _{SS}				

Anwendungshinweise

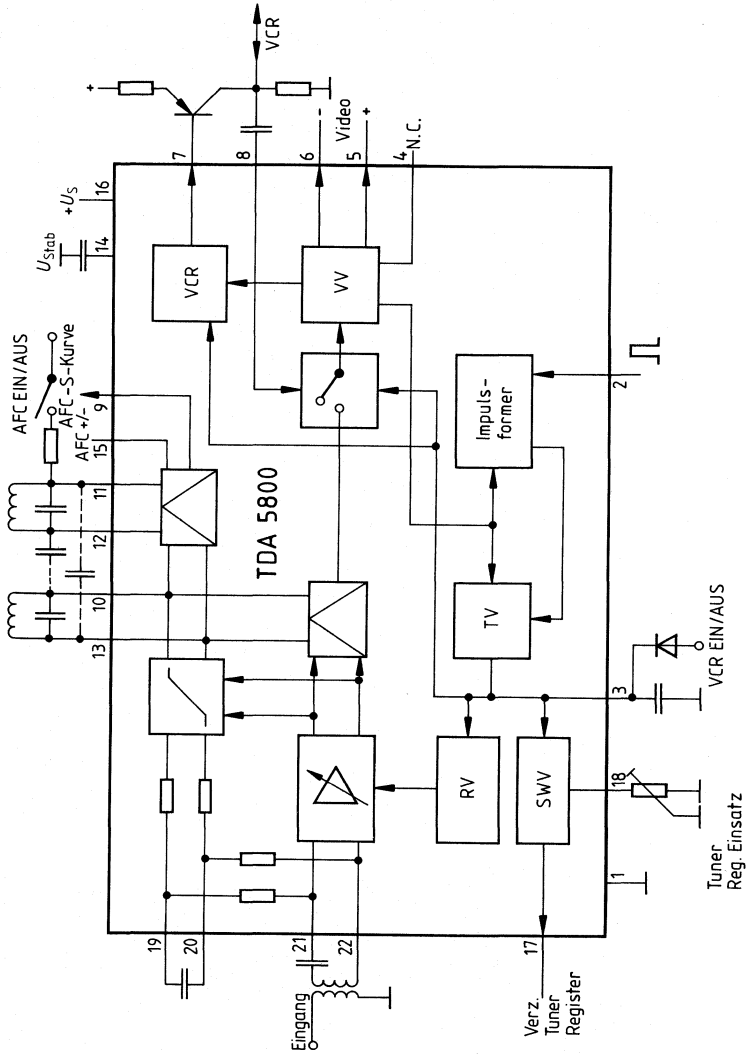
Meßtechnisch nicht erfaßt

		min.	typ.	max.	
Eingangsimpedanz	$Z_{i22/21}$		1,8/2		k Ω /pF
Ausgangsimpedanz	$Z_{q10/13}$		6,6/2		k Ω /pF
AFC-Eingangsimpedanz	$Z_{i11/12}$		20		k Ω
Ausgangswiderstand	R_{q6}		150		Ω
Ausgangswiderstand	R_{q7}		150		Ω
ZF-Reste (Grundwelle)	$U_5; U_6$		10		mV
Videobandbreite (-3 dB) VCR-Aufnahme	B_{VIDEO}		6,0		MHz
Videobandbreite VCR-Wiedegabe	B_{VIDEO}		10,0		MHz
$U_8 = 1 V_{SS}$					
Intermodulationsabstand bzgl. f_{FT} (1,07 MHz)	a		45		dB

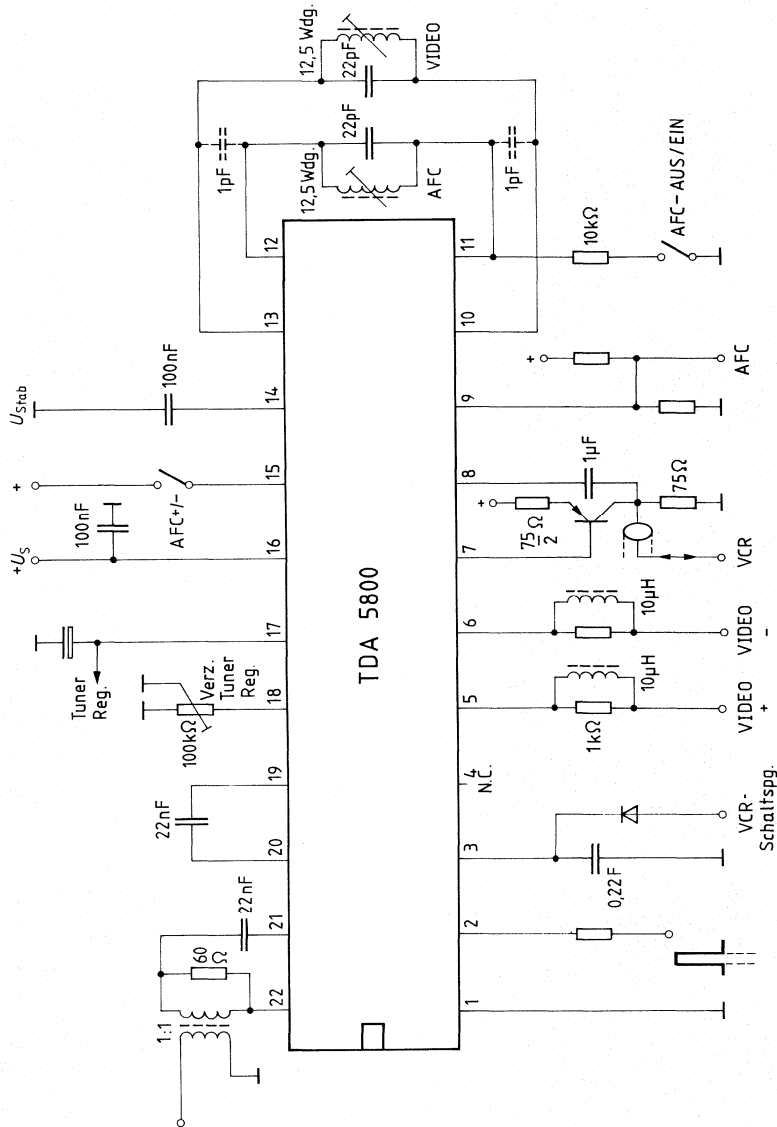
Impulsdiagramm



Blockschaltbild und Meßschaltung



Anwendungsschaltung



Typ	Bestellnummer	Gehäuse
TDA 5820	Q 67000-A 1776	DIP 22

Der TDA 5820 beinhaltet einen vierstufig regelbaren Breitbandverstärker, einen Begrenzer, einen AM-Synchrodemodulator, einen in der Phasenlage umschaltbaren FM-Demodulator für die Gewinnung der AFC-Spannung und eine Regelspannungserzeugung für ZF-Verstärker und Tuner.

Der Videoverstärker ist umschaltbar für Positiv- und Negativmodulation. Bei Negativmodulation erfolgt Synchronimpulstastung, bei Positivmodulation erfolgt Schwarzschertertastung.

- Umschaltbar für deutsche und französische Norm
- Umschaltbare AFC
- Schnelle Regelung
- Positiver und negativer Videoausgang

Grenzdaten

Speisespannung	U_s	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th,su}$	70	K/W

Funktionsbereich

Speisespannung	U_s	10 bis 15,8	V
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten $U_S = 13 \text{ V}$; $T_U = 25^\circ \text{C}$

		min.	typ.	max.	
Stromaufnahme	I_{16}	38	60	90	mA
Stab. Referenzspannung	$U_{14/1}$	5,7	6,0	6,65	V ₋
Regelstrom für Tuner	I_{17}	3,0	4,0	6,2	mA
$U_{17} = 0,5 U_{16}$					
Tuner-Regeleinsatz	$U_{18/1}$	0		5,0	V ₋
Tastimpulsspannung (siehe Impulsdiagramm)	$U_{2 \text{ pos}}$	-2,0	3,0	$U_{16} - 1$	V
	$U_{2 \text{ neg}}$	-15,0	-4,0	3,0	V
Eingangsspannung bei V_{max}	$U_{22/21}$			100	μV
$U_{5 \text{ SS}} = 3 \text{ V}$					
Regelumfang	ΔV		60		dB
ZF-Regelspannung für V_{max}	$U_{3/1}$	0			V ₋
ZF-Regelspannung für V_{min}	$U_{3/1}$			5,0	V ₋
ZF-Regelspannung für Videoabschaltung	$U_{3/1}$	8,0		U_{16}	V ₋
AFC-Ausgangsstrom	I_9		$\pm 1,0$		mA
AFC-Abschaltung AUS	$U_{11/1}$	0		4,0	V ₋
$U_{11} = U_{12}$; $R = 10 \text{ k}\Omega$					
AFC-Abschaltung EIN	$U_{11/1}$		5,3		V ₋
$U_{11} = U_{12}$; $R = \infty$					
AFC-Richtung	$U_{15/1}$	4,0		U_{16}	V ₋
$di/df > 0$					
AFC-Richtung	$U_{15/1}$	0		1,0	V ₋
$di/df < 0$					
Normumschaltung neg. Modul. (G-Norm)	$U_{7/1}$	4,0		U_{16}	V ₋
Normumschaltung pos. Modul. (L-Norm)	$U_{7/1}$	0		1,0	V ₋
Videoausgangsspannung pos.	$U_{q5 \text{ SS}}$	2,3	3,0	3,5	V
$R_L = \infty$					
Synchronimpulspegel neg. Modul.	$U_{5/1}$	1,25	2,0	2,5	V ₋
Schwarzschildertastpegel pos. Modul.	$U_{5/1}$	2,15	2,9	3,65	V ₋
Gleichspannung	$U_{5/1}$	4,0	5,3	6,6	V ₋
$U_3 = 5 \text{ V}$; $U_{22/21} = 0$ neg. Modul.					
Gleichspannung	$U_{5/1}$	1,5	2,0	2,8	V ₋
$U_3 = 5 \text{ V}$; $U_{22/21} = 0$ pos. Modul.					
Ausgangsstrom	I_{q5}		-5,0		mA
(nach Masse über R)					
Ausgangsstrom (nach Plus)	I_{q5}	0,9	2,0	2,7	mA
$U_6 = 6 \text{ V}$					
Synchronimpulspegel/max.					
Weißpegel					
(Restträger $\leq 6\%$, pos. Modul.)	U_5		6,0	9,0	%
Videoausgangsspannung neg. ($R_L = \infty$)	$U_{q6 \text{ SS}}$	2,3	3,0	3,5	V
Synchronimpulspegel neg. Modul.	$U_{6/1}$	$U_{16} - 3,4$	$U_{16} - 2,0$	$U_{16} - 0,4$	V ₋
Schwarzschildertastpegel pos. Modul.	$U_{6/1}$	$U_{16} - 4,5$	$U_{16} - 2,9$	$U_{16} - 1,5$	V ₋
Gleichspannung					
$U_3 = 5 \text{ V}$; $U_{22/21} = 0$ neg. Modul.	$U_{6/1}$	$U_{16} - 7,2$	$U_{16} - 5,3$	$U_{16} - 3,4$	V ₋
Gleichspannung					
$U_3 = 5 \text{ V}$; $U_{22/21} = 0$ pos. Modul.	$U_{6/1}$	$U_{16} - 3,6$	$U_{16} - 2,0$	$U_{16} - 0,6$	V ₋
Ausgangsstrom					
(nach Masse über R)	I_{q6}		-5,0		mA
Ausgangsstrom (nach Plus)					
$U_6 = 12,3 \text{ V}$	I_{q6}	0,5	1,0	1,6	mA

Anwendungshinweise

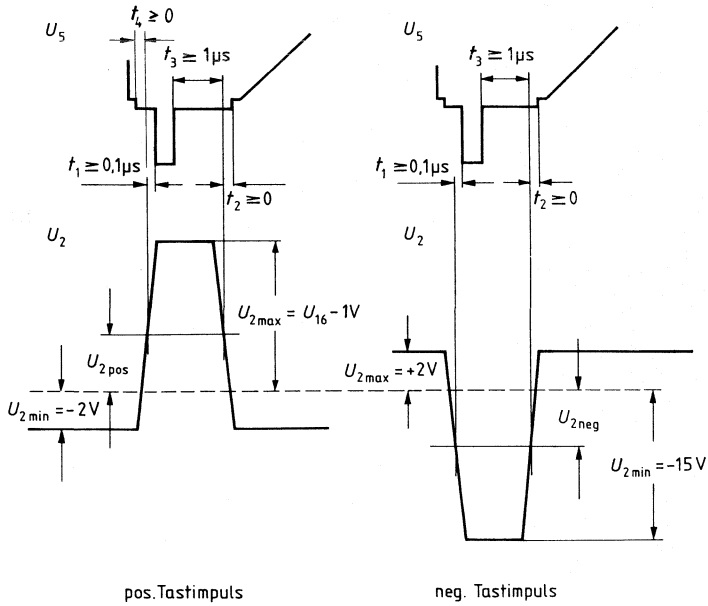
Meßtechnisch nicht erfaßt

		min.	typ.	max.	
Eingangsimpedanz	$Z_{22/21}$		1,8/2		k Ω /pF
Ausgangsimpedanz	$Z_{10/13}$		6,6/2		k Ω /pF
AFC-Eingangsimpedanz	$Z_{11/12}$		20		k Ω
Ausgangswiderstand	R_{q5}		150		Ω
Ausgangswiderstand	R_{q6}		150		Ω
ZF-Frequenzbereich	f_{ZF}	15		75	MHz
ZF-Reste (Grundwelle)	$U_5; U_6$		10		mV
Videobandbreite (-3 dB)	B_{VIDEO}		6,0		MHz
Intermodulationsabstand bezüglich f_{FT} (1,07 MHz)	a		45		dB

Anschlußbelegung

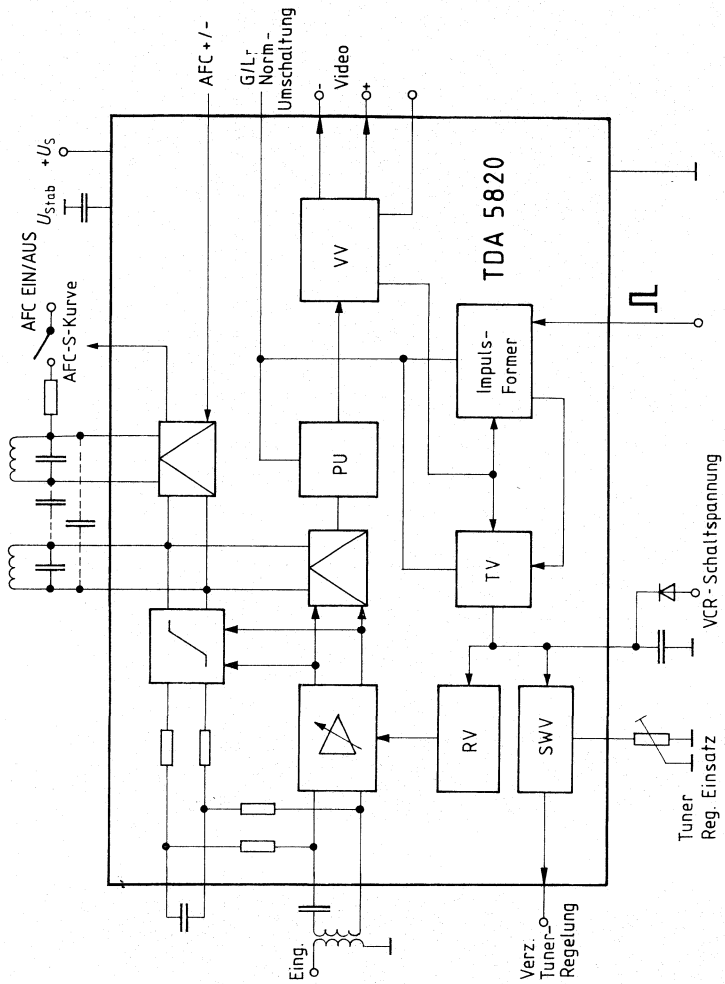
Anschluß	Funktion
1	Masse
2	Tastimpuls
3	Regelzeitkonstante; Umschaltung VCR-Aufnahme/Wiedergabe
4	Weißwerteeinstellung
5	Positiver Video-Ausgang
6	Negativer Video-Ausgang
7	G/L-Normumschaltung
8	Masse
9	AFC-Ausgang
10	Demodulatorkreis
11	AFC-Kreis
12	AFC-Kreis
13	Demulatorkreis
14	Stab. Referenzspannung
15	AFC-Richtungsumschaltung
16	+ Speisespannung
17	Verzögerte Tunerregelung
18	Tunerregeleinsatz
19	Arbeitspunktrückführung
20	Arbeitspunktrückführung
21	Video-ZF-Eingang
22	Video-ZF-Eingang

Impulsdiagramm

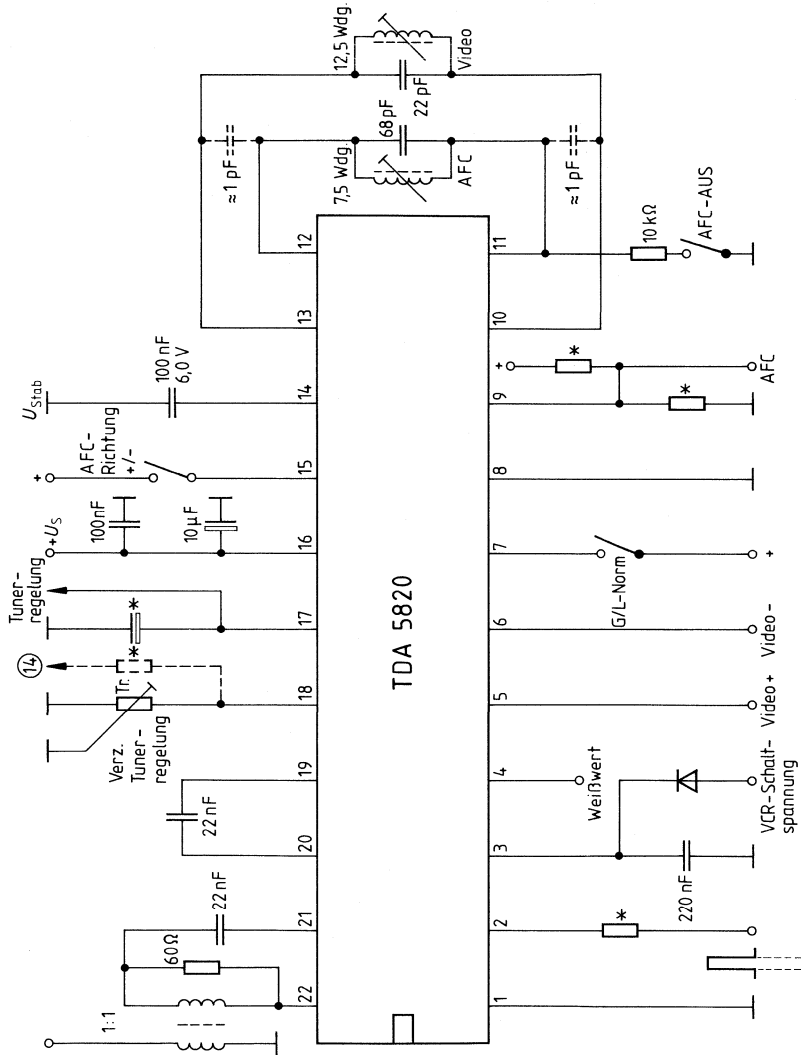


- $t_1 \geq 0,5 \mu s$
- $t_2 \geq 0 \mu s$
- $t_3 \geq 2,5 \mu s$
- $t_4 \geq 0 \mu s$

Blockschaltbild und Meßschaltung



Anwendungsschaltung



* Anwendungsspezifisch

Typ	Bestellnummer	Gehäuse
TDA 5830-2	Q 67000-A 2504	DIP 22

Video-ZF-Teil

Geregelter AM-Breitbandverstärker mit Synchrondemodulator, Video-Verstärker, VCR-Ein- und Ausgang und Regelspannungserzeugung für Video-ZF-Verstärker und Tuner.

Quasi-Parallelton-Teil:

Geregelter AM-Breitbandverstärker mit Quadraturdemodulator, Tonträger-Ausgang und interner Regelspannungserzeugung.

Der Baustein findet Anwendung in Farb- und Schwarzweißfernsehempfängern bzw. VCR-Geräten mit PNP/MOS-Tuner für Normen mit neg. Video-Modulation und FM-Ton.

Schaltungsbeschreibung

Der Video-ZF-Teil beinhaltet einen 4stufigen regelbaren AM-Verstärker, einen Begrenzer und Mischer zur synchronen Demodulation der Video-Signale sowie einen Verstärker für positives Video-Ausgangssignal.

Zur getasteten Regelung wird das positive Videosignal herangezogen. Zusätzlich enthält der Baustein einen normgerechten VCR-Anschluß über einen externen Transistor. Aus der Regelspannung wird mittels eines Schwellwertverstärkers eine verzögerte Tunerregelung abgeleitet.

Der Quasi-Parallelton-Teil enthält ebenfalls einen 4stufigen AM-Verstärker, einen Begrenzer und Mischer zur Quadraturdemodulation der 1. Ton-ZF mit anschließendem Tonträger-Ausgang für die 2. Ton-ZF. Die Regelspannungserzeugung erfolgt durch einen Spitzenwert-Gleichrichter aus dem 1. Ton-ZF-Signal.

Grenzdaten

	min.	max.	
Speisespannung		13	V
max. Gleichspannung	$U_{2,3}$	U_5	V
max. Gleichspannung	U_4	U_1	V
max. Gleichstrom	I_5	2	mA
max. Gleichspannung	$U_{6,7}$	U_1	V
max. Gleichspannung	$U_{8,9}$	U_1	V
max. Gleichstrom	I_{10}	3	mA
max. Gleichstrom	$-I_{11}$	3	mA
max. Gleichspannung	U_{12}	U_1	V
max. Gleichspannung	$U_{13,14}$	U_1	V
max. Gleichspannung	$U_{15,16}$	U_1	V
max. Gleichspannung	$U_{18,19,20}$	U_1	V
max. Gleichstrom	I_{21}	2	mA
Sperrschichttemperatur	T_J	150	°C
Lagertemperatur	T_s	125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	55	K/W

Funktionsbereich

Betriebsspannung	U_S	10,5	12,6	V
ZF-Frequenzbereich	f_{ZF}	15	75	MHz
Umgebungstemperatur	T_U	0	70	°C

Kenndaten $U_S = 12 \text{ V}; T_U = 25^\circ \text{C}$

		Prüfbedingungen	min.	typ.	max.	
Stromaufnahme	I_1			95		mA
stab. Referenzspannung	$U_{5/22}$			6,7	7,0	V
Video-ZF						
Regelstrom für Tuner	I_{14}			4,5		mA
Tuner-Regeleinsatz	$U_{4/22}$		0		4,0	V
Tastimpulsspannung	U_{12}	pos. Tastimpuls	4,0		U_1	V
	U_{12}	neg. Tastimpuls	-10		-4,0	V
Eingangsspannung bei V_{\max}	$U_{15/16}$	$U_{11 \text{ SS}} = 3 \text{ V}$		30	60	μV
Regelumfang	ΔV			60		dB
ZF-Regelspannung	$U_{13/22}$	V_{\max}	0			V
	$U_{13/22}$	V_{\min}			4,0	V
Video-Ausgangsspannung	$U_{q11 \text{ SS}}$	$R_L = \infty$		3,0		V
Synchronimpulspegel	$U_{11/22}$			2,0		V
Gleichspannung						
$U_{13} = 4 \text{ V}; U_{15/16} = 0 \text{ V}$	$U_{11/22}$			5,3		V
Ausgangsstrom	I_{q11}	nach Masse über R		-5,0		mA
	I_{q11}	nach Plus $U_{11} = 7 \text{ V}$		+2,0		mA
VCR-Ausgangsspannung (neg.)	$U_{q10 \text{ SS}}$	VCR-Aufn. $R_L = \infty$		2,0		V
Synchronimpulspegel	$U_{10/22}$	VCR-Aufn. $R_L = \infty$		$U_1 - 1,6$		V
Gleichspannung						
$U_{13} \leq 5 \text{ V}; U_{15/16} = 0 \text{ V}$	$U_{10/22}$	VCR-Aufnahme		$U_1 - 3,8$		V
Gleichspannung $U_{13} = 8 \text{ V}$	$U_{10/22}$	VCR-Wiedergabe		$U_1 - 0,9$		V
Ausgangsstrom	I_{q10}	nach Masse über R		-5,0		mA
	I_{q10}	nach Plus $U_{10} = U_1$		+1,0		mA
Videoverstärkung	V_{VIDEO}	$V = U_{11}/U_9;$		3,0		
(VCR-Wiedergabe)		$U_{9 \text{ SS}} = 1 \text{ V}$				
Quasi-Parallelton						
Tonträger-Ausgangsspannung	U_{21}	$U_{1 \text{ BT}} = 1 \text{ mV}$ $U_{1 \text{ TT}} = 300 \mu\text{V}$	10			mV
Eingangsspannung bei V_{\max} .	$U_{18/19}$	$U_{21} = U_{21} - 3 \text{ dB}$		50	100	μV
Regelumfang	ΔV	$U_{21} = U_{21} \pm 3 \text{ dB}$		60		dB
Geräuschspannungsabstand		IEC 468				
Weiß/Treppen-Signal		Spitzenbewertung		61		dB
Schwarzbild				66		dB
Testbedingungen						
Bildträger/Tonträger				10		dB
Modulationsfrequenz				1		kHz
Frequenzhub				50		kHz
ZF-Eingangsspannung				20		mV

Kenndaten

$U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

Designhinweise

		Prüfbedingungen	min.	typ.	max.	
Eingangsimpedanz	$Z_{1,15/16}$			1,8/2		k Ω /pF
	$Z_{1,18/19}$			1,8/2		k Ω /pF
Ausgangsimpedanz	$Z_{q,2/3}$			6,6/2		k Ω /pF
	$Z_{q,6/7}$			6,6/2		k Ω /pF
Ausgangswiderstand	R_{11}			150		Ω
ZF-Reste (Grundwelle)	U_{11}			10		mV
Video-Bandbreite (-3 dB)	B_{VIDEO}			6,0		MHz
Intermodulationsabstand bezüglich f_{FT}	α_{IM}	Ton-Farb-Störung		50		dB
Ausgangswiderstand	$R_{q,21}$			200		Ω
ZF-Regelspannung	$U_{20/22}$	V_{max}	0			V
	$U_{20/22}$	V_{min}			4	V

Abgleichanweisung

a) Video-ZF

Bei einem Bildträgeringangspegel von $U_{15/16 \text{ eff}} = 10 \text{ mV}$ und einer eingepprägten Regelspannung $U_{13} = 3 \text{ V}$ wird der Demodulatorkreis grob so abgeglichen, daß am positiven Videoausgang das demodulierte Videosignal $U_{11 \text{ SS}} = \text{max.}$ wird. Als Modulation kann jedes geeignete Videotestsignal verwendet werden. Dann wird die Regelspannung U_{13} soweit vermindert bis das Videosignal (Spitze-Spitze) ca. 3 V beträgt und mit Feinabgleich der Demodulatorspule wird das Videosignal auf Maximum gebracht.

Der Abgleich ist relativ unkritisch, da das Maximum breit ist.

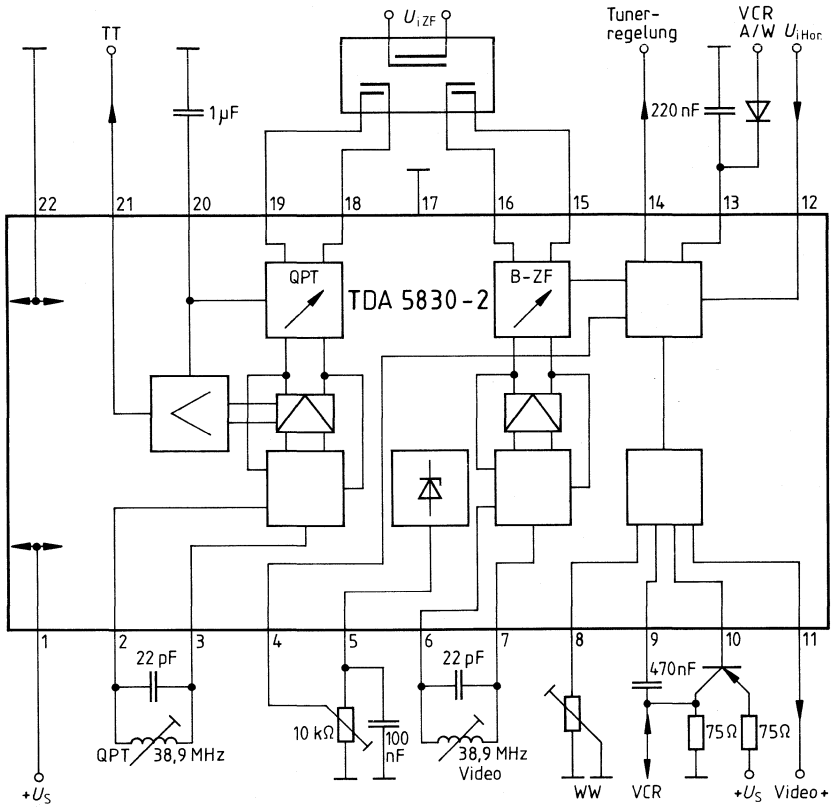
b) QPT

Bei einem Eingangssignal von $U_{18/19 \text{ eff}} = 10 \text{ mV}$ wird der Demodulatorkreis grob so abgeglichen, daß am Tonträgerausgang die AM-Unterdrückung des demodulierten Video-Signals U_{21} maximal wird. Als Modulation sollte ein für den Ton-Störabstand kritisches Videotestsignal verwendet werden (Weiß/Treppe, FuBK). Der Feinabgleich erfolgt, indem am Ausgang eines geeigneten FM-Demodulators der Ton-Störabstand gemessen wird und mit der Demodulatorspule auf maximalen Störabstand abgeglichen wird. Bei Systemen mit mehreren Tonträgern sollte der regelmäßig schwächere Tonträger zum Abgleich herangezogen werden.

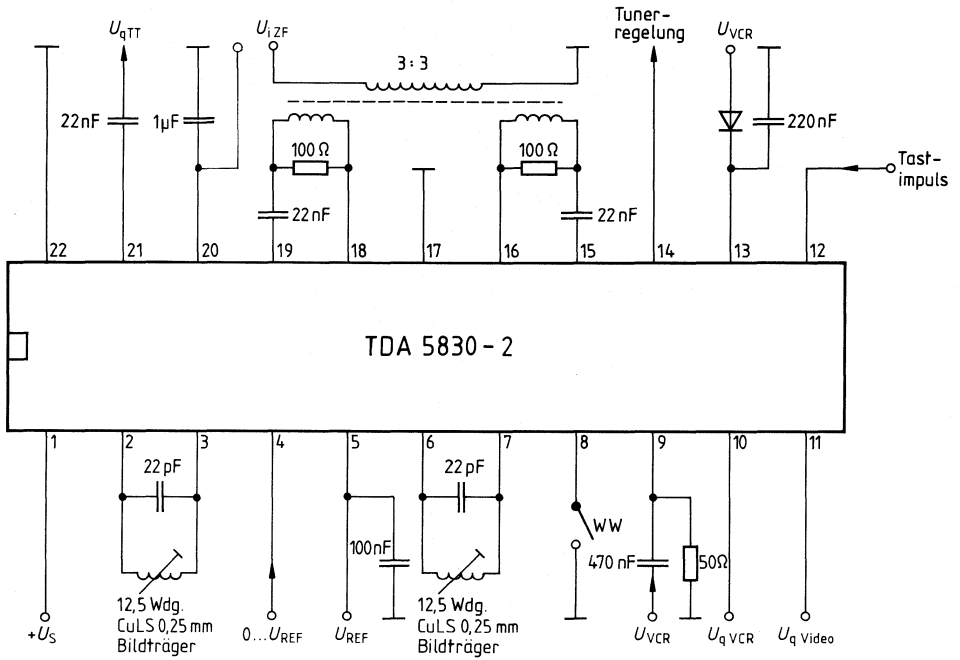
Anschlußbelegung

Anschluß	Funktion
1	Speisespannung
2	Demodulatorkreis QPT
3	Demodulatorkreis QPT
4	Tunerregeleinsatz
5	Referenzspannung
6	Demodulatorkreis Video-ZF
7	Demodulatorkreis Video-ZF
8	Weißwerteeinstellung
9	VCR-Eingang
10	VCR-Ausgang
11	Video-Ausgang
12	Tastimpuls-Eingang
13	Regelzeitkonstante Video-ZF
14	Verzögerte Tunerregelung
15	Video-ZF-Eingang
16	Video-ZF-Eingang
17	Masse
18	QPT-ZF-Eingang
19	QPT-ZF-Eingang
20	Regelzeitkonstante QPT
21	Tonträger-Ausgang
22	Masse

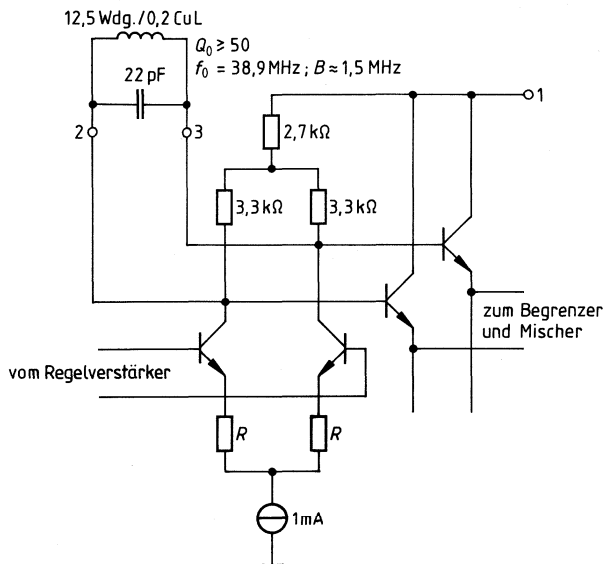
Blockschaltbild



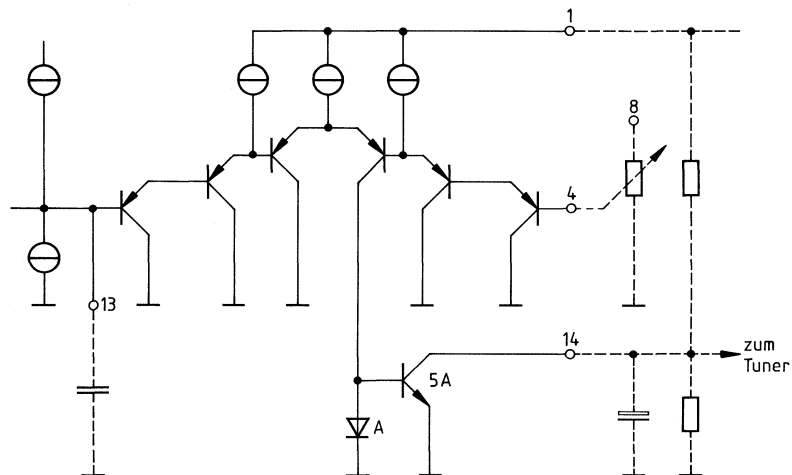
Meßschaltung



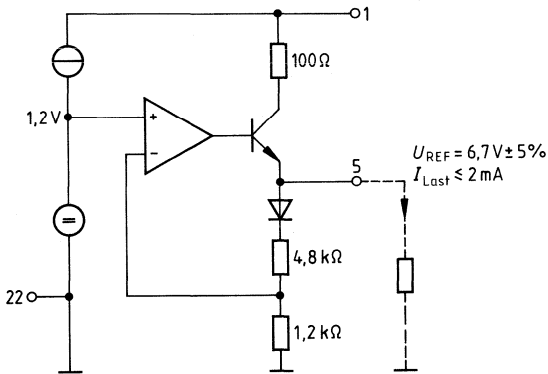
Demodulorkreis QPT



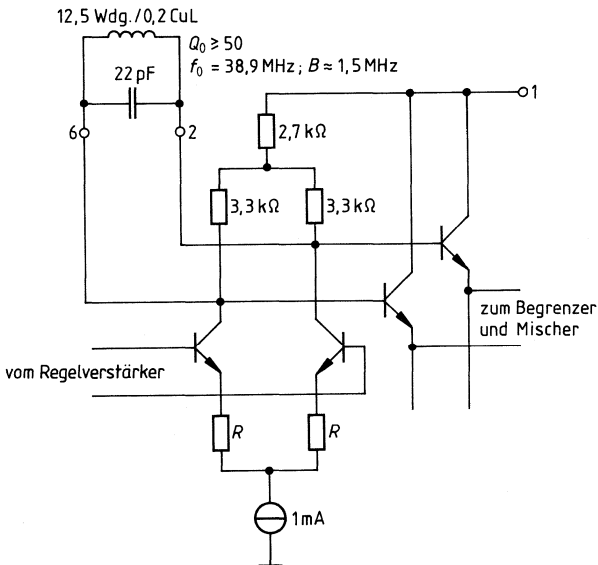
Tunerregleinsatz und Tunerregelausgang



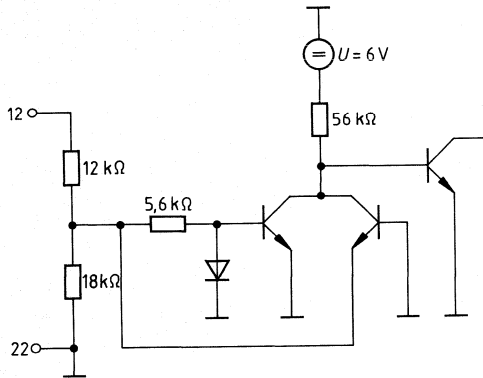
Referenzspannung



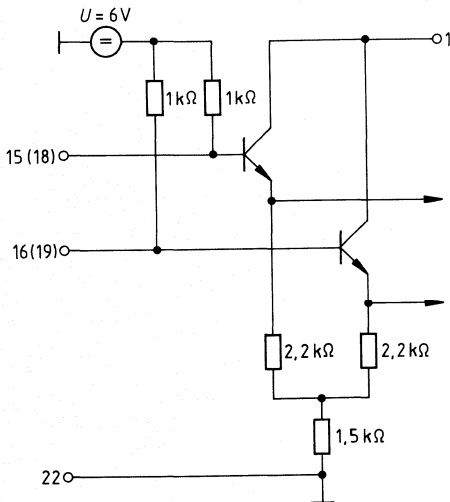
Demodulatorekreis Video-ZF



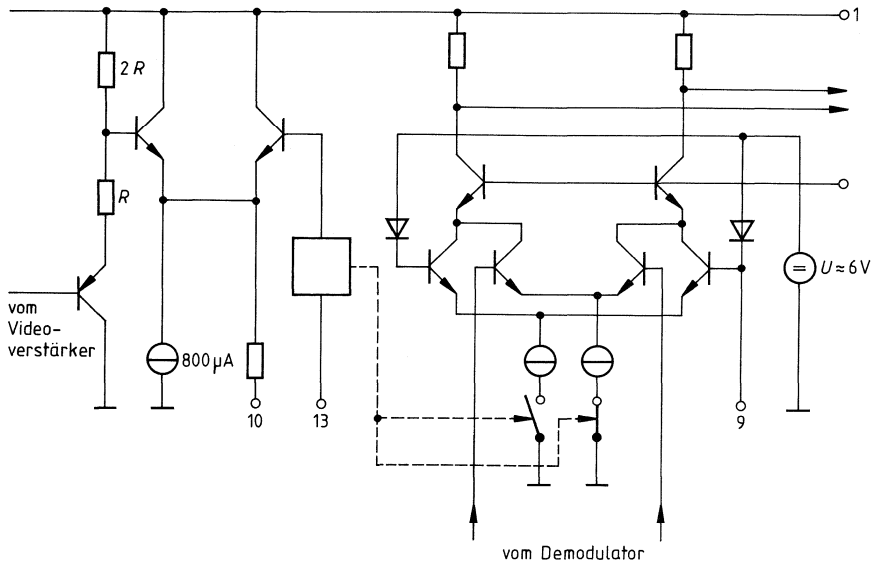
Tastimpulseingang



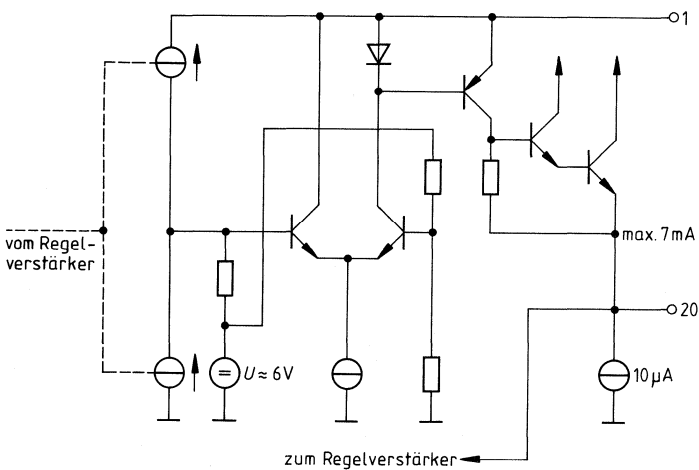
**ZF-Eingang Video-ZF
ZF-Eingang QPT**



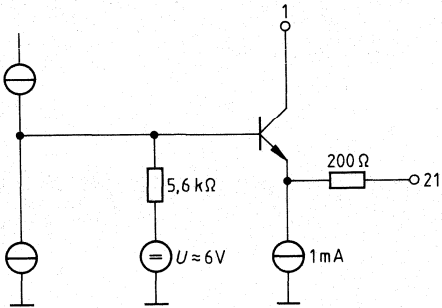
VCR-Schnittstelle



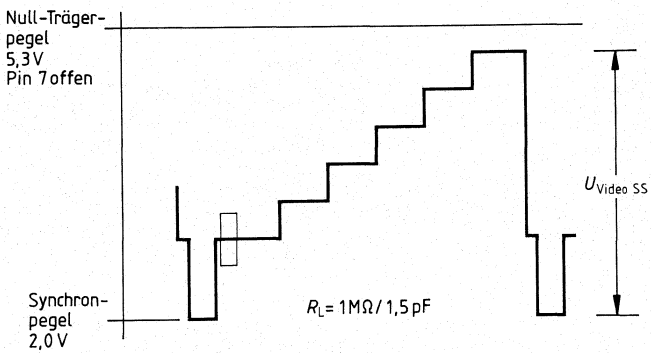
Regelzeitkonstante QPT

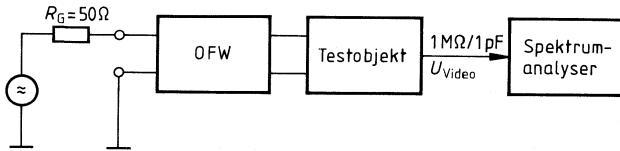


Tonträger-Ausgang QPT



Regelzeitkonstante

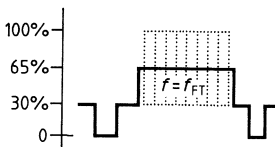
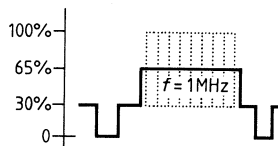


Meßanordnung

(OFW 361 D)

(OFW 361 S)

Testsignal: $f_{BT} = 38,9$ MHz mit Testsignal moduliert mit 10 % Restträger;
Tonträger - 13 dB (senderseitig)

Intermodulation**Referenz**

Intermodulationsabstand: $a_{IM} = 20 \lg \frac{U_{VIDEO}(f = 1 \text{ MHz})}{U_{VIDEO}(f = f_{TT} - f_{FT})}$

Das Testsignal 50 %-BA mit ± 50 %-BA Farbträger entspricht dem Fall Cyan mit 75 % Farbsättigung.

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5835	Q 67000-A2507	DIP 22

Video-ZF-Teil

Geregelter AM-Breitbandverstärker mit Synchrondemodulator, Video-Verstärker, Regelspannungserzeugung für Video-ZF-Verstärker und Tuner.

Quasi-Parallelton-Teil

Geregelter AM-Breitbandverstärker mit Quadraturdemodulator, Tonträger-Ausgang und interner Regelspannungserzeugung, abschaltbarer AFC-Teil.

Der Baustein findet Anwendung in Farb- und Schwarzweißfernsehempfängern bzw. VCR-Geräten mit PNP/MOS-Tuner für Normen mit neg. Video-Modulation und FM-Ton.

Schaltungsbeschreibung

Der Video-ZF-Teil beinhaltet einen 4stufigen regelbaren AM-Verstärker, einen Begrenzer und Mischer zur synchronen Demodulation der Video-Signale sowie einen Verstärker für positives Video-Ausgangssignal.

Zur getasteten Regelung wird das positive Videosignal herangezogen. Aus der Regelspannung wird mittels eines Schwellwertverstärkers eine verzögerte Tunerregelung abgeleitet.

Der Quasi-Parallelton-Teil enthält ebenfalls einen 4stufigen AM-Verstärker, einen Begrenzer und Mischer zur Quadraturdemodulation der 1. Ton-ZF mit anschließendem Tonträger-Ausgang für die 2. Ton-ZF. Die Regelspannungserzeugung erfolgt durch einen Spitzenwert-Gleichrichter aus dem 1. Ton-ZF-Signal. Der abschaltbare AFC-Teil wird ebenfalls vom Quasi-Parallelton gesteuert.

Grenzdaten

	min.	max.	
Speisespannung		13	V
max. Gleichspannung	$U_{2,3}$	U_8	V
max. Gleichspannung	U_4	U_1	V
max. Gleichspannung	$U_{5,6}$	U_1	V
max. Gleichspannung	U_7	U_1	V
max. Gleichstrom	I_8	2	mA
max. Gleichspannung	$U_{9,10}$	U_1	V
max. Gleichstrom	$-I_{11}$	3	mA
max. Gleichspannung	U_{12}	U_1	V
max. Gleichspannung	$U_{13, 14, 15}$	U_1	V
max. Gleichspannung	$U_{16, 18}$	U_1	V
max. Gleichspannung	$U_{19, 20}$	U_1	V
max. Gleichstrom	I_{21}	2	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	55	K/W

Funktionsbereich

Betriebsspannung	U_s	10,5	12,6	V
ZF-Frequenzbereich	f_{ZF}	15	75	MHz
Umgebungstemperatur	T_U	0	70	°C

Kenndaten $U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	min.	typ.	max.	
Stromaufnahme	I_1		102	134	mA
stab. Referenzspannung	$U_{8/22}$		6,7	7,0	V

Video-ZF

Regelstrom für Tuner	I_{14}		4,5		mA
Tuner-Regeleinsatz	$U_{7/22}$		0	4,0	V
Tastimpulsspannung	U_{12}	pos. Tastimpuls	4,0	U_1	V
	U_{12}	neg. Tastimpuls	-10	-4,0	V
Eingangsspannung bei V_{\max}	$U_{i15/16}$	$U_{11 \text{ SS}} = 3 \text{ V}$	30	60	μV
Regelumfang	ΔV		60		dB
ZF-Regelspannung	$U_{13/22}$	V_{\max}	0		V
	$U_{13/22}$	V_{\min}		4,0	V
Video-Ausgangsspannung	$U_{q11 \text{ SS}}$	$R_L = \infty$	3,0		V
Synchronimpulspegel	$U_{11/22}$		2,0		V
Gleichspannung					V
$U_{13} = 4 \text{ V}$; $U_{15/16} = 0 \text{ V}$	$U_{11/22}$		5,3		V
Ausgangsstrom	I_{q11}	nach Masse über R	-5,0		mA
	I_{q11}	nach Plus $U_{11} = 7 \text{ V}$	+2,0		mA
	I_{q4}	$di/df < 0$	± 1		mA
AFC-Ausgangsstrom	$U_{5/22}$	$U_5 = U_6$; $R = 10 \text{ k}\Omega$	0	4,0	V
AFC-Abschaltung	$U_{5/22}$	$U_5 = U_6$; $R = \infty$	6,0		V
AUS					
EIN					

Quasi-Parallelton

Träger-Ausgangsspannung	U_{q21}	$U_{iBT} = 1 \text{ mV}$			
		$U_{iTT} = 300 \mu\text{V}$	10		mV
Eingangsspannung bei V_{\max}	$U_{i18/19}$	$U_{21} = U_{21} - 3 \text{ dB}$	50	100	μV
Regelumfang	ΔV	$U_{21} = U_{21} \pm 3 \text{ dB}$	60		dB
Geräuschspannungsabstand		IEC 468			
Weiß/Treppen-Signal		Spitzenbewertung	61		dB
Schwarzbild			66		dB

Testbedingungen

Bildträger/Tonträger			10		dB
Modulationsfrequenz			1		kHz
Frequenzhub			50		kHz
ZF-Eingangsspannung			20		mV

Kenndaten $U_S = 12 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

		Prüfbedingungen	min.	typ.	max.	
Designhinweise						
Eingangsimpedanz	$Z_{i15/16}$			1,8/2		k Ω /pF
	$Z_{i18/19}$			1,8/2		k Ω /pF
Ausgangsimpedanz	$Z_{q2/3}$			6,6/2		k Ω /pF
	$Z_{q9/10}$			6,6/2		k Ω /pF
	$Z_{q5/6}$			20		k Ω
Ausgangswiderstand	R_{q11}			150		Ω
ZF-Reste (Grundwelle)	U_{11}			10		mV
Video-Bandbreite (-3 dB)	B_{VIDEO}			6,0		MHz
Intermodulationsabstand bezüglich f_{FT}	a_{IM}	Ton-Farb-Störung		50		dB
Ausgangswiderstand	R_{q21}			200		Ω
ZF-Regelspannung	$U_{20/22}$	V_{max}	0			V
	$U_{20/22}$	V_{min}			4	V

Ableichanweisung

a) Video-ZF

Bei einem Bildtrögereingangsspegel von $U_{15/16 \text{ eff}} = 10 \text{ mV}$ und einer eingepprägten Regelspannung $U_{13} = 3 \text{ V}$ wird der Demodulatorkreis grob so abgeglichen, daB am positiven Videoausgang das demodulierte Videosignal $U_{11 \text{ SS}} = \text{max.}$ wird. Als Modulation kann jedes geeignete Videotestsignal verwendet werden. Dann wird die Regelspannung U_{13} soweit vermindert bis das Videosignal (Spitze-Spitze) ca. 3 V beträgt und mit Feinabgleich der Demodulatorspule wird das Videosignal auf Maximum gebracht.

Der Abgleich ist relativ unkritisch, da das Maximum breit ist.

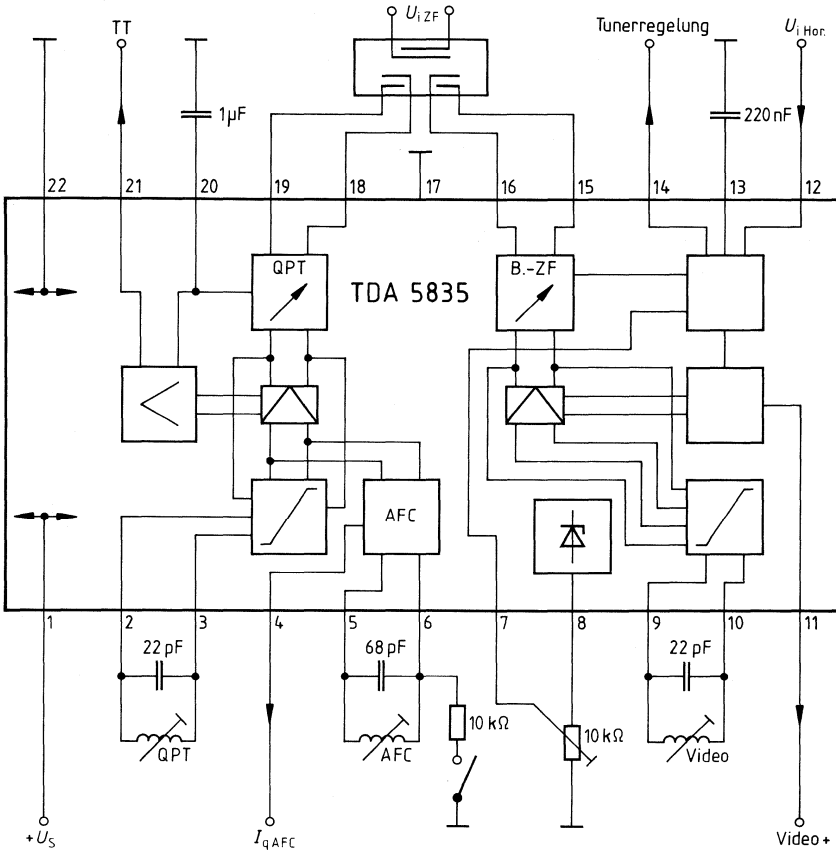
b) QPT

Bei einem Eingangssignal von $U_{18/19 \text{ eff}} = 10 \text{ mV}$ wird der Demodulatorkreis grob so abgeglichen, daB am Tontrögerausgang die AM-Unterdrückung des demodulierten Video-Signals U_{21} maximal wird. Als Modulation sollte ein für den Ton-Störabstand kritisches Videotestsignal verwendet werden (Weiß/Treppe, FuBK). Der Feinabgleich erfolgt, indem am Ausgang eines geeigneten FM-Demodulators der Ton-Störabstand gemessen wird und mit der Demodulatorspule auf maximalen Störabstand abgeglichen wird. Bei Systemen mit mehreren Tonträgern sollte der pegelmäßig schwächere Tonträger zum Abgleich herangezogen werden.

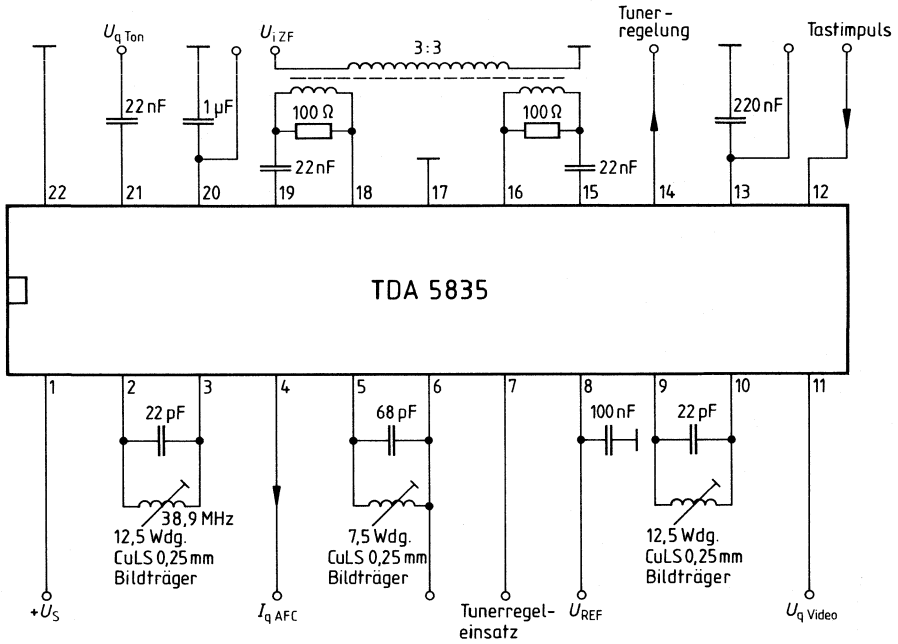
Anschlußbelegung

Anschluß	Funktion
1	Speisespannung
2	Demodulatorkreis QPT
3	Demodulatorkreis QPT
4	Gegentakt-Stromausgang AFC
5	Demodulatorkreis AFC
6	Demodulatorkreis AFC und Abschaltung
7	Tunerregelung Einsatzpunkt
8	Referenzspannung
9	Demodulatorkreis Video-ZF
10	Demodulatorkreis Video-ZF
11	Video-Ausgang
12	Tastimpuls-Eingang
13	Regelzeitkonstante Video-ZF
14	Verzögerte Tunerregelung
15	Video-ZF-Eingang
16	Video-ZF-Eingang
17	Masse
18	QPT-ZF-Eingang
19	QPT-ZF-Eingang
20	Regelzeitkonstante QPT
21	Tonträger-Ausgang
22	Masse

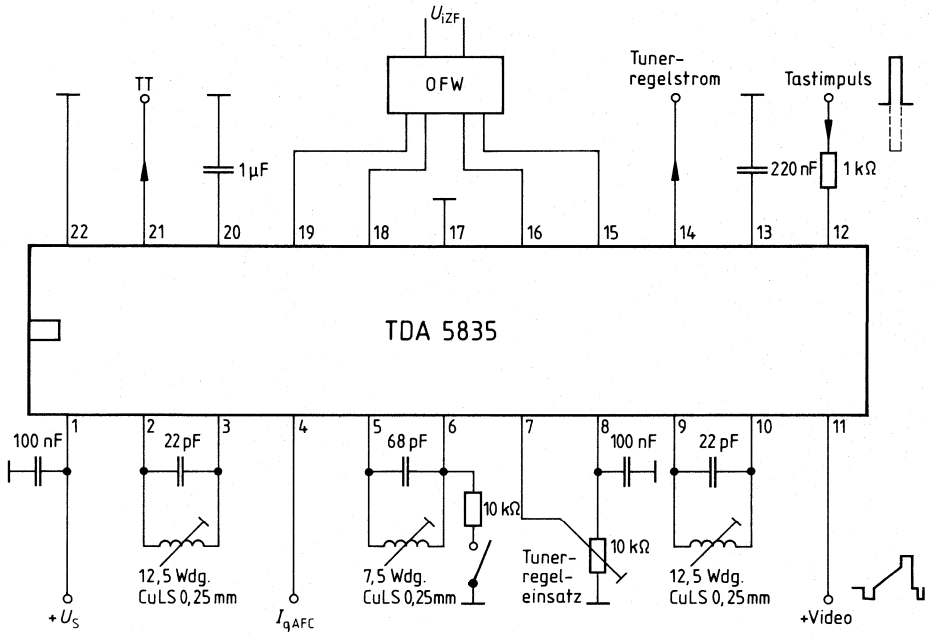
Blockschaltbild



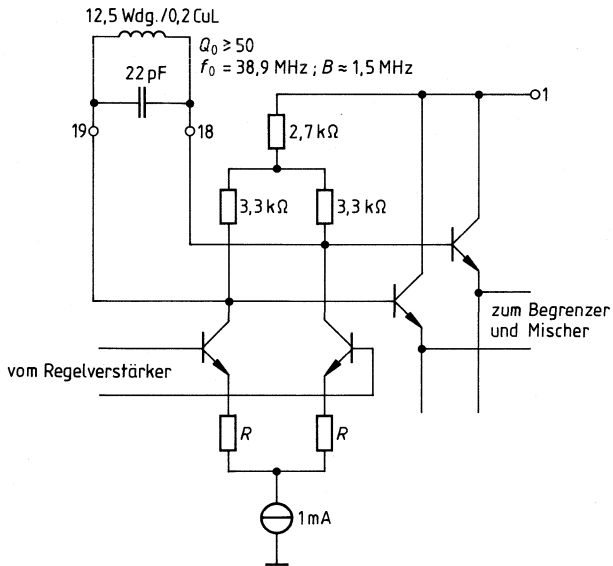
Meßschaltung



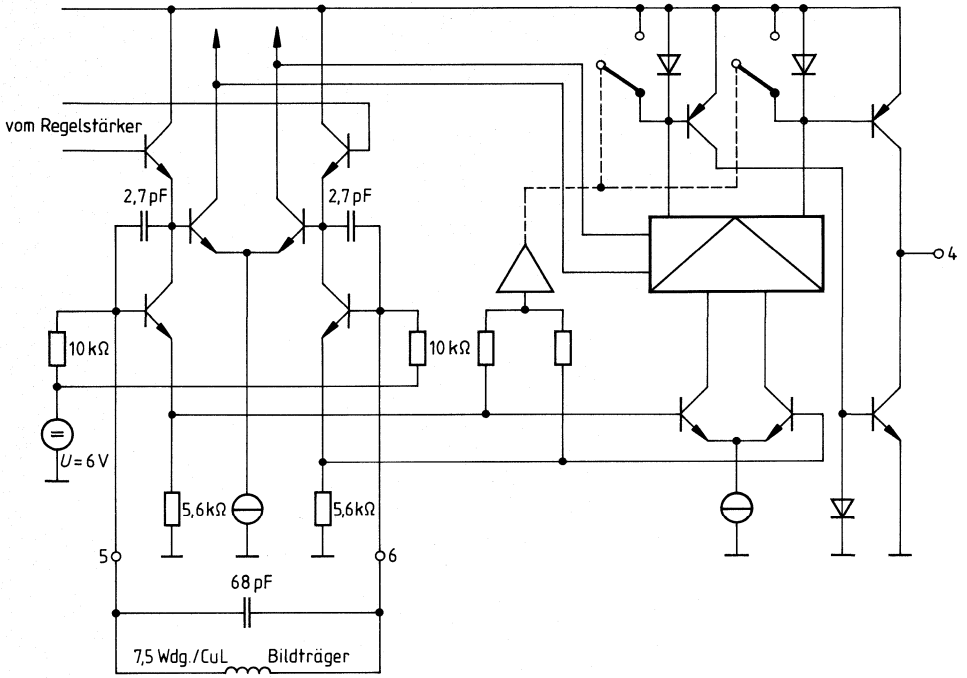
Anwendungsschaltung



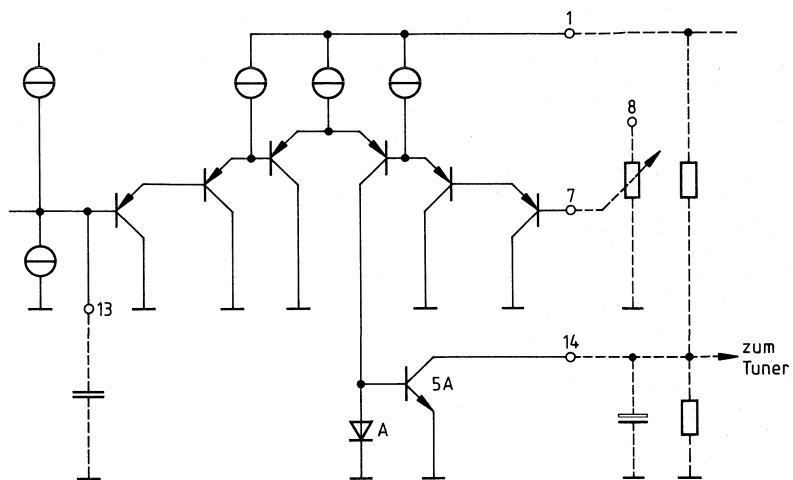
Demodulatorkreis QPT



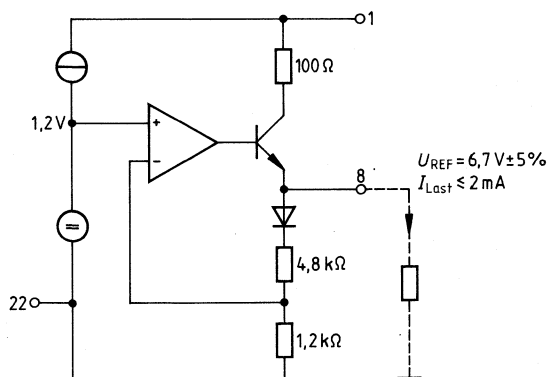
Demodulatorkreis AFC



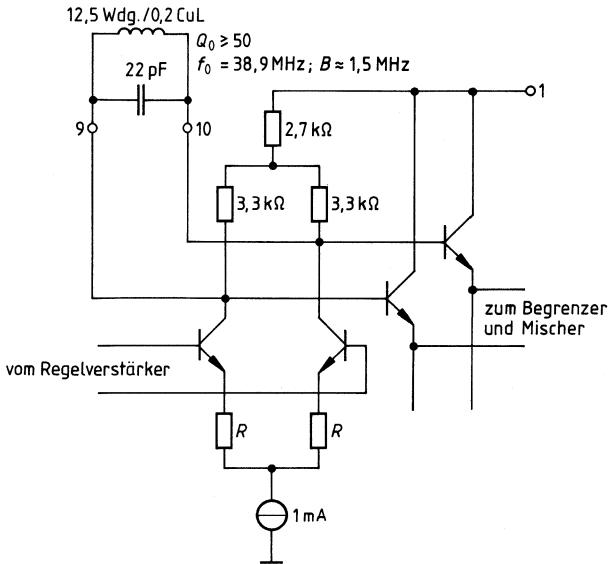
Tunerregleinsatz und Tunerregelausgang



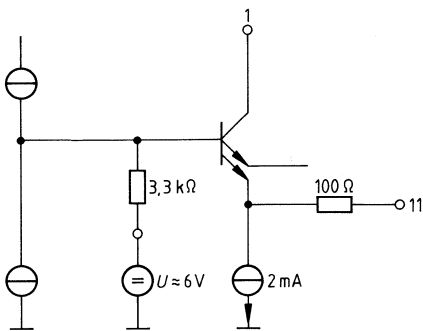
Referenzspannung



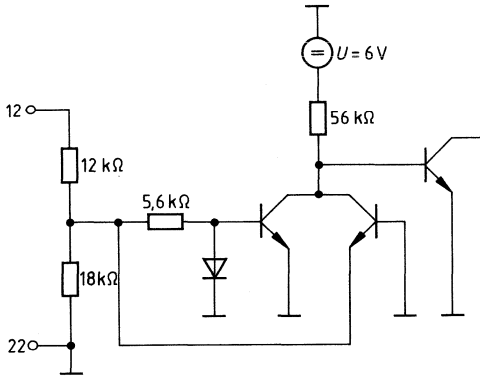
Demodulatkreis Video-ZF



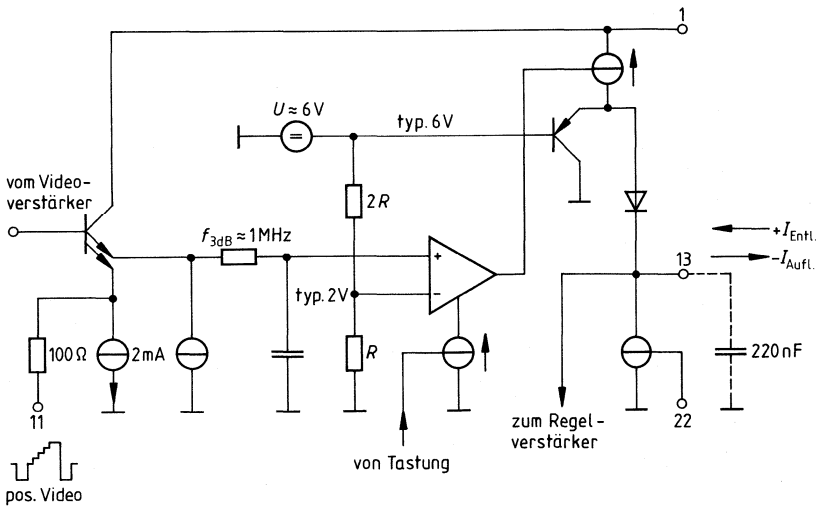
Positiver Videoausgang



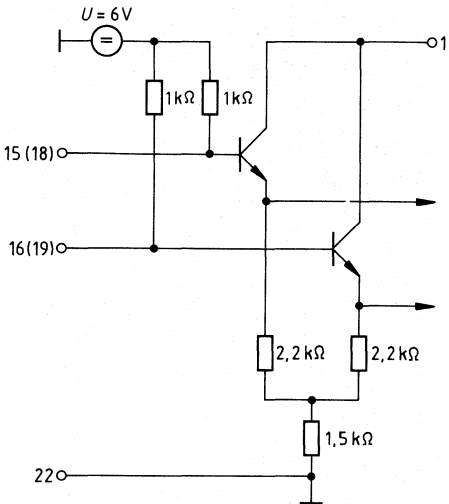
Tastimpulseingang



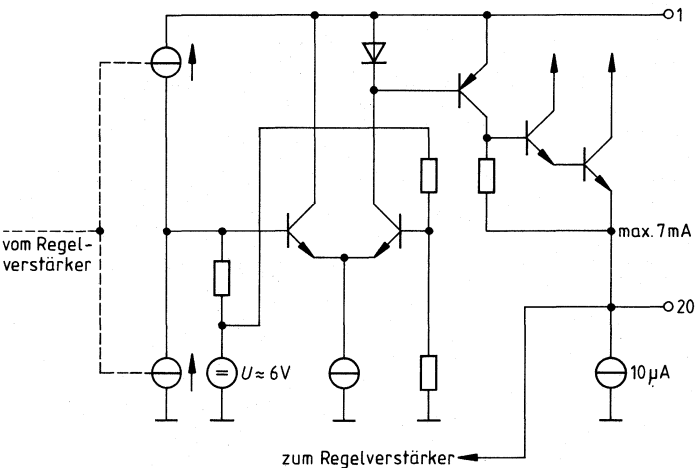
Regelzeitkonstante Video-ZF



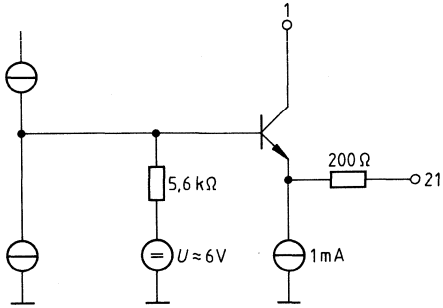
ZF-Eingang Video-ZF
ZF-Eingang QPT



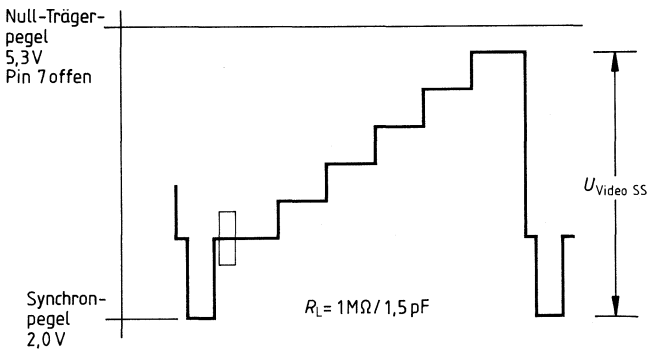
Regelzeitkonstante QPT

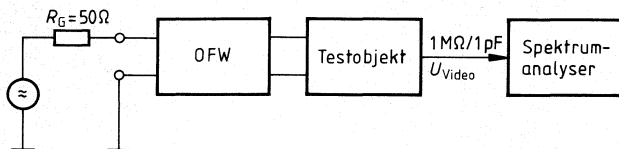


Tonträger-Ausgang QPT



pos. Videoausgang

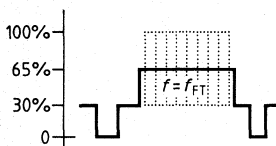
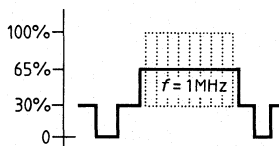


Meßanordnung

(OFW 361 D)

(OFW 361 S)

Testsignal: $f_{BT} = 38,9$ MHz mit Testsignal moduliert mit 10 % Restträger;
Tonträger - 13 dB (senderseitig)

Intermodulation**Referenz**

Intermodulationsabstand: $a_{IM} = 20 \lg \frac{U_{VIDEO}(f = 1 \text{ MHz})}{U_{VIDEO}(f = f_{TT} - f_{FT})}$

Das Testsignal 50 %-BA mit ± 50 %-BA Farbträger entspricht dem Fall Cyan mit 75 % Farbsättigung.

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 5850	Q 67000-A 1775	DIP 8

Der TDA 5850 ist ein umschaltbarer Videoverstärker mit einem Anschluß für die französische und IEC-VCR-Norm.

- Normgerechter Anschluß von VCR-(CCIR) und Peri-Televisionsgeräten
- Geklemmte Eingänge
- Positiver und negativer Videoausgang

Grenzdaten

Speisespannung	U_S	16,5	V
Sperrschichttemperatur	T_J	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	70	K/W

Funktionsbereich

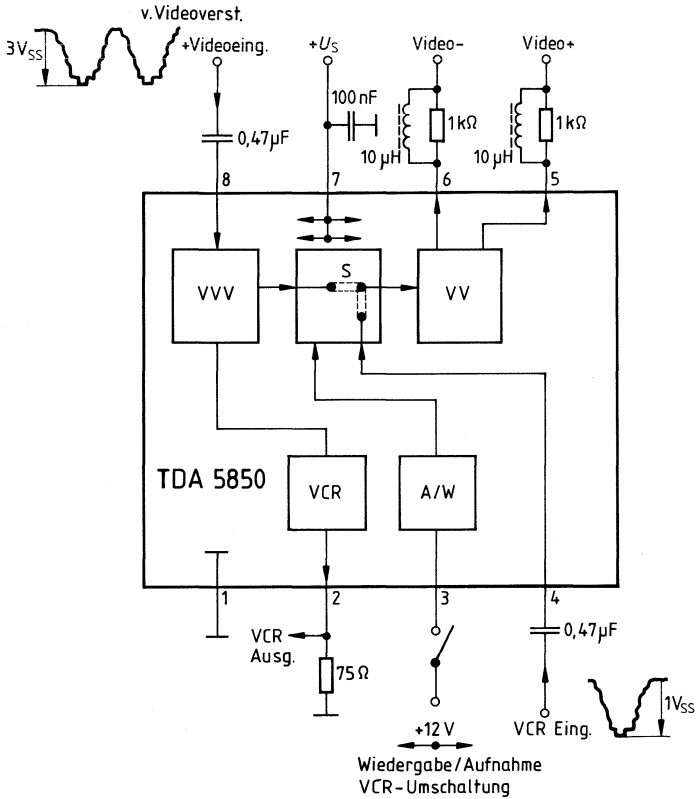
Speisespannung	U_S	10 bis 15,8	V
Video-Bandbreite	B_{VIDEO}	6	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 13 \text{ V}$; $T_U = 25^\circ \text{C}$

		min.	typ.	max.	
Stromaufnahme (Anschluß 2 offen)	I_7		23,0		mA
Schalteingang VCR-Aufnahme	$U_{3/1}$	0		1,2	V ₋
Schalteingang VCR-Wiedergabe	$U_{3/1}$	3,0		U_7	V ₋
Schalteingang	I_3			1,0	mA
$U_{3/1} = 15 \text{ V}$					
Videoausgangsspannung pos.	$U_{q5 \text{ SS}}$		3,0		V
$U_3 = 1,2 \text{ V}$; $U_{8 \text{ SS}} = 3 \text{ V}$					
Videoausgangsspannung pos.	$U_{q5 \text{ SS}}$		3,0		V
$U_3 \geq 3 \text{ V}$; $U_{4 \text{ SS}} = 1 \text{ V}$					
Synchronimpulspegel	$U_{5/1}$		2,0		V
Ausgangsstrom (nach Masse)	I_{q5}		-5,0		mA
Ausgangsstrom (nach Plus)	I_{q5}		2,0		mA
Ausgangswiderstand	R_{q5}		150		Ω
Videoausgangsspannung neg.	$U_{q6 \text{ SS}}$		3,0		V
$U_3 = 1,2 \text{ V}$; $U_{8 \text{ SS}} = 3 \text{ V}$					
Videoausgangsspannung neg.	$U_{q6 \text{ SS}}$		3,0		V
$U_3 \geq 3 \text{ V}$; $U_{4 \text{ SS}} = 1 \text{ V}$					
Synchronimpulspegel	$U_{6/1}$		$U_7 - 2$		V
Ausgangsstrom (nach Masse)	I_{q6}		-5,0		mA
Ausgangsstrom (nach Plus)	I_{q6}		1,0		mA
Ausgangswiderstand	R_{q6}		150		Ω
Videoausgangsspannung pos.	$U_{q2 \text{ SS}}$		1,0		V
$U_{8 \text{ SS}} = 3 \text{ V}$; $R_{2/1} = 75 \Omega$					
Synchronimpulspegel	$U_{2/1}$		1,0		V
$R_{2/1} = 75 \Omega$					
Ausgangsstrom (nach Masse)	I_{q2}		-30,0		mA
Ausgangsstrom (nach Plus)	I_{q2}		2,0		mA
Ausgangswiderstand	R_{q2}		75		Ω
Videoeingangsstrom	I_{18}			40	μA
$U_{8 \text{ SS}} = 3 \text{ V}$					
Videoeingangsstrom	I_{18}			20	μA
$U_{4 \text{ SS}} = 1 \text{ V}$					
Videoverstärkung	$V_{2/8}$		1/3		
$U_{8 \text{ SS}} = 3 \text{ V}$; $R_{2/1} = 75 \Omega$					
Videoverstärkung	$V_{5/8}$		1		
$U_{8 \text{ SS}} = 3 \text{ V}$; $U_3 = 1,2 \text{ V}$					
Videoverstärkung	$V_{6/8}$		-1		
$U_{8 \text{ SS}} = 3 \text{ V}$; $U_3 = 1,2 \text{ V}$					
Videoverstärkung	$V_{5/4}$		3		
$U_{4 \text{ SS}} = 1 \text{ V}$; $U_3 \geq 3 \text{ V}$					
Videoverstärkung	$V_{6/4}$		-3		
$U_{4 \text{ SS}} = 1 \text{ V}$; $U_3 \geq 3 \text{ V}$					
Videobandbreite (-3 dB)	B_{VIDEO}	6,0			MHz
Übersprechdämpfung bezogen auf $U_{8 \text{ SS}} = 3 \text{ V}$	a		50		dB
$f = 50 \text{ Hz} \dots 6,0 \text{ MHz}$; $U_3 = 1,2 \text{ V}$; $U_{4 \text{ SS}} = 1 \text{ V}$					

Blockschaltbild, Meßschaltung und Anwendungsschaltung



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 6000	Q 67000-A 2203	DIP 16

Geregelter AM-Breitbandverstärker mit PLL-Synchrondemodulator, Video-Verstärker und Regelspannungserzeugung für ZF-Verstärker und PNP-Tuner.

- Echte Synchrondemodulation
- Großer Regelumfang
- Hohe Eingangsempfindlichkeit
- Sehr geringe 1,07-MHz-Störungen
- Positives und negatives Videosignal
- Sehr geringe differentielle Phase und Verstärkung
- Geringe Farbfehler

Grenzdaten

Speisespannung	U_S	16,5	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th, SU}$	70	K/W

Funktionsbereich

Speisespannung	U_S	10,5 bis 15,8	V
ZF-Frequenzbereich	f_{ZF}	15 bis 75	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten

$U_S = 13 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
Stromaufnahme	I_{11}		70		mA
stab. Referenzspannung	U_{12}		6,0		V ₋
Regelstrom für Tuner	I_{14}		4,0		mA
$U_{14} = 0,5 U_{11}$					
Tuner-Regeleinsatz	$U_{13/1}$	0		4,0	V ₋
Tastimpulsspannung					V ₋
pos. Tastimpuls	U_1		+3,0		V
neg. Tastimpuls	U_1		-3,0		V
Eingangsspannung bei V_{\max}	$U_{15/16}$		30	60	μV
$U_{3\text{SS}} = 3 \text{ V}$					
Regelumfang	ΔV		60		dB
Videoausgangsspannung (pos.)	$U_{q3\text{SS}}$		3,0		V
$R_L = \infty$					
Synchronimpulspegel	U_{q3}		2,0		V ₋
Gleichspannung	$U_{3/1}$		5,3		V ₋
$U_2 = 4 \text{ V}$; $U_{15/16} = 0 \text{ V}$					
Ausgangsstrom					
(nach Masse über R)	I_{q3}		-5,0		mA
(nach Plus $U_3 = 7 \text{ V}$)	I_{q3}		+2,0		mA
Videoausgangsspannung (neg.)	$U_{q4\text{SS}}$		3,0		V
$R_L = \infty$					
Synchronimpulspegel	$U_{4/10}$		$U_{11} - 2,0$		V ₋
Gleichspannung	$U_{4/10}$		$U_{11} - 5,3$		V ₋
$U_2 = 4 \text{ V}$; $U_{15/16} = 0 \text{ V}$					
Ausgangsstrom					
(nach Masse über R)	I_{q4}		-5,0		mA
(nach Plus $U_4 = U_{11}$)	I_{q4}		+1,0		mA
ZF-Regelspannung V_{\max}	$U_{2/10}$	0		4,0	V ₋
V_{\min}	$U_{2/10}$				V ₋

Anwendungshinweise

Eingangsimpedanz	$Z_{i15/16}$	1,8/2	k Ω /pF
Ausgangsimpedanz	$Z_{q8/9}$	6,6/2	k Ω /pF
Ausgangswiderstand	R_{q3}	150	Ω
Ausgangswiderstand	R_{q4}	150	Ω
ZF-Reste (Grundwelle)	$U_3; U_4$	10	mV
Videobandbreite (-3 dB)	B_{VIDEO}	6,0	MHz
Intermodulationsabstand	a	45	dB
bezüglich f_{FT} (1,07 MHz)			

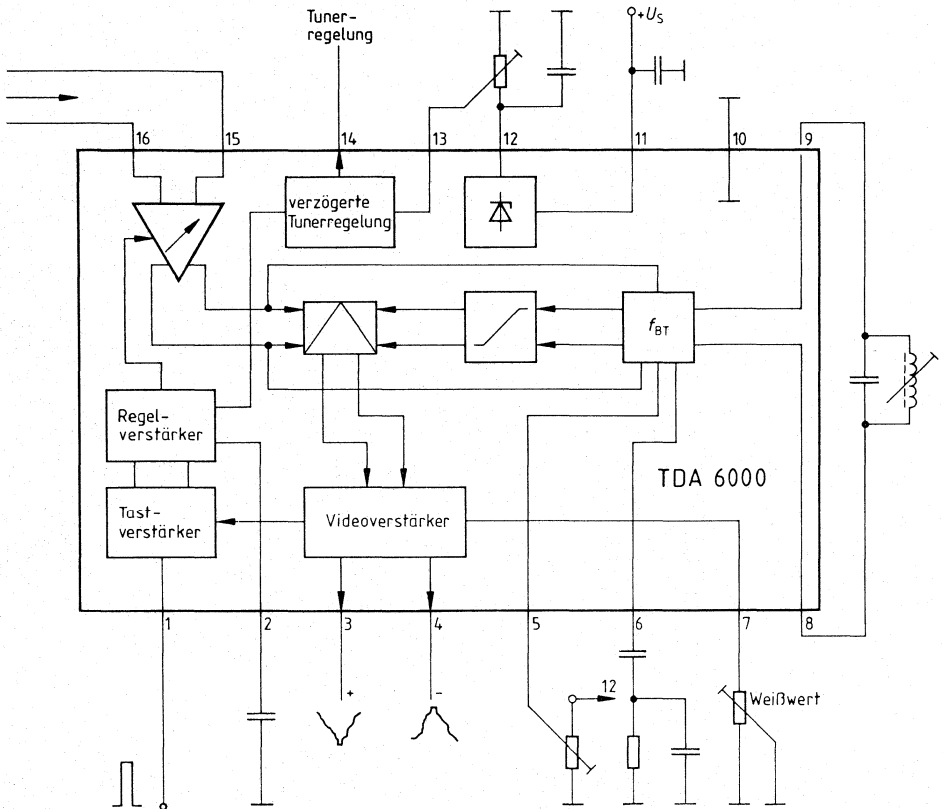
Schaltungsbeschreibung

Der integrierte Schaltkreis beinhaltet einen 4stufigen regelbaren AM-Verstärker, eine PLL-Schaltung zur Bildträgerregenerierung und einen Mischer zur synchronen Demodulation der Videosignale sowie einen Verstärker für positives und negatives Video-Ausgangssignal. Zur getasteten Regelung wird das positive Videosignal herangezogen. Über einen Schwellenwertverstärker wird aus der Regelspannung eine verzögerte Tunerregelung abgeleitet.

Anschlußbelegung

Anschluß	Funktion
1	Tastimpuls
2	Regelzeitkonstante
3	Positiver Video-Ausgang
4	Negativer Video-Ausgang
5	Offsetabgleich
6	PLL-Zeitkonstante
7	WeißwertEinstellung
8	Demodulatorkreis
9	Demodulatorkreis
10	Masse
11	Speisespannung
12	Referenzspannung
13	Regeleinsatz
14	Tunerregelung
15	Video-ZF-Eingang
16	Video-ZF-Eingang

Blockschaltbild



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 6200	Q 67000-A 2461	DIP 28

SCART-Umschalter, Kanal-1/2-Umschalter, Quasi-Stereo-Schaltung, Stereo-Basisverbreiterung, physiologische Lautstärke-Regelung, Steuerung von Höhen, Tiefen und Lautstärke der eingespeisten NF-Signale. Ansteuerung durch Inter-IC-Bus-Serienschnittstelle sowie bidirektionale 4-Pegelleitung von TDA 6600, LED-Treiber.

Der Baustein wird für die NF-Tonsignalverarbeitung in Stereo-Geräten eingesetzt.

- Steuerung von Lautstärke, Höhen, Tiefen und Balance durch integrierten D/A-Wandler
- Quasi-Stereo-Schaltung bei Mono-Betrieb
- Stereo-Basisverbreiterung bei Stereo-Betrieb
- Physiologische Lautstärke-Regelung
- Kanal-1/2-Umschalter bei Zweitton-Übertragung
- SCART-Anschluß
- Steuerung aller Funktionen über I²C-Bus und die bidirektionale 4-Pegelleitung von TDA 6600 (Stereodemodulator-IC)
- LED-Treiber
- Lautstärke-Regelbereich 80 dB
- Höhen-, Tiefenregelung ± 12 dB
- Kanaltrennung min. 60 dB, Übersprechdämpfung min. 60 dB
- Fremdspannungsabstand bis 78 dB

Schaltungsbeschreibung

Der monolithisch integrierte Schaltkreis besteht aus 3 Funktionsblöcken:

1. NF-Eingangsanalogschalter für SCART- und Kanal-1/2-Umschaltung
 2. Klang- und Lautstärkeregelung mit Quasi-Stereo, Physiologie und Stereo-Basisverbreiterungsteil
 3. Steuerungsteil mit I²C-Bus, 4-Pegelleitung und D/A-Wandler.
1. Am Eingang des Schaltkreises befindet sich ein zweikanaliger NF-Analogschalter zur Umschaltung zwischen Normal-TV-Betrieb und SCART-Wiedergabe. Ein nachfolgender weiterer Analogschalter dient zur Kanal-1/2-Umschaltung bei Mehrkanaltonsendungen. Dieser Schalter kann im Normal-TV-Betrieb nur bei Zweikanal-Sendungen bzw. bei SCART-Wiedergabe nur bei gesetztem K-Bit betätigt werden.
 2. Der nächste Teil im Signalweg ist der Quasi-Stereo-Teil, der dazu dient, um bei Mono-Signal einen räumlichen, stereo-ähnlichen Klangeindruck zu erzeugen. Dieser Schaltungsteil besteht aus jeweils einem Operationsverstärker pro Kanal. Einer dieser Verstärker hat eine intern festgelegte Verstärkung von -1. Der zweite Verstärker ist umschaltbar zwischen der Verstärkung -1 und einer durch externe Bauteile frei wählbaren Verstärkung. Der Quasi-Stereo-Effekt wird dadurch erreicht, daß der Eingang dieses Verstärkers über eine externe Bandsperre ein normal-phasiges NF-Signal und über einen ebenfalls externen Bandpaß ein in der Phase invertiertes Signal zugeführt bekommt. Die Dämpfung dieser Netzwerke wird durch den Operationsverstärker kompensiert. Es entsteht ein in der Amplitude weitgehend lineares, aber in der Phase bei mittleren Frequenzen um 180 Grad gedrehtes Signal. Dieser Schaltungsteil ist abschaltbar.

Der Klang- und Lautstärkeregelteil besteht je Stereo-Kanal aus 3 Operationsverstärkern mit elektronischen Potentiometern bzw. Schaltern. Bei Tiefen- und Höhenreglern erreicht man durch Außenbeschaltung mit je einem Kondensator eine einstellbare Anhebung bzw. Absenkung bei tiefen bzw. hohen Frequenzen in jeweils 31 Stufen. Die nachfolgende Stufe ermöglicht eine schaltbare Vergrößerung der Basisbreite. Bei eingeschalteter Basisverbreiterung erfolgt ab einer Frequenz von ca. 300 Hz ein gegenphasiges Übersprechen von ca. 60 %; Einsatzfrequenz und Übersprechgrad werden von einer externen RC-Kombination festgelegt. Die Lautstärke-Regelung erfolgt für beide Kanäle getrennt in je 64 Schritten. Eine Balance-Regelung kann somit durch unterschiedliche Einstellung beider Kanäle realisiert werden.

Eine gehörrichtige (physiologische) Lautstärkecharakteristik wird durch eine Verknüpfung der Lautstärkeeinstellung mit der Höhen-Tiefen-Regelung erreicht. Stellgröße ist hierbei der Mittelwert beider Lautstärkereglereinstellungen. Der Physiologieteil ist abschaltbar.

Eine Verzögerungsschaltung gibt die NF-Ausgangsspannung nach Anlegen der Speisespannung erst frei, wenn sich die Spannungen im Baustein stabilisiert haben, so daß störende Knackgeräusche vermieden werden.

3. Die Steuerung des IC erfolgt sowohl durch eine I²C-Bus-Schnittstelle als auch über eine 4-Pegelleitung durch den Stereodecoder TDA 6600. Über diese Leitung teilt die Auswerteschaltung des TDA 6600 die drei Zustände Mono, Dual-Ton und Stereo durch unterschiedliche DC-Spannungen mit. In der Gegenrichtung kann der TDA 6600 durch einen vierten Gleichspannungspegel, der über die I²C-Bus-Schnittstelle des TDA 6200 programmiert wird, auf Zwangsmono gesetzt werden. Der Systemtakt für den Eingang SCL der I²C-Bus-Schnittstelle wird grundsätzlich vom Prozessor geliefert; der Anschluß SDA arbeitet als Dateneingang bzw. ist in der Lage die über den 4-Pegelausgang geleitete Stellung des Kennton-Decoders bzw. eine Acknowledge-Meldung abzugeben.

Die vom Prozessor ankommenden Daten durchlaufen eine I²C-Bus-Steuerung und werden entsprechend ihrer Funktion in Registern abgelegt (Latch 1-6).

Ist der Bus frei, befinden sich beide Leitungen im Markierungszustand (SDA, SCL sind HIGH). Jedes Telegramm beginnt mit der Startbedingung:

SDA wird L, während SCL H bleibt. Alle weiteren Informationswechsel finden während SCL = L statt und werden von der Steuerung mit der positiven Taktflanke übernommen. Wird SDA = H während der SCL = H ist, erkennt die Schaltung eine Stop-Bedingung und damit Telegrammende.

Die Logik arbeitet gemäß Tabelle auf Seite 737 bis 739. Alle Telegramme werden byteweise übertragen, gefolgt von einem neunten Taktimpuls, während dem die Steuerung die SDA-Leitung auf L zieht (Acknowledge-Bedingung). Im Status Lese-Betrieb sendet der Prozessor das Acknowledge-Bit (wird vom Klangregler nicht überprüft). Das erste Byte besteht aus 7 Adress-Bits, mit denen der Prozessor den Klangregler unter mehreren peripheren Bausteinen selektiert (Chip-Select). Das achte Bit legt die Richtung des nachfolgenden Datenverkehrs fest (Read/Write-Bit). Bei den Daten-Bytes bestimmen das erste und zweite Bit, welches Latch angesprochen wird (Subadresse).

Die Einstellung von Lautstärke-Information beträgt 6 Bit (64 Positionen). Höhen- und Tiefenregler werden mit 5 Bit eingestellt, hiervon stellt das erste Bit (viertes Bit des Bytes) das Vorzeichenbit dar. Mit den vier Bits des D/A-Wandlers ergeben sich 31 Stellmöglichkeiten. Die beiden Lautstärke-Bytes (links, rechts) bzw. Höhen-, Tiefen-Bytes müssen immer unmittelbar hintereinander übertragen werden, da sie jeweils die selben Subadressen besitzen. Die beiden Bytes für die Schaltfunktionen sind in ein NF-Stell-Byte und in ein Byte für die Bedienung der SCART-Buchse aufgeteilt.

Wird bei der Chip-Adressierung das R/W-Bit = 1 gesetzt, arbeitet der I²C-Bus im Sendebetrieb. Es wird die augenblickliche Position des Stereodecoders (entspricht der 4-Pegelleitung) gesendet.

Zwei LED-Treiber-Ausgänge ermöglichen die Anzeige von Stereo-, Mono- oder Dual-Ton-Sendungen bzw. von SCART-Wiedergabe.

Grenzdaten

	min.	max.		
Speisespannung	U_S	0	16	V
Referenzstrom	I_{26}	0	2	mA
Gleichspannung	$U_{1,2,3}$	0	U_S	V
Gleichspannung	$U_{6,8,9}$	0	U_S	V
Gleichspannung	$U_{10,14,18}$	0	U_S	V
Gleichspannung	$U_{19,20,22}$	0	U_S	V
Gleichspannung	$U_{23,24,25}$	0	U_S	V
Gleichspannung	$U_{27,28}$	0	U_S	V
Gleichstrom	$I_{4,5,7}$	0	2	mA
Gleichstrom	$I_{11,13,15}$	0	2	mA
Gleichstrom	$I_{17,21}$	0	2	mA
Sperrschichttemperatur	T_j		150	°C
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstand System-Umgebung	$R_{th\,SU}$		60	K/W

Funktionsbereich

Speisespannung	U_S	8	15,75	V
Umgebungstemperatur	T_U	0	70	°C
Eingangsfrequenzbereich	f_i	0	20	kHz

Kenndaten $U_S = 15 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	Prüfbedingungen	min.	typ.	max.		
Stromaufnahme	I_{16}	LED AUS	55	80	mA	
Referenzspannung	U_{26}		6	6,6	V	
Max. Verstärkung						
NF-Ein-/NF-Ausgang L-Byte = BF; KL-Byte = C0	V_{\max}	SC = 0; Phys = 0; RK = 0; Q-S/Bb = 0	-2	0	2	dB
SCART-Eingang/ NF-Ausgang L-Byte = BF; KL-Byte = C0	V_{\max}	SC = 1; Phys = 0; RK = 0; Q-S/Bb = 0	-2	0	2	dB
Min. Verstärkung						
NF-Ein-/NF-Ausgang L-Byte = 80; KL-Byte = C0	V_{\min}	SC = 0; Phys = 0; RK = 0; Q-S/Bb = 0		-80		dB
SCART-Eingang/ NF-Ausgang L-Byte = 80; KL-Byte = C0	V_{\min}	SC = 1; Phys = 0; RK = 0; Q-S/Bb = 0		-80		dB
Gleichlaufschwankung l/r	$\Delta a_{l/r}$			-2		dB
Tiefenanhebung*) KL-Byte = C0 + DF	$V_{T \max}$	$f_i = 40 \text{ Hz}$	9	12		dB
Tiefenabsenkung KL-Byte = C0 + CF	$V_{T \min}$	$f_i = 40 \text{ Hz}$		-12	-10	dB
Höhenanhebung*) KL-Byte = DF + C0	$V_{H \max}$	$f_i = 15 \text{ Hz}$	8,5	12		dB
Höhenabsenkung KL-Byte = CF + C0	$V_{H \min}$	$f_i = 15 \text{ Hz}$		-12	-10	dB
Eingangsspannung*) SCART, NF	$U_{i \text{ eff}}$	KL-Byte beliebig	1			V
Eingangsspannung*) SCART, NF	$U_{i \text{ eff}}$	KL-Byte = CX	3,5			V
Zulässige Verstärkung Quasi-Stereo OP	$V_{7/6}$	Q-S/Bb = 1		30		dB
Kanaltrennung	$a_{l/r}$	Q-S/Bb = 0; RK = 0	60			dB
Gegenphasiges Übersprechen bei Basisbreite EIN	$\ddot{U}_{l/r}$	Stereo; RK = 1	45	60	75	%

*) siehe Seite 732

Kenndaten $U_S = 15 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$

		Prüfbedingungen	min.	typ.	max.	
Übersprechdämpfung SCART-Schalter K1/K2-Schalter	$a_{SC/NF}$	$U_{i\text{eff}} = 2 \text{ V}$	60			dB
	$a_{K1/2}$	$U_{i\text{eff}} = 2 \text{ V}$; Dual-Ton	60			dB
Klirrfaktor*)	$k_{13/15}$	KL-Byte beliebig; $U_{i\text{eff}} = 1 \text{ V}$			1	%
Klirrfaktor DIN 45 500*)	$k_{13/15}$	KL-Byte = CX; $U_{i\text{eff}} = 1 \text{ V}$		0,3	0,6	%
Fremdspannungsabstand $f_i = 20 \text{ Hz} - 20 \text{ kHz}$	S/N	DIN 45 405; $U_{i\text{eff}} = 1 \text{ V}$ L-Byte = BF; KL-Byte = C0			78	dB
Fremdspannung am Ausgang $f = 20 \text{ Hz} - 20 \text{ kHz}$	S/N	L-Byte = BF; KL-Byte = C0 L-Byte = AC; KL-Byte = C0 L-Byte = 94; KL-Byte = C0		120	150	μV
					50	μV
				10	20	μV
Geräuschspannung CCIR DIN 45 405	U_R	L-Byte = BF KL-Byte = DF + C0			650	μV
Amplitudenabweichung bei linearer Stellung der Klangregler	ΔV	KL-Byte = C0 $f_i = 40 \text{ Hz} - 15 \text{ kHz}$		$\pm 0,5$	$\pm 1,5$	dB
Lautstärke-Abregelung für max. Phys.	U_q/U_i	Phys = 1		-30		dB
Dämpfung bei Muting	a_{MUTE}	M1 = 1	80			dB
Schalt-Ausgang	$U_{4 \text{ EIN}}$	$I_L = 1 \text{ mA}$			0,5	V
	$I_{4 \text{ AUS}}$				1	μA
LED-Treiber	$I_{22, 23}$	LED EIN			7,5	mA
	$U_{22, 23}$	$I_{22/23} = 7,5 \text{ mA}$			1,5	V
	$I_{22, 23}$	LED AUS			50	μA
4-Pegelleitung Eingangsspannung	U_{i2}	Erkennt Mono	0		1,8	V
	U_{i2}	Erkennt Dual	2,4		3,9	V
	U_{i2}	Erkennt Stereo	5,2		6,6	V
Eingangsstrom	U_{i2}				3	μA
Zwangsmo	U_{q2}	M2 = 1; $I_2 = 1 \text{ mA}$			0,2	V

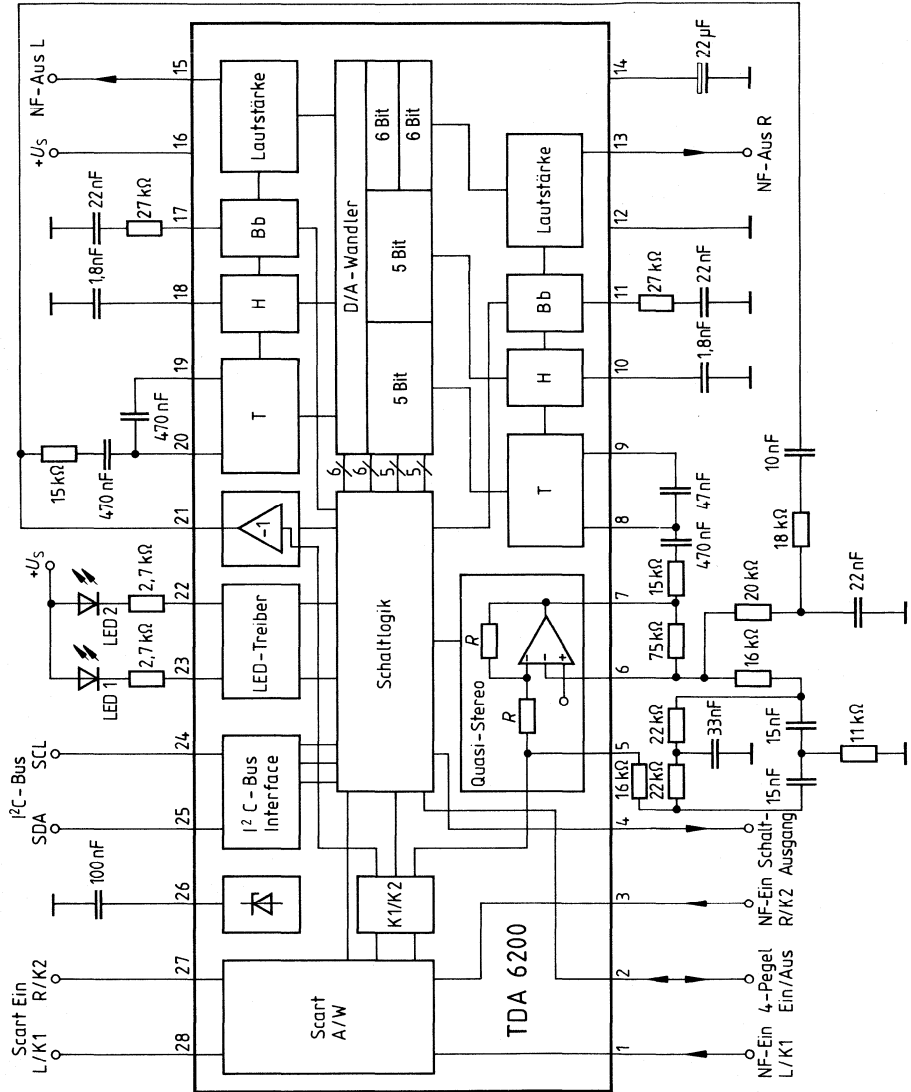
*) siehe Seite 732

Kenndaten $U_S = 15 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

		min.	typ.	max.	
I²C-Bus (SCL, SDA)					
Flanken SCL, SDA					
Anstiegszeit	t_R			1	μs
Abfallzeit	t_F			0,3	μs
Schiebeclock SCL					
Frequenz	f_{SCL}	0		100	kHz
H-Impulsbreite	t_{HIGH}	4			μs
L-Impulsbreite	t_{LOW}	4			μs
Start					
Vorbereitungszeit	t_{SUSTA}	4			μs
Haltezeit	t_{HDSTA}	4			μs
Stop					
Vorbereitungszeit	t_{SUSTO}	4			μs
Bus frei	t_{BUF}	4			μs
Datenwechsel					
Vorbereitungszeit	t_{SUDAT}	1			μs
Haltezeit	t_{HDDAT}	1			μs
Eingänge SCL, SDA					
Eingangsspannung	U_{iH}	2,4		5,5	V
	U_{iL}	0,3		1	V
Eingangsstrom	I_{iH}			50	μA
	I_{iL}			100	μA
Ausgang SDA (Open-Kollektor)					
Ausgangsspannung	U_{qH}	4,5		5,5	V
$R_L = 2,5 \text{ k}\Omega; I_{qL} = 2 \text{ mA}$	U_{qL}			0,4	V
Designhinweise					
Eingangswiderstand SCART	$R_{i27,28}$	35			k Ω
Eingangswiderstand NF	$R_{i1,3}$	35			k Ω
Ausgangswiderstand NF	$R_{q5,7,21}$			200	Ω
Ausgangswiderstand NF-Ausgang	$R_{q13,15}$			200	Ω
Innenwiderstand Bb	$R_{i11,17}$			1	k Ω

Die mit *) gekennzeichneten Daten sind von der Versorgungsspannung abhängig.
Bei kleinerer U_S wird die maximale Eingangsspannung entsprechend kleiner.

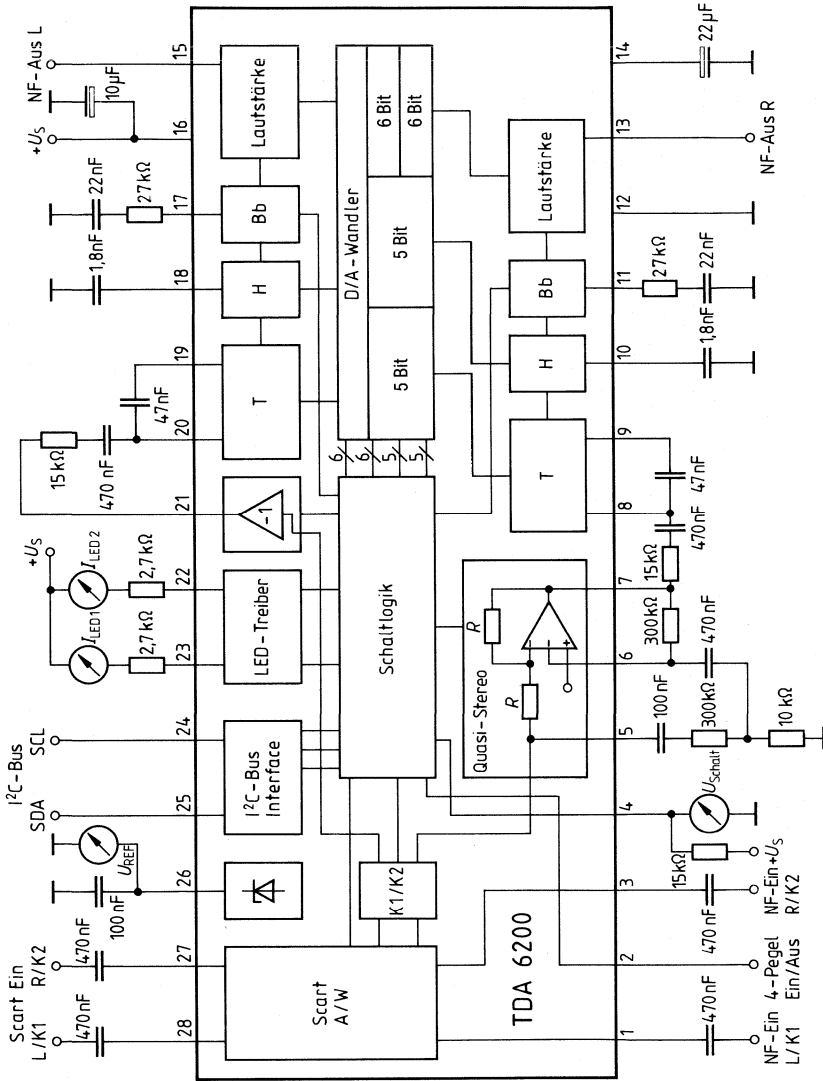
Blockschaltbild

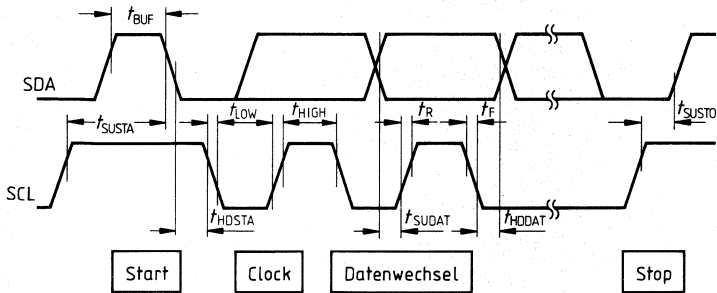


Anschlußbelegung

Anschluß	Funktion
1	NF-Eingang für das Signal vom Matrixteil des TDA 6600
2	Bidirektionale 4-Pegel-Steuerleitung zwischen TDA 6200 und TDA 6600, welche zur Übertragung der Informationen Dual-Ton, Mono, Stereo und Zwangsmoно dient
3	NF-Eingang für das Signal vom Matrixteil des TDA 6600
4	Schalt-Ausgang zur Steuerung zusätzlicher Funktionen (offener Kollektor) über I ² C-Bus gesteuert
5	Niederohmiger Ausgang zur Ansteuerung des Quasi-Stereo-Netzwerkes
6	Invertierender Eingang des Quasi-Stereo-OPs
7	Niederohmiger Ausgang des Quasi-Stereo-OPs; steuert Tiefenregler an
8, 9	Anschlüsse für externe Kapazität des rechten Tiefenreglers $f_{-3\text{dB}} \sim 1/C_{8,9}$
10	Anschluß für externe Kapazität des rechten Höhenreglers $f_{-3\text{dB}} \sim 1/C_{10}$
11	Anschluß für Netzwerk der Stereo-Basisverbreiterung Übersprechgrad $\sim 1/R_{11}$ $f_{-3\text{dB}} = \frac{1}{2\pi C_{11}(R_{11} + 1\text{ k}\Omega)}$
12	Masse
13	NF-Ausgang Rechts (Emitterfolger)
14	Abblockung für interne DC-Arbeitspunkte. Kapazität bestimmt außerdem die Dauer der Einschaltverzögerung bei Anlegen von U_{16}
15	NF-Ausgang Links (Emitterfolger)
16	Speisespannung
17	Anschluß für Netzwerk der Stereo-Basisverbreiterung Übersprechgrad $\sim 1/R_{17}$ $f_{-3\text{dB}} = \frac{1}{2\pi C_{17}(R_{17} + 1\text{ k}\Omega)}$
18	Anschluß für externe Kapazität des linken Höhenreglers $f_{-3\text{dB}} \sim 1/C_{18}$
19, 20	Anschlüsse für externe Kapazität des linken Tiefenreglers $f_{-3\text{dB}} \sim 1/C_{19,20}$
21	Niederohmiger Ausgang zur Ansteuerung des Quasi-Stereo-Netzwerkes und des linken Tiefenreglers
22	LED-Treiber-Ausgang für LED 2 (offener Kollektor mit Strombegrenzung)
23	LED-Treiber-Ausgang für LED 1 (offener Kollektor mit Strombegrenzung)
24	Clock-Frequenz-Eingang der I ² C-(Inter-IC)-Bus-Steuerung
25	Daten-Ein-/Ausgang der I ² C-Bus-Steuerung
26	Referenzspannung typisch 6 V
27	NF-Eingang der SCART-Schnittstelle
28	NF-Eingang der SCART-Schnittstelle

Meßschaltung



I²C-Bus-Zeitdiagramm

- t_{SUSTA} Vorbereitungszeit (Start)
- t_{HDSTA} Haltezeit (Start)
- t_{HIGH} H-Impulsbreite (Clock)
- t_{LOW} L-Impulsbreite (Clock)
- t_{SUDAT} Vorbereitungszeit (Datenwechsel)
- t_{HDDAT} Haltezeit (Datenwechsel)
- t_{SUSTO} Vorbereitungszeit (Stop)
- t_{BUF} Bus-frei-Zeit
- t_F Abfallzeit
- t_R Anstiegszeit

Alle Zeiten beziehen sich auf U_{IH} und U_{IL} -Werte

Software-Festlegung

Es wird folgendes Datenformat verwendet:

1) Chip-Adresse

MSB								LSB	
1	0	0	0	0	0	0	0	R/W	Ack.

MSB wird zuerst gesendet.

R/W = 0 IC empfängt

2) Daten-Bytes mit Subadressen**a) Lautstärke**

MSB								LSB	
1	0	V 05	V 04	V 03	V 02	V 01	V 00	V 10	(links) +
1	0	V 15	V 14	V 13	V 12	V 11	V 10	V 00	(rechts)

Es werden immer beide Bytes zusammen hintereinander übertragen.

V × 5 = MSB

V × 0 = LSB

1	0	0	0	0	0	0	0	0	min. Lautstärke
1	0	1	1	1	1	1	1	1	max. Lautstärke

b) Klang

MSB								LSB	
1	1	X	HV	H3	H2	H1	H0	T0	+
1	1	X	TV	T3	T2	T1	T0		

Es werden immer beide Bytes zusammen hintereinander übertragen.

H V bzw. T V sind Vorzeichen-Bits

H 3 bzw. T 3 = MSB

H 0 bzw. T 0 = LSB

1	1	X	0	1	1	1	1	1	Höhen bzw. Tiefen minimal
1	1	X	X	0	0	0	0	0	Höhen bzw. Tiefen linear
1	1	X	1	1	1	1	1	1	Höhen bzw. Tiefen maximal

Software-Festlegung

c) NF-Stell-Byte

	MSB							LSB
	0	0	M 1	M 2	K 1/2	RK	Phys	Q-S/Bb
M 1	= 1		Muting für NF-Ausgang					
M 1	= 0		NF EIN					
M 2	= 1		Zwangsmono (über 4-Pegelleitung)					
M 2	= 0		Normalbetrieb Kennton-Decoder					
K 1/2	= 0		Bei Dual-Ton Kanal 1 am NF-Ausgang					
K 1/2	= 1		Bei Dual-Ton Kanal 2 am NF-Ausgang (Nur aktiv bei Dual-Ton über 4-Pegelleitung oder bei SCART-Wiedergabe und K-Bit = 1)					
RK	= 1		Raumklang EIN; TV-Betrieb: Quasi-Stereo bei Mono und Dual-Ton bzw. Stereo-Basisverbreiterung bei Stereo-Sendung; automatische Umschaltung durch 4-Pegelleitung SCART-Wiedergabe: Quasi-Stereo EIN					
RK	= 0		Stereo-Basisverbreiterung und Quasi-Stereo AUS					
Phys	= 1		Physiologische Lautstärkenregelung EIN					
Phys	= 0		Physiologische Lautstärkenregelung AUS					
Q-S/Bb	= 1		TV-Betrieb: Quasi-Stereo und Stereo-Basisverbreiterung EIN SCART-Wiedergabe: Stereo-Basisverbreiterung EIN					
Q-S/Bb	= 0		Quasi-Stereo und Stereo-Basisverbreiterung AUS					

d) SCART-Stell-Byte

	MSB							LSB
	0	1	SC	Sch	K	X	X	X
SC	= 1		SCART-Wiedergabe; SCART-Eingang mit NF-Ausgang verbunden					
SC	= 0		Normalbetrieb					
Sch	= 1		Schalt-Ausgang EIN (Open Kollektor)					
Sch	= 0		Schalt-Ausgang AUS (Ausgang kann z.B. zur Aufnahme/Wiedergabe-Umschaltung im Video-Teil verwendet werden)					
K	= 1		SCART-Dual-Sendung wird wiedergegeben; Kanalwahl über K 1/2-Bit für NF-Ausgang					
K	= 0		NF-Ausgang arbeitet im Stereo-Modus. SCART-Stereo-(Mono-) Sendung wird wiedergegeben.					

Anmerkung:

Der NF-Teil wird automatisch von der 4-Pegelleitung gesteuert. Zwangsmono M 2 hat absoluten Vorrang.

Nach Power-ON-Reset stehen alle Latches auf 0 (Lautstärke min.; Klang lin. usw.) lediglich die Funktion Q-S/Bb ist auf 1 gesetzt.

Software-Festlegung

3) Sende-Betrieb

Neue Chip-Adressierung mit R/W-Bit = 1 erforderlich.

MSB							LSB
St	D	X	X	X	X	X	X
St	D						
1	1	Decoder erkennt Mono					
0	1	Decoder erkennt Stereo					
1	0	Decoder erkennt Dual					
0	0	Kommt nicht vor (intern unterdrückt)					

Die Sende-Funktion ist für den Betrieb des IC nicht erforderlich. Sie dient dazu, um dem μC den Status des Kennton-Decoders mitzuteilen, um Zusatzfunktionen zu ermöglichen.

LED-Treiber

TV-Betrieb:

4-Pegelleitung	K 1/2-Bit	LED 1	LED 2
Mono	X	AUS	AUS
Stereo	X	EIN	EIN
Dual	0	EIN	AUS
Dual	1	AUS	EIN

SCART-Wiedergabe:

SC-Bit	K-Bit	K 1/2-Bit	LED 1	LED 2
1	0	X	EIN	EIN
1	1	0	EIN	AUS
1	1	1	AUS	EIN

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TDA 6600	Q 67000-A 2464	DIP 24

Der TDA 6600 enthält einen Decoder für die Pilotfrequenz und die Kenntöne für Mehrkanalton-Fernsehen nach dem Zweiträgersystem (Stereo) sowie eine von diesem Decoder geschaltete Matrix zur Gewinnung der L-R-Information.

- Erhöhte Schaltsicherheit und -schnelligkeit durch zwei PLL-Schleifen für 117 Hz (Stereo) bzw. 274 Hz (Zweikanal)
- Getrennte Wahl der Selektionsbandbreite für Zweiton (Anschluß 17–18) und Stereo (Anschluß 14–15)
- Getrennte Einstellung der PLL-Zeitkonstanten für Zweiton (Anschluß 10) und Stereo (Anschluß 11)
- Einstellbare Störbefreiung für Zweiton (Anschluß 8) und Stereo (Anschluß 9)
- Übersprechdämpfung unabhängig von der Genauigkeit der Bauelemente
- Abgleich auf kleinstes Übersprechen erfolgt durch Gleichspannung
- Anwendung in VCR-Geräten möglich, wenn PLL-Schleifen mit 15625-Hz-Signal synchronisiert werden.

Schaltungsbeschreibung

Die Schaltung besteht aus zwei Funktionsblöcken:

1. Einem Pilotfrequenzdecoder mit folgenden Schaltungen:
 - 1.1 Zwei Phase-Locked-Loops zur Erzeugung der benötigten Vergleichsfrequenzen (54,96 kHz und 54,8 kHz) aus der Zeilenfrequenz. Die Phasendetektoren der Regelschleifen arbeiten im Frequenzbereich 117 bzw. 270 Hz.
 - 1.2 Vier Demodulatoren zur Auswertung des 54-kHz-Pilotsignals. Die Kondensatoren an den Mischerauszügen bestimmen die Bandbreite (und damit den Signalstörabstand) der Kenntonererkennung.
 - 1.3 Die Auswerteschaltung zur Decodierung der Fälle „Stereo“, „Zweiton“ und „Mono“ aus den Mischerauszugspegeln. Zur Erhöhung der Störsicherheit bei verrauschtem Eingangssignal werden die Einzelsignale „Stereo“ und „Zweiton“ je über einen Integrator (extern einstellbar) verzögert. Die anschließende digitale Auswertung liefert die Information „Mono“, „Zweiton“ oder „Stereo“ an die Matrix und an den 4-Pegel-Ein-Ausgang (zur Ansteuerung des TDA 6200). Wird dieser 4-Pegel-Ein-Ausgang extern auf Massepotential gezogen (z.B. vom TDA 6200), so erkennt der Decoder dieses Signal als „Zwangsmono“.
2. Einer vom Pilotfrequenzdecoder geschalteten Stereo-Matrix mit Deemphasis- und SCART-Ausgang. Durch ein MUTE-Signal (Koinzidenz) ist dieser Ausgleich abschaltbar.

Grenzdaten

		min.	max.	
Speisespannung	U_S	-0,5	16,5	V
Eingangsspannungen				
Zeilenrücklaufimpuls	U_{13}	$-U_S$	$+U_S$	V
54-kHz-Eingang; MUTE	$U_{20;4}$	-0,5	$+U_S$	V
NF-Eingang 1,2	$U_{23;21}$	-0,5	$+U_S$	V
Übersprechabgleich	U_{24}	-0,5	$+U_S$	V
Ausgangsspannungen				
Deemphasis L, R	$U_{3;5}$	-0,5	$+U_S$	V
$U_S/2$; 4-Pegel EIN/AUS	$U_{22;7}$	-0,5	$+U_S$	V
Referenzspannung	U_{16}		8	V
Mischerausgänge	$U_{14;15}$ $U_{17;18}$	-0,5	$+U_S-2$	V
Ausgangsströme				
NF-Aus L, R	$I_{2;6}$	-4	4	mA
Integratoren	$I_{8;9}$	-1	1	mA
PLL-Filter	$I_{10;11}$	-1	1	mA
Referenzspannung	I_{16}	-4	4	mA
54-kHz-Filter	I_{19}	-4	4	mA
Sperrschichttemperatur	T_j		150	°C
Lagertemperatur	T_e	-40	125	°C
Wärmewiderstand				
System-Umgebung	R_{thSU}		64	K/W

Funktionsbereich

Speisespannung	U_S	10	15,8	V
Umgebungstemperatur	T_U	0	70	°C

Kenndaten

$U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$; $f_i = 1 \text{ kHz}$

	Prüf- schaltung	min.	typ.	max.	
Stromaufnahme	I_{12}	1	36	50	mA
Referenzspannung	U_{16}	1	6	6,6	V
$U_S/2$	U_{22}	1	6	6,6	V

Matrixteil

Max. NF-Eingangsspannung $k \leq 2 \%$	$U_{21}; U_{23 \text{ eff}}$	2	2		V
Klirrfaktor $U_{i \text{ eff}} = 1 \text{ V}$	$k_{2;6}$	2		1	%
Verstärkung ($U_{\text{AUS}}/U_{\text{EIN}}$) $U_{24} = U_{16}/2$; $U_{i \text{ eff}} = 300 \text{ mV}$ ohne Deemphasiskondensator	$V_{2;6}$	2	0		dB
Einstellbare Verstärkungsdifferenz Kanal 1/Kanal 2 $f_i = 100 \text{ Hz}$; $U_{24} = 0 \text{ V}/U_{16}$; $U_{i \text{ eff}} = 300 \text{ mV}$ ohne Deemphasiskondensator	ΔV	2	± 6		dB
Übersprechdämpfung Mono $U_{i23} = 0 \text{ V}$; $U_{i21 \text{ eff}} = 2 \text{ V}$	a_M	2	60	75	dB
Zweiton $U_{i23} = 0 \text{ V}$; $U_{i21 \text{ eff}} = 2 \text{ V}$	a_Z	2	60	75	dB
Stereo $U_{i23} = U_{i21}/2$; $U_{i21 \text{ eff}} = 2 \text{ V}$ Übersprechen auf Minimum abgeglichen	a_S	3	30	40	dB
Eingangsstrom (Stereoabgleich) $U_{24} = U_{16}$	$-I_{24}$	1	3	15	μA

Kenndaten

$U_S = 12 \text{ V}$; $T_U = 25 \text{ }^\circ\text{C}$; $f_i = 1 \text{ kHz}$ (Meßschaltung 2)

	min.	typ.	max.	
MUTE-Eingangsspegel				
„HIGH“ (NF eingeschaltet)	U_4	2,5		V
„LOW“	U_4	0	0,7	V
Eingangsstrom	$-I_4$		10	μA
$U_4 = 0 \text{ V}$				
Fremdspannung unbew. nach DIN 45405	U_2 ; $U_{6\text{eff}}$		50	μV
$U_{24} = U_{16}/2$; $U_4 = 6 \text{ V}$;			100	
$U_{121} = U_{123} = 0 \text{ V}$				
Signalstörabstand	S/N	69	75	dB
$U_{\text{ieff}} = 300 \text{ mV}$; $U_4 = 6 \text{ V}$;				
$U_{24} = U_{16}/2$				
DC-Sprung der Ausgangsspannung beim Umschalten des Decoders	$U_{2;6}$		300	mV

Designhinweise

Eingangswiderstand	$R_{1;21;23}$	40		k Ω
Ausgangswiderstand $U_4 = 6 \text{ V}$	$R_{q2;6}$		200	Ω
$U_4 = 0 \text{ V}$	$R_{q2;6}$	100		k Ω
Deemphasiswiderstand	$R_{3;5}$	5		k Ω

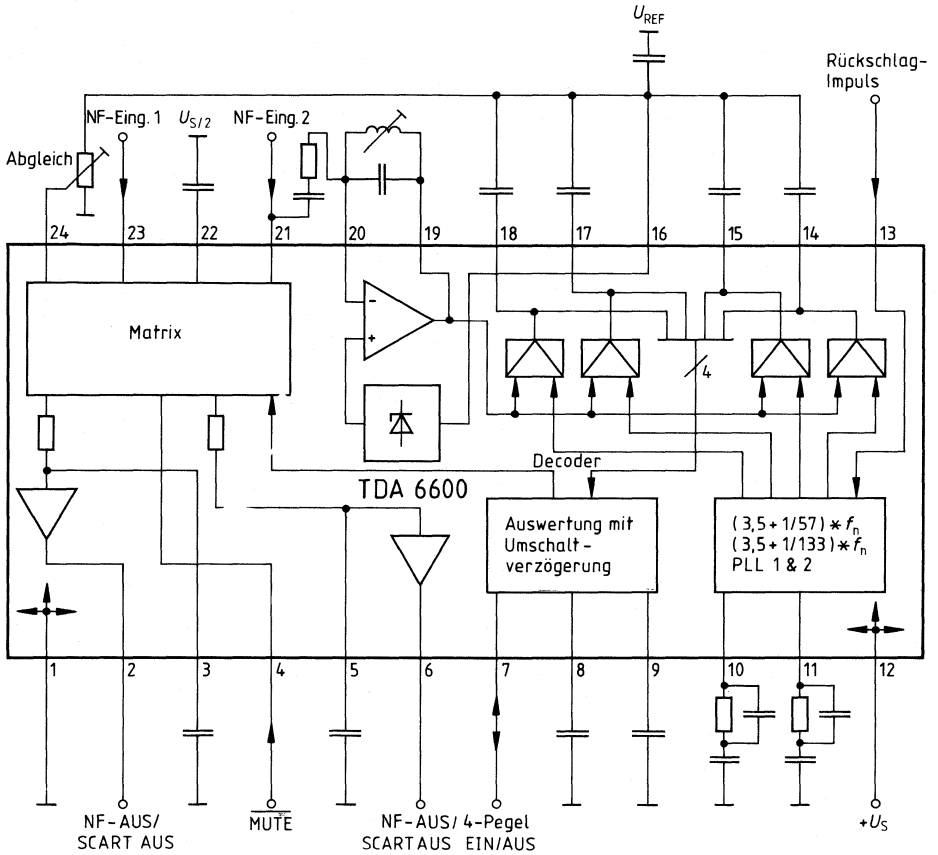
Decoderteil

	Prüf- schaltung	min.	typ.	max.	
Kennempfindlichkeit Anschluß 19: Pilotfrequenz mit Kennton 50 % moduliert. Angabe wird der Mittelwert der Pilot- frequenz, bei dem der Decoder sicher „Stereo“ bzw. „Zweiton“ erkennt.	$U_{19\text{eff}}$	1	71		mV
Kennempfindlichkeit (untere Grenze) Anschluß 19: Pilotfrequenz mit Kennton 50 % moduliert. Angabe wird der Mittelwert der Pilot- frequenz, bei dem der Decoder noch sicher auf „Mono“ bleibt.	$U_{19\text{eff}}$	1	0	11	mV
Zulässige Mischereingangsspannung	$U_{i,19\text{max ss}}$	1		600	mV
Signalverzögerung durch Integratoren	$t_{8/9}$	4	700		ms
4-Pegel Ein-/Ausgang Ausgangsstrom ($U_7 = 0\text{ V}$)	I_7	1		1	mA
Ausgangsspannung bei STEREO	U_7	1	5,3	6	V
ZWEITON	U_7	1	2,6	3,1	V
MONO	U_7	1	1,1	1,3	V
Zwangsmo- (Spannung extern eingespeist)	U_7	1	0	0,6	V
Impulsbreite des Zwangsmoimpulses	t_7	1	500		μs
Schwelle Tastimpulseingang	U_{13}	1	$\pm 1,5$	$\pm 3,5$	V

Designhinweise

Mischerausgangswiderstand	$R_{14;15}$		8		k Ω
	$R_{17;18}$		8		k Ω
4-Pegel-Ausgangswiderstand	R			15	k Ω

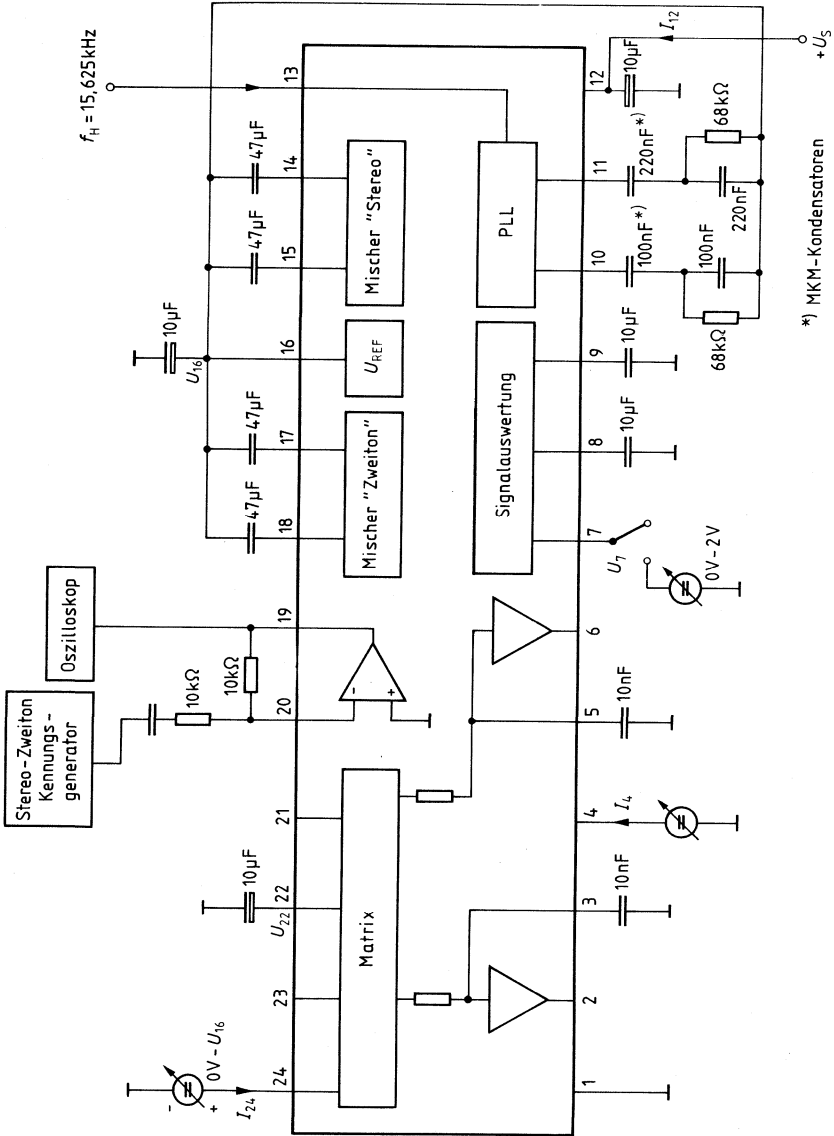
Blockschaltbild



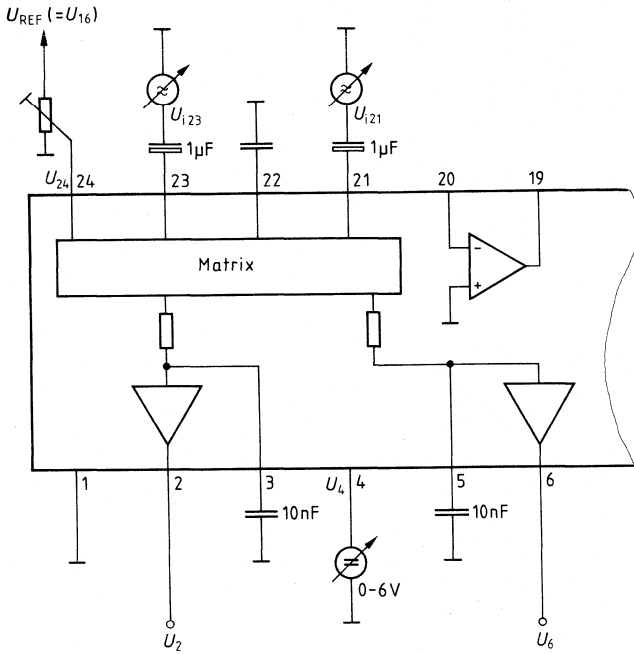
Anschlußbelegung

Anschluß	Funktion
1	Masse
2	NF-AUS/SCART-AUS links
3	Deemphasis links
4	Eingang MUTE
5	Deemphasis rechts
6	NF-AUS/SCART-AUS rechts
7	4-Pegel EIN/AUS
8	Integrator (Zweiton)
9	Integrator (Stereo)
10	PLL-Filter (Zweiton)
11	PLL-Filter (Stereo)
12	+ U_s (Speisespannung)
13	Eingang Zeilenrücklaufimpuls
14	Mischer Ausgang (Stereo)
15	Mischer Ausgang (Stereo)
16	Referenzspannung
17	Mischer Ausgang (Zweiton)
18	Mischer Ausgang (Zweiton)
19	54-kHz-Filter
20	54-kHz-Eingang
21	NF-Eingang 2
22	$U_s/2$
23	NF-Eingang 1
24	Übersprechabgleich

Meßschaltung 1



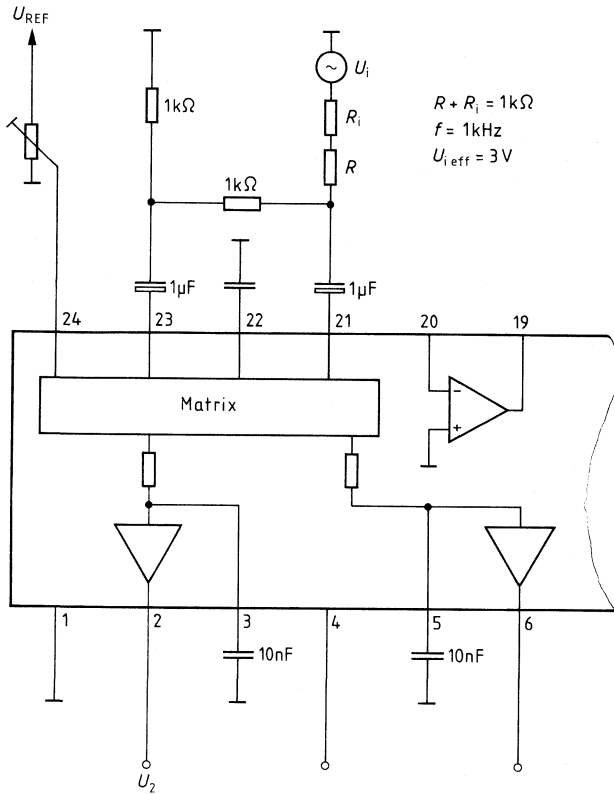
Meßschaltung 2



Beschaltung Anschluß 7 bis 20
wie Meßschaltung 1

Meßschaltung 3

„Übersprechdämpfung Stereo“ Kanal 2 auf Kanal 1

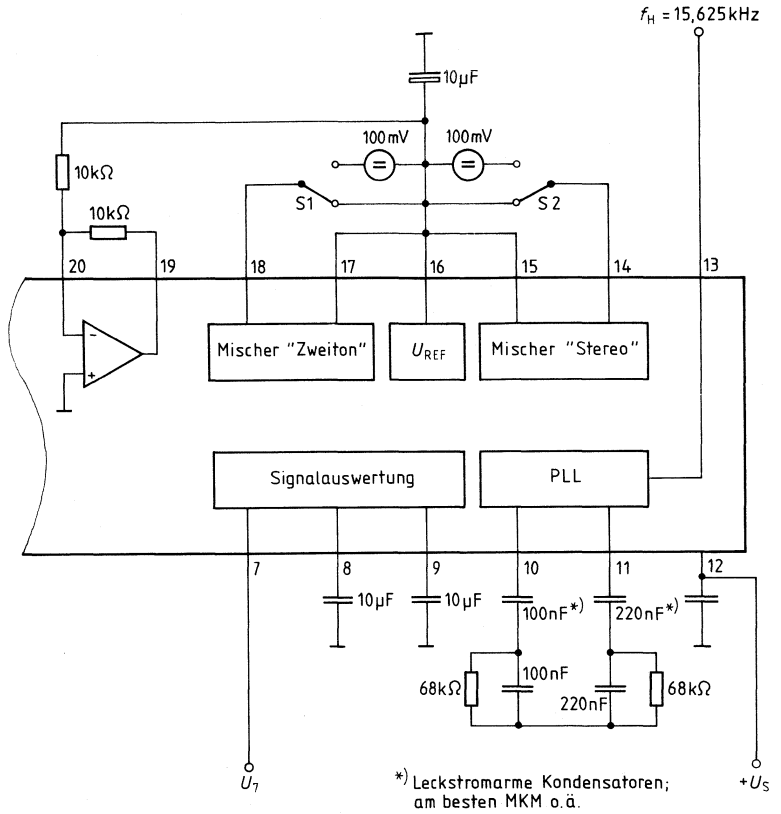


$R + R_i = 1k\Omega$
 $f = 1kHz$
 $U_{i\text{eff}} = 3V$

Beschaltung Anschluß 7 bis 20 wie Meßschaltung 1

Meßschaltung 4

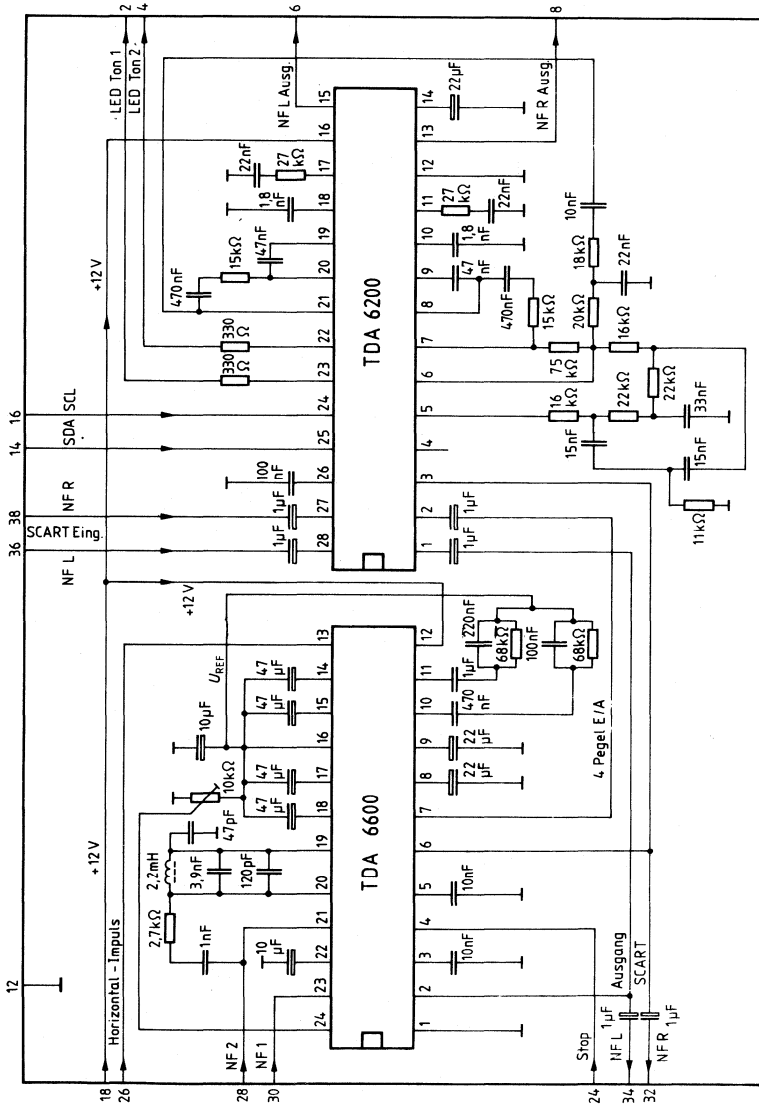
wie Meßschaltung 1



Gemessen wird die Zeit zwischen Umlegen des Schalters S1 oder S2 und dem Schalten des 4-Pegel Ein-/Ausgangs.

Anwendungsschaltung

Stereo-Decoder, Matrix, Klangregler



Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TUA 2000-4	Q 67000-A 1764	DIP 16

Der IC ist eine monolithisch integrierte Schaltung, geeignet als Tuner-Baustein für den VHF-Frequenzbereich bis 400 MHz, z.B. für Fernseh-Tuner.

HF-Teil

- Einfache Außenbeschaltung
- Frequenz- und amplitudenstabiler Oszillator mit sehr geringer Störstrahlung
- Optimale Unterdrückung von Oszillator- und Eingangsfrequenz am ZF-Ausgang durch gut entkoppelte aktive Ringmischerschaltung
- Hohe Störspannungsfestigkeit
- Hochohmiger Mischereingang, symmetrisch und unsymmetrisch beschaltbar
- ZF-Nachverstärker für das UHF-ZF-Signal

ZF-Teil

- Optimale Unterdrückung des Übersprechens
- Große Signalaussteuerfähigkeit
- Geringe Rauschzahl mit breitem Minimum über großen Generatorimpedanzbereich

Grenzdaten

Speisespannung $U_3 \leq U_S$	U_S	-0,3 bis 16,5	V
Referenzspannung $U_S \geq U_3$	U_3	-0,3 bis 8,3	V
Spannung an Anschluß 1, 2 $U_3 \leq U_{1,2}$	$U_{1,2}$	-0,3 bis 16,5	V
Spannung an Anschluß 8, 9 $U_3 \leq U_{8,9}$	$U_{8,9}$	-0,3 bis 16,5	V
Spannung an Anschluß 14 $U_{14} \leq U_S$	U_{14}	-0,3 bis 16,5	V
Wechselspannungen an Anschluß 4, 5, 6, 11, 12, 13, 15	U_{eff}	0 bis 0,5	V
Sperrschichttemperatur	T_J	150	°C
Lagertemperatur	T_S	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{\text{th SU}}$	80	K/W

An den Anschlüssen 4, 5, 6, 11, 12, 13, 15 darf nur die vorgegebene Außenbeschaltung angelegt werden.

Funktionsbereich

Speisespannung	U_S	9 bis 15	V
Referenzspannung	U_3	7,2 bis 8,2	V
Eingangsfrequenz-Mischerteil	$f_{M 12/13}$	10 bis 400	MHz
Eingangsfrequenz des UHF-ZF-Verstärkers	$f_{\text{UHF } 11}$	10 bis 400	MHz
Eingangsfrequenz des OFW-Verstärkers	$f_{\text{ZF } 15}$	10 bis 400	MHz
Oszillator-Verstärker abhängig von der Oszillatorbeschaltung an Anschluß 4, 5	$f_{\text{OSZ } 4, 5}$	10 bis 400	MHz
Spannung an Anschluß 1, 2, 8, 9	$U_{1, 2, 8, 9}$	9 bis 15	V
Ausgangsfrequenz des Mixers/UHF	$f_{\text{ZF M/UHF } 8, 9}$	10 bis 400	MHz
Ausgangsfrequenz des OFW-Verstärkers	$f_{\text{ZF } 1, 2}$	10 bis 400	MHz
Umgebungstemperatur	T_U	0 bis 70	°C

Kenndaten
 $U_S = 12 \text{ V}; U_3 = 7,5 \text{ V}; T_U = 25 \text{ }^\circ\text{C}$

	min.	typ.	max.	
Gesamtstromaufnahme				
$I_{14} = 0; U_3 = 7,2 \text{ V}; U_S = 9 \text{ V}$				
$I_{14} = 0; U_S = 12 \text{ V}$				
Stromaufnahme Anschluß 3				
$I_{14} = 0$				
Ausgangskennlinie				
$U_{8,9} = 9 - 15 \text{ V}; U_3 = 7,8 \text{ V}$				
Ausgangskennlinie				
$U_{1,2} = 9 - 15 \text{ V}; U_3 = 7,8 \text{ V}$				
UHF-Schaltspannung				
$U_{(U)} = -25 \text{ dBm}$				
$U_O \geq -5 \text{ dBm}; f_{ZF} = 36,15 \text{ MHz}$				
VHF-Schaltspannung				
$U_{(U)} = -25 \text{ dBm}$				
$U_O \leq -30 \text{ dBm}; f_{ZF} = 36,15 \text{ MHz}$				
Mischverstärkung				
Bd I; $U_{(RF)} = -40 \text{ dBm};$ $f_{RF} = 60 \text{ MHz}; f_{ZF} = 36,15 \text{ MHz};$ $R_{G 12/13} = 100 \text{ } \Omega;$ s. Durchlaßkurve S. 762				
Mischverstärkung				
Bd III; $U_{(RF)} = -40 \text{ dBm};$ $f_{ZF} = 36,15 \text{ MHz}; R_{G 12/13} = 100 \text{ } \Omega;$ s. Durchlaßkurve S. 763				
Mischrauschen				
Bd I; weißes Rauschen; $R_{G 12/13} = 100 \text{ } \Omega;$ s. Durchlaßkurve S. 762				
Mischrauschen				
Bd III; weißes Rauschen; $R_{G 12/13} = 100 \text{ } \Omega;$ s. Durchlaßkurve S. 763				
UHF-Verstärkung				
$U_{(U)} = -40 \text{ dBm}; U_{14} = U_S = 12 \text{ V}$ $f_{RFU} = f_{ZF} = 36,15 \text{ MHz};$ $R_{G 11} = 200 \text{ } \Omega;$ s. Durchlaßkurve S. 763				
UHF-Rauschen				
$U_{14} = U_S = 12 \text{ V};$ weißes Rauschen; $R_{G 11} = 200 \text{ } \Omega;$ s. Durchlaßkurve S. 763				
Oszillator-Einschaltdrift				
$U_O = 28 \text{ V}; t = 0 - 500 \text{ ms};$ Bd II; $f_{OSZ} = 216 \text{ MHz}$				
Oszillator-Einschaltdrift				
$U_O = 28 \text{ V}; t = 0 - 10 \text{ s};$ Bd II; $f_{OSZ} = 216 \text{ MHz}$				

AnwendungshinweiseDifferentieller Eingangswiderstand¹⁾Differentielle Eingangskapazität¹⁾ZF-Eingangswiderstand¹⁾ZF-Eingangskapazität¹⁾UHF-Eingangswiderstand¹⁾UHF-Eingangskapazität¹⁾Störspannungsfestigkeit des Mischers²⁾Bd I; $m_N = 1\%$; $m_{\text{Stör}} = 80\%$ $f_{\text{Stör}} = f_N \pm 15\text{ MHz}$; $f_{\text{mod}} = 1\text{ kHz}$; $f_N = 65\text{ MHz}$;

s. Meßkurve

Störspannungsfestigkeit des Mischers²⁾Bd II; $m_N = 1\%$; $m_{\text{Stör}} = 80\%$ $f_{\text{Stör}} = f_N \pm 15\text{ MHz}$; $f_{\text{mod}} = 1\text{ kHz}$; $f_N = 220\text{ MHz}$;

s. Meßkurve

	min.	typ.	max.	
$R_{12/13}$		3		k Ω
$C_{12/13}$		2,7		pF
R_{15}		2		k Ω
C_{15}		3,9		pF
R_{11}		2,2		k Ω
C_{11}		3,4		pF
$U_{\text{Stör (EMK/2) eff}}$		38		mV
$U_{\text{Stör (EMK/2) eff}}$		30		mV

Anhang Kenndaten

Die Störspannung an Anschluß 12/13 errechnet sich wegen Quasi-Leerlauf des Übertragungsganges und $2 \times 50\ \Omega$ Quellenimpedanz zu

$$U_{\text{Stör 12/13}} \approx U_{\text{Stör (EMK/2)}} \times 2 \times \sqrt{2}$$

¹⁾ S-Parametermeßwerte in Y-Parameter umgerechnet als Parallelersatzschaltbild

²⁾ s. Meßaufbau zur Messung der Kreuzmodulation S. 769

Schaltungsbeschreibung

Der IC enthält einen symmetrischen Mischereingang sowie einen multiplikativen Mischer. Die Amplitude des Oszillators ist geregelt. Alle Betriebsströme und -spannungen des Oszillators sind stabilisiert, so daß die Oszillator-Amplitude und -Frequenz weitgehend unabhängig von Temperatur- und Betriebsspannungsänderungen ist.

Der Eingang des ZF-Verstärkerteils ist hochohmig.

Der Ausgang hat zwei offene Kollektoranschlüsse.

Bei UHF-Betrieb werden Oszillator und Mischer abgeschaltet und die UHF-ZF-Einkoppelstufe aktiviert.

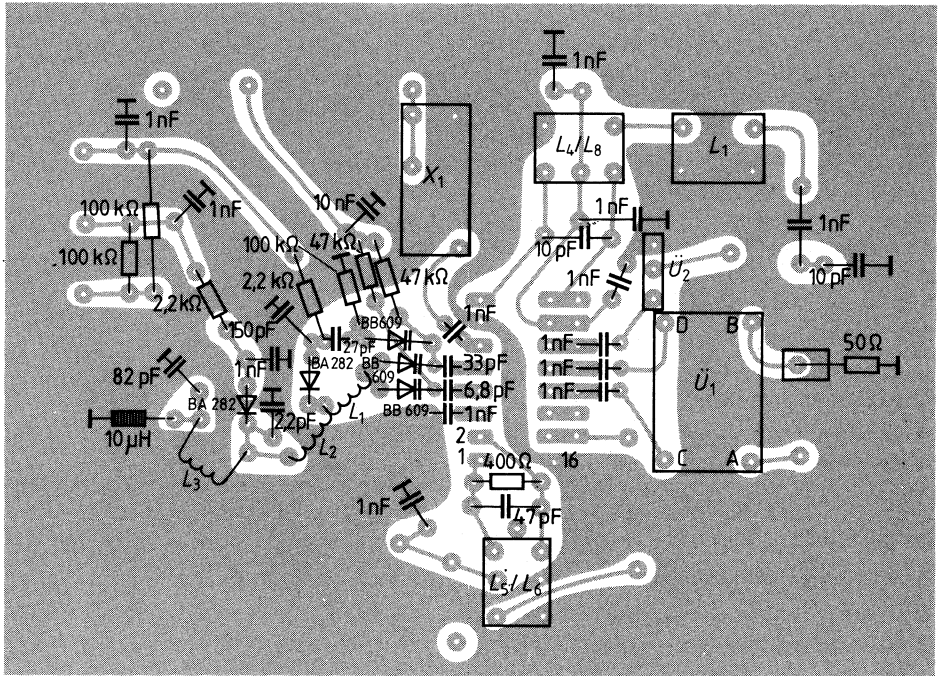
HF-Teil

- Einfache Außenbeschaltung
- Frequenz- und amplitudenstabiler Oszillator
- Optimale Unterdrückung von Oszillator- und Eingangsfrequenz am ZF-Ausgang
- Hohe Störspannungsfestigkeit
- Hochohmiger Mischereingang, symmetrisch und unsymmetrisch beschaltbar
- ZF-Nachverstärker für das UHF-ZF-Signal

ZF-Teil

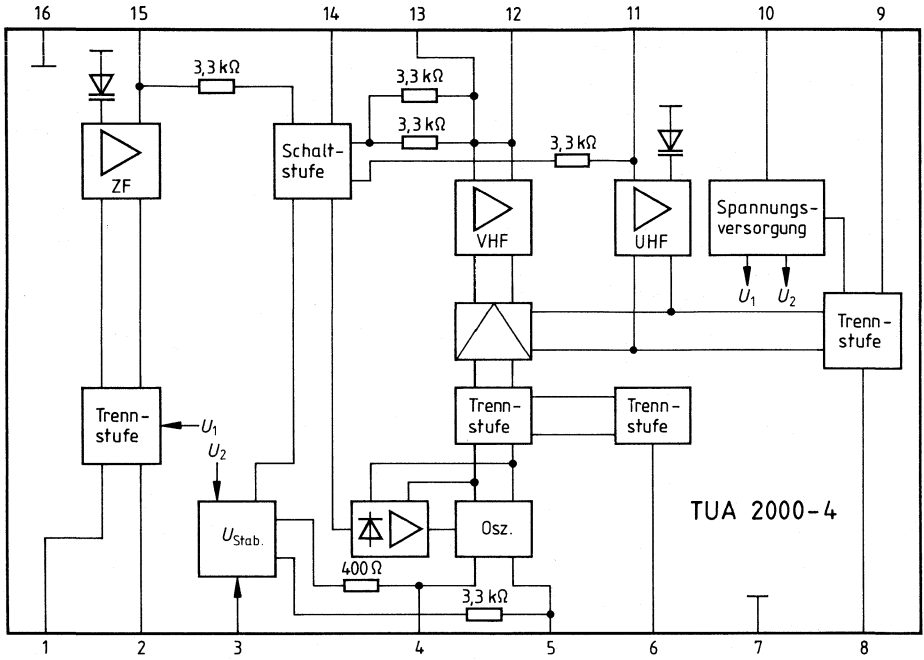
- Optimale Unterdrückung des Übersprechens
- Große Signalaussteuerfähigkeit
- Geringe Rauschzahl mit breitem Minimum über großen Generatorimpedanzbereich

Bestückungsplan



Platinenlayout der Prüf- und Meßschaltung 1

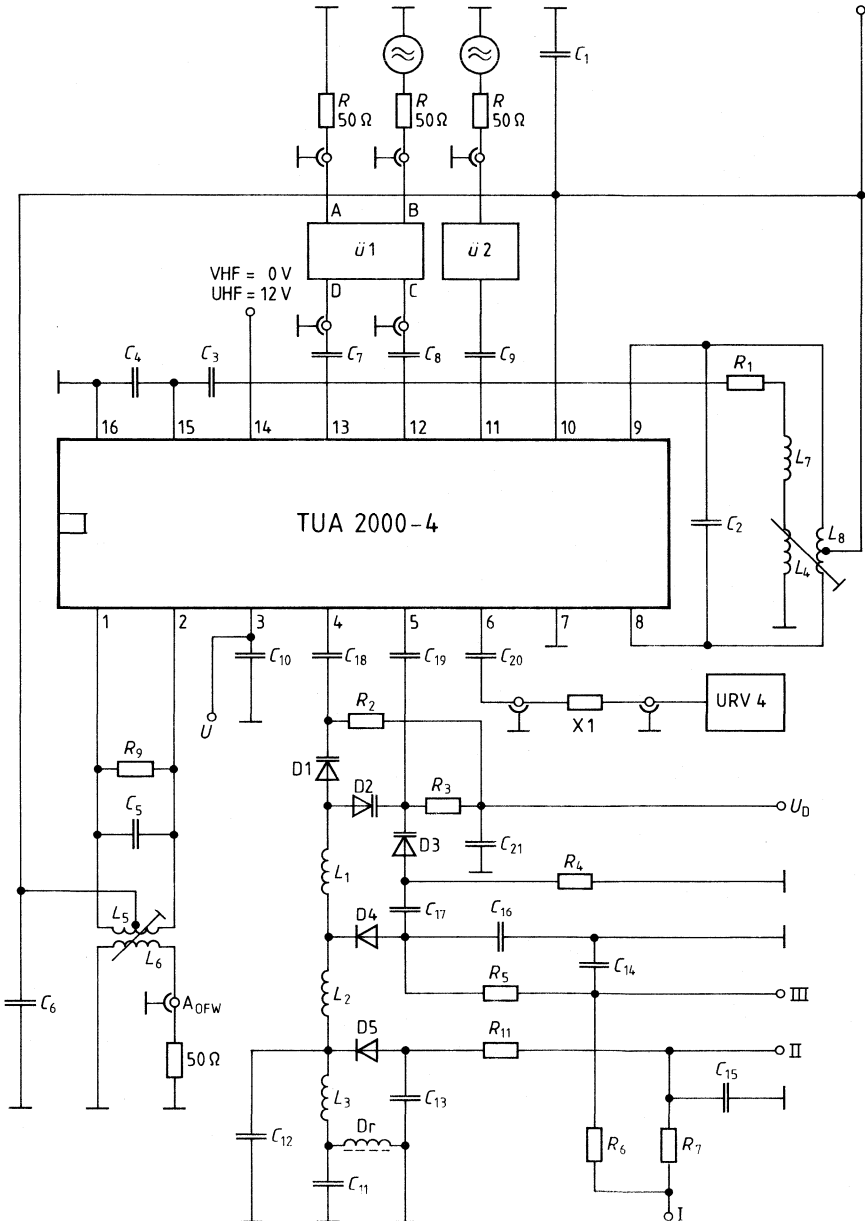
Blockschaltbild



Anschlußbelegung

Anschluß	Funktion
1	„Open-Collector“-Ausgang des ZF-OFW-Treibers
2	„Open-Collector“-Ausgang des ZF-OFW-Treibers
3	Einspeisepunkt für externe Referenzspannung
4	Niederohmiger Kollektorausgang an den Hochpunkt eines Parallelschwingkreises
5	Hochohmiger Basiseingang an den Hochpunkt eines Parallelschwingkreises
6	Oszillatorsignalausgang für Zähleranschluß
7	Masse
8	„Open-Collector“-Ausgang des Mischers
9	„Open-Collector“-Ausgang des Mischers
10	Speisespannung
11	Unsymmetrischer ZF-Signaleingang für das UHF-ZF-Signal
12	Hochohmiger Differenzeingang des Mischers
13	Hochohmiger Differenzeingang des Mischers
14	Schaltspannungseingang für die VHF/UHF-Umschaltung
15	Unsymmetrischer Signaleingang des ZF-OFW-Verstärkers
16	Masse

Prüf- und Meßschaltung 1



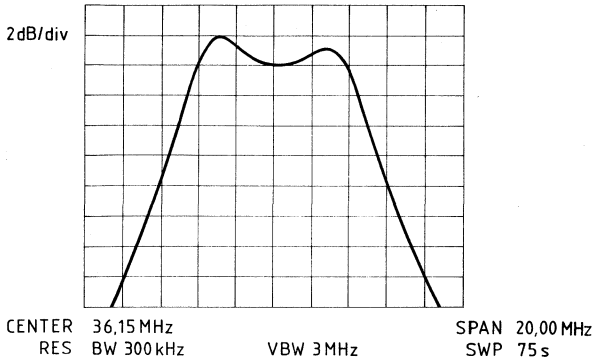
Zur Prüf- und Meßschaltung 1

Verlauf der Durchlaßkurve bei Betrieb in VHF-Band I

$f_{HF} = 60 \text{ MHz} \pm 10 \text{ MHz}$; $U_{i4} = 0 \text{ V}$; $U_{l(RF)} = -40 \text{ dBm}$;

Ref. Level = -10 dBm

Verstärkungs-Meßpunkt $f_{RF} = 60 \text{ MHz}$; $f_{ZF} = 36,15 \text{ MHz}$



Erläuterungen zu den Diagrammen der VHF-Band I, III und UHF-Messung

2 dB/div = 2 dB/Kästchen in der Y-Achse

Center 36,15 MHz = Mittenfrequenz der Darstellung in der ZF-Ebene ist 36,15 MHz

RES BW 300 kHz = Die Auflösungsbandbreite des Spektrum-Analyzers beträgt 300 kHz im ZF-Teil

VBW 3 MHz = Die Videobandbreite im ZF-Teil des Spektrumanalyzers beträgt 3 MHz

SPAN 20.00 MHz = Die gesamte Darstellung des Diagramms beträgt 20 MHz; d.h. 2 MHz/Kästchen in der X-Achse

SWP 75 s = Die Wobbelzeit auf der X-Achse beträgt 75 s

Ref. Level = Der Bezugspegel ist die oberste horizontale Linie des Diagramms

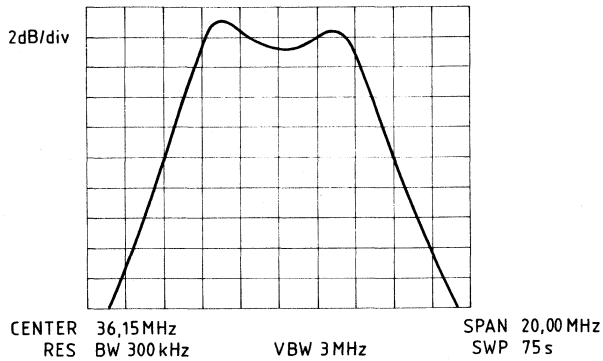
Zur Prüf- und Meßschaltung 1

Verlauf der Durchlaßkurve bei Betrieb in VHF-Band III

Verstärkungs-Meßpunkt $f_{RF} = 220 \text{ MHz}$; $f_{ZF} = 36,15 \text{ MHz}$

$f_{RF} = 220 \text{ MHz} \pm 10 \text{ MHz}$; $U_{14} = 0 \text{ V}$; $U_{I(RF)} = -40 \text{ dBm}$;

Ref. Level = -10 dBm

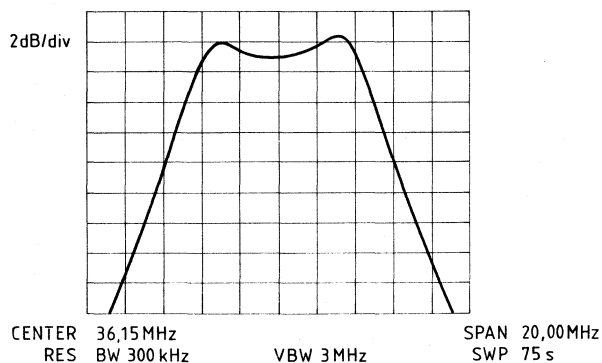


Verlauf der Durchlaßkurve bei Betrieb in UHF-ZF-Stellung

Verstärkungs-Meßpunkt $f_{RFU} = f_{ZF} = 36,15 \text{ MHz}$

$U_{14} = 12 \text{ V}$; $U_{I(u)} = -40 \text{ dBm}$; Ref. Level = 0 dBm;

$f_{RFU} = 36,15 \text{ MHz} \pm 10 \text{ MHz}$;



Zur Prüf- und Meßschaltung 1

Im Leitungsweg Anschluß 4, C 18, D 1, D 2, C 19, Anschluß 5 auf minimale Zuleitungsinduktivität achten, um die parasitäre Serienresonanz außerhalb des Oszillatornutzbereiches zu legen.

Übertrager $\ddot{u}1$:

$\ddot{u}1 = \text{anzac HH-109 } 30\text{--}500 \text{ MHz}$

$C = 0^\circ; R_{gC} = 50 \Omega$

$D = 180^\circ; R_{gD} = 50 \Omega$

Übertrager $\ddot{u}2$:

50Ω auf 200Ω unsymmetrisch

3 Wdg. bifilar auf Kernmaterial

B62152-A7-X1

Dämpfungsglied: X1 = 6 dB

Bd I 58 bis 85 MHz

Bd II 110 bis 216 MHz

Bd III 200 bis 400 MHz

	I	II	III
Band I	-12 V	X	X
Band II	-12 V	+12 V	X
Band III	-12 V	+12 V	+12 V

Zur Prüf- und Meßschaltung 1

Stückliste und Hinweise

Widerstände

R_1	-	10	Ω
R_2	-	47	$k\Omega$
R_3	-	47	$k\Omega$
R_4	-	10	$k\Omega$
R_5	-	2,2	$k\Omega$
R_6	-	100	$k\Omega$
R_7	-	100	$k\Omega$
R_8	-	100	Ω
R_9	-	400	Ω
R_{11}	-	2,2	$k\Omega$

Kondensatoren

C_1	-	1	nF	Chipkondensator	
C_2	-	15	pF	STYROFLEX	
C_3	-	1	nF	STYROFLEX	
C_4	-	10	pF	STYROFLEX	
C_5	-	47	pF	STYROFLEX	
C_6	-	1	nF	Chipkondensator	
C_7	-	1	nF	Chipkondensator	
C_8	-	1	nF	Chipkondensator	
C_9	-	1	nF	Chipkondensator	
C_{10}	-	10	nF	Chipkondensator	
C_{11}	-	82	pF	Chipkondensator	
C_{12}	-	2,2	pF	Chipkondensator	
C_{13}	-	1	nF	Chipkondensator	
C_{14}	-	1	nF	Chipkondensator	
C_{15}	-	1	nF	Chipkondensator	
C_{16}	-	150	pF	Chipkondensator (Trapezkondensator)	
C_{17}	-	27	pF	Chipkondensator (Chipkondensator)	Bitte beachten, daß bei mechanischer
C_{18}	-	6,8	pF	Chipkondensator (Chipkondensator)	Belastung der Platine die Chipkondensatoren
C_{19}	-	33	pF	Chipkondensator (Chipkondensator)	brechen können; die Gesamtfunktion wäre
C_{20}	-	1	nF	Chipkondensator	damit nicht mehr gewährleistet.
C_{21}	-	10	nF	Chipkondensator	

Dioden

D1	-	BB 505 G
D2	-	BB 609
D3	-	BB 609
D4	-	BA 282
D5	-	BA 282
D6	-	BZX 97 C 75 V

IC

TUA 2000-4

Spulen

L_1	-	4 Wdg;	Kern \varnothing 2 mm;	Draht \varnothing 0.5 mm;	CuL
L_2	-	5 Wdg;	Kern \varnothing 4 mm;	Draht \varnothing 0.5 mm;	CuL
L_3	-	9 Wdg;	Kern \varnothing 4 mm;	Draht \varnothing 0.5 mm;	CuL

 L_1, L_2, L_3 -Luftspulen

L_4	-	2.5	Wdg;	CuLS Draht \varnothing 0.25 mm
L_6	-	2*6	Wdg;	CuLS Draht \varnothing 0.25 mm
L_7	-	15	Wdg;	CuLS Draht \varnothing 0.25 mm
L_5	-	2*4.5	Wdg;	CuLS Draht \varnothing 0.25 mm
L_6	-	3	Wdg;	CuLS Draht \varnothing 0.25 mm

Spulenkörper von $L_4/L_6, L_7, L_5/L_6$

Vogt Filterbausatz 10*12

51405 000 00

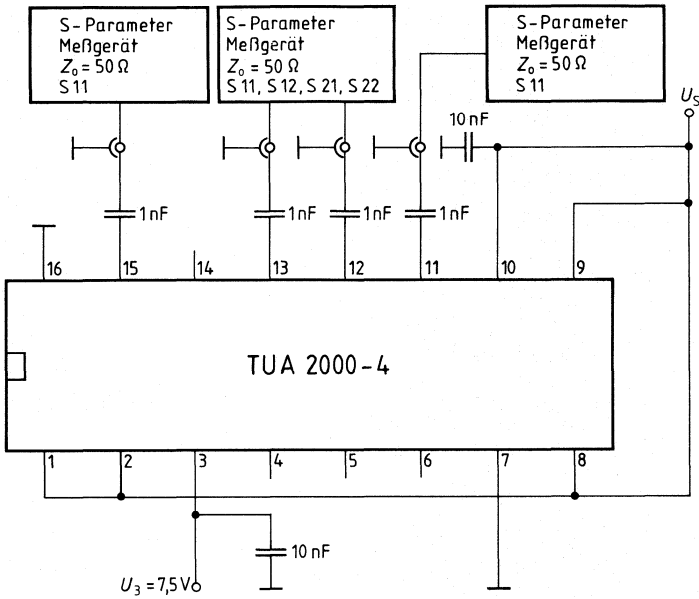
Vogt-Bauteile-Katalog S. 41-8

Drosseln

Dr- 10 μ H

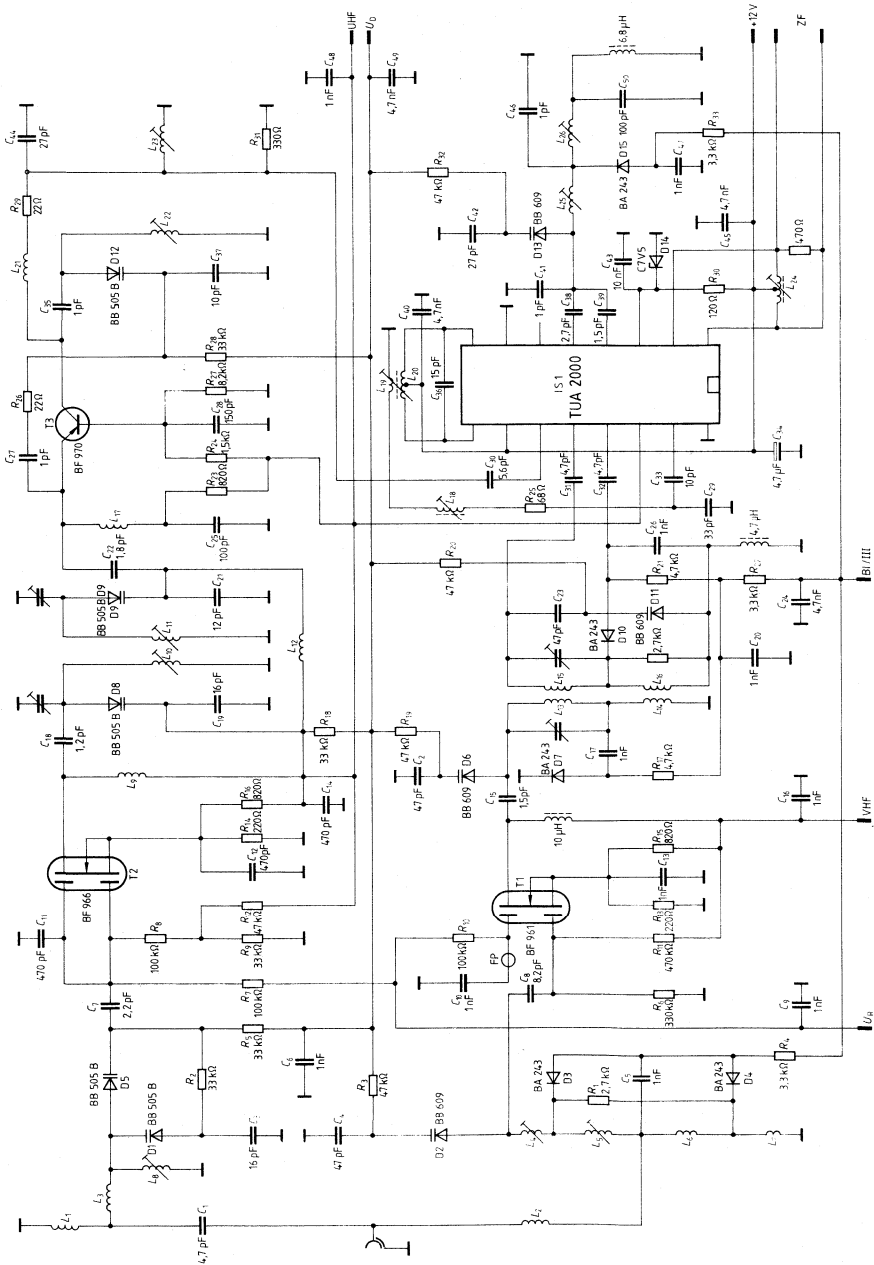
Die Platine ist im Betrieb ohne Sockel abgeglichen. Wird ein Sockel in den vorgesehenen Sockelanschluß eingesetzt, so verändern sich die Parameter Oszillator-Frequenz und -Amplitude sowie Verstärkung und Rauschen.

Prüf- und Meßschaltung 2

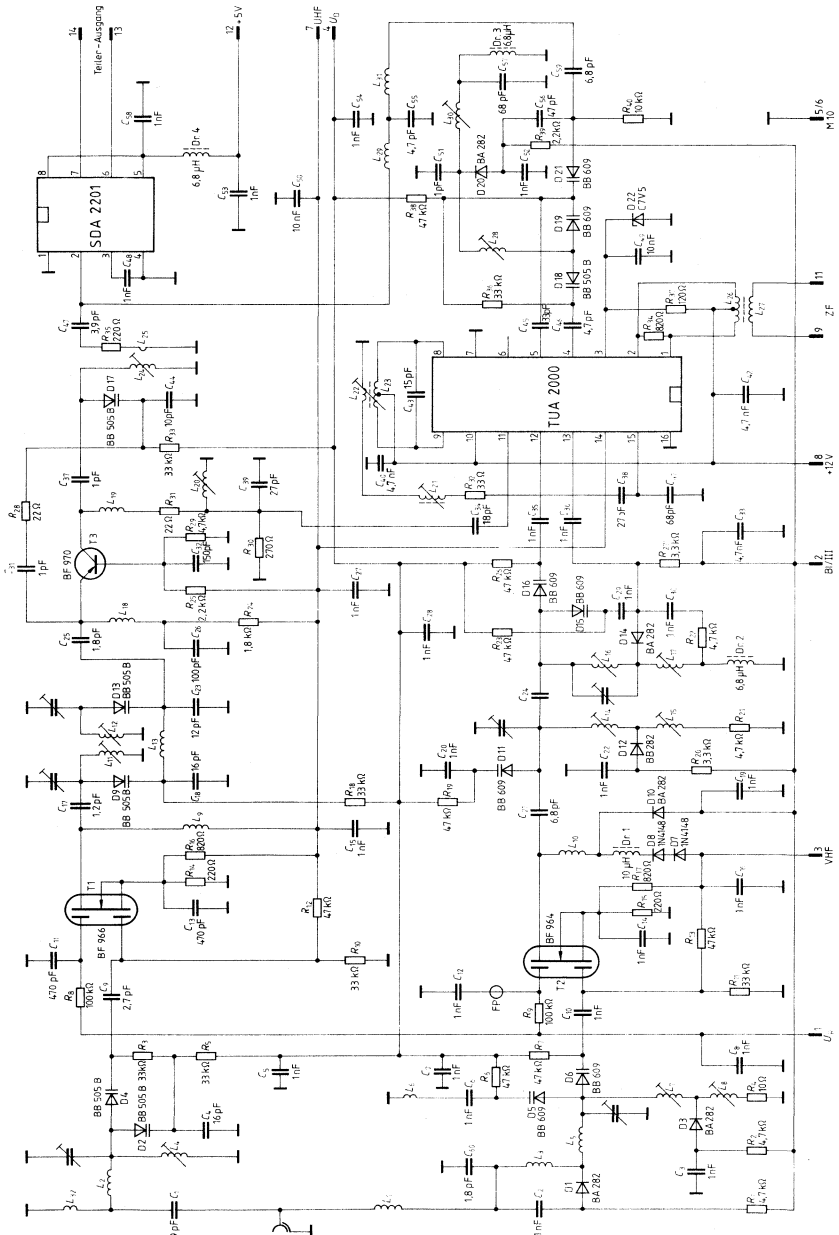


Zur Ermittlung der Werte der Eingangsadmittanz der Anschlüsse 11, 12, 13, 15.

Anwendungsschaltung 1

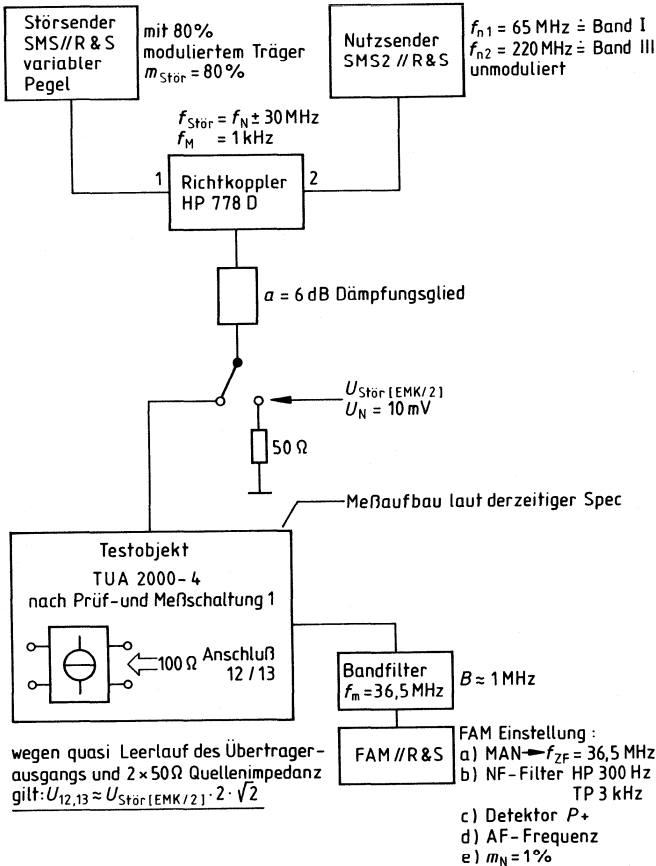


Anwendungsschaltung 2



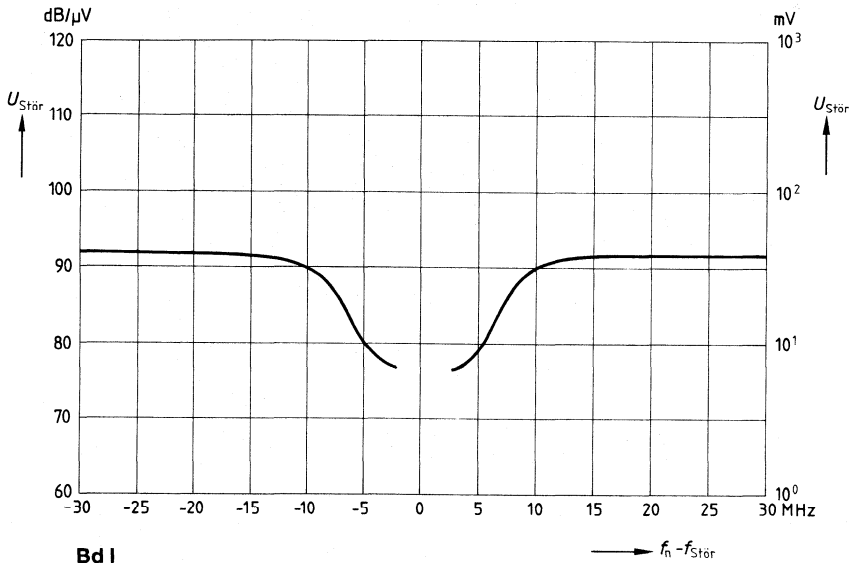
Prüf- und Meßschaltung 3

Meßaufbau zur Messung von Kreuzmodulation

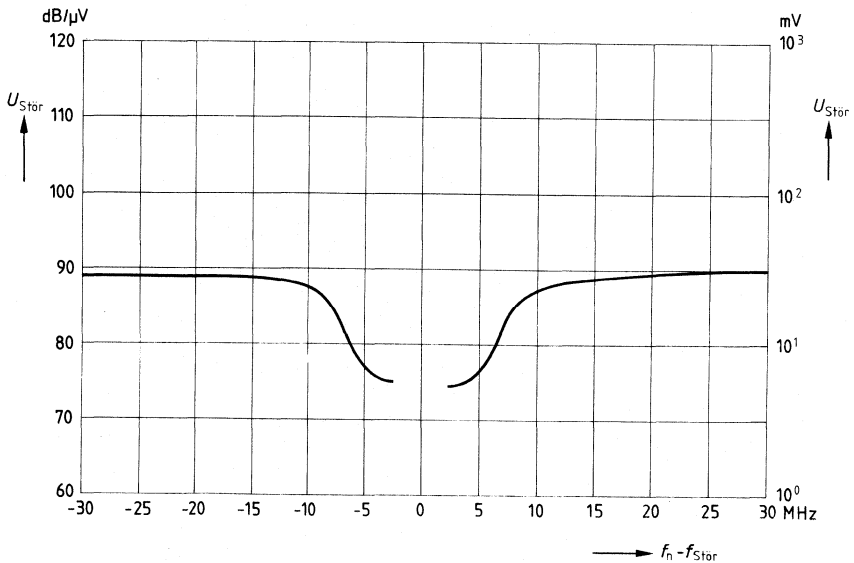


Störspannung für 1 % Kreuzmodulation

$U_{\text{Stör}} = EMK/2; m_{\text{Stör}} = 80 \%$



Bd I



Bd III

Vorläufige Daten

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
TUA 2005	Q 67000-A 8033	DIP 16

Monolithisch integrierte Schaltung, geeignet als Fernseh-Tuner-Baustein für den erweiterten CATV-Frequenzbereich bis 700 MHz.

Der IC zeichnet sich aus

im HF-Teil durch

- einfache Außenbeschaltung
- frequenz- und amplitudenstabiler Oszillator
- optimale Unterdrückung von Oszillator und Eingangsfrequenz am ZF-Ausgang
- hohe Störspannungsfestigkeit
- hochohmigen symmetrischen Mischereingang
- ZF-Nachverstärker für das UHF-ZF-Signal
- symmetrischen Mischerausgang
- interne rauscharme Referenzspannung

im ZF-OFW-Treiberteil durch

- optimale Unterdrückung des Übersprechens
- große Signalaussteuerfähigkeit des hochohmigen unsymmetrischen Eingangs
- niederohmigen symmetrischen Ausgang zur Ansteuerung von OFW-Filtern

Schaltungsbeschreibung

HF-Teil

Der IC enthält einen symmetrischen hochohmigen, rauscharmen Mischereingang, sowie einen multiplikativen Mischer.

Die Amplitude des Oszillators ist geregelt, so daß die Schwingkreissspannung des Oszillatorkreises nicht zu große Werte annimmt. Alle Betriebsströme und Spannungen des Oszillators sind intern stabilisiert, Amplitude und Frequenz des Oszillators sind daher weitgehend unabhängig von Temperatur- und Betriebsspannungsänderungen.

Bei UHF-Betrieb werden Oszillator und Mischer abgeschaltet und die unsymmetrische, rauscharme UHF-ZF-Einkoppelstufe aktiviert.

ZF-OFW-Treiberteil

Der unsymmetrische Eingang des ZF-OFW-Treibers ist hochohmig. Der niederohmige symmetrische Ausgang des ZF-OFW-Treibers hat zwei offene Kollektoranschlüsse; durch einen ohmschen symmetrischen Lastwiderstand kann die Grundverstärkung und der Ausgangswiderstand weiter reduziert werden. Wird an die Kollektroanschlüsse keine Betriebsspannung angelegt, so nimmt dieser Schaltungsteil keinen Strom auf. Die Aussteuerfähigkeit des IC ist abhängig von der angelegten Speisespannung.

Grenzdaten

		min.	max.		Anmerkungen
Speisespannung	U_S	-0,3	14	V	} $U_S = 10$ bis 13,5 V
Strom aus Anschluß 15	$-I_{15}$	0	2	mA	
Spannung an Anschluß 1	U_1	-0,3	U_S	V	
Spannung an Anschluß 2	U_2	-0,3	U_S	V	
Spannung an Anschluß 8	U_8	U_{14}	U_S	V	
Spannung an Anschluß 9	U_9	U_{14}	U_S	V	
Spannung an Anschluß 10	U_{10}	-0,3	U_S	V	
Kapazität an Anschluß 15	C_{15}	0	100	nF	
Kapazität an Anschluß 7	C_3	0	1	μ F	

An den Anschlüssen 4, 5, 6, 11, 12, 13, 16 darf nur die vorgesehene Außenbeschaltung angelegt werden, entsprechend Anwendungsschaltung 1 und 2.

Sperrschichttemperatur	T_j		150	°C
Lagertemperatur	T_s	-40	125	°C
Wärmewiderstand System-Umgebung	R_{thSU}		80	K/W

Funktionsbereich

Speisespannung	U_S	10	13,5	V
Mischereingangsfrequenz	f_M	20	650	MHz
UHF-ZF-Eingangsfrequenz	f_{UHF}	20	650	MHz
Mischer-ZF-Ausgangsfrequenz	f_{MZF}	20	650	MHz
Oszillatorfrequenz	f_{OSZ}	20	700	MHz
Spannung an Anschluß 8, 9	$U_{8,9}$	U_{14}	U_S	V
Spannung an Anschluß 1, 2	$U_{1,2}$	5	U_S	V
Umgebungstemperatur	T_U	0	70	°C

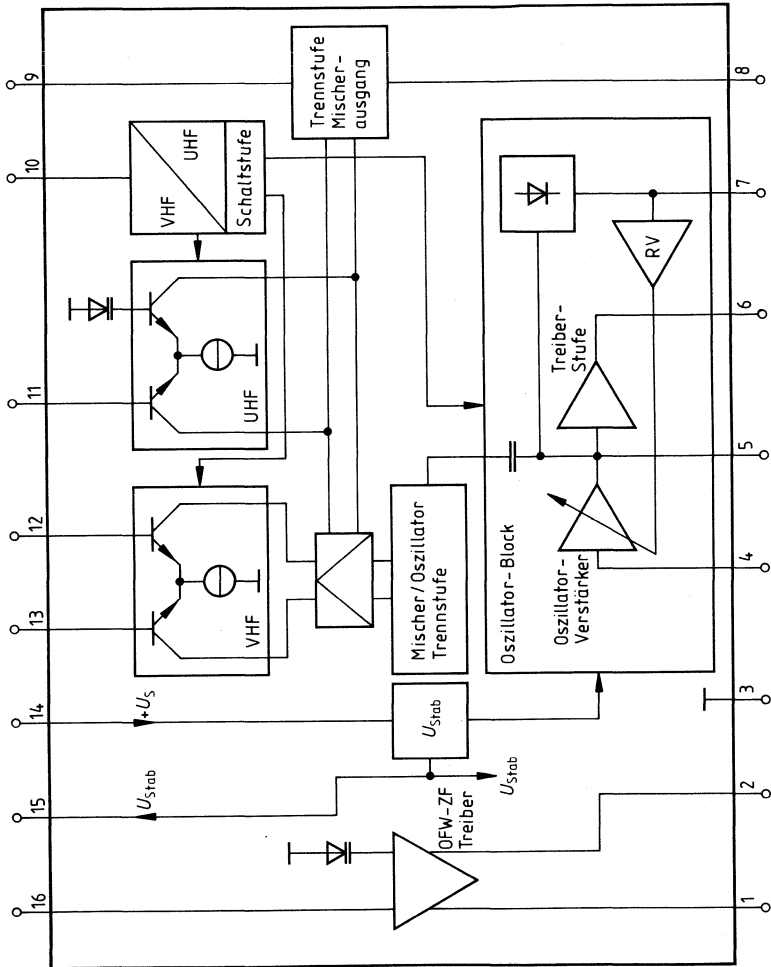
Kenndaten $U_S = 12 \text{ V}; T_U = 25^\circ \text{C}$

		Prüfbedingungen	Bild	min.	typ.	max.	
HF-Teil							
Stromaufnahme	I_{14}	$I_{15} = 0 \text{ mA}, U_{10} = U_S$	1	18	28	37	mA
Referenzspannung	U_{15}	$0 \leq I_{15} \leq 1 \text{ mA}$	1	7,5	8	8,5	V
Oszillatorfrequenzbereich	f_{OSZ}	Außenbeschaltung abgestimmt auf Frequenz		48		700	MHz
Einschaltelaufdrift	Δf_{OSZ}	TK-Wert der Kond. im Osz.-Kreis ist 0; die Drift ist nur auf die Eigenerwärmung des Bausteins be- zogen. $t = 0,5 \text{ bis } 10 \text{ s};$ Kanal S 20	1	0	-100	-500	kHz
Frequenzdrift als Funktion von U_S	$-\Delta f_{\text{OSZ}}$	$U_S = 10 \text{ bis } 13,5 \text{ V}$ S 20	1	-250		250	kHz
UHF-Schaltspannung	U_{10}	$U_{1(U)} = -25 \text{ dBm}$ $U_G \geq -5 \text{ dBm}$	1	7		U_S	V
VHF-Schaltspannung	U_{10}	$U_{1(U)} = -25 \text{ dBm}$ $U_G < -30 \text{ dBm}$ statisch	1	0		3	V
Ausgangs impedanz	$Z_8; Z_9$		7	10			k Ω
Ausgangskapazität	$C_8 = C_9$		6	0,5	1	2,0	pF
HF-Ausgangsphase	$\alpha_{8,9}$			140	180	220	Grad
Mischverstärkung	G_3	Kanal 3; $R_G = 100 \Omega$	1	25	27	29	dB
Mischverstärkung	G_{S20}	Kanal 9; $R_G = 100 \Omega$ $f = 294,25 \text{ MHz}$	1	25	27	29	dB
Mischverstärkung	G_{21} Wt 21	Kanal S 20; $R_G = 100 \Omega$ $f = 294,25 \text{ MHz}$	1	25	27	29	dB
Mischverstärkung	G_{21} Wt 21	Kanal Wt 21; $R_G = 100 \Omega$ $f = 421,25 \text{ MHz}$	1	25	27	29	dB
UHF-ZF Verstärkung	UHF	$R_G = 200 \Omega$; $f_{\text{ZF}} = 36,5 \text{ MHz}$	1	31	33	35	dB
Mischrauschen	C_{R9}	Kanal 9; $R_G = 100 \Omega$ $f = 203,25 \text{ MHz}$					
Mischrauschen	F_3	Kanal 3; $R_G = 100 \Omega$	1			8	dB
Mischrauschen	F_{S20}	Kanal S 20; $R_G = 100 \Omega$	1			10	dB
Mischrauschen	F_{21}	Kanal 21; $R_G = 100 \Omega$	1			14	dB
UHF-ZF-Rauschen	F_{UHF}	$R_G = 200 \Omega$	1			7	dB
Oszillatorausgangssignal für PLL bzw. Frequenzteiler	U_6	Kanal 3; $R_L = 200 \Omega$ S 20	1	-27		-17	dBm

Kenndaten $U_S = 12 \text{ V}; T_U = 25 \text{ °C}$

		Prüfbedingungen	Bild	min.	typ.	max.	
OFW-ZF-Treiber							
Stromaufnahme	$I_1 + I_2$	$U_S = 12 \text{ V}$		17	22	28	mA
Eingangswiderstand	Z_{16}	S-Parameter Mess.	2		3		k Ω
Eingangskapazität	C_{16}	S-Parameter Mess.	2		1,5		pF
Symmetrischer Ausgangswiderstand	$ Z_{1/2} $	S-Parameter Mess.	5	50	100	200	Ω
Linearität (zulässiges Eingangssignal)	U_{16}	$m_S = 80 \text{ %};$ $f_S = 36,5 \text{ MHz}$ Klirrfaktor des Ausgangssignals U_Q beträgt $k = 1 \text{ %}$	3		250		mV
Rauschmaß	F	$R_G = 200 \text{ }\Omega$	4		10		dB
Verstärkung	V	$R_E = R_G = 50 \text{ }\Omega$	3		-16		dB

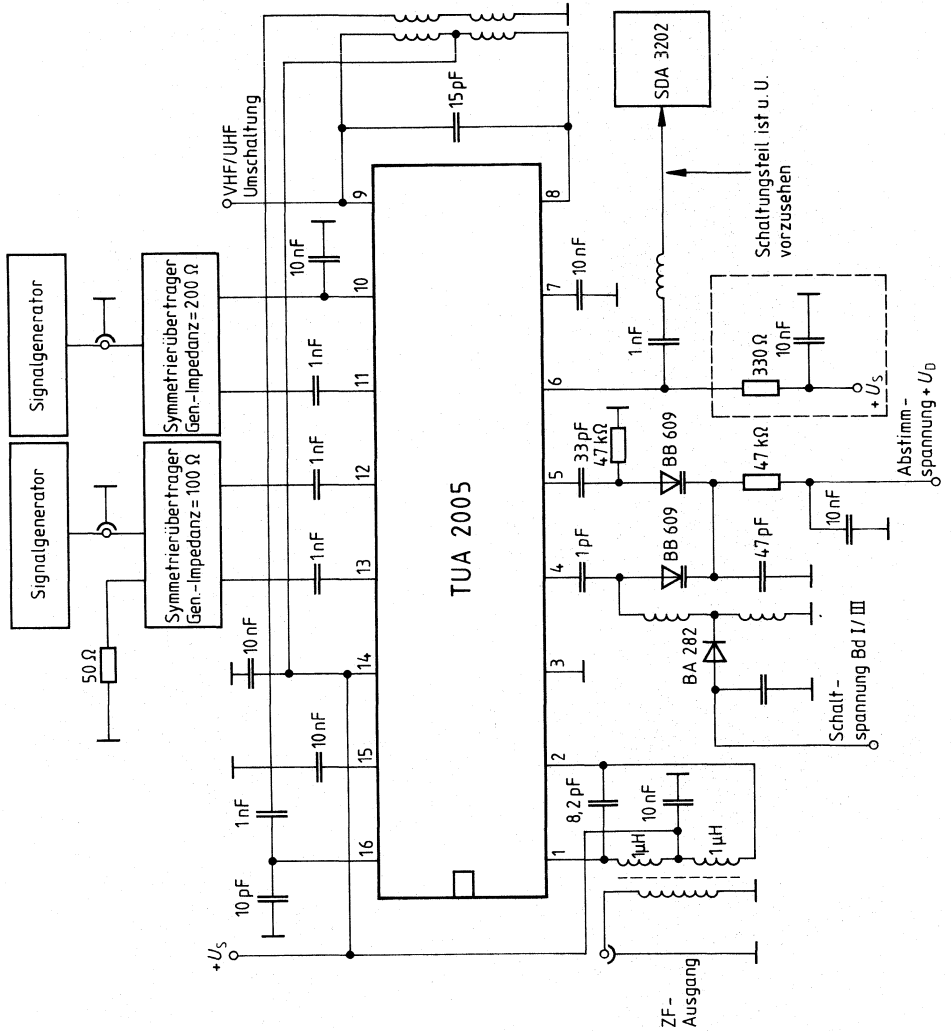
Blockschaltbild



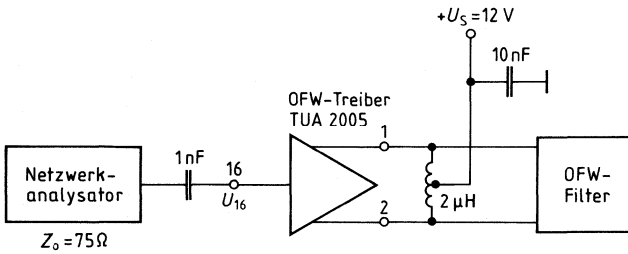
Anschlußbelegung

Anschluß	Funktion
1	Niederohmiger symmetrischer Ausgang des OFW-Treibers
2	Niederohmiger symmetrischer Ausgang des OFW-Treibers gegenphasig zu Anschluß 1
3	Masse
4	Hochohmiger Eingang des Oszillatorverstärkers
5	Niederohmiger Ausgang des Oszillatorverstärkers
6	Oszillatorsignalausgang für PLL-Systeme evtl. Open-Kollektor- Ausgang
7	Abblockkondensator der Oszillatoramplitudenregelung
8	Symmetrischer Mischerausgang
9	Symmetrischer Mischerausgang gegenphasig zu Anschluß 8
10	Schaltspannungseingang für die VHF/UHF Umschaltung
11	Hochohmiger unsymmetrischer HF-Eingang für das UHF-ZF-Signal
12	Hochohmiger symmetrischer HF-Eingang des VHF-Mischers
13	Hochohmiger symmetrischer HF-Eingang des VHF-Mischers gegenphasig zu Anschluß 12
14	Speisespannung
15	Abblockpunkt der internen Referenzspannung
16	Hochohmiger unsymmetrischer ZF-Eingang des OFW-Treibers

Meßschaltung 1

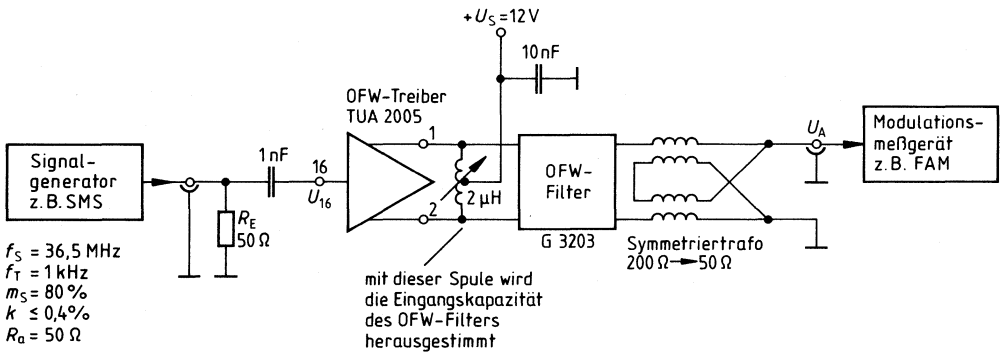


Meßschaltung 2



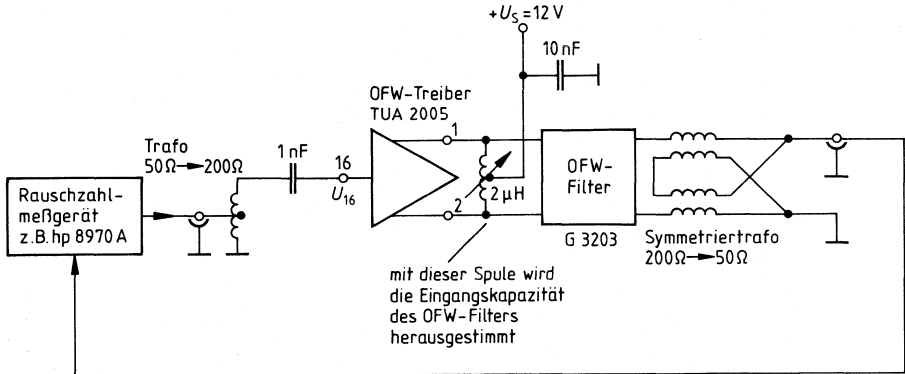
Bei 36,5 MHz wird der Eingangsreflexionsfaktor S_{16} gemessen und daraus die Parallelersatzschaltung errechnet.

Meßschaltung 3

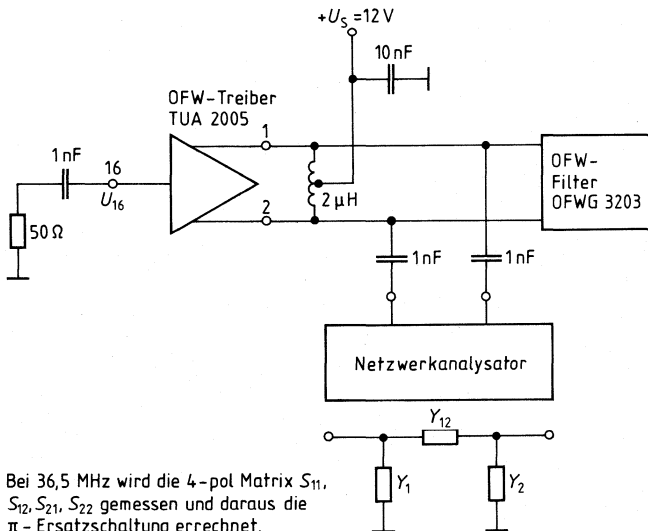


$f_S = 36,5 \text{ MHz}$
 $f_T = 1 \text{ kHz}$
 $m_S = 80 \%$
 $k \leq 0,4\%$
 $R_a = 50 \Omega$

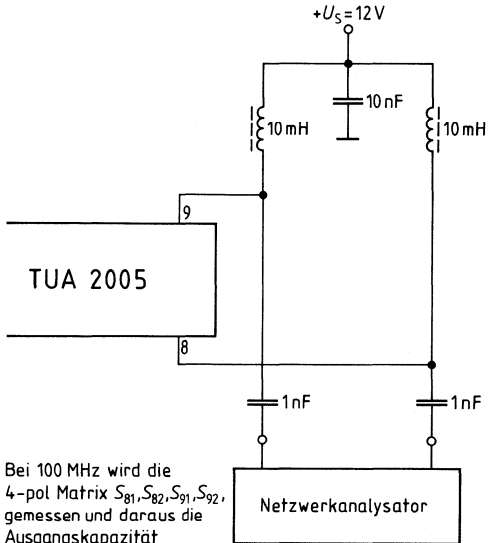
Meßschaltung 4



Meßschaltung 5



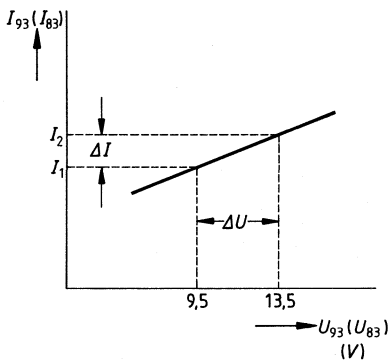
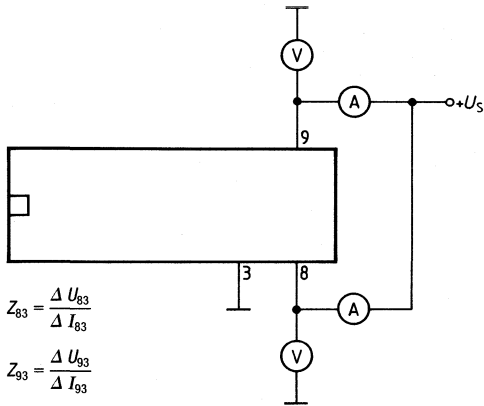
Meßschaltung 6



Bei 100 MHz wird die 4-pol Matrix $S_{81}, S_{82}, S_{91}, S_{92}$ gemessen und daraus die Ausgangskapazität errechnet

Meßschaltung 7

Messung der statischen Ausgangsimpedanz



Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
UAA 170	Q 67000-A 940	DIP 16

Integrierte Schaltung zur Ansteuerung von 16 Leuchtdioden. In Abhängigkeit von der Eingangsspannung werden die einzelnen LEDs innerhalb einer Zeile in Form eines Leuchtpunktes gesteuert. Beim UAA 170 verläuft das Verhältnis Steuerspannung zu Ansteuerung einer diskreten LED linear.

Durch entsprechende Beschaltung kann die Helligkeit der LEDs verändert und der Leuchtpunkt von gleitend bis springend eingestellt werden. Mit einem zweiten IC lassen sich bis zu 30 Leuchtdioden ansteuern.

Grenzdaten

Speisespannung	U_S	18	V
Eingangsspannungen	U_{11}, U_{12}, U_{13}	6	V
Laststrom	I_{14}	5	mA
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	R_{thSU}	90	K/W

Funktionsbereich

Speisespannung (LED rot *)	U_S	11 bis 18	V
Umgebungstemperatur	T_U	-25 bis 85	°C

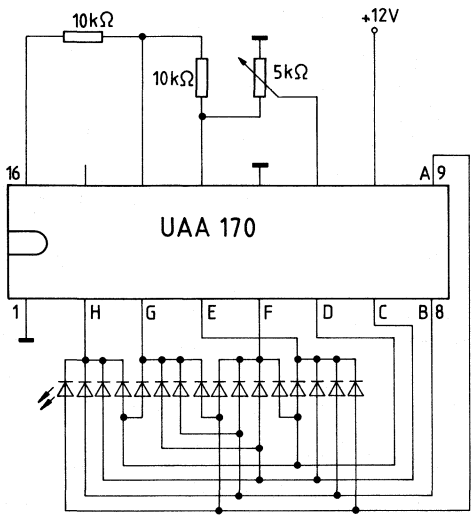
*) Die untere Grenze gilt nur bei einer Durchlaßspannung der LEDs von ca. 1,5 V (rote LEDs), bei höherer Durchlaßspannung erhöht sich entsprechend die untere Grenze.

Kenndaten

$U_S = 12\text{ V}; T_U = 25\text{ }^\circ\text{C}$

		min.	typ.	max.	
Stromaufnahme $I_{14} = 0; I_{16} = 0$	I_S	2	4	10	mA
Steuer-Eingangsstrom	I_{11}	-2			μA
Referenz-Eingangsstrom	I_{12}, I_{13}	-2			μA
Spannungsunterschied	$\Delta U_{12/13}$	1,4		6,0	V
Spannungsunterschied für gleitenden Leuchtübergang	$\Delta U_{12/13}$	1,4			V
Spannungsunterschied für springenden Leuchtübergang	$\Delta U_{12/13}$	4			V
Spannungsunterschied	$\Delta U_{12/13}$	4			V
Stabilisierte Spannung $I_{14} = 300\text{ }\mu\text{A}$ $I_{14} = 5\text{ mA}$	U_{14}		5,0	6,0	V
	U_{14}	4,5			V
Referenzeingangsspannung	$U_{\text{REF max}}$	1,4		6,0	V
	$U_{\text{REF min}}$	0		4,6	V
Toleranz der Flußspannungen der LEDs untereinander	ΔU_D			0,5	V
Ausgangsstrom für LEDs	ΣI_D		25		mA

Meßschaltung



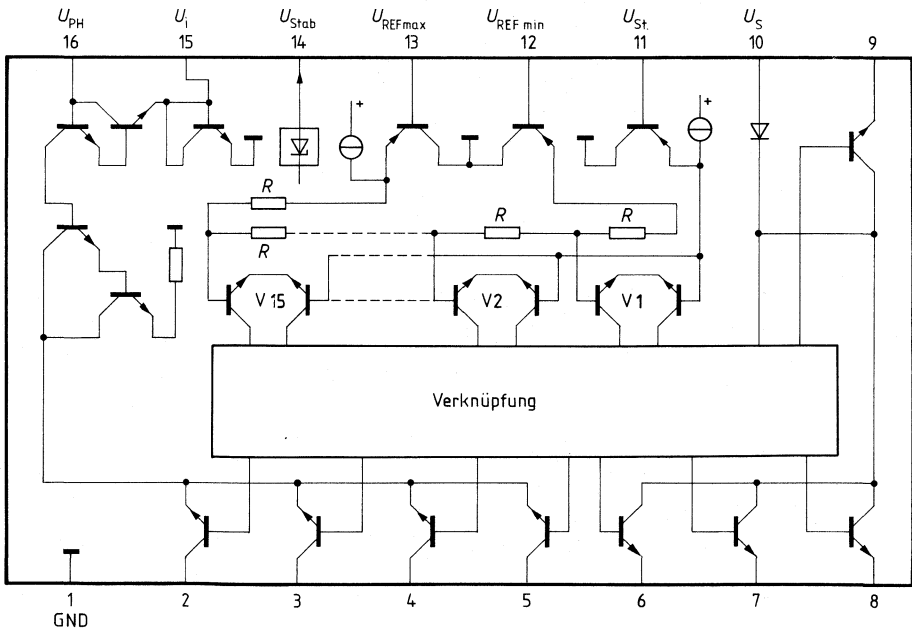
Skalenanzeige mit Lumineszenzdiode

Skalenanzeigen in Form eines wandernden Leuchtpunktes eignen sich besonders für die Erfassung von Richtwerten. Anwendungen dieser Art ergeben sich z.B. bei Füllstandsmessern, Aussteuerungsanzeigen, Tachometern, Rundfunkskalen usw. Bei einem Einsatz in Meßgeräten bietet sich eine Bereichseingrenzung durch verschiedenfarbige Lumineszenzdiode an. Kreisskalen lassen sich durch eine ringförmige Anordnung der Dioden darstellen. Die integrierte Schaltung UAA 170 wurde speziell für die Aussteuerung einer 16stelligen Leuchtdiodenskala entwickelt.

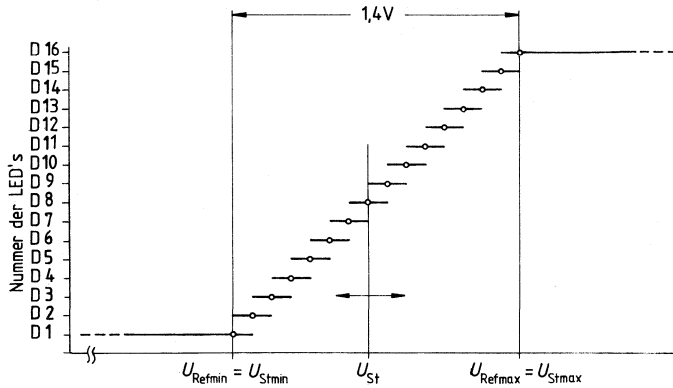
Die Eingangsspannungen an den Anschlüssen 11, 12 und 13 sind im Bereich von 0 bis 6 V frei wählbar. Geeignete Spannungsteiler ermöglichen eine beliebige Anpassung. Der Gleichspannungswert U_{St} ist jeweils einer bestimmten Stelle der Diodenkette zugeordnet. Die Spannungsdifferenz zwischen den Anschlüssen 12 und 13 entspricht dabei dem möglichen Anzeigebereich. $\Delta U_{12/13}$ bestimmt gleichzeitig die Art des Leuchtübergangs zweier Dioden. Der Leuchtpunkt gleitet bei $\Delta U_{12/13} \sim 1,4$ V kontinuierlich entlang der Skala. Mit zunehmender Spannungsdifferenz wird der Übergang abrupter, bis bei $\Delta U_{12/13} \sim 4$ V der Leuchtpunkt von Diode zu Diode springt.

Eingangsspannungen außerhalb des gewählten Anzeigebereichs bringen die Dioden D1 bzw. D16 zum Leuchten, so daß hierbei nur die Bereichsüberschreitung festgestellt werden kann.

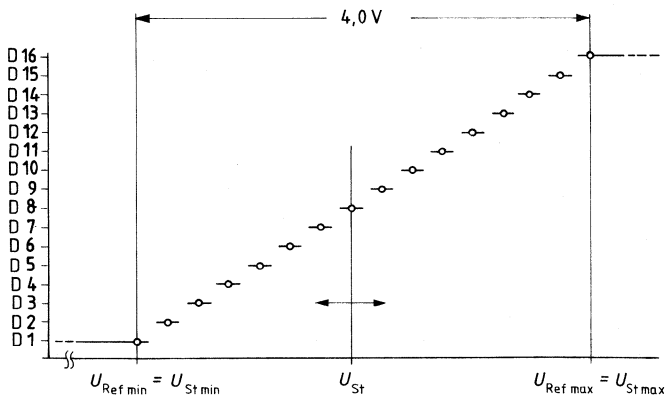
Blockschaltbild



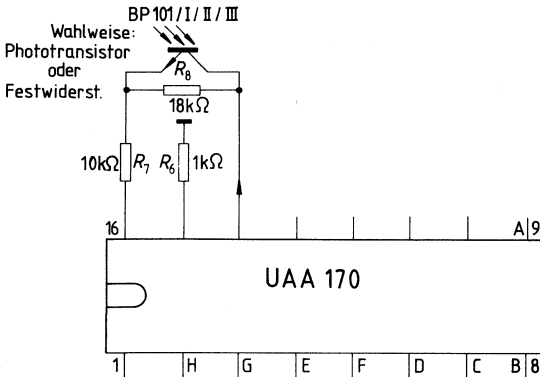
Anzeige bei gleitendem Übergang UAA 170



Anzeige bei springendem Übergang UAA 170



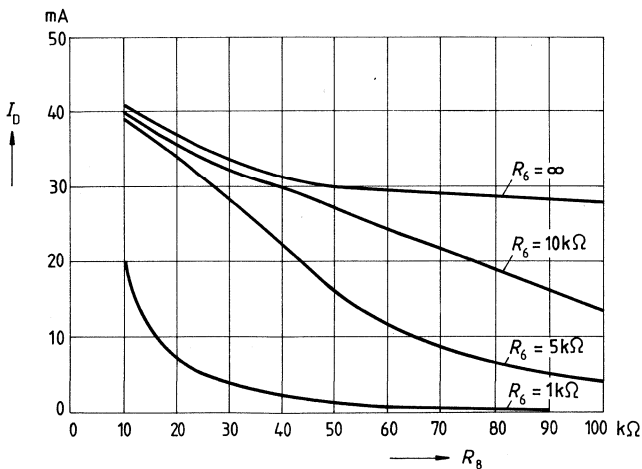
Helligkeitssteuerung



Die Anschlüsse 14, 15 und 16 dienen zur Festlegung des Diodenstroms. Entsprechend der gewünschten Lichtstärke läßt sich damit der Durchlaßstrom der Dioden im Bereich $I_F \approx 0$ bis 50 mA linear variieren. Der Widerstand an Anschluß 15 definiert den Stellbereich. Die Widerstände zwischen Anschluß 14 und 16 bestimmen den Strom.

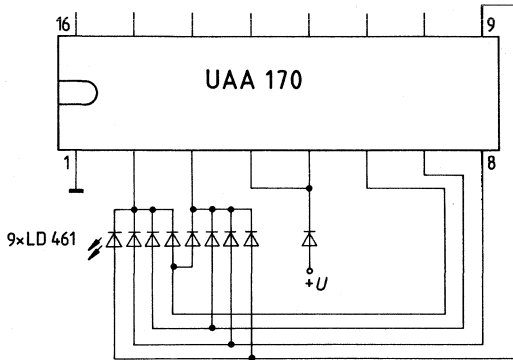
Mit Hilfe eines Phototransistors z.B. BP 101 kann die Lichtstärke der LEDs an eine veränderliche Umfeldhelligkeit angepaßt werden.

Diodenstrom $I = f(R_6)$
 $U_S = 12\text{ V}; T_U = 25\text{ }^\circ\text{C}; U_{14} = 5,4\text{ V};$ rote LEDs

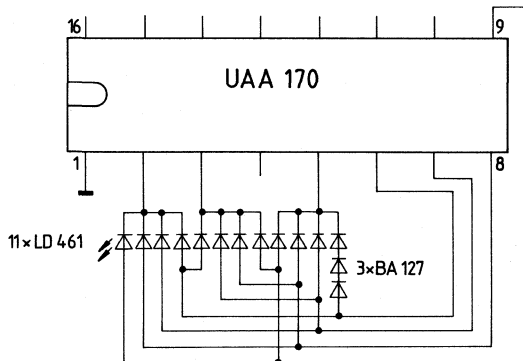


Betrieb von weniger als 16 Leuchtdioden

Ansteuerung von 9 LEDs



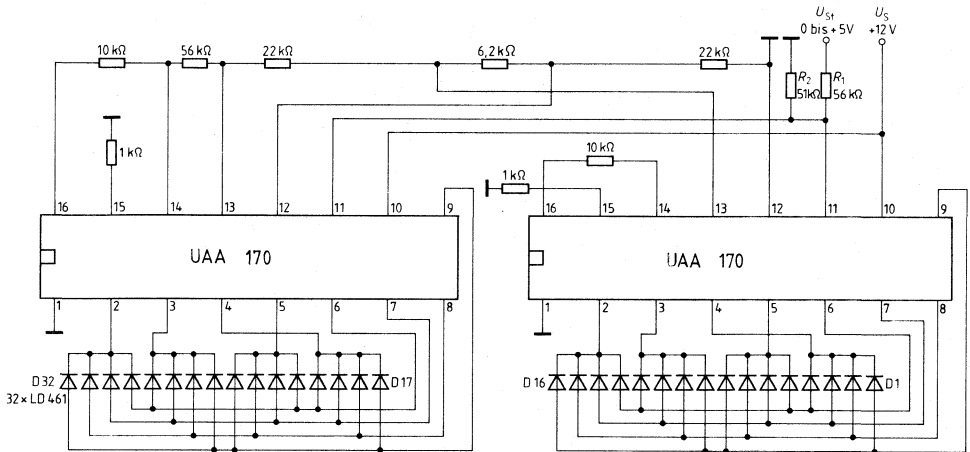
Ansteuerung von 11 LEDs



Anwendungsschaltung zur Ansteuerung von 30 LEDs mit 2 × UAA 170

Anzeigebereich für Steuerspannung $U_{St} = 0$ bis $+5$ V, $U_{12/13} = 2 \times 1,2$ V = $2,4$ V.

Da sich bei Über- bzw. Unterschreitung der durch R_3 , R_4 , R_5 eingestellten Maximal- bzw. Minimalspannungen U_{13} bzw. U_{12} die Dioden D16 bzw. D17 dauernd leuchten, sind diese gegebenenfalls abzudecken.



Dieses Bild zeigt eine Erweiterung der Schaltung auf 30 Dioden mit 2 UAA 170. Die Dioden D16 oder D17 leuchten bei Überschreiten der gegenseitigen Grenzwerte dauernd. Sie sind ggf. abzublenden. Die Referenzspannung $\Delta U_{12/13} = 2 \times 1,2 = 2,4$ V wird hier von einer an Anschluß 14 verfügbaren stabilisierten Gleichspannung von typisch 5 V abgeleitet. Ein Widerstand von $6,2$ kΩ sorgt für eine Überschneidung der Bereiche, um einen kontinuierlichen Übergang von D15 auf D18 zu gewährleisten. Die Steuerspannung U_{St} wird den Anschlüssen 11 parallel über einen Teiler $R_1 : R_2$ zugeführt. Der Spannungsteiler ist entsprechend der gewünschten Eingangsspannung zu dimensionieren. Wird ein Teilerstrom von $I = 100 \mu A$ zugrunde gelegt und eine Steuerspannung von $U_{St} = 10$ V angenommen, so folgt:

$$R_2 = \frac{\Delta U_{12/13}}{I} = \frac{2,4}{0,1} = 24 \text{ k}\Omega \text{ und}$$

$$R_1 = \frac{U_{St} - \Delta U_{12/13}}{I} = \frac{7,6}{0,1} = 76 \text{ k}\Omega$$

Der nächstliegende Normwert lautet $R_1 = 75$ kΩ. Die Spannungsdifferenz für die Weiterschaltung um eine Stelle beträgt dann $\Delta U_{St} = \frac{10 \text{ V}}{30} = 0,16$ V.

Bipolare Schaltung

Typ	Bestellnummer	Gehäuse
UAA 180	Q 67000-A 1104	DIP 18

Integrierte Schaltung zur Ansteuerung von 12 Leuchtdioden. Analog der Eingangsspannung wurden die LEDs in Form eines Leuchtbandes, ähnlich einer Thermometerskala gesteuert. Durch entsprechende Beschaltung kann die Helligkeit der LEDs verändert und der Leuchtübergang zweier benachbarter LEDs von „gleitend“ bis „springend“ eingestellt werden.

Grenzdaten

Speisespannung	U_S	18	V
Eingangsspannung	U_3	6	V
	U_{16}	6	V
	U_{17}	6	V
Sperrschichttemperatur	T_j	150	°C
Lagertemperatur	T_s	-40 bis 125	°C
Wärmewiderstand System-Umgebung	$R_{th\ SU}$	78	K/W

Funktionsbereich

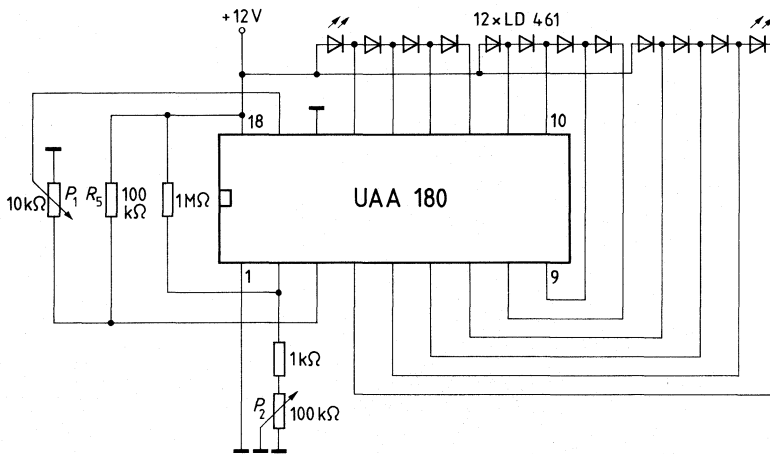
Speisespannung	U_S	10 bis 18	V
Umgebungstemperatur	T_U	-25 bis 85	°C

Kenndaten

$U_S = 12\text{ V}$; $T_U = 25\text{ }^\circ\text{C}$

	min.	typ.	max.	
Eigenstromaufnahme $I_2 = 0$ (ohne LED-Strom)		5,5	8,2	mA
Eingangsströme $U_3 - U_{i6} < 2\text{ V}$		0,3	1	μA
		0,3	1	μA
		0,3	1	μA
Spannungsdifferenz für kontinuierlichen Leuchtübergang	1,0			V
Spannungsdifferenz für springenden Leuchtübergang	4,0			V
Diodenstrom je Diode		10		mA
Toleranz der LED-Flußspannungen			1,0	V

Meßschaltung



- P_1 Leuchtbandkontrolle
- P_2 Helligkeitskontrolle

Funktions- und Schaltungsbeschreibung

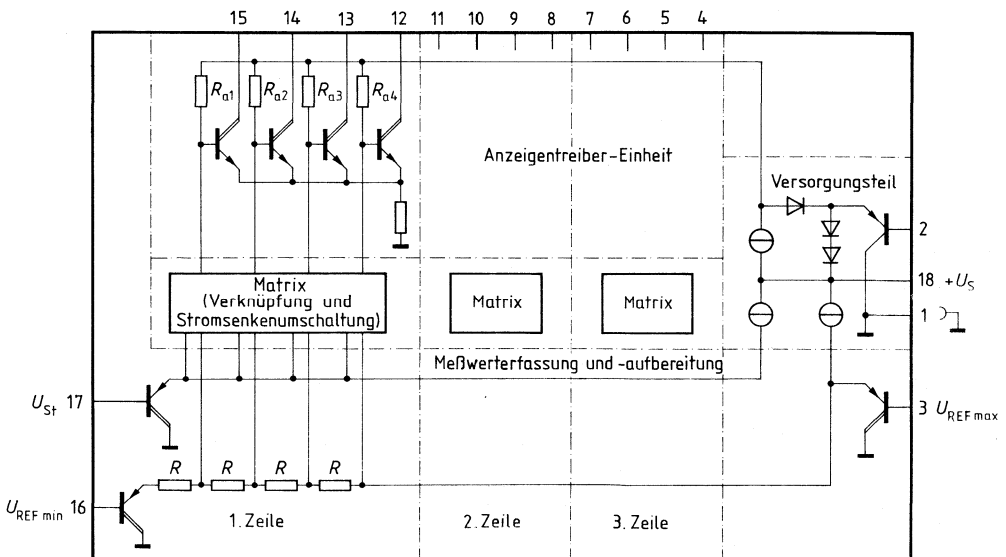
Skalenanzeigen in Form eines wachsenden Lichtbandes eignen sich besonders für die Erfassung von Richtwerten. Anwendungen dieser Art ergeben sich z.B. bei Füllstandsmessern, Aussteuerungsanzeigen, Tachometern, Feldstärkeanzeigen usw. Bei einem Einsatz in Meßgeräten bietet sich eine Bereichseingrenzung durch verschiedenfarbige LEDs an.

Die Spannungsdifferenz zwischen den Anschlüssen 16 und 3 entspricht dabei dem möglichen Anzeigebereich. $U_{16/3}$ bestimmt gleichzeitig den Leuchtübergang zweier Dioden. Das Leuchtband gleitet bei $U_{16/3} \geq 1$ V kontinuierlich entlang der LED-Reihe. Mit zunehmender Spannungsdifferenz wird der Übergang abrupter, bis bei $U_{16/3} \approx 4$ V das Leuchtband von Diode zu Diode springt.

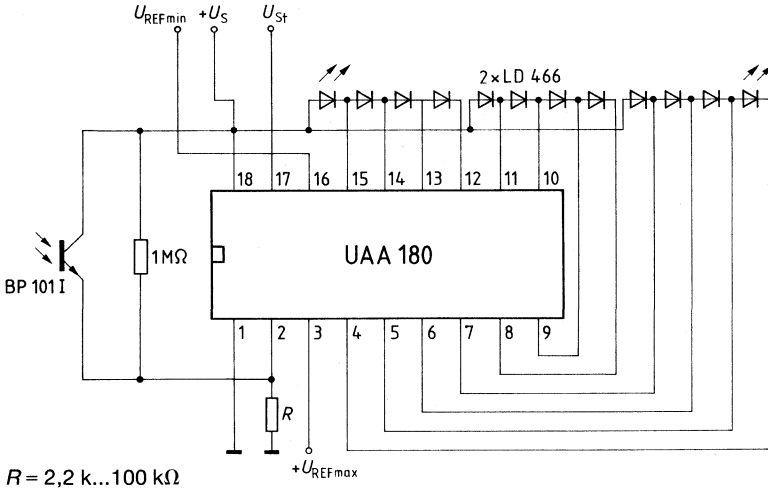
Jedes Quartett muß aus gleichartigen Dioden bestehen, um die Funktion sicherzustellen. Es ist daher möglich, das erste und dritte Quartett rotleuchtend und das zweite Quartett grünleuchtend auszuführen, um einen Arbeitsbereich zu kennzeichnen. Der Anschluß 2 dient zur Festlegung des Diodenstroms. Entsprechend der gewünschten Lichtstärke läßt sich damit der Durchlaßstrom der Dioden im Bereich $I_F \approx 0$ bis 10 mA linear variieren.

Schaltung 1 zeigt die Möglichkeit, diesen Widerstand mit Hilfe des Phototransistors BP 101 regelbar auszuwählen, um die Lichtstärke an eine veränderliche Umfeldhelligkeit anzupassen. Der Regelbereich des Diodenstroms reicht von $I_F \approx 5$ mA in unbeleuchtetem Zustand des BP 101 bis $I_F \approx 10$ mA bei voller Beleuchtung. Ohne Beschaltung an Anschluß 2 stellt sich ein Diodenstrom von 10 mA ein.

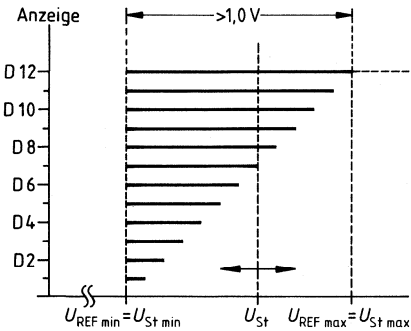
Blockschaltbild



Anwendungsschaltung 1



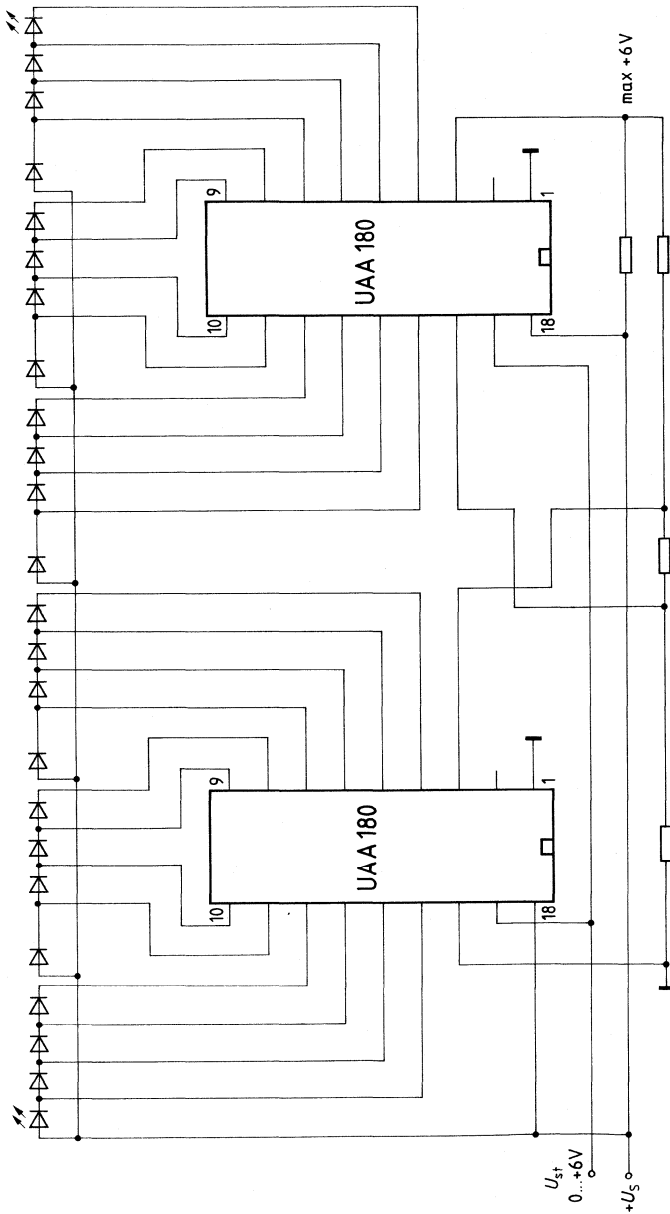
LED-Anzeige = $f(U_{St})$



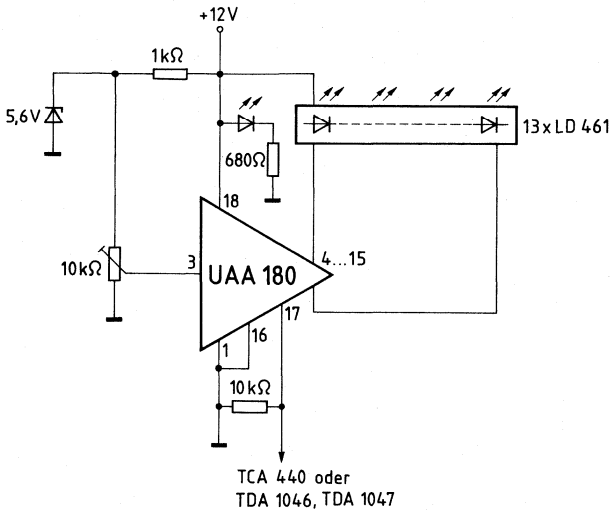
Wird in einem Quartett nicht die volle Zahl von Anzeigedioden benötigt und will man die ersten beschalteten Dioden bei Vollaussteuerung leuchtend belassen, so müssen statt der fehlenden Leuchtdioden Brücken eingesetzt werden. Andernfalls schalten die ersten Dioden des Quartetts bei Überschreiten des Anzeigebereichs ab.

Anwendungsschaltung 2

zur Kaskadierung mehrerer UAA 180 (bis zu 7)



Anwendungsschaltung 3 zur Feldstärkeanzeige



Systeme

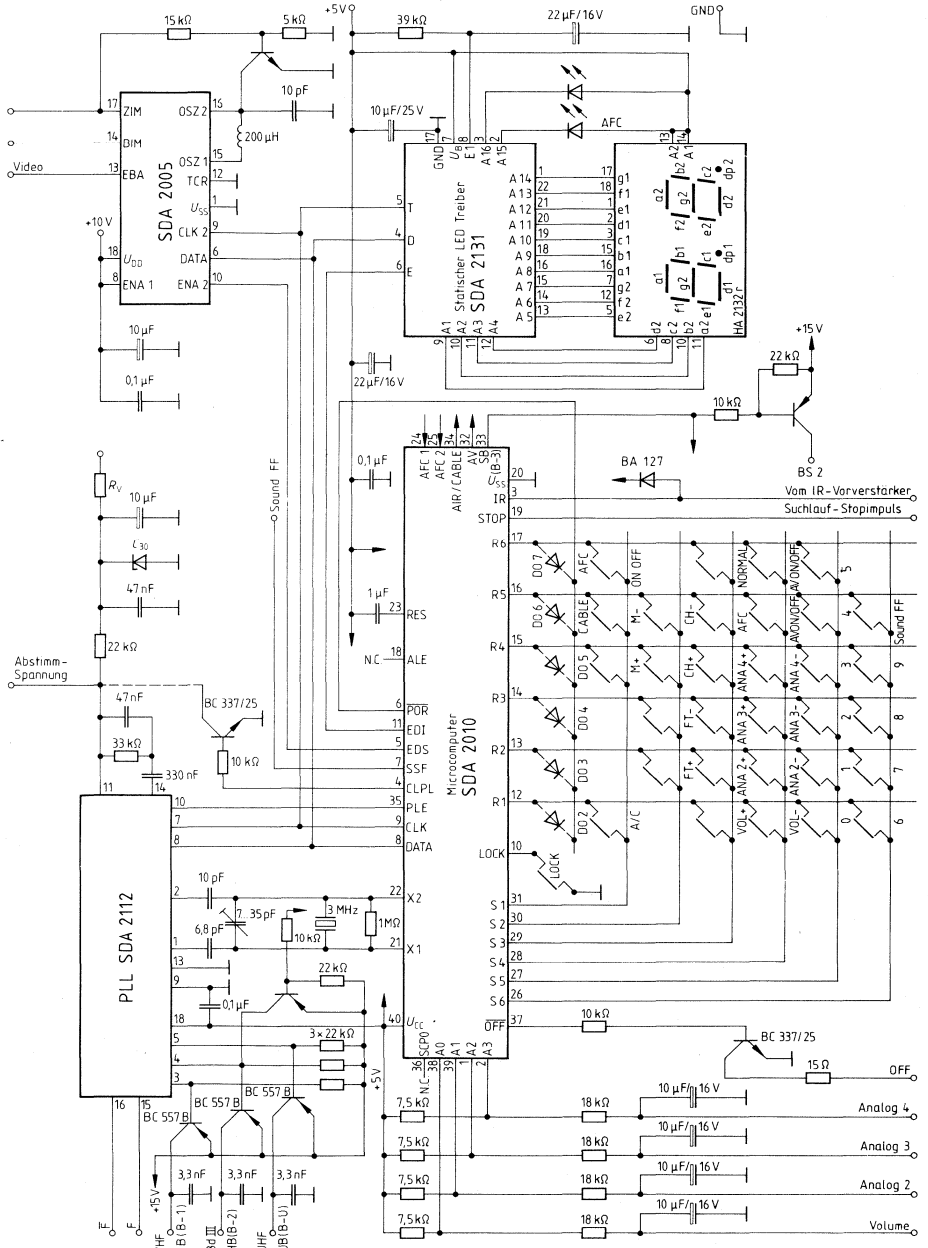
- Frequenzsynthese mit Schrittweite 125 kHz
- Kanaltabelle USA und Kanada (Standard-Norm)
- Tauglich für Multiband-Tuner
- Betriebsart Air und Cable
- Direkte Kanalwahl 2 bis 83 (Air)
2 bis 64 (Cable)
- Manuelle Kanaleinstellung auf- und abwärts
- Automatische Suche belegter Kanäle auf- und abwärts
- Feinabstimmung
- 12 Speicherplätze im Rechner für je einen Kanal
- AFC durch den Benutzer wählbar
- Nahbedienung: 36 Befehle
- Fernbedienung: 62 Befehle
- 4 Kontrollausgänge für AV, Ton, Air/Cable, AFC
- 2stellige LED-Anzeige der Kanalnummer
- Einblendung der Kanalnummer auf dem Bildschirm
- Abschaltungsautomatik nach 5 Minuten bei Senderausfall

Bausteine des Systems

Rechner, Speicher:	SDA 2010-A 004
Teiler:	SDA 2201
PLL:	SDA 2112-2
Anzeige:	SDA 2131
IR-Bausteine:	TDA 4050 B
	SDA 2008

Weiterführende Unterlagen auf Anfrage erhältlich.

Blockschaltbild



- Frequenzsynthese mit Schrittweite 62,5 kHz
- Kanal 21 mit erweiterter Feinabstimmung
- Erweiterte Kanaltabelle Europa (CCIR-Standard B/G)
- Tauglich für Multiband-Tuner
- Manuelle Kanaleinstellung auf- und abwärts
- Feinabstimmung
- Programmwahl von 32 Programmen mit Drehschalter
- 32 Speicherplätze in nichtflüchtigem Speicher
- Nahbedienung 5 Befehle
- 2 Kontrollausgänge für AV (Programm 1) und MUTE

Bausteine des Systems

Rechner:	SDA 2110-A 008
Speicher:	SDA 2116
Teiler:	SDA 2101
PLL:	SDA 2112-2

Weiterführende Unterlagen auf Anfrage erhältlich.

- Frequenzsynthese von LW bis UKW
- Schrittweite 500 Hz (AM) und 12,5 kHz (FM)
- Manuelle Frequenzeinstellung auf- und abwärts in verschiedenen Geschwindigkeiten
- Nahbedienung: 34 Befehle
- Fernbedienung: 32 Befehle
- 4stellige LED-Kombianzeige für Frequenz, Lautstärke, Klang sowie Statusanzeige und Kassettenstand
- Direkte Programmwahl von 30 Programmen
- 30 Speicherplätze im nichtflüchtigen Speicher
- 4 Analogstellwerte für Lautstärke, Höhen, Tiefen und Balance
- Individueller Normalwert der 4 Analogwerte im nichtflüchtigen Speicher
- Zähler für Kassettenlaufwerk mit „Memory-Stop-Funktion“
- Automatische Einschaltung mit bestimmtem Sender (z.B. Aufnahme)

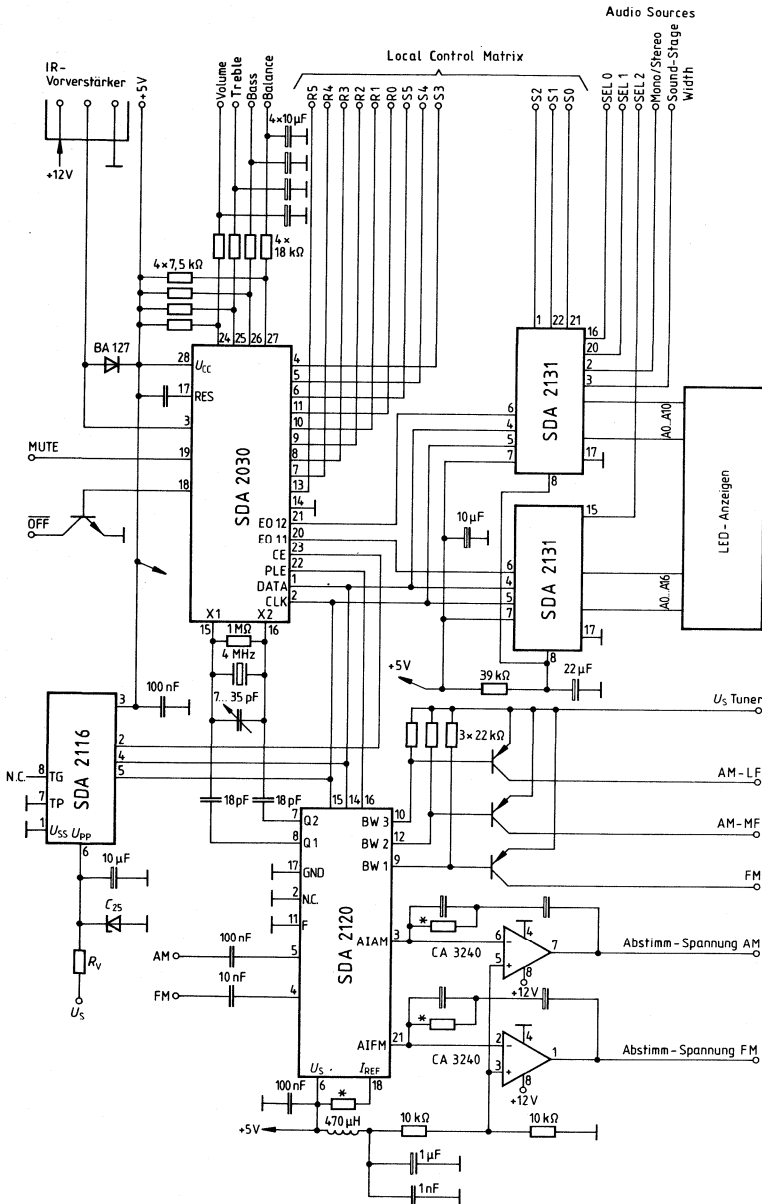
Bausteine des Systems

Rechner:	SDA 3010 (*)
Speicher:	SDA 2116
PLL:	SDA 2120
Anzeige:	SDA 2131
IR-Bausteine:	TDA 4050 B
	SDA 2008

(*) nur als Piggyback mit EPROM SAB 2716

Weiterführende Unterlagen auf Anfrage erhältlich.

Blockschaltbild



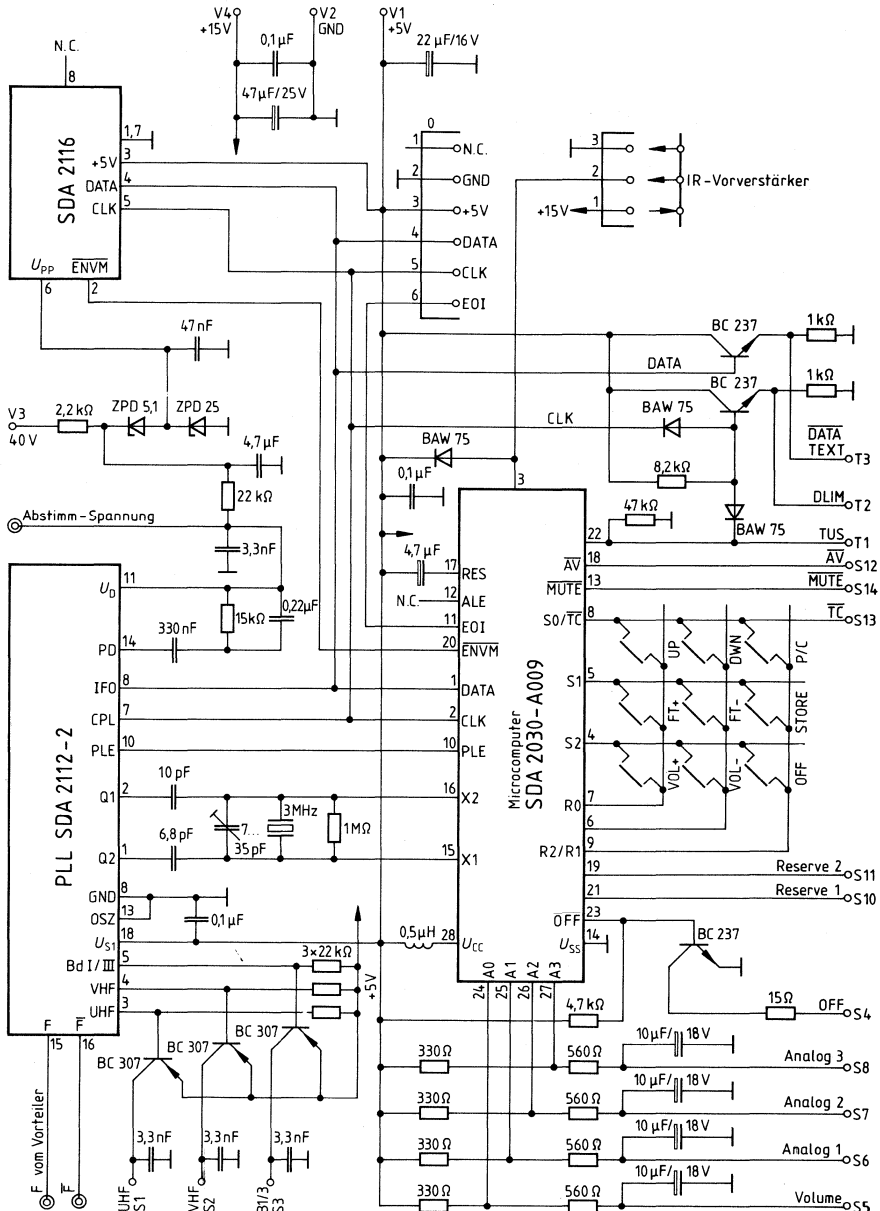
- Frequenzsynthese mit Schrittweite 62,5 kHz
- Tauglich für Multiband-Tuner
- Manuelle Kanaleinstellung auf- und abwärts
- Automatischer Frequenzvergleich eines neuen Senders mit dem Programmspeicher
- Feinabstimmung
- Kanal 21 mit erweiterter Feinabstimmung
- Kanaltabelle Europa (CCIR-Standard B, G)
- Nahbedienung: 9 Befehle
- Fernbedienung: 40 Befehle
- 2stellige LED-Anzeige von Kanal- oder Programmnummer
- Automatische Abschaltung der Lautstärke bei Senderausfall
- Direkte Programmwahl von 30 Programmen
- 30 Speicherplätze im nichtflüchtigen Speicher
- Komfortable Teletextsteuerung
- Automatisches Inkrementieren oder Dekrementieren der Teletextseite

Bausteine des Systems

Rechner:	SDA 2030-A 009
Speicher:	SDA 2116
Teiler:	SDA 2101
PLL:	SDA 2112-2
Anzeige:	SDA 2131
IR-Bausteine:	TDA 4050 B
	SDA 2008

Weiterführende Unterlagen auf Anfrage erhältlich.

Blockschaltbild



- Frequenzsynthese mit Schrittweite 62,5 kHz
- Mehrnormenbetrieb (Frankreich, CCIR, Europa)
individuell durch Dioden auswählbar
- Automatischer Kanalsuchlauf
- Manuelle Kanaleinstellung auf- und abwärts
- Feinabstimmung
- Nahbedienung: 16 Befehle
- Fernbedienung: 511 Befehle
- 2stellige LED-Anzeige von Kanal- oder Programmnummer
- Direkte Programmwahl von 30 Programmen
- 31 Speicherplätze und Optimalwerte für 8 Analogwerte im nichtflüchtigen Speicher
- Komfortable Teletextsteuerung
- I²C-Bus-Steuerung für den Informationsaustausch im System

Bausteine des Systems

Rechner:	SDA 2011-A 002
Speicher:	SDA 2216
Teiler + PLL:	SDA 3202
Anzeige:	integriert
IR-Bausteine:	TDA 4050 B SDA 2208-2
Bild-ZF:	TDA 5830-2
Doppel-Ton-ZF:	TBA 229
Stereo-Matrix:	TDA 6600
Klangsteller:	TDA 6200

Weiterführende Unterlagen auf Anfrage erhältlich.

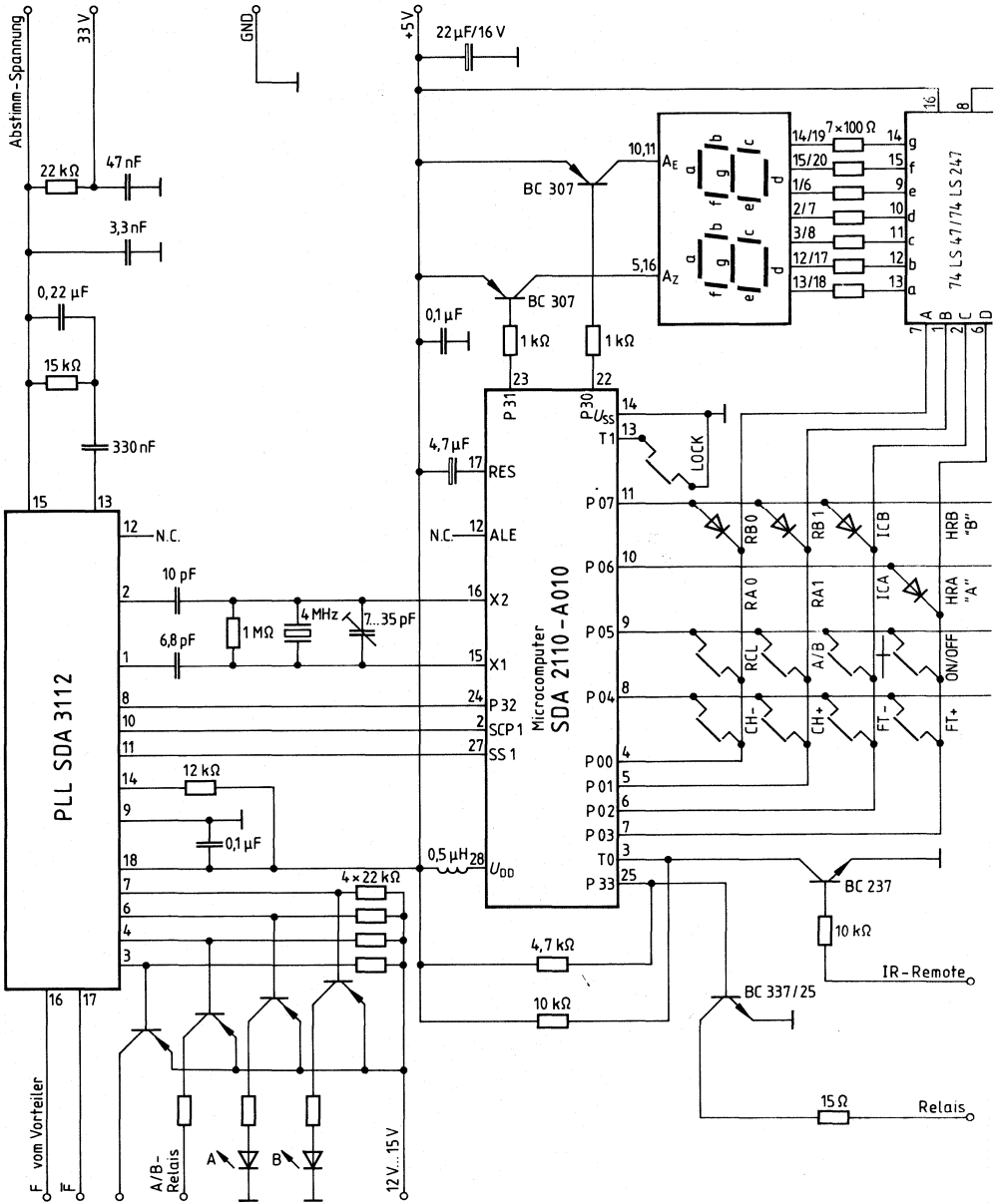
- Frequenzsynthese mit Schrittweite 125 kHz
- Kanaltabelle USA (Standard, HRC oder ICC)
- Tauglich für Multiband-Tuner
- Gleichzeitiger Betrieb von zwei Kabeltunern A/B
- Auswahl von je 4 Umschaltkanälen für A und B (roll over)
- Direkte Kanalwahl
- Manuelle Kanaleinstellung auf- und abwärts
- Feinabstimmung
- 6 Speicherplätze im Rechner für je einen Kanal
- Nahbedienung: 8 Befehle
- Fernbedienung: 32 Befehle
- 2stellige LED-Anzeige der Kanalnummer

Bausteine des Systems

Rechner, Speicher:	SDA 2110-A 010
Teiler:	SDA 2201
PLL:	SDA 3112
Anzeige:	74 LS 47
IR-Bausteine:	TDA 4050 B SDA 2208

Weiterführende Unterlagen auf Anfrage erhältlich.

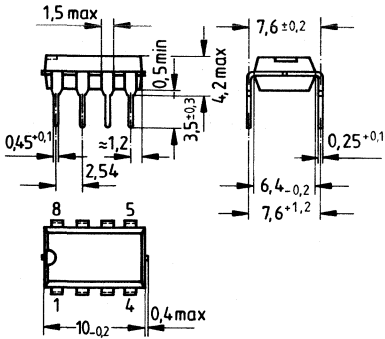
Blockschaltbild



Gehäusebauformen

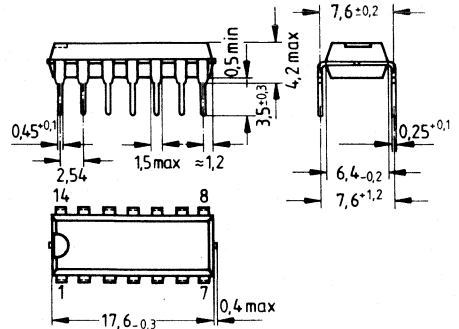
Gehäusebauformen

Kunststoff-Steckgehäuse 20 A 8 DIN 41866,
8 Anschlüsse, DIP



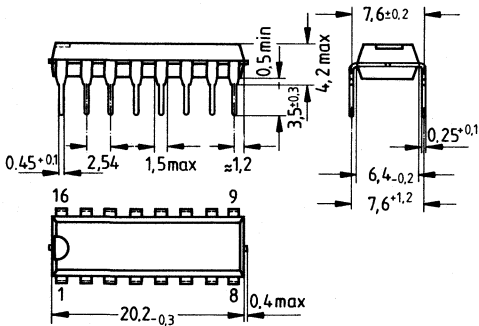
Gewicht etwa 0,7 g

Kunststoff-Steckgehäuse 20 A 14 DIN 41866,
14 Anschlüsse, DIP



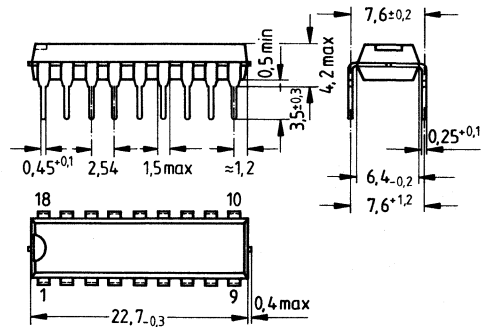
Gewicht etwa 1,1 g

Kunststoff-Steckgehäuse 20 A 16 DIN 41866,
16 Anschlüsse, DIP



Gewicht etwa 1,2 g

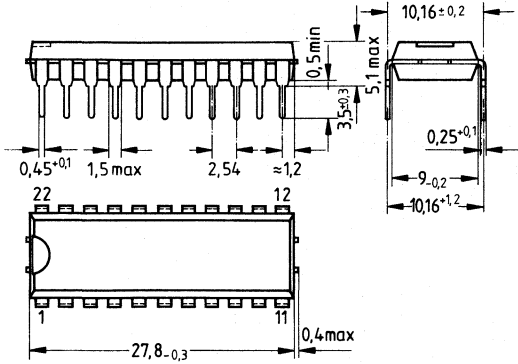
Kunststoff-Steckgehäuse 20 A 18 DIN 41866,
18 Anschlüsse, DIP



Gewicht etwa 1,3 g

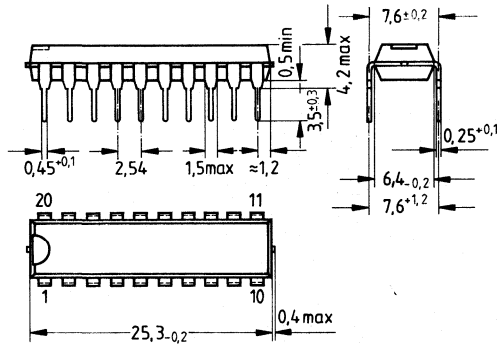
Gehäusebauformen

Kunststoff-Steckgehäuse 20 A 20 DIN 41866,
20 Anschlüsse, DIP



Gewicht etwa 1,5 g

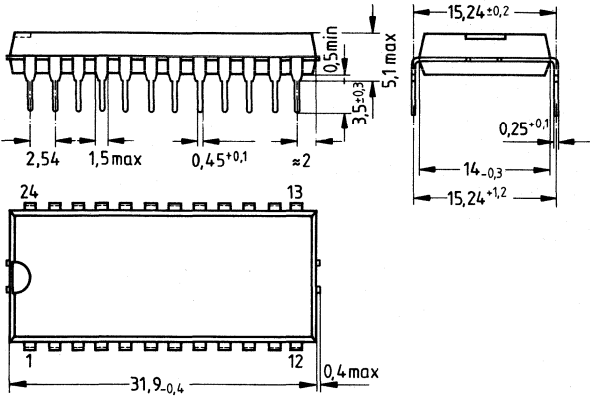
Kunststoff-Steckgehäuse 20 D 22 DIN 41866,
22 Anschlüsse, DIP



Gewicht etwa 2,1 g

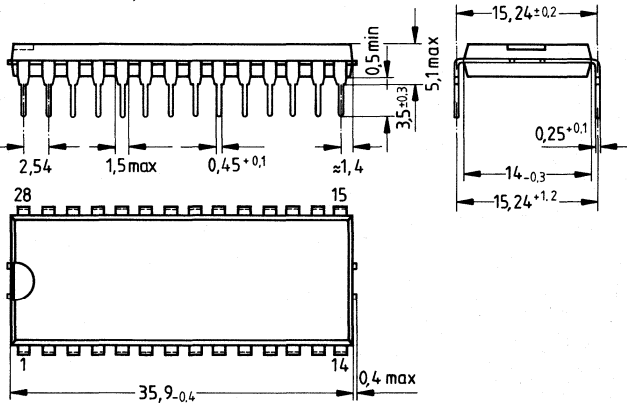
Gehäusebauformen

Kunststoff-Steckgehäuse 20 B 24 DIN 41866,
24 Anschlüsse, DIP



Gewicht etwa 2,5 g

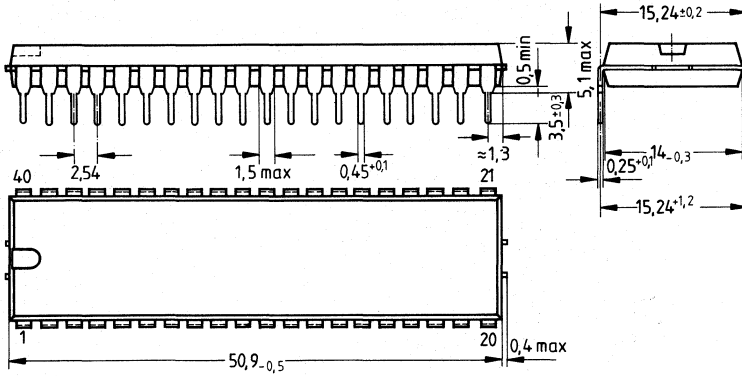
Kunststoff-Steckgehäuse 20 B 28 DIN 41866,
28 Anschlüsse, DIP



Gewicht etwa 3 g

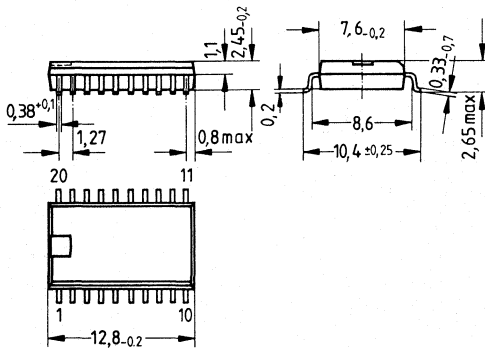
Gehäusebauformen

Kunststoff-Steckgehäuse 20 B 40 DIN 41866,
40 Anschlüsse, DIP



Gewicht etwa 5,9 g

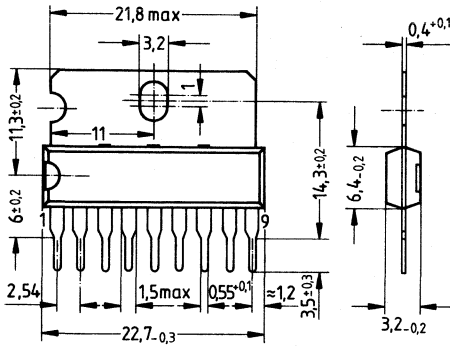
Kunststoff-Miniaturgehäuse (G)
20 Anschlüsse (SO-20 L)



Gewicht etwa 0,6 g

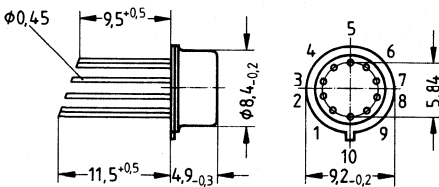
Gehäusebauformen

Kunststoff-Leistungsgehäuse mit Kühlfahne und 9 Anschlüssen, SIP



Gewicht etwa 1,9 g

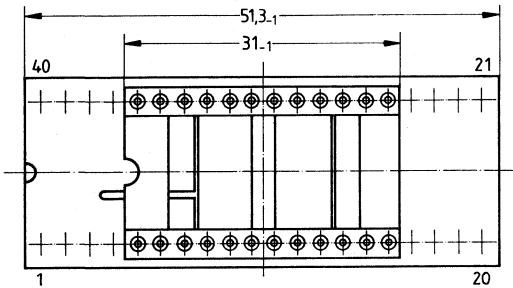
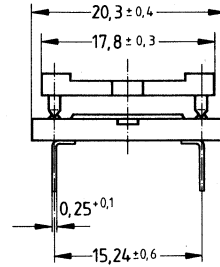
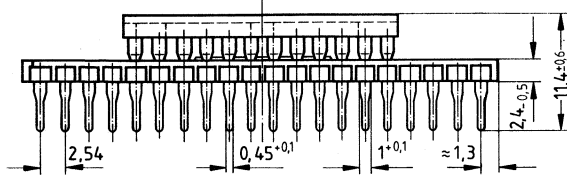
Metall-Gehäuse 5 J 10 DIN 41873, (ähnlich TO-100)



Gewicht etwa 1,1 g

Gehäusebauformen

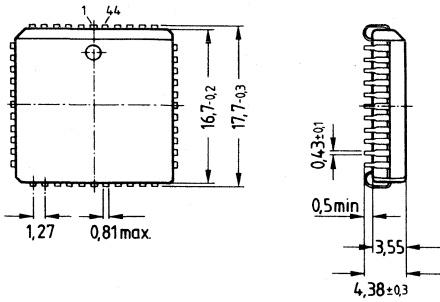
Piggyback



Gehäusebauformen

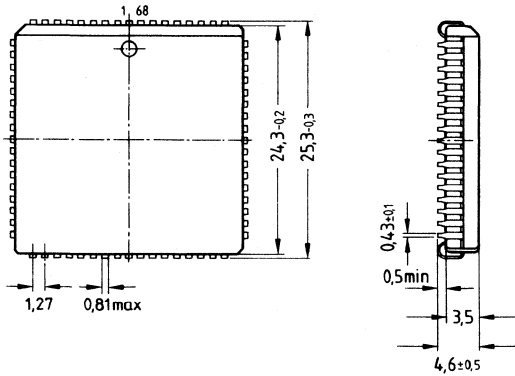
Kunststoff-Gehäuse

44 Anschlüsse, PLCC



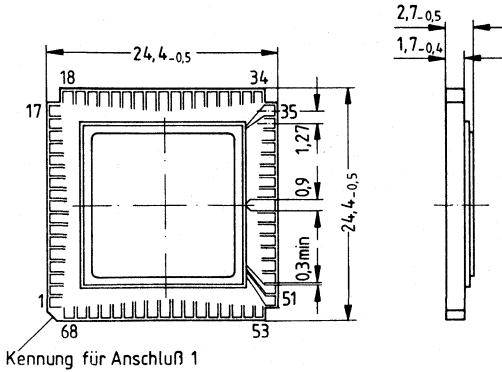
Kunststoff-Gehäuse

68 Anschlüsse, PLCC

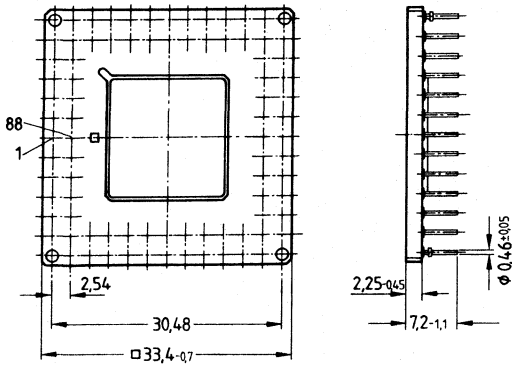


Gehäusebauformen

Keramik-Gehäuse 68 Anschlüsse, C-CC



Keramik-Gehäuse 88 Anschlüsse, PGA



**Siemens in Ihrer Nähe
(Anschriftenverzeichnis)**

Unsere Geschäftsstellen mit Bauteile-Vertrieb

Bundesrepublik Deutschland und Berlin (West)

Siemens AG
Salzufer 6-8
1000 Berlin 10
☎ (030) 3939-1, ☎ 1810-278
FAX (030) 3939-2630

Siemens AG
Schweriner Straße 1
Postfach 7820
4800 Bielefeld 1
☎ (0521) 291-1, ☎ 932805
FAX (0521) 291-375

Siemens AG
Contrescarpe 72
Postfach 107827
2800 Bremen

☎ (0421) 364-0, ☎ 245451
FAX (0421) 364-2687

Siemens AG
Lahnweg 10
Postfach 1115
4000 Düsseldorf 1

☎ (0211) 399-0, ☎ 8581301
FAX (0211) 399-506

Siemens AG
Rödelheimer Landstraße 5-9
Postfach 111733
6000 Frankfurt 1

☎ (0611) 797-0, ☎ 414131
FAX (0611) 797-2253

Siemens AG
Habsburgerstraße 132
Postfach 1380
7800 Freiburg 1

☎ (0761) 2712-1
☎ 772842

Siemens AG
Lindenplatz 2
Postfach 105609
2000 Hamburg 1
☎ (040) 282-1, ☎ 215584-0
FAX (040) 282-2210

Siemens AG
Am Maschpark 1
Postfach 5329
3000 Hannover 1
☎ (0511) 199-1, ☎ 922333
FAX (0511) 199-2799

Siemens AG
Wittland 2
Postfach 4049
2300 Kiel 1
☎ (0431) 5860-1
☎ 292814

Siemens AG
N 7, 18 (Siemenshaus)
Postfach 2024
6800 Mannheim 1
☎ (0621) 296-1, ☎ 462261
FAX (0621) 296-222

Siemens AG
Richard-Strauss-Straße 76
Postfach 202109
8000 München
☎ (089) 9221-0, ☎ 0529421-19
FAX (089) 9221-4499

Siemens AG
Von-der-Tann-Straße 30
Postfach 4844
8500 Nürnberg 1
☎ (0911) 654-1, ☎ 622251
FAX (0911) 654-3436,
34614, 3716

Siemens AG
Geschwister-Scholl-Straße 24
Postfach 120
7000 Stuttgart 1
☎ (0711) 2076-1, ☎ 723941-0
FAX (0711) 2076-706

Siemens AG
Nicolaus-Otto-Straße 4
Postfach 3606
7900 Ulm 1
☎ (0731) 499-1
☎ 712826

Siemens AG
Andreas-Grieser-Str. 30
Postfach 3280
8700 Würzburg 21
☎ (0931) 801-1
☎ 68844

Siemens Bauteile Service
Lieferzentrum Fürth
Postfach 146
8510 Fürth-Bischof
☎ (0911) 3001-1, ☎ 623818

Europa

Belgien

Siemens S.A.
chaussée de Charleroi 116
B-1060 Bruxelles
☎ (02) 5362-111, ☎ 21347

Dänemark

Siemens A/S
Borupvang 3
DK-2750 Ballerup
☎ (02) 656565, ☎ 35313

Finnland

Siemens Osakeyhtiö
Mikonkatu 8
Fach 8
SF-00101 Helsinki 10
☎ (0), 1626-1, ☎ 124465

Frankreich

Siemens S.A.
B.P. 109
F-93203 Saint-Denis CEDEX 1
☎ (01) 8206120
☎ 620853

Griechenland

Siemens Hellas AE
Elektrotechnische Projekte
und Erzeugnisse
Voulas 7
P.O.B. 601
Athen 125
☎ (01) 3293-1, ☎ 216291

Großbritannien

Siemens Ltd.
Siemens House
Windmill Road
Sunbury-on-Thames
Middlesex TW 167HS
☎ (09327) 85691
☎ 8951091

Irland

Siemens Ltd.
8, Raglan Road
Dublin 4
☎ (01) 684727, ☎ 5341

Island

Smith & Norland H/F
Nóatúni 4
P.O.B 519
IS-121 Reykjavik
☎ 28322, ☎ 2055

Italien

Siemens Elettra S.p.A.
Via Fabio Filzi, 25/A
Casella Postale 10388
I-20100 Milano
☎ (02) 6248, ☎ 330261

Jugoslawien

Generalexport
OOUR Zastrupstro
Ul. Narodnih heroja 43/RV
Postanski fah 223
YU-1 1070 Novi Beograd
☎ (011) 693-321, ☎ 11287

Luxemburg

Siemens S.A.
17, rue Gleesener
B.P. 1701
Luxembourg
☎ 49711-1, ☎ 3430

Niederlande

Siemens Nederland N.V.
Postb. 16068
NL-2500 BB Den Haag
☎ (070) 782782, ☎ 31373

Norwegen

Siemens A/S
Østre Aker vei 90
Postboks 10, Veitvet
N-Oslo 5
☎ (02) 153090, ☎ 18477

Österreich

Siemens Aktiengesellschaft
Österreich
Postfach 326
A-1031 Wien
☎ (0222) 7293-0, ☎ 131866

Portugal

Siemens S.A.R.L.
Avenida Almirante Reis, 65
Apartado 1380
P-1100 Lisboa-1
☎ (019) 538805, ☎ 12563

Schweden

Siemens AB
Norra Stationsgatan 63-65
Box 23141
S-10435 Stockholm
☎ (08) 161100, ☎ 11672

Schweiz

Siemens-Albis AG
Freilagerstraße 28
Postfach
CH-8047 Zürich
☎ (01) 495-3111, ☎ 558911

Spanien

Siemens S.A.
Ornese, 2
Apartado 155
Madrid 20
☎ (01) 4552500, ☎ 42241

Türkei

ETMAŞ Elektrik Tesisati ve
Mühendislik A.Ş.
Meclisi Mebusan Caddesi 55/35
Findikli
P.K. 1001 Karakoev
Istanbul
☎ (011) 452090, ☎ 24233

AMERIKA

Argentinien

Siemens S.A.
Avenida Pte. Julio A. Roca 516
Casilla Correo Central 1232
RA-1000 Buenos Aires
☎ (01) 00541-300411, ☎ 021812

Brasilien

Icotron S.A.
Industria de
Componentes Eletrônicos
Avenida Mutinga, 3650
Pirituba
BR-05110 São Paulo-SP
(Caixa Postal 1375,
BR-01000 São Paulo)
☎ (011) 2610211
☎ 005511-23633, 11-23641

Kanada

Siemens Electric Limited
7300 Trans-Canada Highway
P.O.B. 7300, Pointe Claire
Québec H9R 4R6
☎ (514) 6957300
☎ 05822778

Mexico

Siemens S.A.
Poniente 116, No. 590
Col. Pro-Hogar
Apartado Postal 15-064
02600 México, D.F.
☎ (05) 670722, ☎ 1772700

U.S.A.

Siemens Components, Inc.
186 Wood Avenue South
Iselin, New Jersey 08830
☎ (201) 321-3400
☎ 5288-621

ASIEN

Hongkong

Jebsen & Co., Ltd.
Siemens Division
United Centre, 2th floor
P.O.B. 97
Hongkong
☎ (05) 8233777, ☎ 73221

Indien

Siemens India Ltd.
Head Office
134-A, Dr. Annie Besant Road, Worli
P.O.B. 6597
Bombay 400018
☎ 379906, ☎ 0112373

Japan

Fuji Electronic Components Ltd.
New Yurakucho Bldg., 8F
12-1, Yurakucho 1-Chome,
Chiyoda-ku
Tokyo 100, Japan
☎ (03) 201-2401, ☎ 26374

Korea

Siemens Electrical
Engineering Co., Ltd.
C.P.O.B. 3001
Seoul
☎ (02) 7783431, ☎ 23229

Philippinen

Maschinen + Technik Inc. (MA-
TEC)
Greenbelt Mansion, Ground Floor,
106 Perea Street, Legaspi Village
Makati
P.O.Box 7129-s, ADC, MIA
Metro Manila
☎ 8181321
☎ TxM1, 63972

Singapur

Siemens Components Pte. Ltd.
Promotion Office
Block 7/8
Ayer Rajah Industrial Estate
Singapore 0513
☎ 7760283, ☎ RS 21000

Taiwan

Tai Engineering Co. Ltd.
6th Floor Central Building
108, Chung Shan N. Rd. Sec. 2
P.O.Box 68-1882
Taipei
☎ 5363171, ☎ 27860 tai engco

Thailand

B. Grimm & Co., R.O.P.
1643/4, Phetburi Road
(Extension)
G.P.O.B 66
Bangkok 10
☎ 2524081, ☎ bgirm th 82614

Türkei

ETMAŞ Elektrik Tesisati ve
Mühendislik A.S.
Meclisi Mebusan Caddesi 55/35
Findikli
P.K. 213 Findikli
Istanbul
☎ 009011-452090, ☎ 24233

AFRIKA

Südafrika

Siemens Limited
Siemens House
P.O.B. 4583
2000 Johannesburg
☎ (011) 7159111, ☎ 22524

AUSTRALIEN

Siemens Ltd.
544 Church Street, Richmond
Melbourne, Vic. 3121
☎ (03) 4297111, ☎ 30425

**Inhaltsverzeichnis
Typenübersicht**

Allgemeine Angaben

Technische Daten

Systeme

Gehäusebauformen

**Siemens in Ihrer Nähe
(Anschriftenverzeichnis)**



